



ΕΘΝΙΚΟ ΜΕΤΣΟΒΙΟ ΠΟΛΥΤΕΧΝΕΙΟ
ΣΧΟΛΗ ΗΛΕΚΤΡΟΛΟΓΩΝ ΜΗΧΑΝΙΚΩΝ ΚΑΙ ΜΗΧΑΝΙΚΩΝ ΥΠΟΛΟΓΙΣΤΩΝ
ΤΟΜΕΑΣ ΗΛΕΚΤΡΟΜΑΓΝΗΤΙΚΩΝ ΕΦΑΡΜΟΓΩΝ ΗΛΕΚΤΡΟΟΠΤΙΚΗΣ ΚΑΙ ΗΛΕΚΤΡΟΝΙΚΩΝ
ΥΛΙΚΩΝ

Σχεδιασμός και Κατασκευή Ενισχυτού Ήχου Κλάσεως D (Class D Audio Amplifier)



ΔΙΠΛΩΜΑΤΙΚΗ ΕΡΓΑΣΙΑ
ΤΟΥ
Παππά Γεωργίου

Επιβλέπων: Κώστας Πολιτόπουλος
Επίκουρος Καθηγητής Ε.Μ.Π.

Αθήνα, Ιούλιος 2013



ΕΘΝΙΚΟ ΜΕΤΣΟΒΙΟ ΠΟΛΥΤΕΧΝΕΙΟ
ΣΧΟΛΗ ΗΛΕΚΤΡΟΛΟΓΩΝ ΜΗΧΑΝΙΚΩΝ ΚΑΙ ΜΗΧΑΝΙΚΩΝ ΥΠΟΛΟΓΙΣΤΩΝ
ΤΟΜΕΑΣ ΗΛΕΚΤΡΟΜΑΓΝΗΤΙΚΩΝ ΕΦΑΡΜΟΓΩΝ ΗΛΕΚΤΡΟΟΠΤΙΚΗΣ ΚΑΙ ΗΛΕΚΤΡΟΝΙΚΩΝ
ΥΛΙΚΩΝ

Σχεδιασμός και Κατασκευή Ενισχυτού Ήχου Κλάσεως D (Class D Audio Amplifier)

ΔΙΠΛΩΜΑΤΙΚΗ ΕΡΓΑΣΙΑ
Του
Παππά Γεωργίου

Επιβλέπων: Κώστας Πολιτόπουλος
Επίκουρος Καθηγητής Ε.Μ.Π.

Εγκρίθηκε από την τριμελή εξεταστική επιτροπή την 18^η Ιουλίου 2013.

(Υπογραφή)

.....
Κώστας Πολιτόπουλος

Επίκουρος Καθηγητής Ε.Μ.Π.

(Υπογραφή)

.....
Γεώργιος Καμπουράκης

Αναπληρωτής καθηγητής Ε.Μ.Π

(Υπογραφή)

.....
Ηλίας Κουκούτσας

Επίκουρος Καθηγητής Ε.Μ.Π.

Αθήνα, Ιούλιος 2013

.....
Παππάς Γεώργιος

Διπλωματούχος Ηλεκτρολόγος Μηχανικός και Μηχανικός Υπολογιστών Ε.Μ.Π.

Copyright © Γεώργιος Παππάς, 2013

Με επιφύλαξη παντός δικαιώματος. All rights reserved.

Απαγορεύεται η αντιγραφή, αποθήκευση και διανομή της παρούσης εργασίας, εξ ολοκλήρου ή τμήματος αυτής, για εμπορικό σκοπό. Επιτρέπεται η ανατύπωση, αποθήκευση και διανομή για σκοπό μη κερδοσκοπικό, εκπαιδευτικής ή ερευνητικής φύσεως, υπό την προϋπόθεση να αναφέρεται η πηγή προελεύσεως και να διατηρείται το παρόν μήνυμα. Ερωτήματα που αφορούν τη χρήση της εργασίας για κερδοσκοπικό σκοπό πρέπει να απευθύνονται προς τον συγγραφέα.

Οι απόψεις και τα συμπεράσματα που περιέχονται σε αυτό το έγγραφο εκφράζουν τον συγγραφέα και δεν πρέπει να ερμηνευθεί ότι αντιπροσωπεύουν τις επίσημες θέσεις του Εθνικού Μετσόβιου Πολυτεχνείου.

ΠΕΡΙΛΗΨΗ

Στην παρούσα διπλωματική εργασία μελετήθηκε, σχεδιάστηκε και κατασκευάστηκε ένας ενισχυτής ήχου κλάσεως D. Κατά τη μελέτη του ενισχυτού ερευνήθηκαν οι βασικοί τρόποι διαμορφώσεως του σήματος που είναι η Διαμόρφωση Πλάτους Παλμών (PWM) και η Σίγμα-Δέλτα Διαμόρφωση. Στη συνέχεια, προσπαθήσαμε να μειώσουμε την κατανάλωση που τελείται στο στάδιο του συγκριτού και το πετύχαμε χρησιμοποιώντας μία τεχνική, που ορίσαμε ως Υβριδική Σίγμα-Δέλτα Διαμόρφωση, η οποία ουσιαστικά είναι μία Σίγμα-Δέλτα Διαμόρφωση τριών σταδίων. Στη συνέχεια και αφού τρέξαμε τις προσομοιώσεις μας με πραγματικά υλικά και είδαμε ότι μπορεί να επιτευχθεί η μείωση της καταναλώσεως, δημιουργήσαμε την Πλακέτα Τυπωμένου Κυκλώματος (PCB). Ακολούθως, κολλήσαμε σε αυτήν τα υλικά μας. Με το στάδιο της εξόδου του ενισχυτού δεν ασχοληθήκαμε κατασκευαστικά. Όμως, χρησιμοποιήσαμε έναν πολύ γρήγορο οδηγό (driver) για να μελετήσουμε τις κυματομορφές της εξόδου στον παλμογράφο ούτως ώστε να επισημάνουμε τα αποτελέσματα και να εξαχθούν συμπεράσματα.

Λέξεις κλειδιά: Ενισχυτής, Κλάσεις, Διαμόρφωση Πλάτους Παλμών, Σίγμα-Δέλτα Διαμόρφωση, Πλακέτα Τυπωμένου Κυκλώματος, συγκριτής, ολοκληρωτής.

ABSTRACT

The main purpose of the present thesis was to study, design and construct a Class D Audio Amplifier. During our research about the amplifier, we studied about the different methods of its modulation. These are Pulse Width Modulation (PWM) and Sigma-Delta Modulation. Next, we tried to figure out a way to reduce the consumption of power, that takes part in the comparator stage and we accomplished that by using a method of our own, the Hybrid Sigma-Delta Modulation. The Hybrid Sigma-Delta Modulation is practically a modified Sigma-Delta Modulation that works in three stages. After that, we ran our simulations, using real parts and we realized that lowering the consumption is possible. Then, we designed the PCB and after that we constructed our board. The output stage of the amplifier was not our target, that's why we just used a very fast driver in order to watch the results of our study on the oscilloscope and write down our conclusions.

Key words: amplifier, Classes, PWM, Sigma-Delta Modulation, PCB, comparator, integrator

ΕΥΧΑΡΙΣΤΙΕΣ

Η παρούσα διπλωματική εργασία εκπονήθηκε από τις αρχές του 2012 μέχρι και το καλοκαίρι του 2013 στο Εθνικό Μετσόβιο Πολυτεχνείο. Καθ' όλη αυτή τη διάρκεια είχα την αμέριστη συμπαράσταση των δικών μου ανθρώπων και ιδιαίτερα των γονέων μου και θα ήθελα να τους ευχαριστήσω πολύ γι' αυτό. Επιπλέον, θα ήθελα να ευχαριστήσω τους τρεις συναδέλφους μου Αναστάσιο Γεωργακόπουλο, Αντώνιο Αδρακτά και Αναστάσιο Μπαρδάκο με τους οποίους συνεργάστηκα άψογα όλο αυτό το διάστημα. Αν και είχαμε διαφορετικές εργασίες, πάντα βοηθούσε και υποστήριζε ο ένας τον άλλο και δουλέψαμε σε ένα ευρύτερο πλαίσιο αλληλεγγύης και αλληλοβοήθειας. Τέλος, θα ήθελα να ευχαριστήσω ιδιαιτέρως τον επιβλέποντα διδάσκοντά μου κ. Κώστα Πολιτόπουλο, τον οποίο έχω την τιμή και τη χαρά να θεωρώ πρώτα φίλο και μετά καθηγητή. Σ' αυτό τον ενάμιση χρόνο, υπό την καθοδήγηση και το παράδειγμά του, παρά τις πολλές δυσκολίες που παρουσιάστηκαν τόσο σε εμάς αλλά περισσότερο στον ίδιο, γίναμε καλύτεροι μηχανικοί αλλά και καλύτεροι άνθρωποι.

ΠΕΡΙΕΧΟΜΕΝΑ

Περίληψη	5
Abstract	7
Ευχαριστίες	9
Περιεχόμενα.....	10
Εισαγωγή	12
Κεφάλαιο 1 - Ενισχυτές.....	13
1.1 Ο Ηλεκτρονικός Ενισχυτής	13
1.2 Κλάσεις και Κατηγορίες Ηλεκτρονικών Ενισχυτών	13
1.3 Αναλογικοί Ενισχυτές.....	14
1.3.1 Στάδιο εξόδου ενισχυτού Κλάσεως A	14
1.3.2 Στάδιο εξόδου ενισχυτού Κλάσεως B	17
1.3.3 Στάδιο εξόδου ενισχυτού Κλάσεως AB.....	20
1.3.4 Στάδιο εξόδου ενισχυτού Κλάσεως C	24
1.4 Παλμικοί Ενισχυτές	26
1.4.1 Διαμόρφωση Εύρους Παλμών (Pulse Width Modulation – PWM)	26
1.4.2 Σίγμα-Δέλτα Διαμόρφωση (Σ - Δ Modulation).	28
Κεφάλαιο 2 – Ενισχυτές Κλάσεως D	30
2.1 Ενισχυτής Κλάσεως D – Γενική Περίπτωση	30
2.1.1 Τοπολογία Πλήρους Γέφυρας (Full Bridge).....	30
Κεφάλαιο 3 – Προσομοίωση Ενισχυτού Κλάσεως D.....	34
3.1 Σκέψεις και ερωτήματα για την υλοποίηση του ενισχυτού κλάσεως D.....	34
3.2.1 Η είσοδος του κυκλώματος.....	36
3.2.2 Το στάδιο του συγκριτή.....	43
3.2.3 Το στάδιο της Εξόδου.....	46
Κεφάλαιο 4 – Δημιουργία Πλακέτας Τυπωμένου Κυκλώματος (PCB) Ενισχυτού Κλάσεως D.....	51

4.1 Υλικά που χρησιμοποιήθηκαν	51
4.2 Κατασκευαστικά στάδια σχεδίασης για την εξαγωγή της πλακέτας τυπωμένου κυκλώματος (PCB)	57
4.2.1 Κατασκευαστικό Στάδιο Εισόδου.....	57
4.2.2 Κατασκευαστικό Στάδιο Συγκρίσεως.....	58
4.2.3 Κατασκευαστικό Στάδιο Εξόδου	59
4.2.4 Κατασκευαστικό Στάδιο για τις Τάσεις.....	60
4.3 Δημιουργία πλακέτας τυπωμένου κυκλώματος (PCB).....	61
4.4 Κολλήσεις	63
4.5 Έλεγχος λειτουργίας πλακέτας	64
Κεφάλαιο 5 – Συμπεράσματα-Τρόποι βελτίωσης του Ενισχυτού Κλάσεως D	67
5.1 Συμπεράσματα	67
5.2 Τρόποι Βελτίωσης.....	67
ΒΙΒΛΙΟΓΡΑΦΙΑ-ΑΝΑΦΟΡΕΣ	68

ΕΙΣΑΓΩΓΗ

Ο σκοπός της παρούσης διπλωματικής εργασίας είναι η μελέτη, ο σχεδιασμός και η υλοποίηση ενός ενισχυτού ήχου κλάσεως D (D Class Audio Amplifier). Αφού ερευνήσαμε τις διαφορές μεταξύ των ενισχυτών διαφόρων κλάσεων και στηριζόμενοι στο γεγονός ότι το ερευνητικό μας επίπεδο αφορά τη μουσική τεχνολογία, αποφασίσαμε ότι ο ενισχυτής μας, θα ανήκει στο ευρύτερο είδος της κλάσεως D. Ακολούθως, μελετήσαμε τις βασικές διαφορετικές τεχνικές διαμορφώσεως και υλοποιήσεως του ενισχυτού. Κατόπιν τούτου και δεδομένης της διαρκούς απαιτήσεως για μείωση της καταναλώσεως αναζητήσαμε εναλλακτικούς τρόπους υλοποιήσεως. Έτσι, μετά από συνεχείς προσομοιώσεις δημιουργήσαμε μία υβριδική τεχνική διαμορφώσεως που συνδυάζει τη Διαμόρφωση Εύρους Παλμών (Pulse Width Modulation – PWM) με τη Σίγμα-Δέλτα Διαμόρφωση (Σ-Δ Modulation). Στο ψηφιακό μέρος της κατασκευής που υλοποιήσαμε, ο ενισχυτής τελεί υπερδειγματοληψία στα 10MHz. Για τον έλεγχο λειτουργίας της κατασκευής μας, εισάγαμε ημιτονοειδές σήμα που ανήκε στο εύρος της ακουστικής περιοχής (20Hz – 22KHz) με χρήση γεννήτριας συχνοτήτων. Θα ακολουθήσει αναλυτική παρουσίαση των επιμέρους σταδίων του Ενισχυτού Κλάσεως D με εμβάθυνση στο στάδιο του συγκριτού.

ΚΕΦΑΛΑΙΟ 1 - ΕΝΙΣΧΥΤΕΣ

1.1 Ο Ηλεκτρονικός Ενισχυτής

Ο ηλεκτρονικός ενισχυτής είναι μια ηλεκτρονική συσκευή η οποία ενισχύει ένα ηλεκτρικό σήμα. Αυτό πετυχαίνεται αυξάνοντας μόνο το πλάτος του σήματος εισόδου στην έξοδο και διατηρώντας τα υπόλοιπα χαρακτηριστικά του σταθερά.

1.2 Κλάσεις και Κατηγορίες Ηλεκτρονικών Ενισχυτών

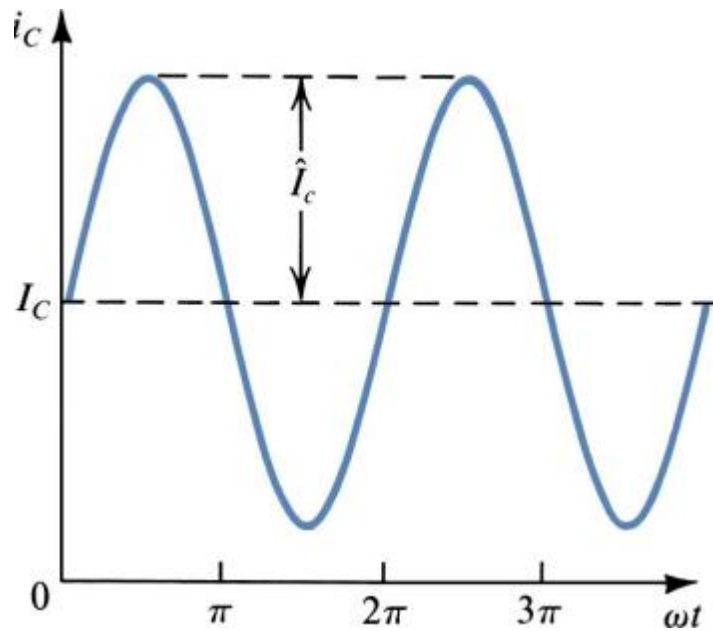
Οι ενισχυτές, ανάλογα με τη διαμόρφωση σήματος που τελούν, χωρίζονται σε δύο κατηγορίες τους **αναλογικούς** και τους **παλμικούς**. Ταυτόχρονα, ανάλογα με το σημείο πολώσεως τους (bias point) και τη γωνία αγωγής τους (conduction angle), χωρίζονται σε κλάσεις.

Στην κατηγορία των αναλογικών οι βασικές κλάσεις ενισχυτών είναι οι: A, B, AB, C,. Μια, επίσης, βασική διάκριση των κλάσεων, η οποία προτάθηκε από τον S. Jeon, είναι ο διαχωρισμός τους ανάλογα με τη γραμμικότητά τους, σε **γραμμικούς** και **μη γραμμικούς** ενισχυτές.

Γραμμικοί ή ενισχυτές διαγωγιμότητας καλούνται οι ενισχυτές που το πλάτος της εξόδου τους είναι ανάλογο του πλάτους εισόδου τους και η διαφορά φάσεως ανάμεσα σε είσοδο και έξοδο παραμένει σταθερή. Τέτοιοι ενισχυτές είναι οι προαναφερθείσες κλάσεις A, B , AB και C.

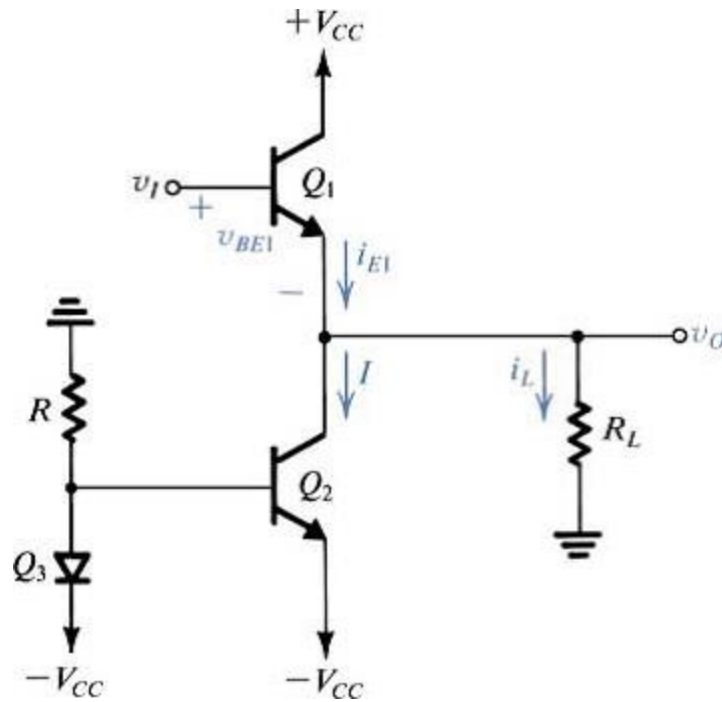
1.3 Αναλογικοί Ενισχυτές

1.3.1 Στάδιο εξόδου ενισχυτού Κλάσεως Α



Σχήμα 1.1 Κυματομορφή ρεύματος συλλέκτη τρανζίστορ που λειτουργεί σε κλάση Α

Για ημιτονοειδές σήμα εισόδου, το στάδιο εξόδου κλάσεως Α πολώνεται με ρεύμα I_C μεγαλύτερο από το πλάτος του ρεύματος σήματος \hat{I}_c . Έτσι, το τρανζίστορ κλάσεως Α άγει καθ' όλον τον κύκλο του σήματος εισόδου, δηλαδή η γωνία αγωγής είναι 360° .



Σχήμα 1.2: Ένας ακόλουθος εκπομπού (Q_1) που πολώνεται από σταθερή πηγή ρεύματος I το οποίο παρέχει το τρανζίστορ Q_2 .

Περιγραφή Λειτουργίας

Το σχήμα 1.2 δείχνει έναν ακόλουθο εκπομπού Q_1 , πολωμένο με σταθερό ρεύμα I που παρέχεται από το τρανζίστορ Q_2 . Εφόσον το ρεύμα εκπομπού είναι :

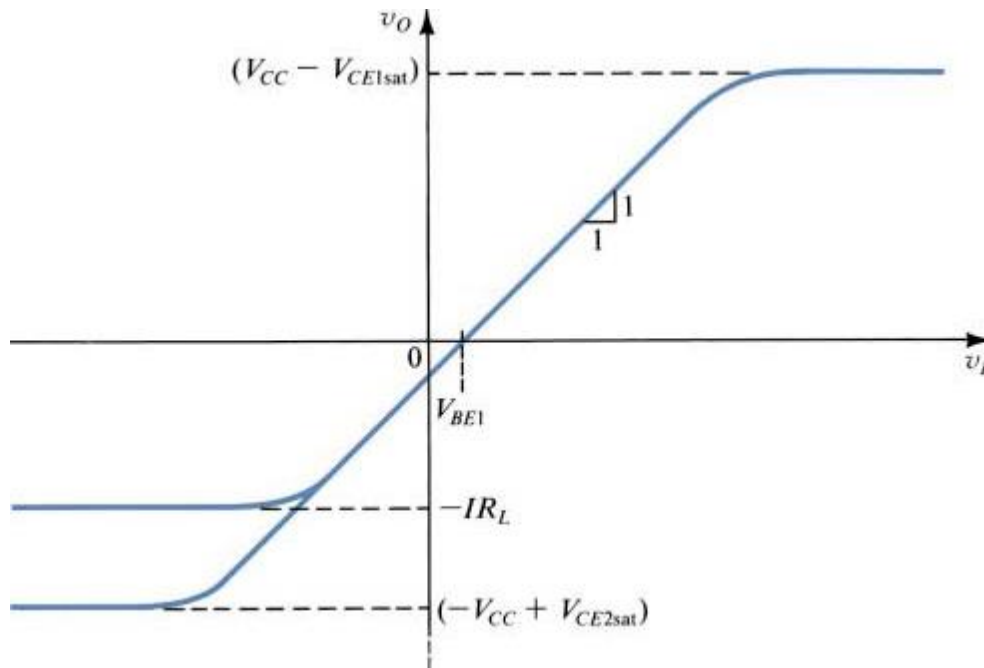
$$i_{E1} = I + i_L$$

το ρεύμα πολώσεως πρέπει να είναι μεγαλύτερο από το μέγιστο αρνητικό ρεύμα φορτίου. Διαφορετικά το Q_1 αποκόπτεται και η βαθμίδα σταματάει να λειτουργεί σε κλάση Α.

Η χαρακτηριστική μεταφοράς του ακόλουθου εκπομπού του σχήματος 1.1 δίνεται από τη σχέση:

$$u_0 = u_1 - u_{BE1}$$

όπου η u_{BE1} εξαρτάται από το ρεύμα εκπομπού i_{E1} , επομένως και από το ρεύμα φορτίου i_L . Αν αγνοήσουμε τις μικρές αλλαγές στη u_{BE1} (60mV για μεταβολές στο ρεύμα εκπομπού κατά μια δεκάδα), προκύπτει η παρακάτω γραμμική καμπύλη:



Σχήμα 1.3 Χαρακτηριστική μεταφοράς του ακόλουθου εκπομπού του σχήματος 1.2

Όπως φαίνεται, το θετικό όριο της γραμμικής περιοχής βρίσκεται από τον κορεσμό του Q_1 . Έτσι

$$u_{0max} = V_{CC} - V_{CE1sat}$$

Στην αρνητική περιοχή, το όριο της γραμμικής περιοχής βρίσκεται είτε από την αποκοπή του Q_1 ,

$$u_{0min} = -IR_L$$

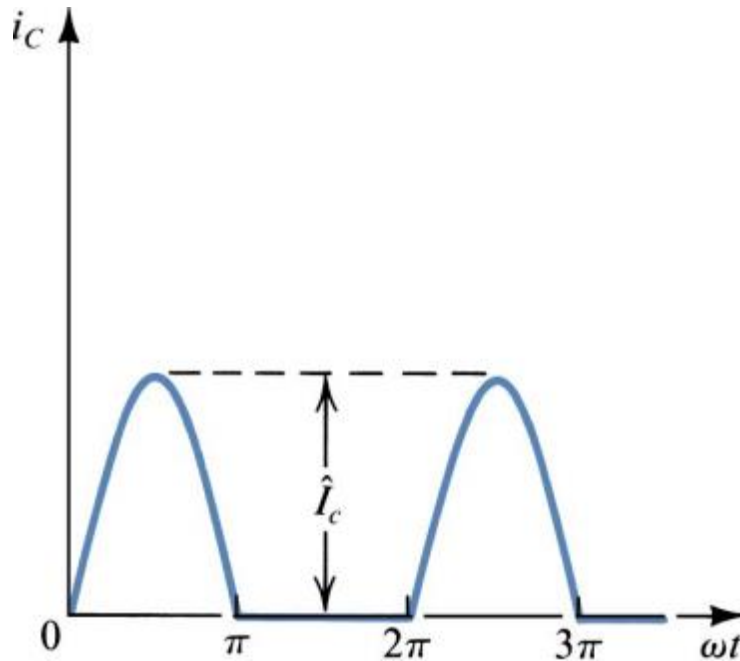
είτε από τον κορεσμό του Q_2 ,

$$u_{0min} = -V_{CC} + V_{CE2sat}$$

ανάλογα με τις τιμές των I και R_L . Η απόλυτα μικρότερη τάση εξόδου είναι η τάση που δίνεται από την πιο πάνω εξίσωση και επιτυγχάνεται με την προϋπόθεση ότι το ρεύμα πολώσεως I είναι μεγαλύτερο από το πλάτος του αντίστοιχου ρεύματος φορτίου,

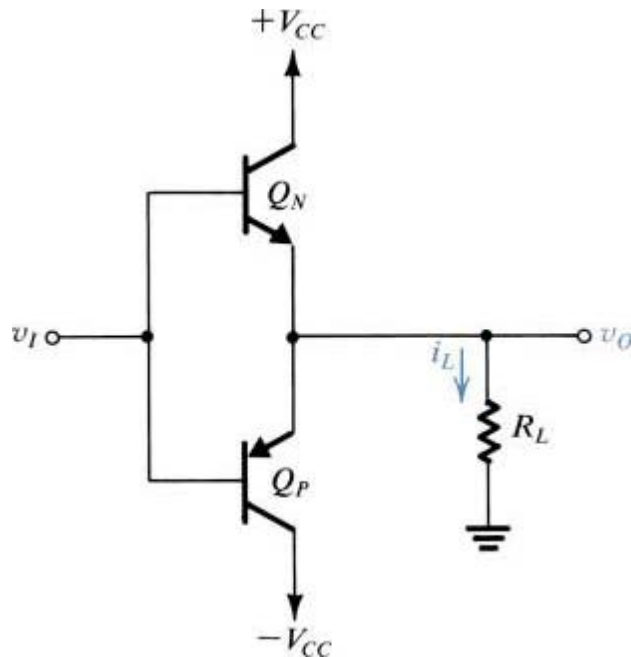
$$I \geq \frac{|-V_{CC} + V_{CE2sat}|}{R_L}$$

1.3.2 Στάδιο εξόδου ενισχυτού Κλάσεως B



Σχήμα 1.4 Κυματομορφή ρεύματος συλλέκτη τρανζίστορ που λειτουργεί σε κλάση B

Το στάδιο εξόδου κλάσεως B πολώνεται με μηδενικό dc ρεύμα. Έτσι το τρανζίστορ σε ένα στάδιο κλάσεως B άγει κατά το μισό μόνο κύκλο του ημιτονοειδούς σήματος εισόδου και η γωνία αγωγής είναι 180° . Τα αρνητικά μισά του ημιτόνου θα δοθούν από ένα άλλο τρανζίστορ, το οποίο λειτουργεί επίσης σε κλάση B και άγει κατά τη διάρκεια των υπολοίπων μισών κύκλων.



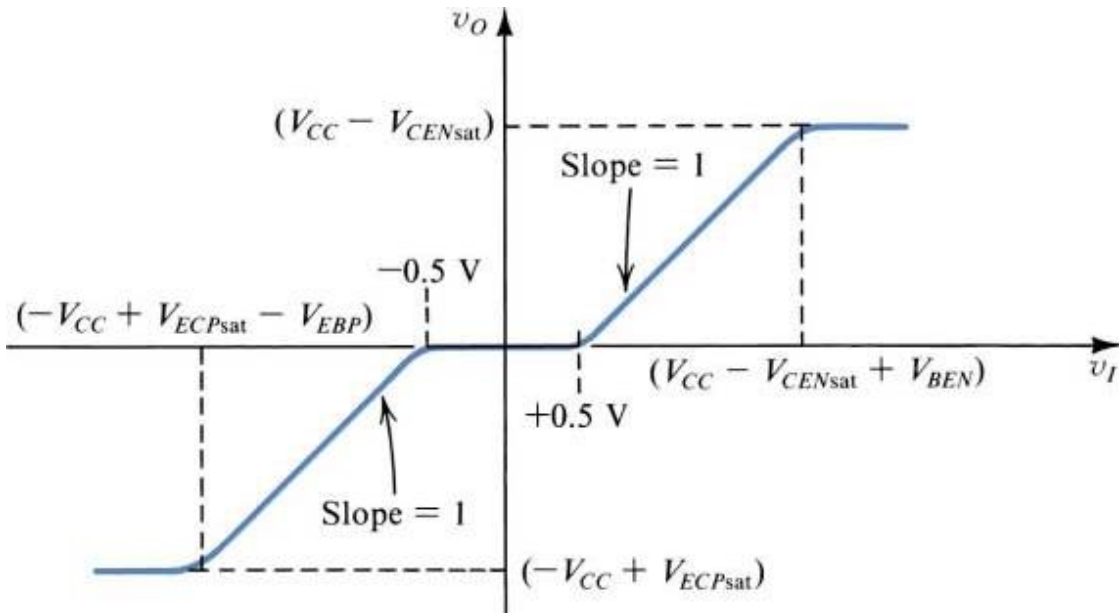
Σχήμα 1.5 Στάδιο εξόδου κλάσεως B

Περιγραφή Λειτουργίας

Όταν η τάση εισόδου u_1 είναι μηδέν, τότε και τα δύο τρανζίστορ βρίσκονται σε αποκοπή και η τάση εξόδου u_0 είναι μηδέν. Καθώς η u_1 αυξάνεται θετικά και ξεπερνά τα 0.5V περίπου, το Q_N αρχίζει να άγει και λειτουργεί ως ακόλουθος εκπομπού. Στην περίπτωση αυτή η u_0 ακολουθεί τη u_1 (δηλαδή $u_0 = u_1 - u_{BE_N}$) και το Q_N παρέχει το ρεύμα φορτίου. Την ίδια στιγμή, η ένωση εκπομπού-βάσεως του Q_P είναι ανάστροφα πολωμένη κατά τη V_{BE} του Q_N , η οποία είναι περίπου 0.7V. Έτσι το Q_P βρίσκεται στην αποκοπή.

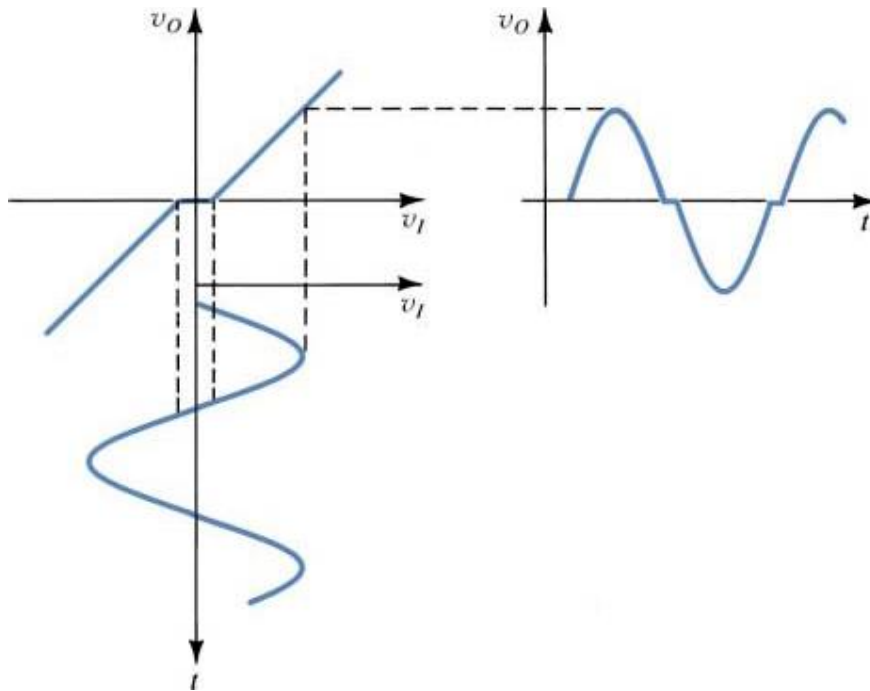
Όταν η είσοδος γίνει περισσότερο αρνητική από 0.5V περίπου, το Q_P αρχίζει να άγει και λειτουργεί ως ακόλουθος εκπομπού. Πάλι η u_0 ακολουθεί τη u_1 (δηλαδή $u_0 = u_1 + u_{EB_P}$), αλλά σ' αυτή την περίπτωση το Q_P παρέχει το ρεύμα φορτίου και το Q_N βρίσκεται στην αποκοπή.

Τα τρανζίστορ του πιο πάνω σχήματος πολώνονται σε μηδενικό ρεύμα και άγουν μόνο με την παρουσία σήματος εισόδου. Το κύκλωμα λειτουργεί με το λεγόμενο **push-pull** τρόπο: το Q_N σπρώχνει ρεύμα προς το φορτίο όταν η u_1 είναι θετική και το Q_P τραβά ρεύμα από το φορτίο όταν η u_1 είναι αρνητική.



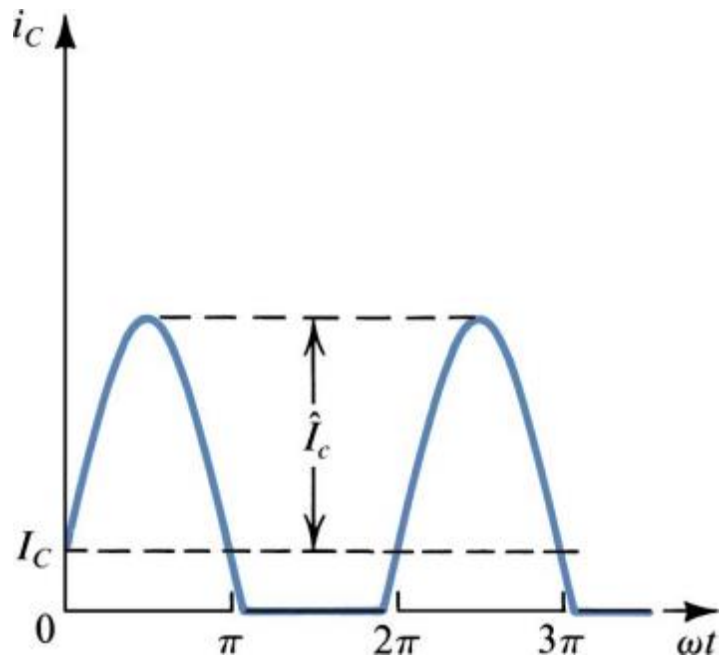
Σχήμα 1.6 Χαρακτηριστική μεταφοράς του σταδίου εξόδου κλάσεως B του σχήματος 1.5

Στο πιο πάνω σχήμα φαίνεται μία αναπαράσταση της χαρακτηριστικής μεταφοράς του σταδίου εξόδου της κλάσεως B. Παρατηρούμε ότι υπάρχει μια περιοχή τιμών της v_I γύρω από το μηδέν. Αυτή η νεκρή ζώνη έχει ως αποτέλεσμα την παραμόρφωση “περάσματος” (crossover distortion) που φαίνεται στο πιο κάτω σχήμα για την περίπτωση ημιτονοειδούς σήματος εισόδου. Η επίδραση της παραμορφώσεως αυτής είναι περισσότερο εμφανής όταν το πλάτος του σήματος εισόδου είναι μικρό. Η παραμόρφωση περάσματος σε ενισχυτές ισχύος ακουστικών συχνοτήτων έχει ως αποτέλεσμα δυσάρεστους ήχους στο αυτί.



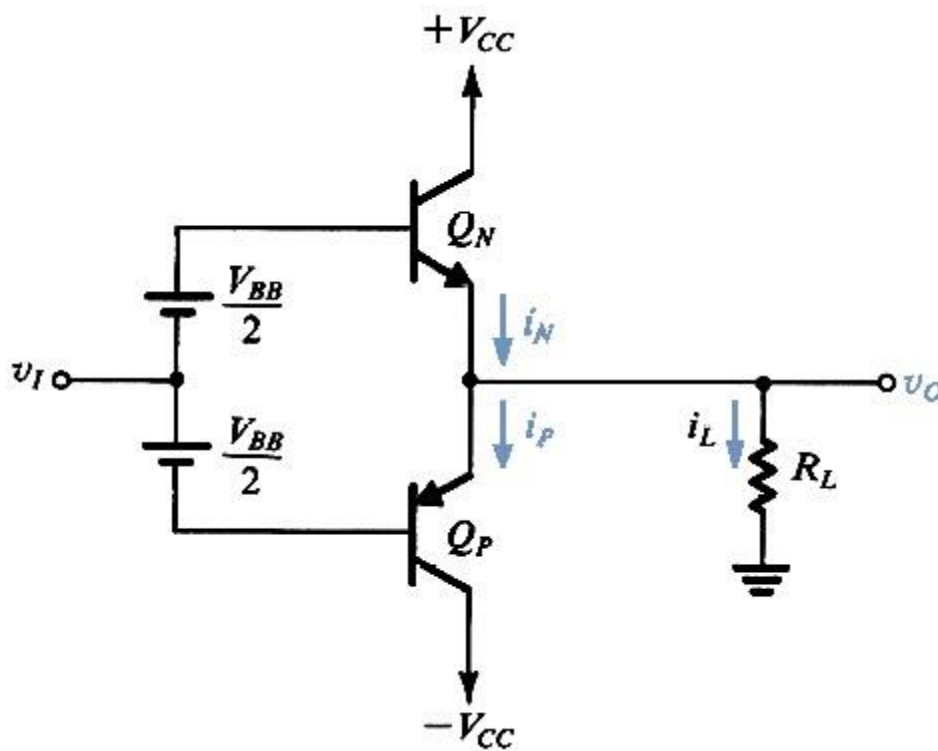
Σχήμα 1.7 Η “νεκρή ζώνη” στη χαρακτηριστική μεταφοράς κλάσεως Β έχει ως αποτέλεσμα την παραμόρφωση περάσματος

1.3.3 Στάδιο εξόδου ενισχυτού Κλάσεως ΑΒ



Σχήμα 1.8 Κυματομορφή ρεύματος συλλέκτη τρανζίστορ που λειτουργεί σε κλάση ΑΒ

Μια ενδιάμεση κλάση μεταξύ των A και B, η ονομαζόμενη κλάση AB, πολώνει το τρανζίστορ σε μη μηδενικό dc ρεύμα αλλά πολύ χαμηλότερα από τη μέγιστη τιμή ρεύματος του ημιτονοειδούς σήματος. Το αποτέλεσμα είναι ότι το τρανζίστορ άγει για διάστημα ελαφρώς μεγαλύτερο του μισού κύκλου, όπως φαίνεται στο πιο πάνω σχήμα. Η γωνία αγωγής που προκύπτει είναι μεγαλύτερη από 180° αλλά πολύ μικρότερη από 360° . Το στάδιο εξόδου κλάσεως AB έχει άλλο ένα τρανζίστορ που με τη σειρά του άγει για διάστημα ελαφρώς μεγαλύτερο του αρνητικού μισού κύκλου. Το ρεύμα από τα δύο τρανζίστορ συνδυάζεται στο φορτίο. Προκύπτει ότι στα διαστήματα γύρω από τα μηδέν άγουν και τα δύο τρανζίστορ.



Σχήμα 1.9 Στάδιο εξόδου κλάσεως AB

Περιγραφή Λειτουργίας

Όταν η u_1 ξεπεράσει μία συγκεκριμένη θετική τιμή, η τάση στη βάση του Q_N αυξάνεται κατά το ίδιο ποσό και η έξοδος γίνεται θετική ίδιας σχεδόν τιμής,

$$u_0 = u_1 + \frac{u_{BB}}{2} - u_{BEN}$$

Η θετική u_0 προκαλεί ένα ρεύμα i_L μέσω της R_L και έτσι το i_N πρέπει να αυξηθεί, δηλαδή

$$i_N = i_P + i_L$$

Η αύξηση του i_N συνοδεύεται από ανάλογη αύξηση στη u_{BEN} (πάνω από την τιμή ηρεμίας $\frac{V_{BB}}{2}$). Ωστόσο, επειδή η τάση μεταξύ των βάσεων παραμένει σταθερή και ίση με V_{BB} , η αύξηση στη u_{BEN} θα έχει ως αποτέλεσμα την ίση μείωση στη u_{EBP} και επομένως στο

i_P . Η σχέση μεταξύ των i_N και i_P μπορεί να εξαχθεί ως ακολούθως:

$$\begin{aligned} u_{BEN} + u_{EBP} &= V_{BB} \\ V_T \ln\left(\frac{i_N}{i_S}\right) + V_T \ln\left(\frac{i_P}{i_S}\right) &= 2V_T \ln\left(\frac{i_Q}{i_S}\right) \\ i_N i_P &= I_Q^2 \end{aligned}$$

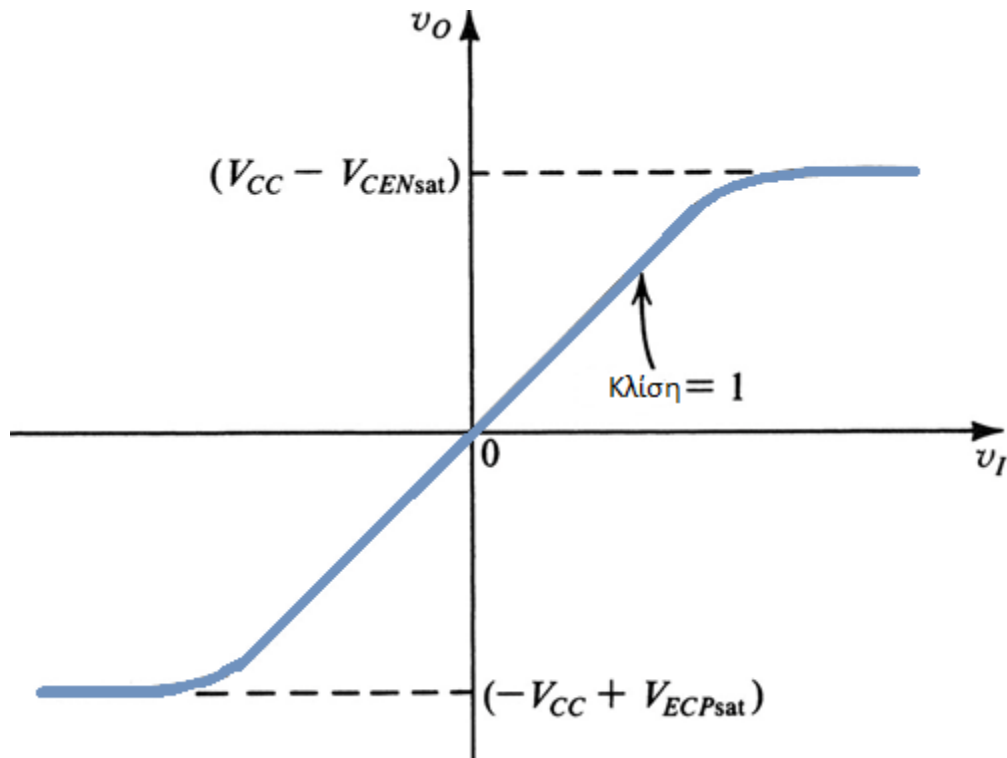
Έτσι, καθώς το i_N μεγαλώνει, το i_P μικραίνει ανάλογα ώστε το γινόμενο να παραμένει σταθερό. Συνδυάζοντας τις εξισώσεις, μπορούμε να βρούμε την τιμή του i_N για δεδομένο i_L . Η λύση προκύπτει από την παρακάτω εξίσωση:

$$i_N^2 - i_L i_N - I_Q^2 = 0$$

Από τα παραπάνω μπορούμε να δούμε ότι για θετικές τάσεις εξόδου, το ρεύμα φορτίου παρέχεται από το Q_N , το οποίο λειτουργεί ως ακόλουθος εκπομπού της εξόδου. Παράλληλα, το Q_P άγει ρεύμα το οποίο μειώνεται καθώς η u_0 αυξάνεται. Για μεγάλες τιμές της u_0 , το ρεύμα στο Q_P μπορεί να αγνοηθεί.

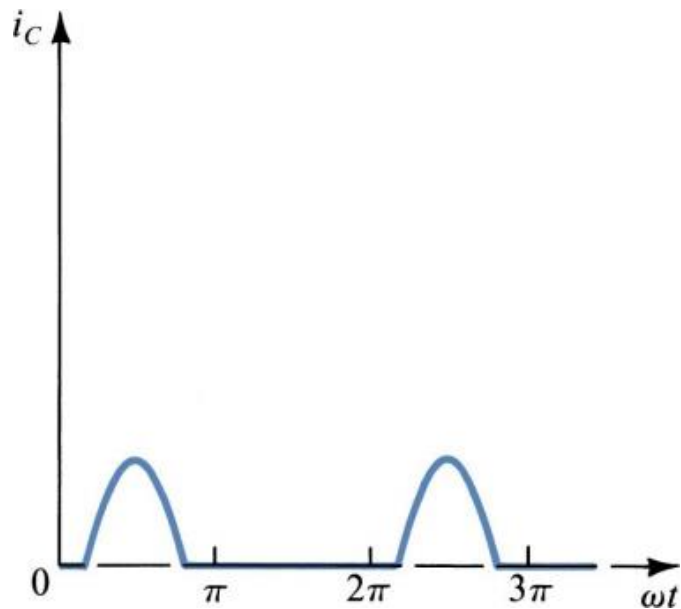
Για αρνητικές τιμές εισόδου, συμβαίνει το ανάποδο: το ρεύμα φορτίου παρέχεται από το Q_P , το οποίο λειτουργεί ως ακόλουθος εκπομπού εξόδου, ενώ το Q_N άγει ρεύμα το οποίο γίνεται διαρκώς μικρότερο, όσο η u_1 γίνεται αρνητικότερη. Η προηγούμενη εξίσωση που συνέδεε τα i_N και i_P ισχύει εξίσου και για αρνητικές εισόδους.

Συμπερασματικά, το στάδιο εξόδου κλάσεως AB λειτουργεί με τον ίδιο τρόπο, όπως και το στάδιο εξόδου κλάσεως B, με μια σημαντική διαφορά: για μικρές τιμές της u_1 άγουν και τα δύο τρανζίστορ και καθώς η u_1 αυξάνεται ή μειώνεται, το ένα από τα δύο τρανζίστορ αναλαμβάνει τη λειτουργία του κυκλώματος. Καθώς η μετάβαση γίνεται ομαλά, η παραμόρφωση περάσματος εξουδετερώνεται σχεδόν πλήρως. Στο πιο κάτω σχήμα φαίνεται η χαρακτηριστική του σταδίου εξόδου κλάσεως AB



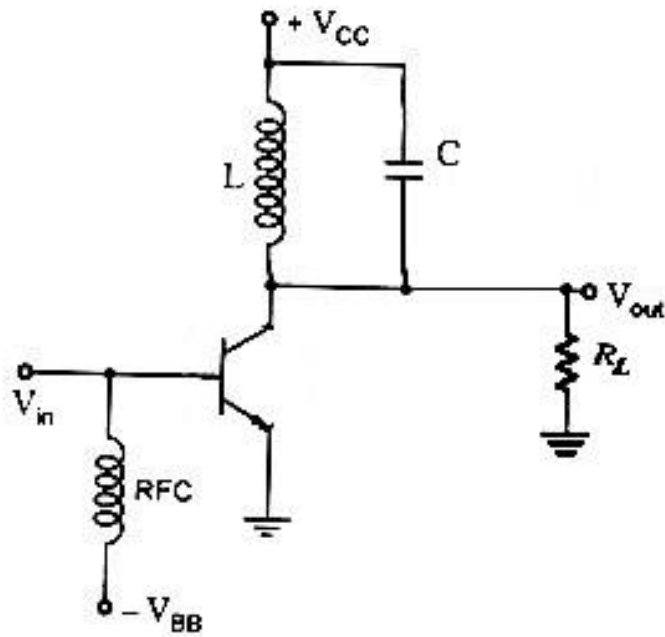
Σχήμα 1.10 Χαρακτηριστική μεταφοράς του σταδίου εξόδου κλάσεως AB του σχήματος 1.9

1.3.4 Στάδιο εξόδου ενισχυτού Κλάσεως C



Σχήμα 1.11 Κυματομορφή ρεύματος συλλέκτη τρανζίστορ που λειτουργεί σε κλάση C

Στο πιο πάνω σχήμα φαίνεται η κυματομορφή ρεύματος συλλέκτη για ένα τρανζίστορ που λειτουργεί ως ενισχυτής κλάσεως C. Παρατηρούμε ότι το τρανζίστορ άγει για διάστημα μικρότερο του μισού κύκλου, δηλαδή η γωνία αγωγής είναι μικρότερη των 180° . Το αποτέλεσμα είναι μια περιοδική κυματομορφή παλμικών ρευμάτων. Για να πάρουμε ημιτονοειδή τάση στην έξοδο, το ρεύμα αυτό περνά από ένα παράλληλο κύκλωμα LC, συντονισμένο στη συχνότητα του ημιτονοειδούς σήματος εισόδου. Το συντονισμένο κύκλωμα δρα ως ζωνοδιαβατό φίλτρο και δίνει τάση εξόδου ανάλογη του πλάτους της θεμελιώδους συνιστώσας της σειράς Fourier που αναπαριστά την κυματομορφή του ρεύματος.



Σχήμα 1.12 Στάδιο εξόδου κλάσεως C

Περιγραφή Λειτουργίας

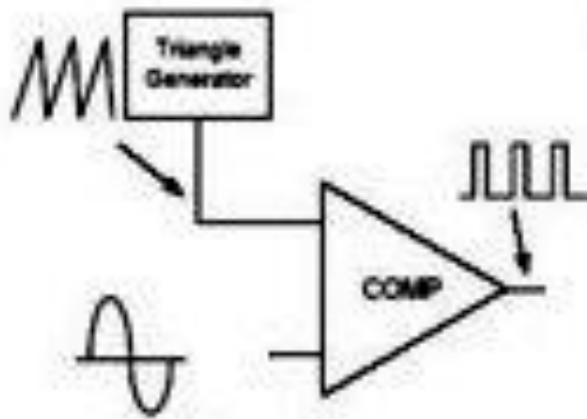
Το στάδιο εξόδου κλάσεως C έχει δύο καταστάσεις λειτουργίας: τη συντονισμένη κατάσταση και τη μη συντονισμένη. Η συντονισμένη κατάσταση λειτουργεί σε μόνο μία συχνότητα, τη συχνότητα που συντονίζεται το LC ζωνοπερατό φίλτρο. Έτσι, οι υπόλοιπες συχνότητες φιλτράρονται και η επιθυμητή συχνότητα (ημιτονοειδές σήμα) μπορεί να παρθεί από το φορτίο R_L . Βέβαια, το εύρος ζώνης του σήματος του ενισχυτού περιορίζεται από τον παράγοντα Q του συντονισμένου κυκλώματος. Στην μη συντονισμένη κατάσταση λειτουργίας το αποτέλεσμα είναι μία τεράστια παραμόρφωση του σήματος.

1.4 Παλμικοί Ενισχυτές

Παλμικοί ενισχυτές είναι οι ενισχυτές οι οποίοι στο στάδιο της διαμορφώσεως του σήματος χρησιμοποιούν μία από τις τεχνικές της:

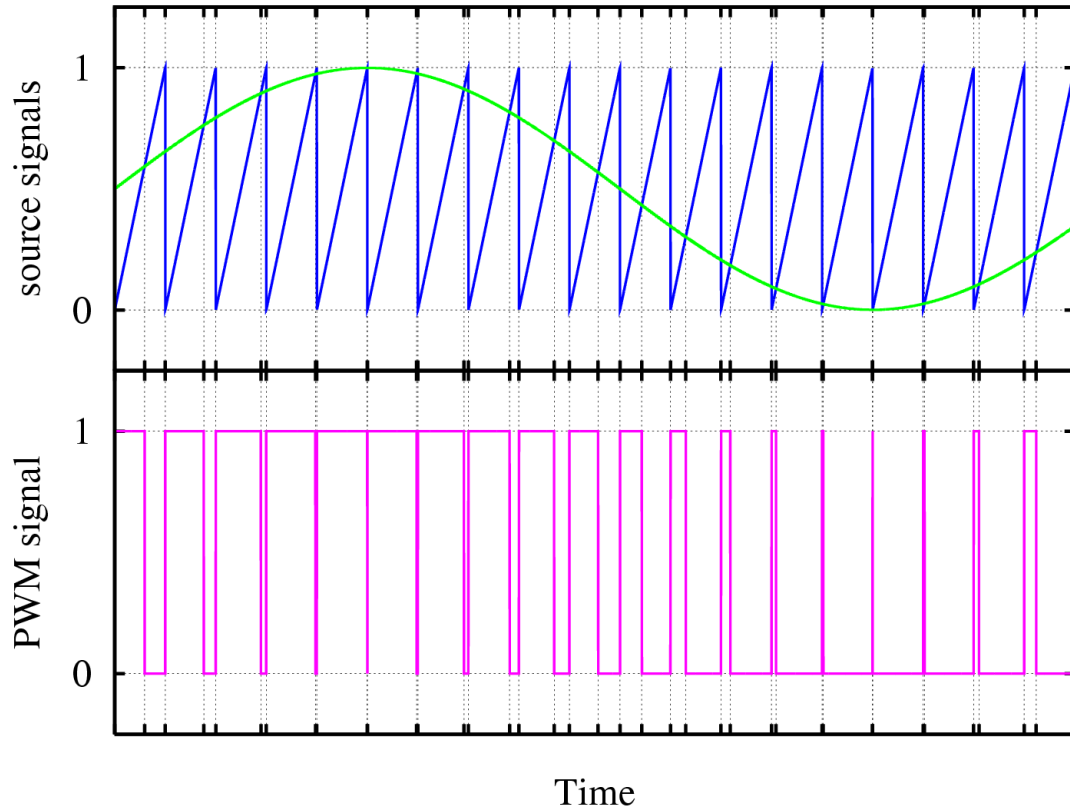
- Διαμορφώσεως Εύρους Παλμών (Pulse Width Modulation – PWM)
- Σίγμα-Δέλτα Διαμορφώσεως (Σ - Δ Modulation).

1.4.1 Διαμόρφωση Εύρους Παλμών (Pulse Width Modulation – PWM)



Σχήμα 1.13 Στάδιο εξόδου κλάσεως C

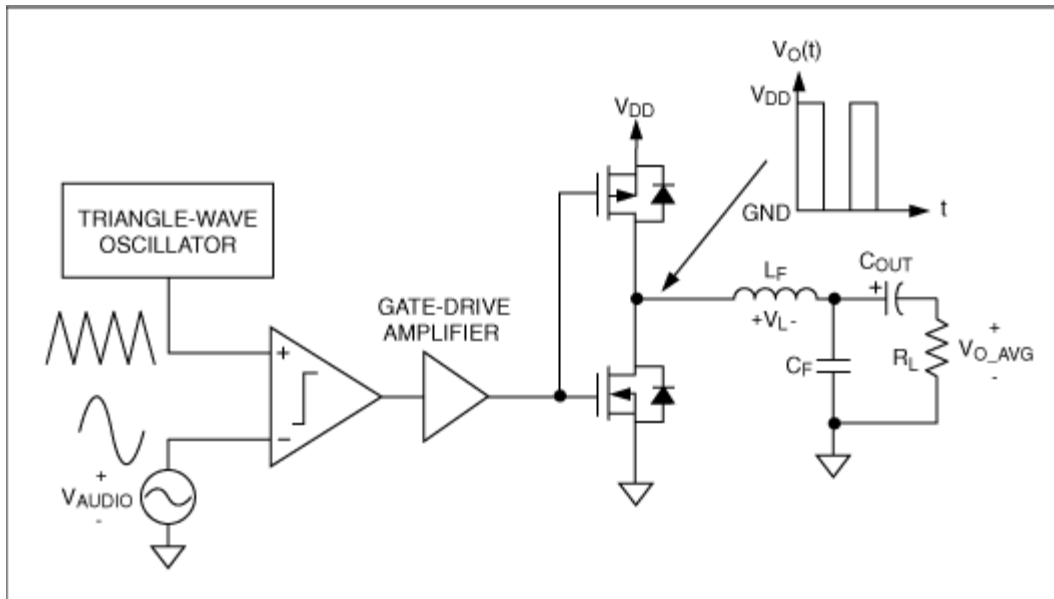
Για να τελέσουμε Διαμόρφωση Εύρους Παλμών καταφεύγουμε στη χρήση ενός πολύ γρήγορου συγκριτού ο οποίος συγκρίνει το αναλογικό σήμα της εισόδου μας με ένα πολύ υψίσυχο τριγωνικό σήμα. Αυτό δημιουργεί μια σειρά παλμών των οποίων ο κύκλος λειτουργίας (duty cycle) διαφέρει και εξαρτάται απόλυτα από το σήμα εισόδου.



Σχήμα 1.14 Διαμόρφωση Εύρους Παλμών (Pulse Width Modulation – PWM)

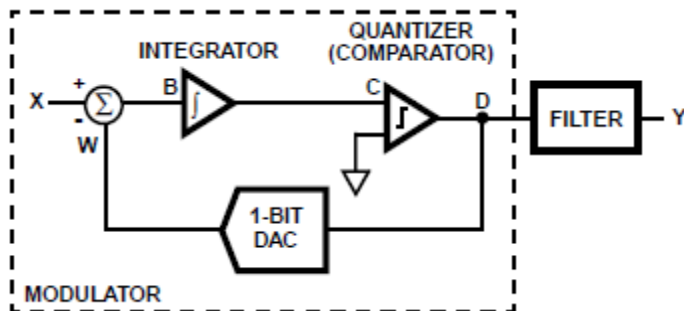
Τρόπος Λειτουργίας Διαμόρφωσης Εύρους Παλμών (PWM)

Στο προηγούμενο σχήμα βλέπουμε τη λειτουργία της PWM. Αναλυτικότερα, με μπλε χρώμα διακρίνεται ο τριγωνικός παλμός (sawtooth pulse) με τον οποίο συγκρίνεται το σήμα εισόδου. Το αναλογικό ημιτονοειδές σήμα εισόδου φαίνεται με πράσινο χρώμα. Παρατηρούμε ότι για όση χρονική διάρκεια το σήμα εισόδου μας είναι μεγαλύτερο από το σήμα σύγκρισης, το αποτέλεσμα είναι ένας τετραγωνικός παλμός (πηγαίνει στη μονάδα ο παλμός μας). Μόλις ο τριγωνικός παλμός γίνει μεγαλύτερος από το σήμα μας τότε το διαμορφωμένο σήμα μας γίνεται μηδενικό. Το αποτέλεσμα ολόκληρης της διαμόρφωσης μας φαίνεται με μωβ χρώμα.



Σχήμα 1.15 Απλοποιημένο block διάγραμμα ενός Ενισχυτού Κλάσεως D ημιγέφυρας (Half-Bridge)

1.4.2 Σίγμα-Δέλτα Διαμόρφωση (Σ-Δ Modulation).

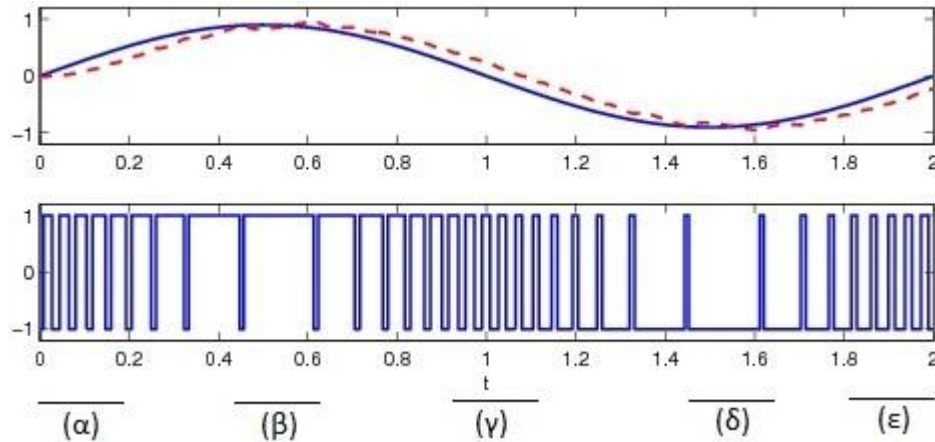


Σχήμα 1.16 Block διάγραμμα Σίγμα-Δέλτα Μετατροπέα 1^{ης} τάξεως

Τρόπος Λειτουργίας Σίγμα Δέλτα Διαμόρφωσης

Στο πάνω σχήμα βλέπουμε το block διάγραμμα ενός Σίγμα-Δέλτα Μετατροπέα Αναλογικού σε Ψηφιακό 1^{ης} Τάξεως (ADC). Το σήμα εισόδου X εισέρχεται στο στάδιο της διαμορφώσεως μέσω του αθροιστού. Στη συνέχεια, το φιλτραρισμένο σήμα περνάει

από το συγκριτή που συμπεριφέρεται ως κβαντιστής ενός bit. Η έξοδος του συγκριτικού επιστρέφει στον αθροιστή μέσω ενός μετατροπέα ενός bit Ψηφιακού σε Αναλογικό (ανάδραση). Η ανάδραση αυτή, αναγκάζει τη μέση τιμή του σήματος W να εξισωθεί με το σήμα εισόδου X .



Σχήμα 1.17 Προσομοίωση Εισόδου και Εξόδου Σίγμα-Δέλτα διαμορφώσεως με είσοδο ημίτονο

Στο πιο πάνω σχήμα, που προσομοιώνει την είσοδο και την έξοδο της Σίγμα-Δέλτα Διαμορφώσεως, για ημιτονοειδή είσοδο παρατηρούμε πυκνώματα και αραιώματα παλμών πλάτους από 1 έως -1V. Αυτό που συμβαίνει είναι ότι για απότομη αύξηση του πλάτους του ημιτόνου έχουμε θετικούς παλμούς μικρού κύκλου λειτουργίας (περίπτωση α). Όταν η αύξηση γίνεται λιγότερο απότομη, ακόμα και όταν περνάει τη γωνία $\frac{\pi}{2}$ όπου αρχίζει πάλι η μείωση αλλά όχι τόσο απότομα, έχουμε πάλι θετικούς παλμούς με μεγαλύτερο, όμως, κύκλο λειτουργίας (περίπτωση β). Ομοίως, για το αρνητικό κομμάτι του ημιτόνου για λιγότερο απότομη μείωση του πλάτους του ημιτόνου (και μετά το ξεκίνημα της αύξησης του πλάτους δηλαδή μετά από τη γωνία $\frac{3\pi}{2}$) έχουμε αρνητικό παλμό με μεγαλύτερο κύκλο λειτουργίας (περίπτωση δ) ενώ για πιο απότομες μεταβολές έχουμε αρνητικούς παλμούς μικρότερου κύκλου λειτουργίας (περίπτωση ε). Στην περίπτωση γ όπου ο το ημίτονο μηδενίζεται (γωνία π) παρατηρούμε ότι στη Σίγμα Δέλτα Διαμόρφωση δημιουργούνται και θετικοί και αρνητικοί παλμοί μικρού κύκλου λειτουργίας. Αυτό συμβαίνει ούτως ώστε να γίνει η μέση τιμή των παλμών ίση το μηδέν μιας και αυτό είναι το ζητούμενο.

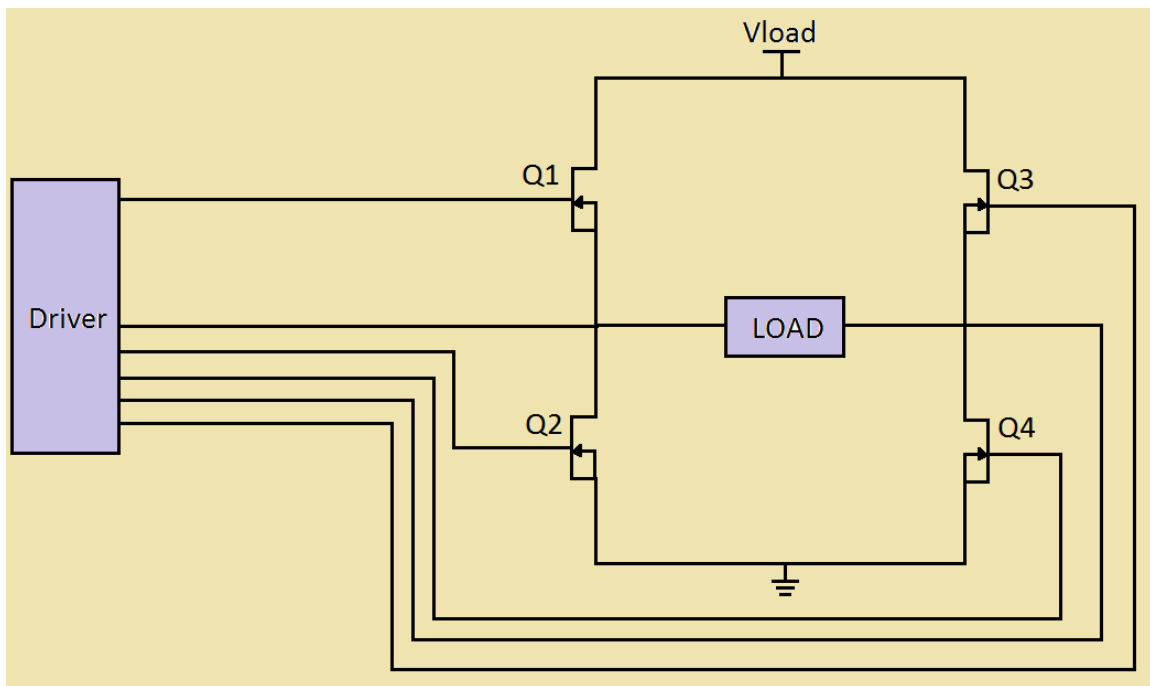
ΚΕΦΑΛΑΙΟ 2 – ΕΝΙΣΧΥΤΕΣ ΚΛΑΣΕΩΣ D

2.1 Ενισχυτής Κλάσεως D – Γενική Περίπτωση

Ένας παλμικός ενισχυτής και πιο συγκεκριμένα, ένας PWM ενισχυτής που συνήθως χρησιμοποιεί στο στάδιο εξόδου του τοπολογία πλήρους γέφυρας (Full Bridge) είναι και ο ενισχυτής κλάσεως D. Στην τοπολογία αυτή διακρίνουμε τρεις καταστάσεις λειτουργίας των τρανζίστορ MOSFET.

2.1.1 Τοπολογία Πλήρους Γέφυρας (Full Bridge)

Πιο κάτω θα παρουσιάσουμε την τοπολογία της Πλήρους Γέφυρας. Δίνεται ένα απλοποιημένο διάγραμμα ενός οδηγού που ελέγχει όλο το στάδιο του switching όπου βρίσκονται τα MOSFET τρανζίστορ.

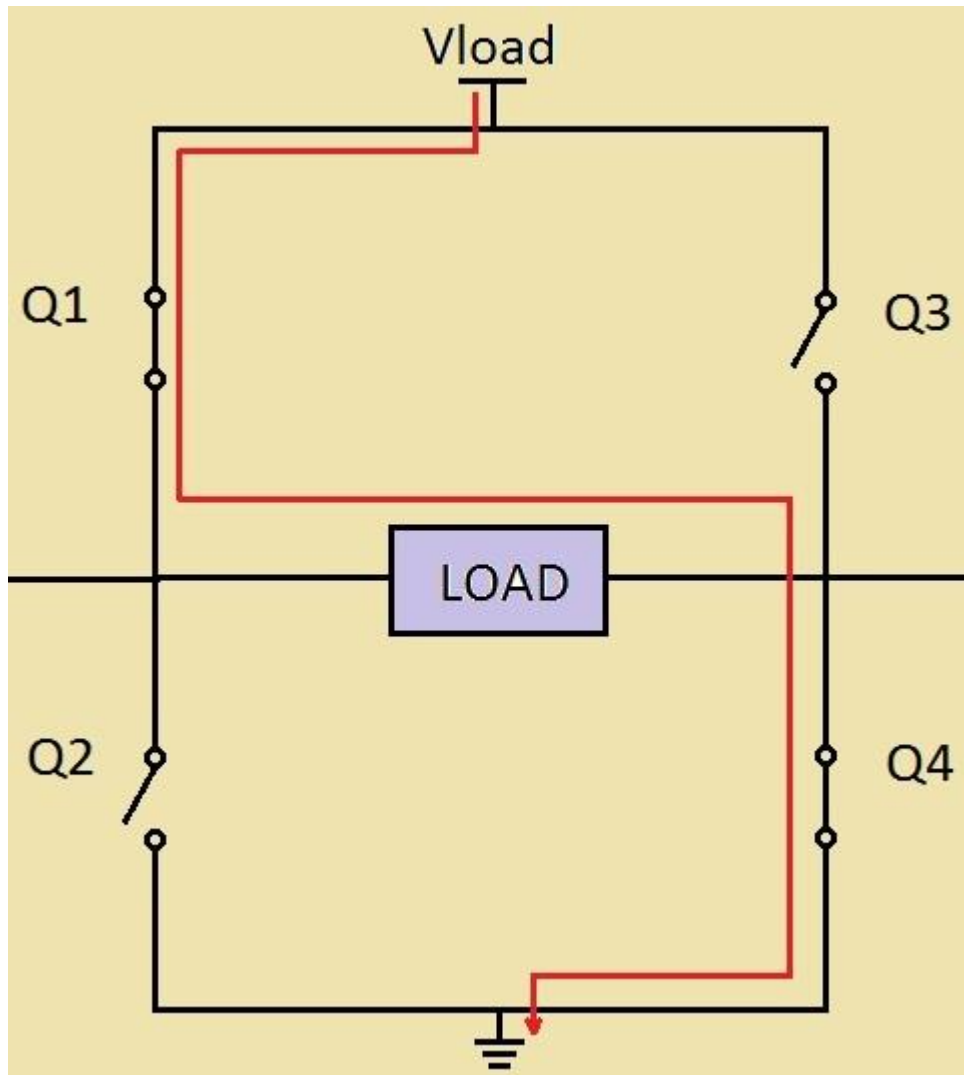


Σχήμα 2.1 Απλοποιημένο διάγραμμα σταδίου switching

Στην πιο πάνω τοπολογία παρουσιάζονται τρεις καταστάσεις λειτουργίας. Τα MOSFET τρανζίστορ δουλεύουν πάντα ανά δύο. Πιο αναλυτικά έχουμε:

1^η Κατάσταση:

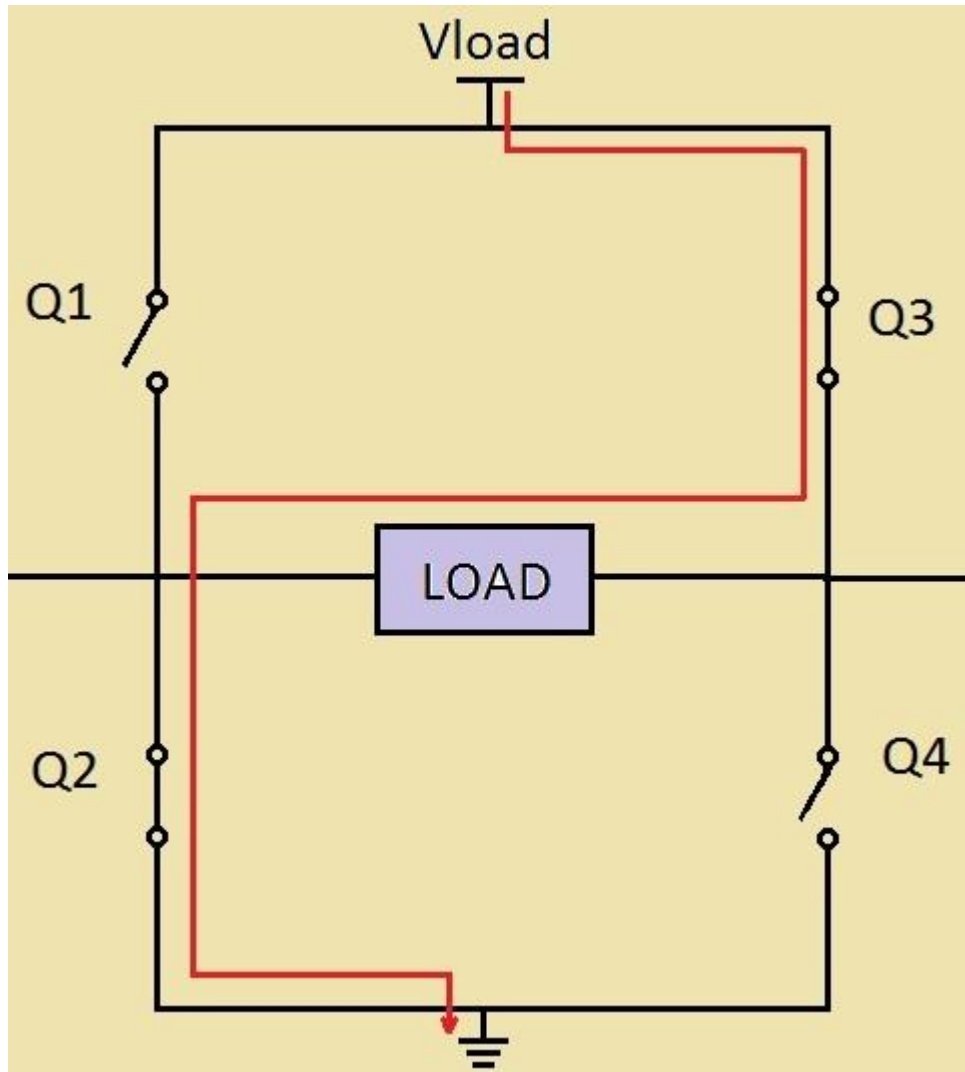
Στην πρώτη κατάσταση τα τρανζίστορ Q1, Q4 βρίσκονται σε λειτουργία ON ενώ τα τρανζίστορ Q2, Q3 λειτουργούν σαν ανοικτοί διακόπτες (OFF).



Σχήμα 2.2 1^η Κατάσταση σταδίου switching

2^η Κατάσταση:

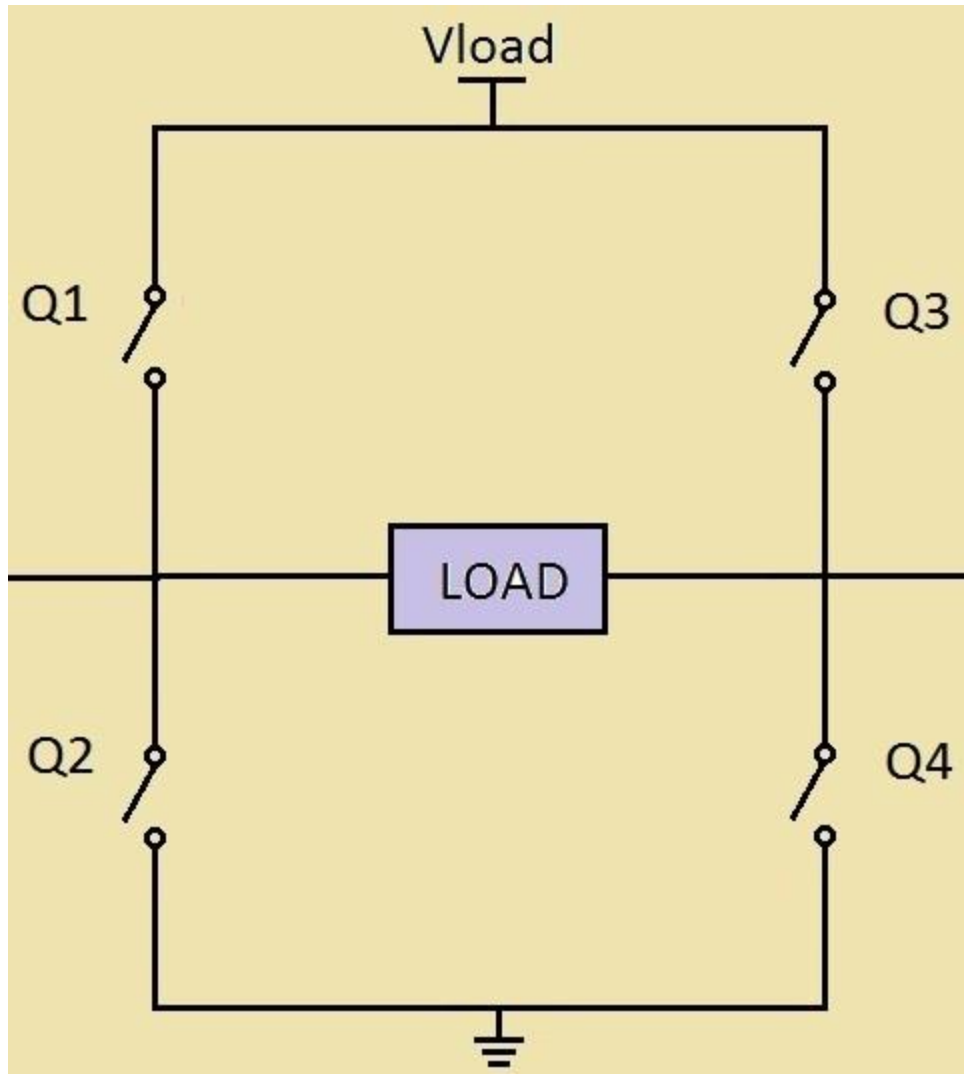
Στην δεύτερη κατάσταση τα τρανζίστορ Q2, Q3 βρίσκονται σε λειτουργία ON ενώ τα τρανζίστορ Q1, Q4 λειτουργούν σαν ανοικτοί διακόπτες (OFF).



Σχήμα 2.3 2^η Κατάσταση σταδίου switching

3^η Κατάσταση:

Η τρίτη κατάσταση αποτελεί τη μετάβαση μεταξύ των δύο προηγούμενων καταστάσεων. Η πολύ μικρή χρονική διάρκεια που λαμβάνει χώρα αυτή η κατάσταση, ορίζεται ως “Νεκρός χρόνος” (“Dead Time”). Η χρησιμότητά του έγκειται στο γεγονός ότι δεν πρέπει να ανοίξουν κατά την ίδια χρονική στιγμή όλα τα τρανζίστορ.

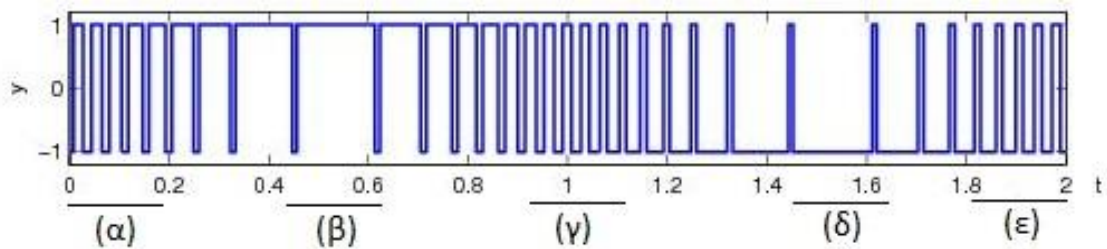


Σχήμα 2.4 3^η Κατάσταση σταδίου switching

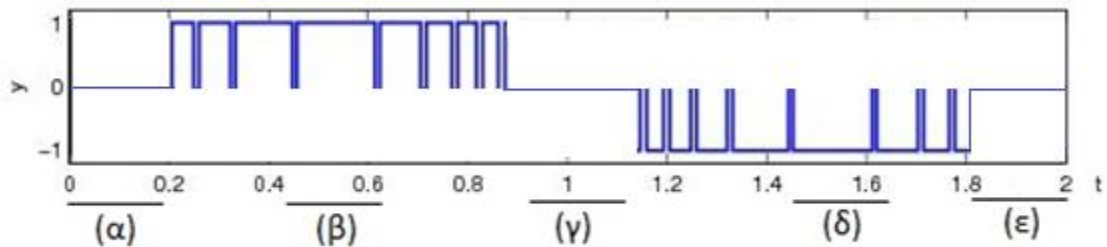
ΚΕΦΑΛΑΙΟ 3 – ΠΡΟΣΟΜΟΙΩΣΗ ΕΝΙΣΧΥΤΟΥ ΚΛΑΣΕΩΣ D

3.1 Σκέψεις και ερωτήματα για την υλοποίηση του ενισχυτού κλάσεως D

Δεδομένης της σημερινής τάσεως για μείωση της καταναλώσεως, σκεφτήκαμε να υλοποιήσουμε έναν ενισχυτή κλάσεως D ο οποίος θα τελεί μία διαφοροποιημένη Σίγμα-Δέλτα Διαμόρφωση (Υβριδική Σίγμα Δέλτα) τριών σταδίων. Θα υπάρχουν 3 διακριτές καταστάσεις η κατάσταση 1, η κατάσταση -1 και η κατάσταση του μηδενός (zero). Στην Υβριδική Σίγμα-Δέλτα Διαμορφώση σε αντίθεση με τη Σίγμα Δέλτα οι καταστάσεις που θα δημιουργούνται για ένα σήμα θα είναι από το 1 στο 0 και από το 0 στο -1. Γραφικά, οι δύο διαμορφώσεις για ένα ημιτονοειδές σήμα φαίνονται πιο κάτω:



Σχήμα 3.1 Προσομοίωση Εξόδου Σίγμα-Δέλτα διαμορφώσεως με είσοδο ημίτονο



Σχήμα 3.2 Προσομοίωση Εξόδου Υβριδικής Σίγμα-Δέλτα διαμορφώσεως με είσοδο ημίτονο

Για λόγους οδηγήσεως της μονάδας εξόδου χρησιμοποιούμε τετραγωνικούς παλμούς της τάξεως των 10MHz. Με βάση τα προηγούμενα, το σχήμα 3.2 διαμορφώνεται στην μεν θετική περιοχή με θετικούς τετραγωνικούς παλμούς (περίπτωση (β)) στη δε αρνητική περιοχή με αρνητικούς τετραγωνικούς παλμούς (περίπτωση(δ)). Η μαθηματική περιγραφή της προτεινόμενης διαδικασίας έχει ως εξής:

Έστω σήμα $x(t)$.

$$x(t) = x_{pos}(t) + x_{neg}(t)$$

όπου $x_{pos}(t)$ το θετικό τμήμα του σήματος και $x_{neg}(t)$ το αρνητικό.

$$x'(t) = x_{pos}(t) \frac{(p+1)}{2} - |x_{neg}| \frac{(p+1)}{2}$$

όπου το p είναι ο τετραγωνικός παλμός ± 1 συχνότητας της τάξης των 10MHz. Ο πολλαπλασιασμός αυτός δημιουργείται στο κύκλωμά μας με πύλες.

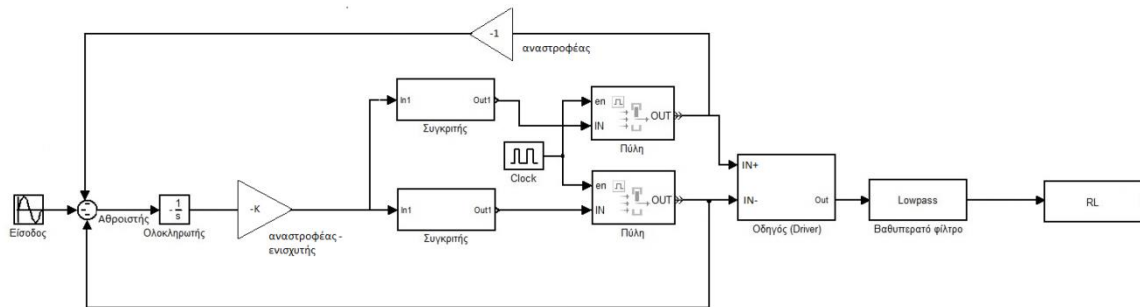
Χρησιμοποιώντας ένα βαθυπερατό φίλτρο (LP) επιτρέπουμε να περάσει το ακουστικό σήμα και την ίδια στιγμή αποκόπτουμε τις υψηλότερες συχνότητες. Το σήμα $x(t)$ μετατρέπεται σε:

$$LP\{x'(t)\} = LP\left\{x_{pos}(t) \frac{(p+1)}{2} - |x_{neg}| \frac{(p+1)}{2}\right\} =$$

$$LP\left\{(x_{pos}(t) - |x_{neg}|) \frac{(p+1)}{2}\right\} =$$

$$LP\left\{x(t) \frac{(p+1)}{2}\right\} = LP\left\{\frac{x(t)}{2}\right\} + LP\left\{\frac{x(t)p}{2}\right\} = \frac{x(t)}{2}$$

Συμπεραίνουμε ότι η διαδικασία που ακολουθήσαμε καταλήγει πάλι στο αρχικό σήμα.



Σχήμα 3.3 Block διάγραμμα του Ενισχυτού κλάσεως D που κατασκευάσαμε.

Σημείωση: Τα αρνητικά πρόσημα προέρχονται εξαιτίας κατασκευαστικών περιορισμών

Απλή περιγραφή του Block διαγράμματος:

Ο ενισχυτής μας δέχεται αρχικά ένα ημιτονοειδές αναλογικό ακουστικό σήμα (20Hz – 20KHz). Από το σήμα αυτό αφαιρείται το θετικό και το αρνητικό σφάλμα (error) μέσω του αθροιστή και στη συνέχεια, η διαφορά που προκύπτει φιλτράρεται από τον ολοκληρωτή. Το αποτέλεσμα του ολοκληρωτού περνά από τους δύο συγκριτές όπου

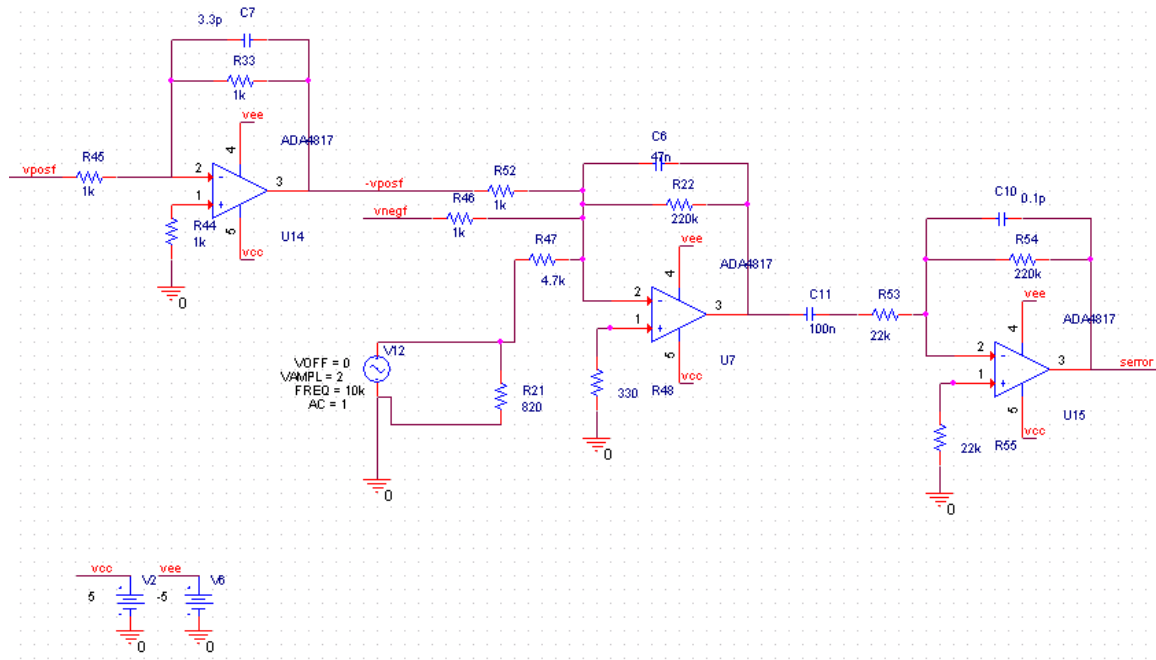
αναγνωρίζει αν το σήμα είναι μεγαλύτερο της τάσεως αναφοράς, V_{ref} ή μικρότερο της $-V_{ref}$. Στη συνέχεια, το ψηφιακό πια σήμα μας πολλαπλασιάζεται με το ρολόι μέσω πυλών. Τα δύο νέα σήματα αντιστοιχούν στο x_{pos} , και στο $|x_{neg}|$ και οδηγούν ένα διαφορικό ενισχυτή που χρησιμοποιείται ως οδηγός πλήρους γέφυρας. Επίσης, χρησιμοποιούνται για τη δημιουργία της αναδράσεως. Μετά τον οδηγό, το σήμα μας περνά από ένα βαθυπερατό φίλτρο, οπότε έχουμε ξανά τη δημιουργία του αναλογικού σήματος, το οποίο φτάνει τελικά στην έξοδο που είναι το RL φορτίο.

3.2 Σχεδιασμός Κυκλώματος

Για να σχεδιάσουμε το κύκλωμά μας το χωρίσαμε σε 3 μέρη:

- Την είσοδο (input)
- Το συγκριτή
- Την έξοδο

3.2.1 Η είσοδος του κυκλώματος

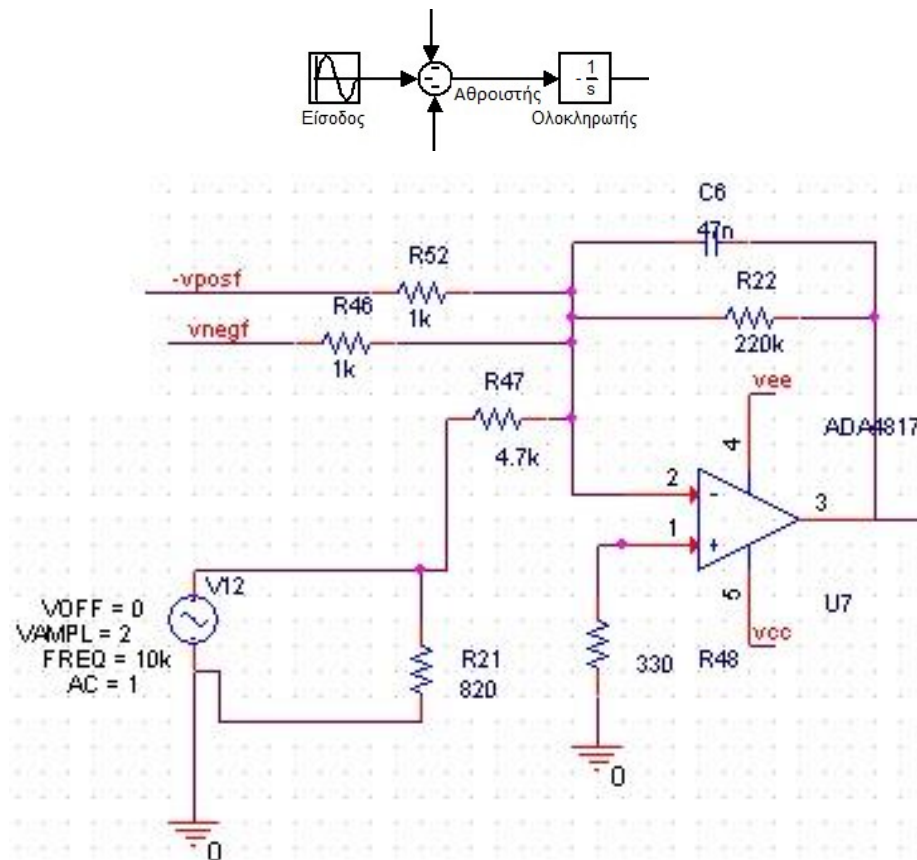


Σχήμα 3.4 Στάδιο εισόδου

Ανάλυση Κυκλώματος Εισόδου:

Σε όλο το κύκλωμα μας η τροφοδοσία μας είναι $\pm 5V$. Το στάδιο εισόδου του κυκλώματός μας αποτελείται από επιπλέον υποκυκλώματα. Τα υποκυκλώματα αυτά είναι:

α) Ο Αθροιστής-Ολοκληρωτής

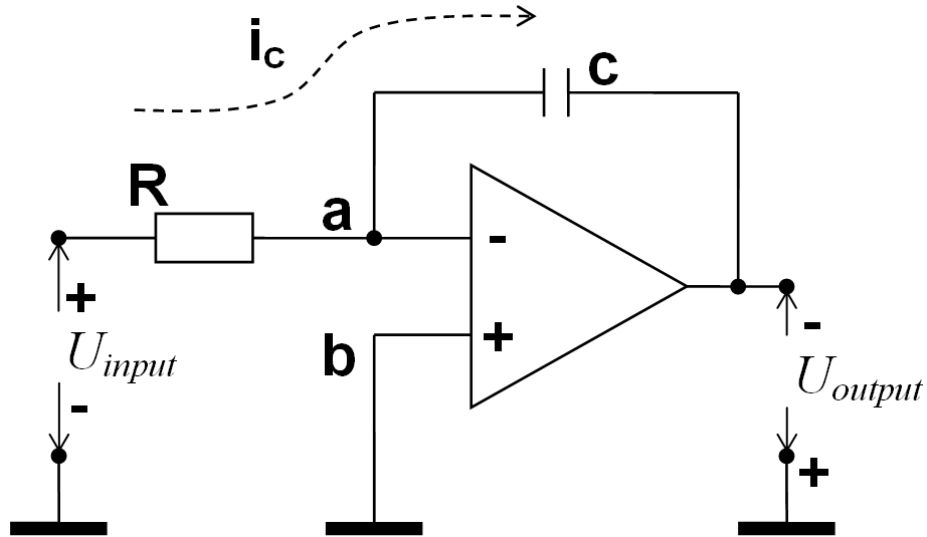


Σχήμα 3.5 Ο Αθροιστής - Ολοκληρωτής

Ανάλυση Κυκλώματος Αθροιστού-Ολοκληρωτού:

Σχεδιάζουμε τον ολοκληρωτή χρησιμοποιώντας τον πυκνωτή C6. Όμως, αν κατασκευάσουμε ιδανικό ολοκληρωτή (όπως φαίνεται στο παρακάτω σχήμα) θα έχουμε πρόβλημα με οποιαδήποτε DC συνιστώσα υπάρχει γιατί θα οδηγήσει στον κόρο τον ενισχυτή μετά την πάροδο κάποιου χρονικού διαστήματος. Γι' αυτό το λόγο τοποθετούμε μία παράλληλη αντίσταση, την R22. Δημιουργούμε, έτσι, ένα RC φίλτρο που θα έχει συγκεκριμένο κέρδος και θα ολοκληρώνει για συχνότητες μεγαλύτερες από:

$$F_c = \frac{1}{2\pi RC} = \frac{1}{2\pi \times 220 \times 10^3 \times 47 \times 10^{-9}} \approx 15,4\text{Hz}$$

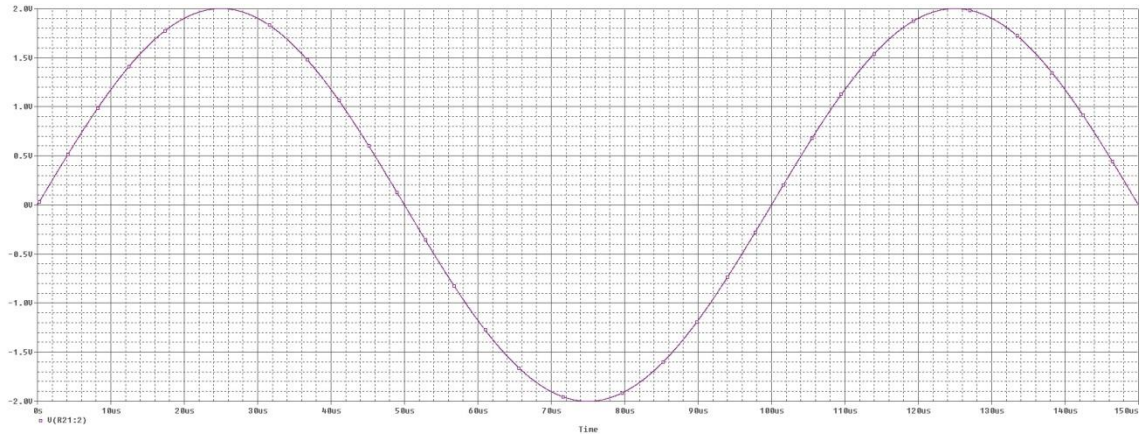


Σχήμα 3.6 Ιδανικός Ολοκληρωτής

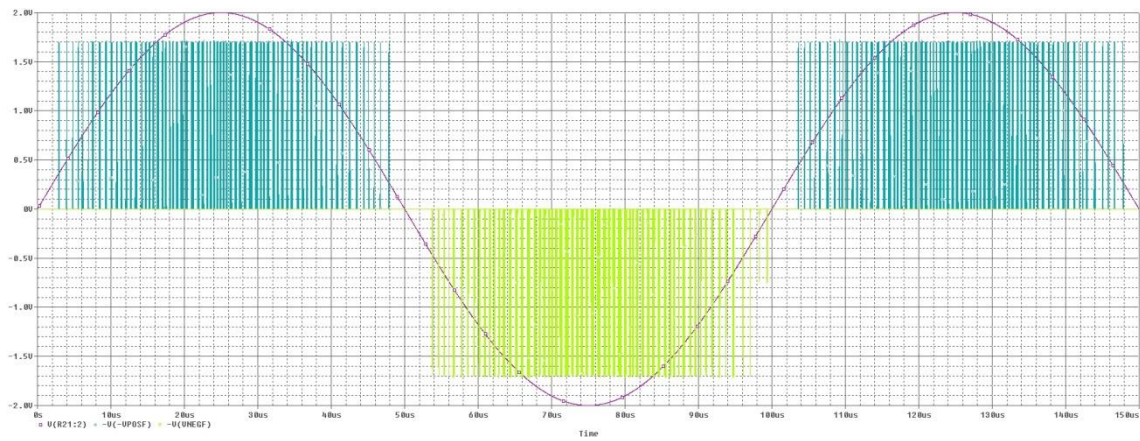
Επιπλέον, τοποθετήσαμε την αντίσταση R48 για να μηδενίζει τη διαφορά τάσης (ΔU) λόγω ρευμάτων bias.

Ταυτόχρονα με την ολοκλήρωση αποφασίσαμε να κάνουμε και πρόσθεση (αφαίρεση) των σημάτων της αναδράσεως. Τα σήματα αυτά είναι το vposf και το vnegf. Το vnegf είναι ψηφιακό (0, 1) και προστιθέμενο αφαιρείται από το σήμα εισόδου ενώ το vposf που είναι και αυτό ψηφιακό (0, 1) για να αφαιρεθεί πρέπει πρώτα να διέλθει από τον αναστροφέα.

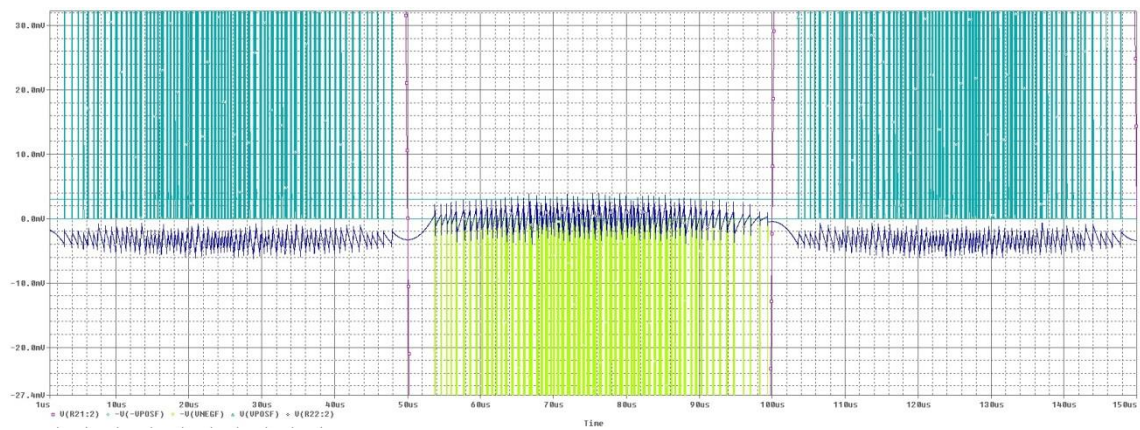
Από την προσομοίωση στον αθροιστή-ολοκληρωτή προέκυψαν οι παρακάτω γραφικές παραστάσεις για το σήμα εισόδου, το σήμα vnegf και το ανάστροφο του σήματος vposf.



Σχήμα 3.7 Σήμα εισόδου 10KHz

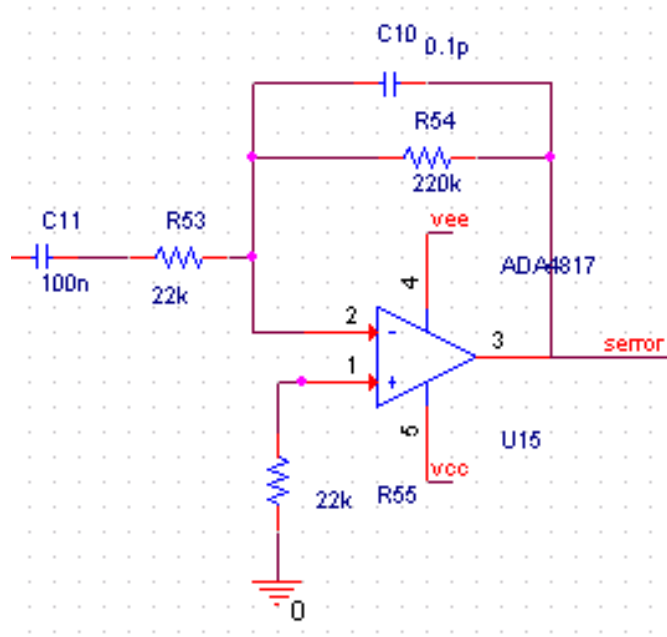
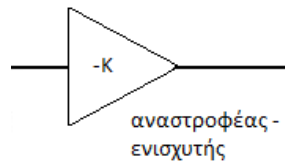


Σχήμα 3.8 Με γαλάζιο χρώμα διακρίνουμε το σήμα vpsf και με πράσινο το σήμα vnegf



Σχήμα 3.9 Το σήμα εξόδου αθροιστού-ολοκληρωτού διακρίνεται με σκούρο μπλέ χρώμα

β) Ο Ενισχυτής – Αναστροφέας



Σχήμα 3.10 Ο ενισχυτής – αναστροφέας

Ανάλυση Κυκλώματος Ενισχυτού - Αναστροφέα:

Σχεδιάσαμε τον ενισχυτή – αναστροφέα για να τελέσουμε ενίσχυση 10x ενώ ταυτόχρονα να αναστρέψουμε και το σήμα που έχει ήδη αναστραφεί στο προηγούμενο στάδιο, δηλαδή να πάρουμε πια το θετικό σήμα. Αυτό προκύπτει από:

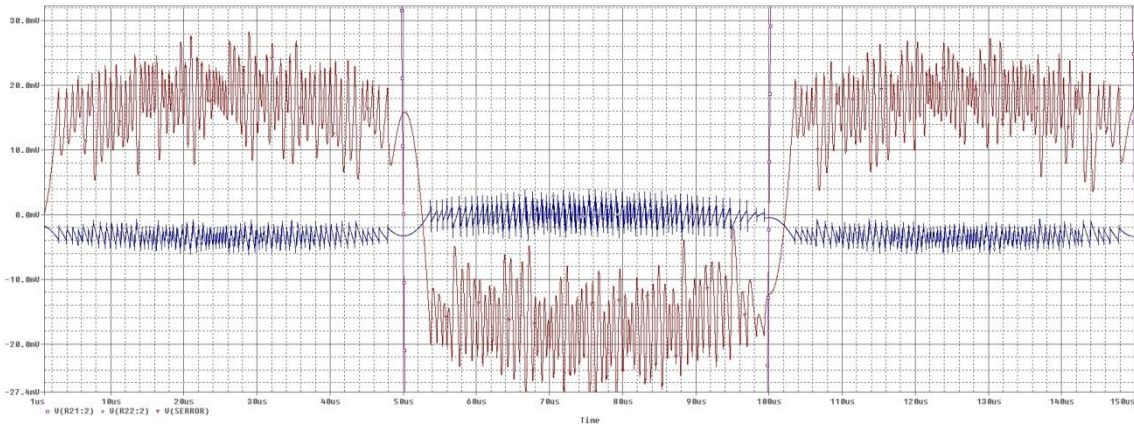
$$\frac{V_{out}}{V_{in}} = -\frac{R_{54}}{R_{53}} = -\frac{220K\Omega}{22K\Omega} = -10$$

Η ενίσχυση αυτή χρειάζεται προκειμένου στο στάδιο του συγκριτού, οι συγκριτές να μπορούν να ανιχνεύσουν το σφάλμα.

Τοποθετήσαμε την R_{55} για να περιορίσει το offset του τελεστικού ADA4817. Ο πυκνωτής C_{11} σκοπό έχει να αποκόψει τη DC συνιστώσα και να ρυθμίσει το offset του ολοκληρωτού-αθροιστού. Η συχνότητα αποκοπής του φίλτρου προκύπτει:

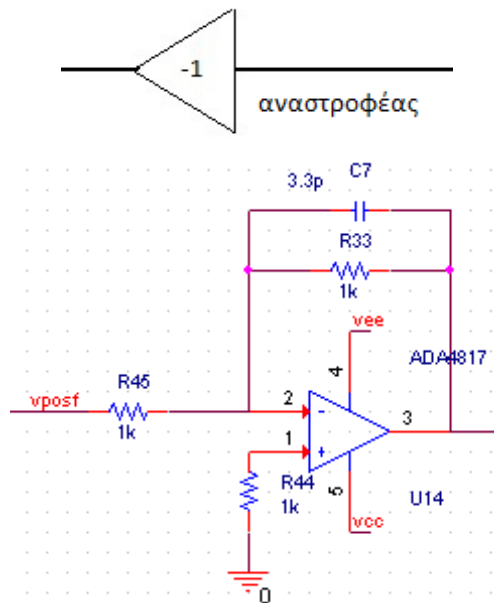
$$F_c = \frac{1}{2\pi RC} = \frac{1}{2\pi \times 22 \times 10^3 \times 100 \times 10^{-9}} \approx 72,38\text{Hz}$$

Από την προσομοίωση στον ενισχυτή-αναστροφέα προέκυψαν οι παρακάτω γραφικές παραστάσεις:



Σχήμα 3.11 Με μωβ χρώμα παρατηρούμε την αναστροφή και ενίσχυση του σήματος εξόδου του ενισχυτού – αναστροφέα (serror).

γ) Αναστροφέας (Inverter)



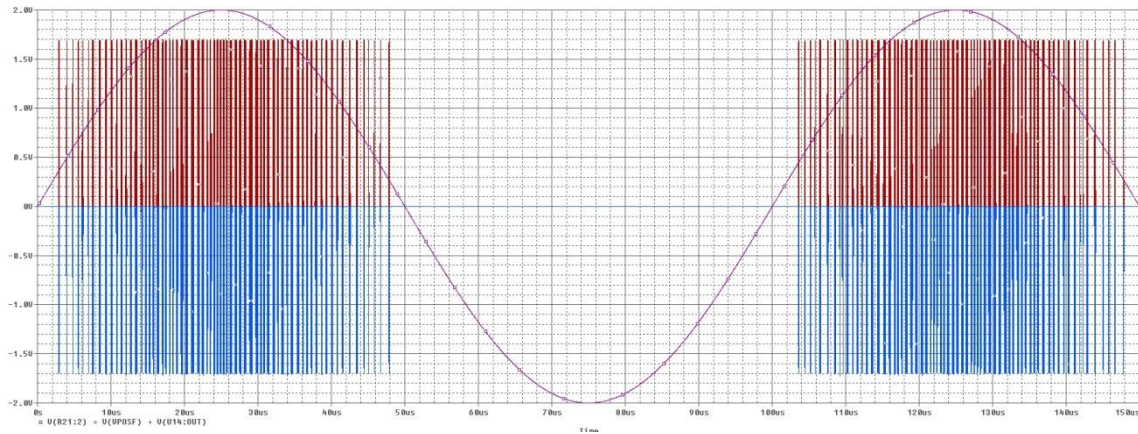
Σχήμα 3.12 Κύκλωμα του αναστροφέα (inverter)

Ανάλυση Κυκλώματος Αναστροφέα:

Όπως προαναφέραμε, στον αθροιστή-ολοκληρωτή διέρχεται το σήμα vpsf το οποίο όμως είναι θετικό. Αντί όμως να το τοποθετήσουμε στον +IN ακροδέκτη του τελεστικού του αθροιστού αποφασίσαμε να τον τοποθετήσουμε στον ακροδέκτη -IN για κατασκευαστικούς λόγους. Για να πάρουμε, όμως, το σωστό αποτέλεσμα πρέπει να αναστρέψουμε το σήμα του vpsf, ενώ ταυτόχρονα να διατηρήσουμε το συντελεστή κέρδους μεταξύ των αντιστάσεων R33 και R45 ίσο με τη μονάδα.

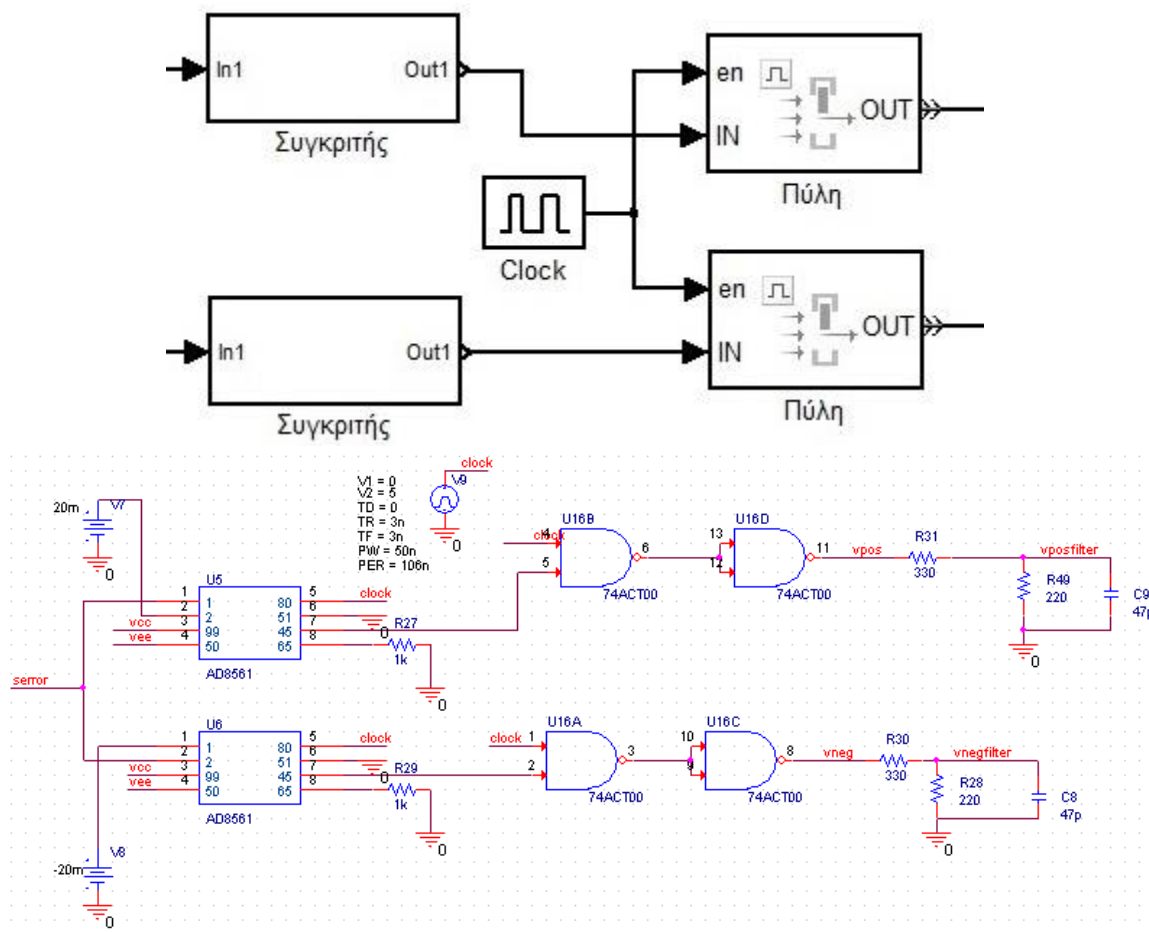
$$\frac{V_{out}}{V_{in}} = -\frac{R_{33}}{R_{45}} = -\frac{1K\Omega}{1K\Omega} = -1$$

Από την προσομοίωση στον αναστροφέα προέκυψαν οι παρακάτω γραφικές παραστάσεις:



Σχήμα 3.13 Με μπλέ χρώμα παρατηρούμε την έξοδο του αναστροφέα (-vpsf). Η είσοδος vpsf φαίνεται με κόκκινο χρώμα

3.2.2 Το στάδιο του συγκριτή



Σχήμα 3.14 Κύκλωμα του σταδίου του συγκριτού

Ανάλυση Κυκλώματος Συγκριτή:

Αφού το σήμα ολοκληρωθεί και ενισχυθεί (serror) τότε θα περάσει από το κύκλωμα των 2 συγκριτών (comparators) που σχεδιάσαμε. Για τους συγκριτές χρησιμοποίησαμε τον τελεστικό ενισχυτή AD8561. Το σήμα που θα περάσει από τον κάθε συγκριτή είτε θετικό είτε αρνητικό θα πολλαπλασιαστεί με το ρολόι των 10MHz.

Το σήμα εισόδου στο συγκριτή παίρνει τιμές σε τρεις διαφορετικές περιοχές ενδιαφέροντος που υπολογίστηκαν με βάση τις τιμές που θέσαμε κατασκευαστικά στις προσομοιώσεις μας. Οι περιοχές ενδιαφέροντος είναι:

- Για σήμα $serror > 20mV$
- Για σήμα $serror$ όπου ισχύει $-20mV < serror < 20mV$

- Για σήμα $error < -20mV$

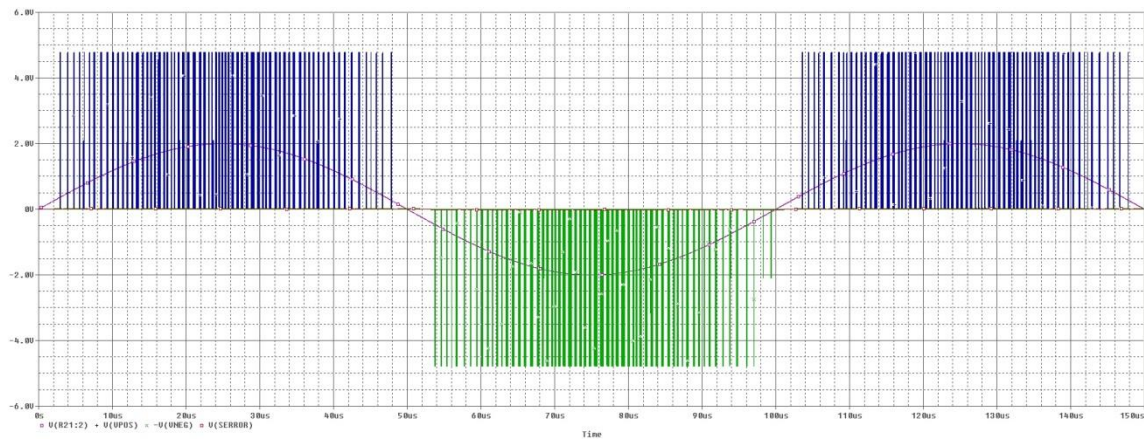
Για σήμα $error > 20mV$: Όταν εισέρχεται ένα σήμα $error > 20mV$ τότε το σήμα θα συγκριθεί και θα περάσει από τον U5 συγκριτή θα οδηγηθεί σε 2 πύλες NAND. Τότε θα πολλαπλασιαστεί με το ρολόι των 10MHz και θα τελεστεί Σίγμα-Δέλτα Διαμόρφωση για θετικές τιμές.

Για σήμα $error < -20mV$: Ομοίως, όταν εισέρχεται ένα σήμα $error < -20mV$ τότε το σήμα θα συγκριθεί και θα περάσει από τον U6 συγκριτή θα οδηγηθεί σε 2 πύλες NAND. Τότε θα πολλαπλασιαστεί με το ρολόι των 10MHz και θα τελεστεί και πάλι Σίγμα-Δέλτα Διαμόρφωση για αρνητικές τιμές.

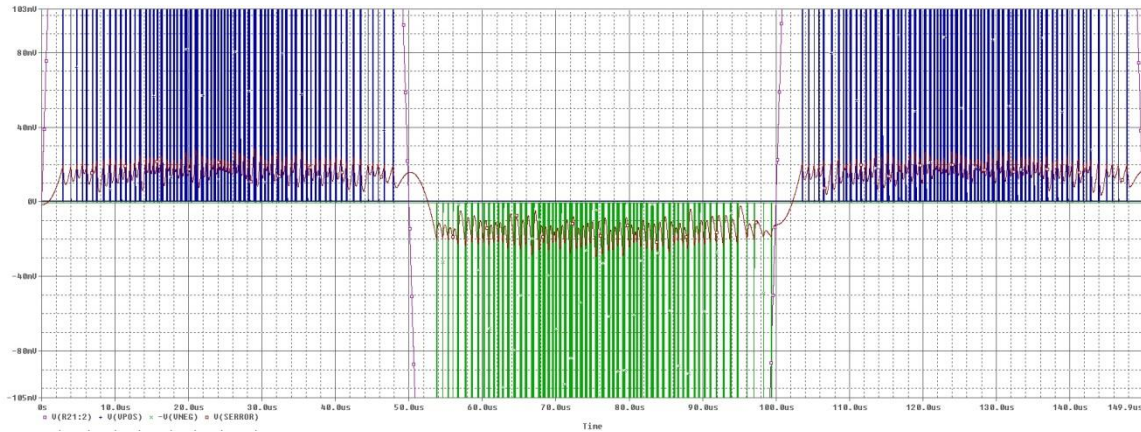
Για σήμα $error$ όπου ισχύει $-20mV < error < 20mV$: Στην περιοχή αυτή έχουμε μηδενικό αποτέλεσμα.

Σημείωση: Οι πύλες εισήγαγαν μια καθυστέρηση περί τα 5ns.

Από τις προσομοιώσεις που κάναμε προέκυψαν οι κάτω γραφικές παραστάσεις:



Σχήμα 3.15 Παρατηρούμε με μπλε χρώμα το σήμα vpos, με πράσινο το σήμα ανεστραμένο vneg ενώ με κόκκινο το σήμα error που είναι πολύ μικρό σήμα της τάξεως των mV.



Σχήμα 3.16 Παρατηρούμε με κόκκινο χρώμα το σήμα *error* (zoom).

Παρατηρήσεις από τα διαγράμματα:

Στις προσομοιώσεις μας αυτές φαίνεται καθαρά η λειτουργία της Υβριδικής Σίγμα-Δέλτα Διαμορφώσεως. Πρώτα από όλα, φαίνονται τα 3 διακριτά στάδια. Δηλαδή, βλέπουμε ότι έχουμε από 0 μέχρι περί τα 5V τη θετική σύγκριση ενώ από 0 μέχρι περίπου τα -5V έχουμε την αρνητική σύγκριση. Πιο συγκεκριμένα, αν έχουμε σήμα μεγαλύτερο από από 20mV τότε δημιουργείται θετικός παλμός ενώ επίσης για σήμα μικρότερο των -20mV θα δημιουργείται αρνητικός παλμός. Ταυτόχρονα, παρατηρούμε και τη διακριτή περιοχή του μηδενός όπου για τιμές στην περιοχή μεταξύ των -20mV και 20mV έχουμε ένα συνεχές μηδέν.

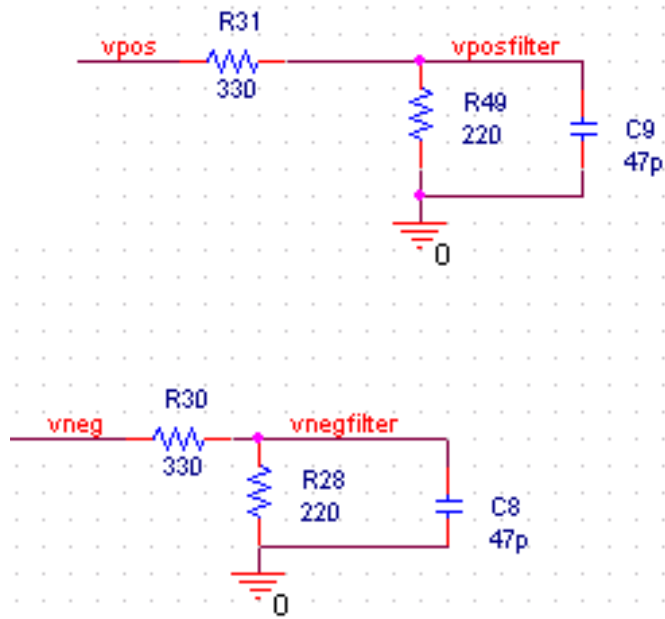
Αυτό διαφέρει άμεσα από την κλασική Σίγμα-Δέλτα Διαμόρφωση γιατί:

Στην περιοχή του μηδενός θα δημιουργούνται τότε θετικός και τότε αρνητικός παλμός προκειμένου η μέση τιμή τους να δώσει τον επιθυμητό μηδενισμό.

Έτσι συμπεραίνουμε ότι στην Υβριδική Σίγμα-Δέλτα Διαμόρφωση έχουμε σαφώς μειωμένη κατανάλωση.

Μια άλλη παρατήρηση από τα διαγράμματα των προσομοιώσεων είναι ότι για υψηλότερη τάση έχουμε πολύ περισσότερα πυκνώματα παλμών. Δηλαδή για τις γωνίες $\frac{\pi}{2}$ και $\frac{3\pi}{2}$ όπου η τάση βρίσκεται στο μέγιστο σημείο (2V) έχουμε τα περισσότερα πυκνώματα.

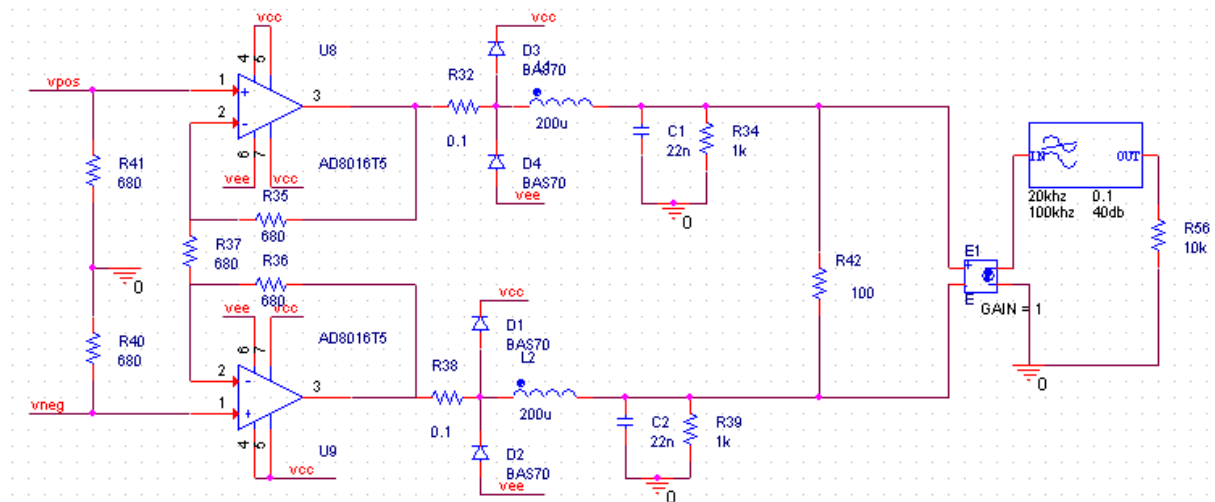
Τα ψηφιακά σήματα είναι της τάξεως 0V-5V για το λόγο αυτό διαιρούνται με τα παρακάτω κυκλώματα. Η διαίρεση αυτή είναι αναγκαία διότι η τροφοδοσία των διαφορικών ενισχυτών είναι $\pm 5V$.



Σχήμα 3.17 Διαιρέτης Τάσης.

Ο πυκνωτής χρησιμοποιείται για να αποκόψει τα υψίσυχνα spikes που πιθανόν να λάβουν χώρα λόγω των γραμμών μεταφοράς στην πλακέτα. Οι εξοδοί των σημάτων vpos και vneg από το διαιρέτη ορίζονται ως vposf και vnegf αντίστοιχα και είναι τα σήματα που αφαιρούνται στο στάδιο της εισόδου στον αθροιστή.

3.2.3 Το στάδιο της Εξόδου



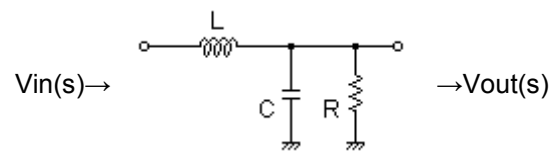
Σχήμα 3.19 Κύκλωμα σταδίου Εξόδου

Ανάλυση του κυκλώματος

Με το στάδιο της εξόδου δεν ασχοληθήκαμε διεξοδικά. Χρησιμοποιήσαμε απλά έναν πολύ γρήγορο Οδηγό (Driver) που θα μεταφέρει τα σήματα vros και vneg στα φίλτρα. Η συχνότητα αποκοπής των δύο φίλτρων είναι:

$$F = \frac{1}{2\pi\sqrt{LC}} = \frac{1}{2\pi\sqrt{200 \times 10^{-6} \times 22 \times 10^{-9}}} \approx 75,91 \text{ KHz}$$

Τα φίλτρα έχουν την πιο κάτω μορφή:



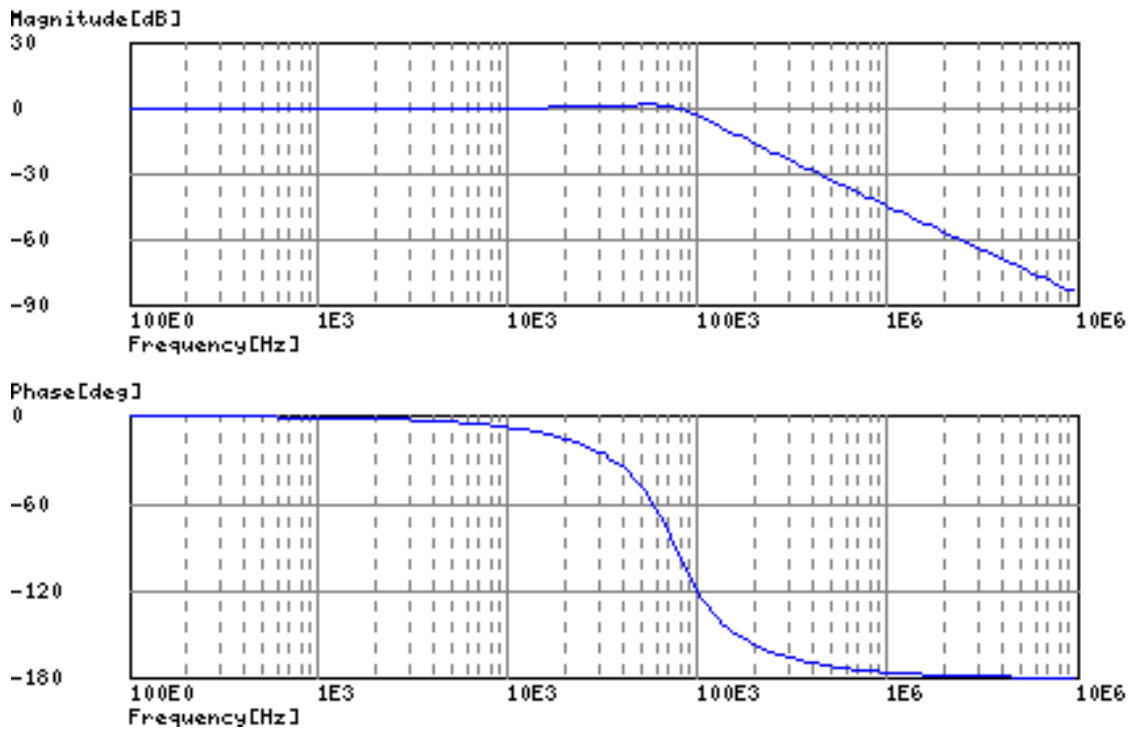
Οπότε η συνάρτηση μεταφοράς τους δίνεται από τον πιο κάτω τύπο:

$$\frac{v_{out}(s)}{u_{in}(s)} = \frac{\frac{1}{LC}}{s^2 + s\frac{1}{RC} + \frac{1}{LC}}$$

Αντικαθιστώντας τις τιμές που θέσαμε στο κύκλωμα μας η συνάρτηση μεταφοράς γίνεται:

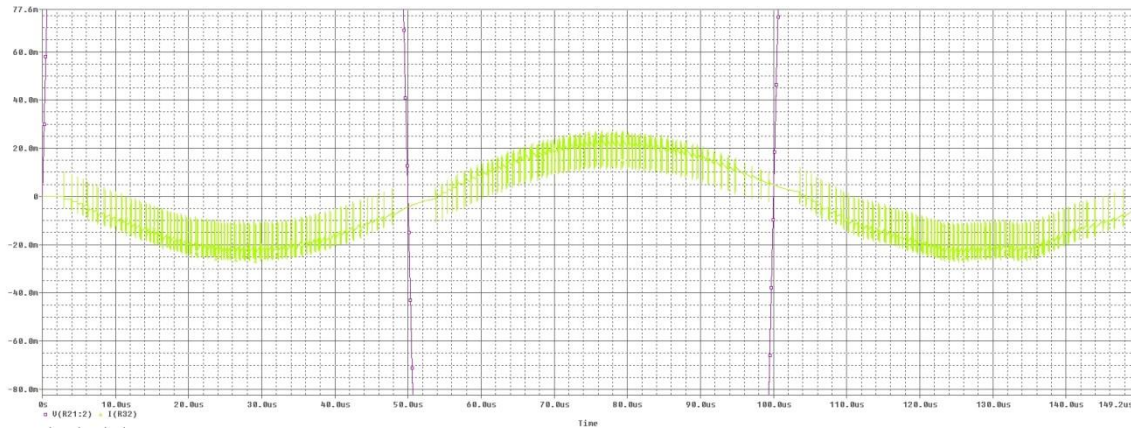
$$\frac{v_{out}(s)}{u_{in}(s)} = \frac{227272727273}{s^2 + 454545.454545s + 227272727273}$$

Παρακάτω φαίνονται τα διαγράμματα Bode πλάτους και φάσεως των φίλτρων:



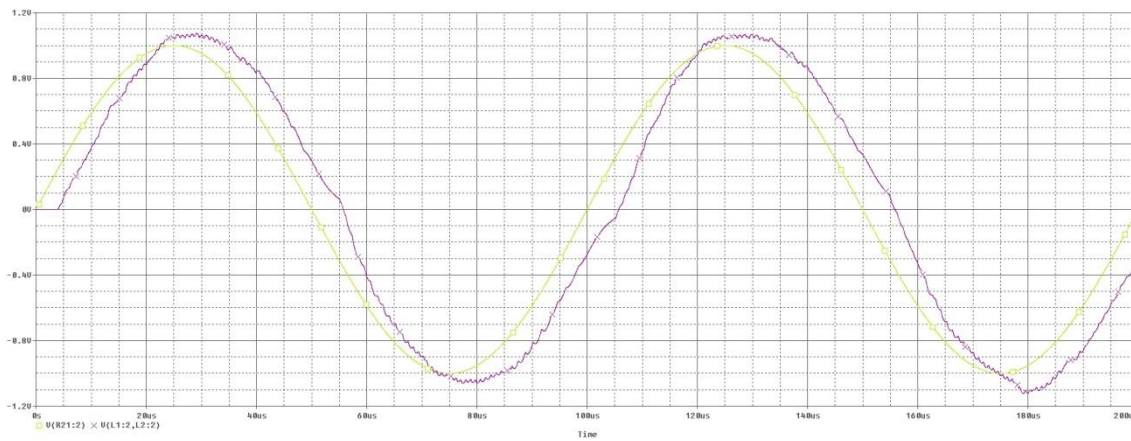
Σχήμα 3.20 Διαγράμματα Bode πλάτους και φάσεως των φίλτρων

Οι διόδοι χρησιμοποιούνται σε περίπτωση που δημιουργηθεί ανάστροφη τάση μεγαλύτερη της τροφοδοσίας ούτως ώστε να τη βραχυκυκλώσουν με την τροφοδοσία για να μην καταστραφεί ο οδηγός. Στην έξοδο, για φορτίο R_L χρησιμοποιήσαμε μία αντίσταση των 100Ω. Αυτό συνέβη γιατί σε αντίθετη περίπτωση θα είχαμε υψηλά ρεύματα τα οποία θα προκαλούσαν καταστροφή του οδηγού λόγω υπερθέρμανσης.



Σχήμα 3.21 Διάγραμμα ρεύματος μετά τον Οδηγό

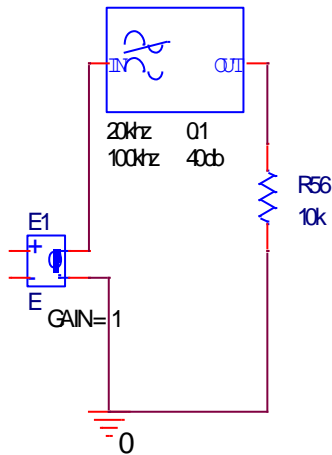
Το τελικό σήμα εξόδου σε σχέση με την αρχική είσοδο φαίνεται πιο κάτω:



Σχήμα 3.22 Η είσοδος μας φαίνεται με το κίτρινο χρώμα ενώ με το μωβ χρώμα βλέπουμε την έξοδο.

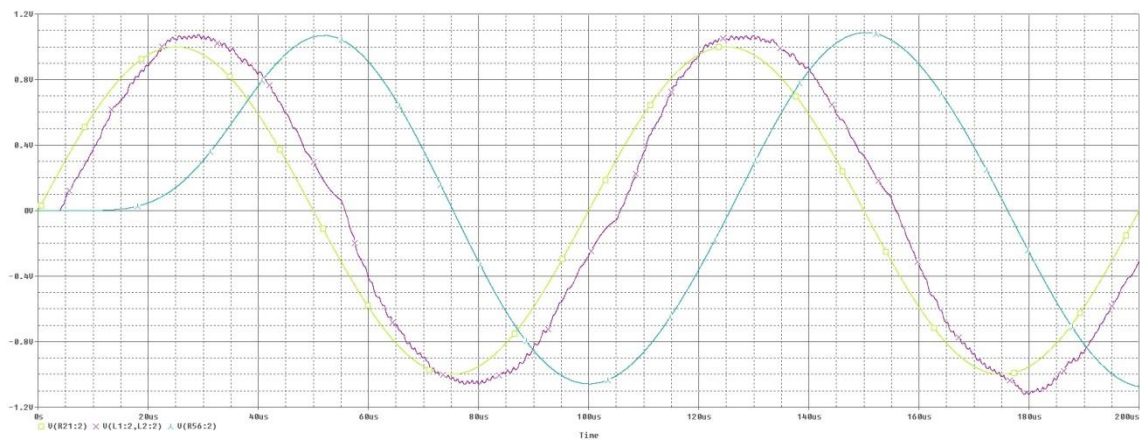
Παρατηρούμε ότι έχουμε μια **διαφορά φάσης** που οφείλεται στον ολοκληρωτή.

Επίσης διακρίνουμε ότι η έξοδος μας έχει κάποιες **παραμορφώσεις**. Αυτές οι παραμορφώσεις οφείλονται σε **υψίσυχο θόρυβο**. Για αυτό το λόγο τοποθετήσαμε στην προσομοίωση μας ένα φίλτρο 20KHz για να αποκόψει τις πολύ υψηλές συχνότητες.



Σχήμα 3.23 Φίλτρο προσομοίωσης στην έξοδο

Το αποτέλεσμα της προσομοίωσης φαίνεται πιο κάτω:



Σχήμα 3.24 Με γαλάζιο χρώμα παρατηρούμε την έξοδο του φίλτρου

Παρατηρούμε ότι βάζοντας το φίλτρο έχουμε πια ένα τέλειο ημίτονο. Δηλαδή, πλέον, έχουν αποκοπεί οι υψηλές συχνότητες. Βέβαια βλέπουμε και ότι έχουμε **μετατόπιση του ημιτόνου που οφείλεται στην καθυστέρηση φάσης του φίλτρου**.

ΚΕΦΑΛΑΙΟ 4 - ΔΗΜΙΟΥΡΓΙΑ ΠΛΑΚΕΤΑΣ ΤΥΠΩΜΕΝΟΥ ΚΥΚΛΩΜΑΤΟΣ (PCB) ΕΝΙΣΧΥΤΟΥ ΚΛΑΣΕΩΣ D

4.1 Υλικά που χρησιμοποιήθηκαν

Για την κατασκευή του κυκλώματος χρησιμοποιήθηκαν τα πιο κάτω υλικά:

- 1) 3 ADA4817 για την κατασκευή των: αθροιστή-ολοκληρωτή, ενισχυτή-αναστροφέα και αναστροφέα.
- 2) 2 AD8561 για την κατασκευή των συγκριτών.
- 3) 1 SN74AC00 τετραπλή πύλη NAND για το ψηφιακό μέρος.
- 4) 1 AD8016 για την κατασκευή του οδηγού (Driver).
- 5) 1 LTC6902 για την κατασκευή ρολογιού 10MHz.
- 6) 2 τοροειδείς πυρήνες για την κατασκευή πηνίων 10,5 τυλιγμάτων ($\approx 200\mu\text{H}$) για τα φίλτρα του σταδίου της εξόδου.
- 7) 1 ποτενσιόμετρο 1KΩ.
- 8) 1 κοννέκτορας 3 εισόδων για να βάλουμε την τροφοδοσία (V_{CC} , GND, V_{EE}).
- 9) 1 κοννέκτορας 2 εισόδων για να πάρουμε την έξοδο.
- 10) 1 κοννέκτορας SMA για την είσοδο του σήματος.
- 11) 1 Αντίσταση 100Ω για την έξοδο.
- 12) Αντιστάσεις SMD οι τιμές των οποίων είναι οι εξής: 220Ω, 330Ω, 680Ω, 1KΩ, 4.7KΩ, 10KΩ, 22KΩ, 220KΩ.
- 13) Πυκνωτές SMD οι τιμές των οποίων είναι οι εξής: 3.3pF, 47pF, 22nF, 47nF, 100nF, 0.1μF.
- 14) Πυκνωτές τανταλίου 15μF για σκοπούς decoupling.
- 15) Τροφοδοτικό $\pm 5V$ το οποίο κατασκευάστηκε στο εργαστήριο.

ADA4817 χρησιμοποιήθηκε το footprint 8-Lead SOIC (RD-8-1)



Low Noise, 1 GHz
FastFET Op Amps

ADA4817-1/ADA4817-2

FEATURES

High speed

–3 dB bandwidth ($G = 1$, $R_L = 100 \Omega$): 1050 MHz

Slew rate: 870 V/ μ s

0.1% settling time: 9 ns

Low input bias current: 2 pA

Low input capacitance

Common-mode capacitance: 1.3 pF

Differential-mode capacitance: 0.1 pF

Low noise

4 nV/ $\sqrt{\text{Hz}}$ @ 100 kHz

2.5 fA/ $\sqrt{\text{Hz}}$ @ 100 kHz

Low distortion

–90 dBc @ 10 MHz ($G = 1$, $R_L = 1 \text{ k}\Omega$)

Offset voltage: 2 mV maximum

High output current: 40 mA

Supply current per amplifier: 19 mA

Power-down supply current per amplifier: 1.5 mA

APPLICATIONS

Photodiode amplifiers

Data acquisition front ends

Instrumentation

Filters

ADC drivers

CCD output buffers

GENERAL DESCRIPTION

The ADA4817-1 (single) and ADA4817-2 (dual) FastFET™ amplifiers are unity-gain stable, ultrahigh speed voltage feedback amplifiers with FET inputs. These amplifiers were developed with the Analog Devices, Inc., proprietary eXtra Fast Complementary Bipolar (XFCB) process, which allows the amplifiers to achieve ultralow noise (4 nV/ $\sqrt{\text{Hz}}$; 2.5 fA/ $\sqrt{\text{Hz}}$) as well as very high input impedances.

With 1.3 pF of input capacitance, low noise (4 nV/ $\sqrt{\text{Hz}}$), low offset voltage (2 mV maximum), and 1050 MHz –3 dB bandwidth, the ADA4817-1/ADA4817-2 are ideal for data acquisition front ends as well as wideband transimpedance applications, such as photodiode preamps.

Rev. A

Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties that may result from its use. Specifications subject to change without notice. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices. Trademarks and registered trademarks are the property of their respective owners.

CONNECTION DIAGRAMS

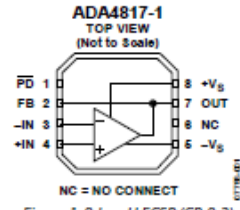


Figure 1. 8-Lead LFCSP (CP-8-2)

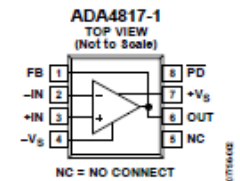


Figure 2. 8-Lead SOIC (RD-8-1)

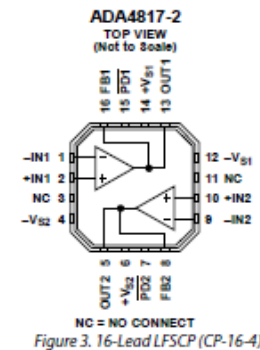


Figure 3. 16-Lead LFCSP (CP-16-4)

With a wide supply voltage range from 5 V to 10 V and the ability to operate on either single or dual supplies, the ADA4817-1/ ADA4817-2 are designed to work in a variety of applications including active filtering and ADC driving.

The ADA4817-1 is available in a 3 mm × 3 mm, 8-lead LFCSP and 8-lead SOIC, and the ADA4817-2 is available in a 4 mm × 4 mm, 16-lead LFCSP. These packages feature a low distortion pinout that improves second harmonic distortion and simplifies circuit board layout. They also feature an exposed paddle that provides a low thermal resistance path to the printed circuit board (PCB). This enables more efficient heat transfer and increases reliability. These products are rated to work over the extended industrial temperature range (–40°C to +105°C).

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 www.analog.com
Fax: 781.461.3113 ©2008–2009 Analog Devices, Inc. All rights reserved.

AD8561 χρησιμοποιήθηκε το footprint 8-Lead Narrow Body SO (SO-8)



Ultrafast 7 ns Single Supply Comparator

AD8561

FEATURES

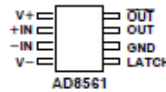
- 7 ns Propagation Delay at 5 V
- Single Supply Operation: 3 V to 10 V
- Low Power
- Latch Function
- TSSOP Packages

APPLICATIONS

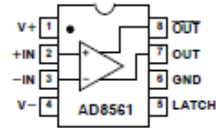
- High Speed Timing
- Clock Recovery and Clock Distribution
- Line Receivers
- Digital Communications
- Phase Detectors
- High Speed Sampling
- Read Channel Detection
- PCMCIA Cards
- Upgrade for LT1016 Designs

PIN CONFIGURATIONS

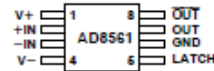
8-Lead Narrow Body SO (SO-8)



8-Lead Plastic DIP (N-8)



8-Lead TSSOP (RU-8)



GENERAL DESCRIPTION

The AD8561 is a single 7 ns comparator with separate input and output sections. Separate supplies enable the input stage to be operated from ± 5 V dual supplies and +5 V single supplies.

Fast 7 ns propagation delay makes the AD8561 a good choice for timing circuits and line receivers. Propagation delays for rising and falling signals are closely matched and track over temperature. This matched delay makes the AD8561 a good choice for clock recovery, since the duty cycle of the output will match the duty cycle of the input.

The AD8561 has the same pinout as the LT1016, with lower supply current and a wider common-mode input range, which includes the negative supply rail.

The AD8561 is specified over the industrial (-40°C to $+85^{\circ}\text{C}$) temperature range. The AD8561 is available in both the 8-lead plastic DIP, 8-lead TSSOP or narrow SO-8 surface mount packages.

REV. 0

Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties which may result from its use. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices.

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
 Tel: 781/329-4700 World Wide Web Site: <http://www.analog.com>
 Fax: 781/326-8703 © Analog Devices, Inc., 1998

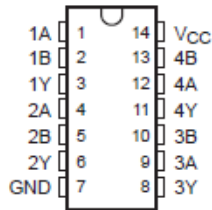
SN74AC00 χρησιμοποιήθηκε ο πρώτος τύπος πακεταρίσματος

SN54AC00, SN74AC00 QUADRUPLE 2-INPUT POSITIVE-NAND GATES

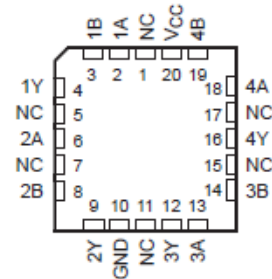
SCASS24E - AUGUST 1995 - REVISED OCTOBER 2003

- 2-V to 6-V V_{CC} Operation
- Inputs Accept Voltages to 6 V
- Max t_{pd} of 7 ns at 5 V

SN54AC00 . . . J OR W PACKAGE
SN74AC00 . . . D, DB, N, NS, OR PW PACKAGE
(TOP VIEW)



SN54AC00 . . . FK PACKAGE
(TOP VIEW)



NC - No internal connection

description/ordering information

The 'AC00 devices contain four independent 2-input NAND gates. Each gate performs the Boolean function of $Y = \overline{A \cdot B}$ or $Y = \overline{A + B}$ in positive logic.

ORDERING INFORMATION

T_A	PACKAGE†		ORDERABLE PART NUMBER	TOP-SIDE MARKING
-40°C to 85°C	PDIP - N	Tube	SN74AC00N	SN74AC00N
	SOIC - D	Tube	SN74AC00D	AC00
		Tape and reel	SN74AC00DR	
	SOP - NS	Tape and reel	SN74AC00NSR	AC00
	SSOP - DB	Tape and reel	SN74AC00DBR	AC00
	TSSOP - PW	Tube	SN74AC00PW	AC00
Tape and reel		SN74AC00PWR		
-55°C to 125°C	CDIP - J	Tube	SNJ54AC00J	SNJ54AC00J
	CFP - W	Tube	SNJ54AC00W	SNJ54AC00W
	LCCC - FK	Tube	SNJ54AC00FK	SNJ54AC00FK

† Package drawings, standard packing quantities, thermal data, symbolization, and PCB design guidelines are available at www.ti.com/sc/package.

FUNCTION TABLE
(each gate)

INPUTS		OUTPUT
A	B	Y
H	H	L
L	X	H
X	L	H



Please be aware that an important notice concerning availability, standard warranty, and use in critical applications of Texas Instruments semiconductor products and disclaimers thereto appears at the end of this data sheet.

PRODUCTION DATA Information is current as of publication date. Products conform to specifications per the terms of Texas Instruments standard warranty. Production processing does not necessarily include testing of all parameters.

**TEXAS
INSTRUMENTS**

POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

Copyright © 2003, Texas Instruments Incorporated
On products compliant to MIL-PRF-38535, all parameters are tested unless otherwise noted. On all other products, production processing does not necessarily include testing of all parameters.

1

AD8016 χρησιμοποιήθηκε το footprint *24-Lead SOIC_W_BAT (RB-24)*



Low Power, High Output Current xDSL Line Driver

Data Sheet

AD8016

FEATURES

xDSL line driver that features full ADSL central office (CO)

Performance on ± 12 V supplies

Low power operation

± 5 V to ± 12 V voltage supply

12.5 mA/amp (typical) total supply current

Power reduced keep alive current of 4.5 mA/amp

High output voltage and current drive

$I_{OUT} = 600$ mA

40 V p-p differential output voltage $R_L = 50 \Omega$, $V_S = \pm 12$ V

Low single-tone distortion

-75 dBc @ 1 MHz SFDR, $R_L = 100 \Omega$, $V_{OUT} = 2$ V p-p

MTPR = -75 dBc, 26 kHz to 1.1 MHz, $Z_{LINE} = 100 \Omega$,

$P_{LINE} = 20.4$ dBm

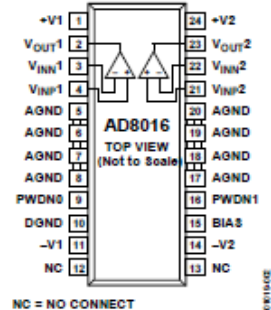
High Speed

78 MHz bandwidth (-3 dB), $G = +5$

40 MHz gain flatness

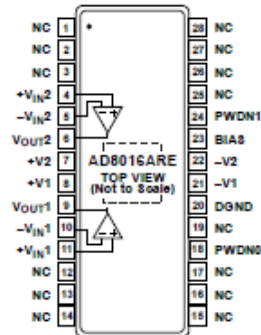
1000 V/ μ s slew rate

PIN CONFIGURATIONS



NC = NO CONNECT

Figure 1. 24-Lead SOIC_W_BAT (RB-24)



NOTES
1. THE EXPOSED PADDLE IS FLOATING, NOT ELECTRICALLY CONNECTED INTERNALLY.
2. NC = NO CONNECT.

Figure 2. 28-Lead TSSOP_EP (RE-28-1)

GENERAL DESCRIPTION

The AD8016 high output current dual amplifier is designed for the line drive interface in Digital Subscriber Line systems such as ADSL, HDSL2, and proprietary xDSL systems. The drivers are capable, in full-bias operation, of providing 24.4 dBm output power into low resistance loads, enough to power a 20.4 dBm line, including hybrid insertion loss.

The AD8016 is available in a low cost 24-lead SOIC_W_BAT and a 28-lead TSSOP_EP with an exposed lead frame (ePAD). Operating from ± 12 V supplies, the AD8016 requires only 1.5 W of total power dissipation (refer to the Power Dissipation section for details) while driving 20.4 dBm of power downstream using

the xDSL hybrid in Figure 35 and Figure 36. Two digital bits (PWDN0, PWDN1) allow the driver to be capable of full performance, an output keep-alive state, or two intermediate bias states. The keep-alive state biases the output transistors enough to provide a low impedance at the amplifier outputs for back termination.

The low power dissipation, high output current, high output voltage swing, flexible power-down, and robust thermal packaging enable the AD8016 to be used as the central office (CO) terminal driver in ADSL, HDSL2, VDSL, and proprietary xDSL systems.

Rev. C

Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties that may result from its use. Specifications subject to change without notice. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices. Trademarks and registered trademarks are the property of their respective owners.

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 www.analog.com
Fax: 781.461.3113 ©2012 Analog Devices, Inc. All rights reserved.



Multiphase Oscillator with Spread Spectrum Frequency Modulation

FEATURES

- 2-, 3- or 4-Phase Outputs
- Optional Spread Spectrum Frequency Modulation for Improved EMC Performance
- 5kHz to 20MHz Frequency Range
- One External Resistor Sets the Frequency
- One External Resistor Sets Percent Frequency Spreading
- 400 μ A Typical Supply Current, $V_S = 3V$, 1MHz
- Frequency Error $\leq 1.5\%$ Max, 5kHz to 10MHz ($T_A = 25^\circ C$)
- Frequency Error $\leq 2\%$ Max, 5kHz to 10MHz ($T_A = 0^\circ C$ to $70^\circ C$)
- ± 40 ppm/ $^\circ C$ Temperature Stability
- Fast Start-Up Time: 50 μ s to 1.5ms
- 100 Ω CMOS Output Driver
- Operates from a Single 2.7V to 5.5V Supply
- Available in 10-Lead MS Package

APPLICATIONS

- Switching Power Supply Clock Reference
- Portable and Battery-Powered Equipment
- PDAs
- Cell Phones
- Clocking Switched Capacitor Filters

DESCRIPTION

The LTC[®]6902 is a precision, low power and easy-to-use oscillator that provides multiphase outputs in a small package. The oscillator frequency is set by a single external resistor (R_{SET}). The LTC6902 also provides an optional spread spectrum frequency modulation (SSFM) capability that can be activated and controlled by an additional external resistor (R_{MOD}).

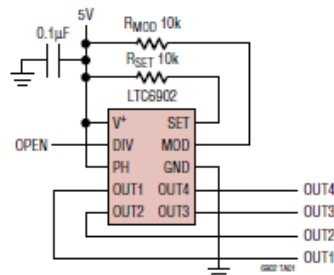
The LTC6902's master oscillator is controlled by the R_{SET} resistor and has a range of 100kHz and 20MHz. In order to accommodate a wider output frequency range, a programmable divider (divide by 1, 10 or 100) is included. The integrated programmable multiphase circuit provides either 2-, 3- or 4-phase waveforms.

The LTC6902's SSFM capability modulates the oscillator's frequency by a pseudorandom noise (PRN) signal to spread the oscillator's energy over a wide frequency band. This spreading decreases the peak electromagnetic radiation level and improves electromagnetic compatibility (EMC) performance. The amount of frequency spreading is programmable by a single additional external resistor (R_{MOD}) and is disabled by grounding the MOD pin.

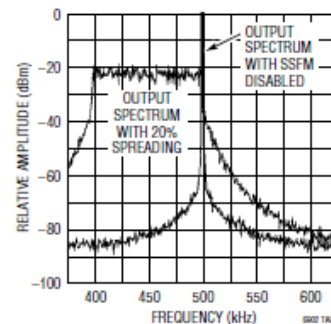
LT, LTC and LT are registered trademarks of Linear Technology Corporation.

TYPICAL APPLICATION

500kHz, 4-Phase Clock with 20% Frequency Spreading



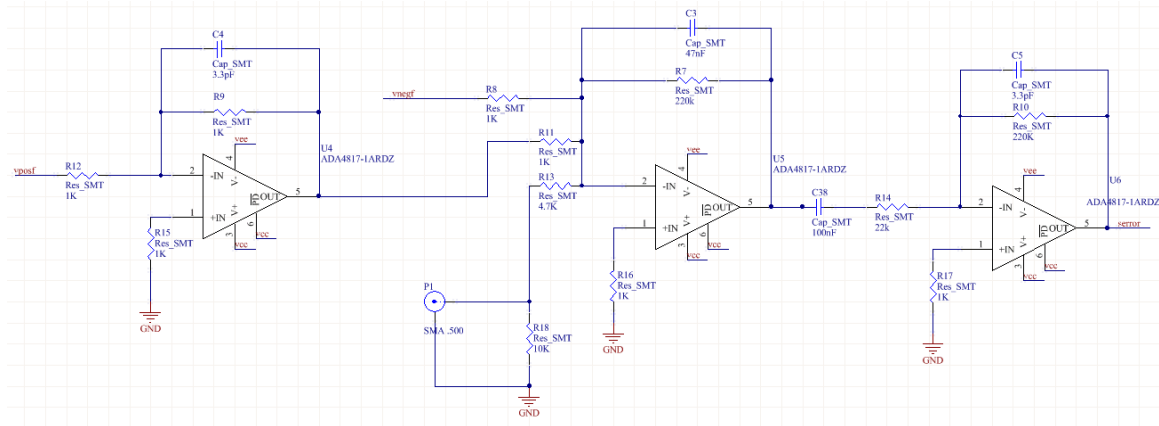
Output Frequency Spectrum With and Without SSFM



6902F

4.2 Κατασκευαστικά στάδια σχεδίασης για την εξαγωγή της πλακέτας τυπωμένου κυκλώματος (PCB)

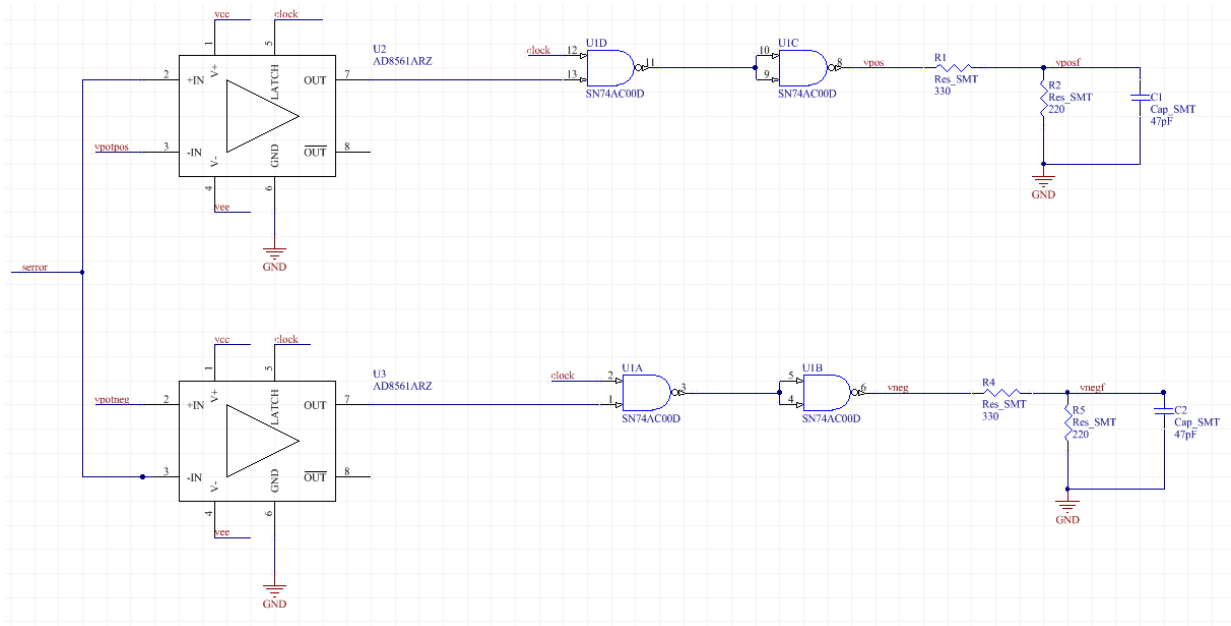
4.2.1 Κατασκευαστικό Στάδιο Εισόδου



Σχήμα 4.1 Κατασκευαστικό Στάδιο Εισόδου

Το κατασκευαστικό στάδιο εισόδου μας είναι το ίδιο με το στάδιο εισόδου της προσομοιώσεως. Στο κατασκευαστικό στάδιο οι μόνες διαφορές είναι δύο. Η πρώτη έχει να κάνει με την είσοδο, όπου τώρα έχουμε έναν SMA κοννέκτορα στη θέση της πηγής ημιτονοειδούς σήματος που είχαμε πριν. Επιπλέον, ο πυκνωτής C38 δεν είχε προβλεφθεί στον αρχικό σχεδιασμό αλλά τοποθετήθηκε σε σειρά με την R14 για να αποκόπτει την DC συνιστώσα (δε θα φαίνεται στο PCB αλλά έχει τοποθετηθεί)

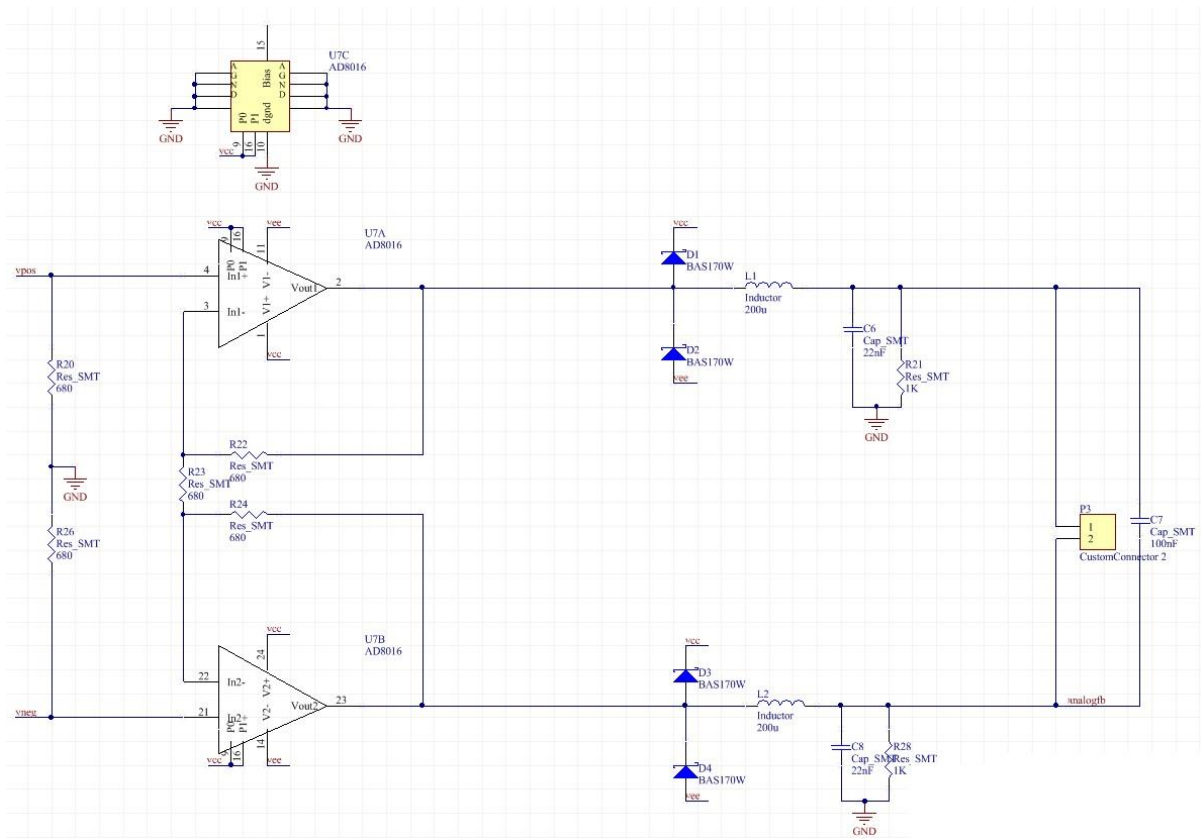
4.2.2 Κατασκευαστικό Στάδιο Συγκρίσεως



Σχήμα 4.2 Κατασκευαστικό Στάδιο Συγκρίσεως

Το κατασκευαστικό στάδιο συγκρίσεως είναι το ίδιο με το στάδιο συγκρίσεως της προσομιώσεως.

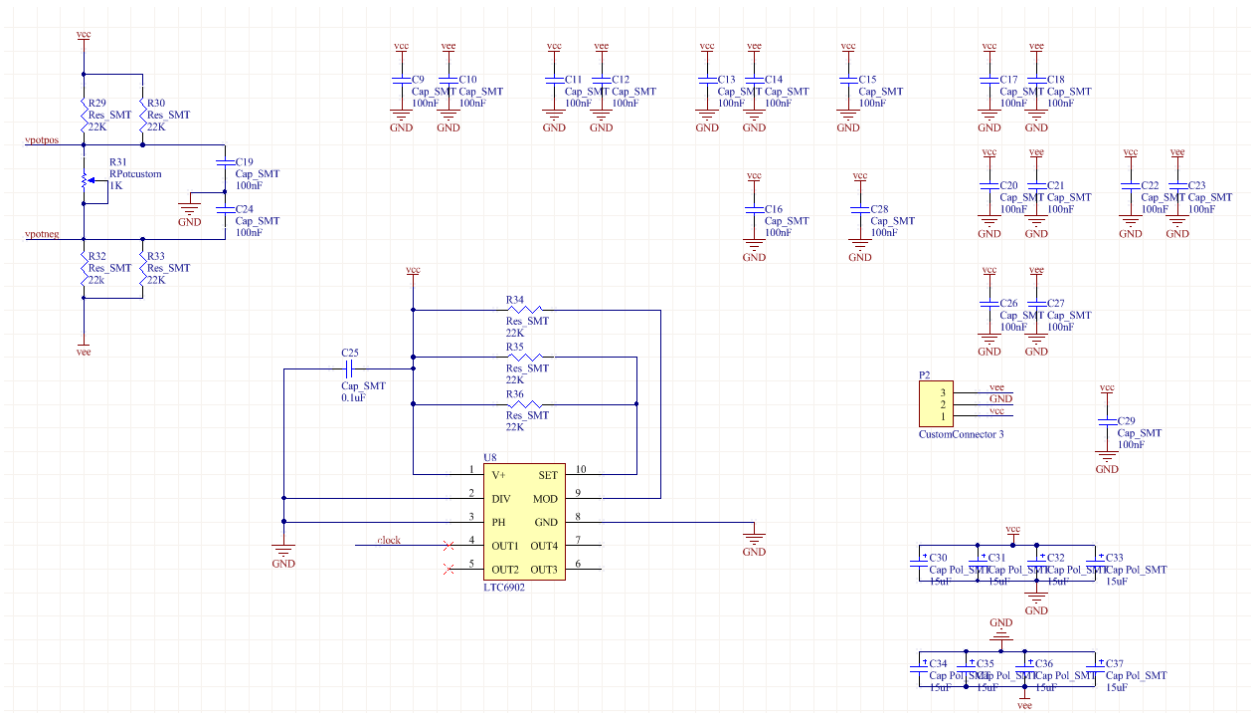
4.2.3 Κατασκευαστικό Στάδιο Εξόδου



Σχήμα 4.3 Κατασκευαστικό Στάδιο Εξόδου

Και εδώ το κατασκευαστικό στάδιο εξόδου είναι το ίδιο με το στάδιο εξόδου της προσομιώσεως

4.2.4 Κατασκευαστικό Στάδιο για τις Τάσεις

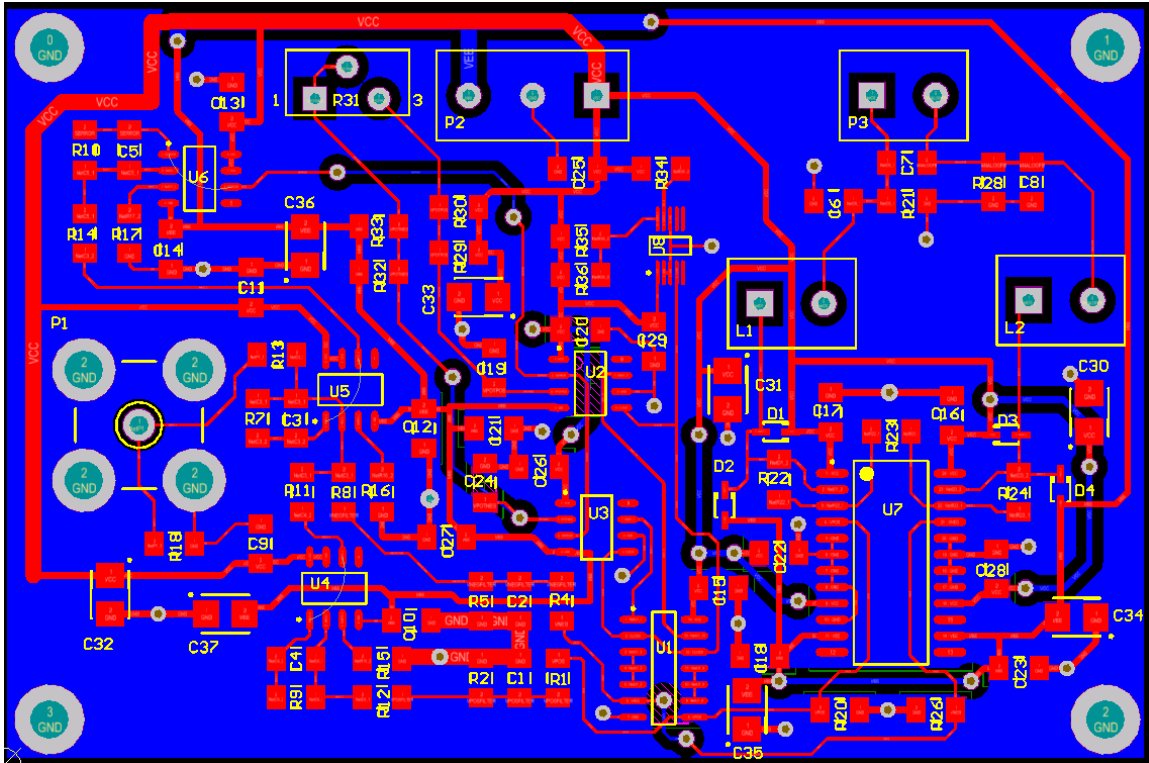


Σχήμα 4.4 Κατασκευαστικό Στάδιο για τις Τάσεις

Στο στάδιο αυτό (στην προσομοίωση δε χρειαζόταν) έχουμε τη κατασκευή του ποτενσιόμετρου που χρησιμεύει στη δημιουργία των τάσεων αναφοράς για τους συγκριτές. Την ίδια στιγμή, έχουμε φτιάξει και το κύκλωμα του ρολογιού μας, ούτως ώστε να είναι χρονισμένο στα 10MHz, να έχει μηδενικό spread και να λειτουργεί για μία φάση. Επιπλέον, έχουμε τοποθετήσει μεταξύ τροφοδοσίας (V_{CC} , V_{EE}) και γης (GND) δύο ειδών **decoupling πυκνωτές** (απλοί και τανταλίου) οι οποίοι τοποθετήθηκαν πολύ κοντά σε κάθε ολοκληρωμένο του κυκλώματός μας. Ο λόγος που χρειάζονται οι decoupling πυκνωτές στο κύκλωμα είναι για να κρατούν περισσότερο σταθερή την τάση του κυκλώματος. Για παράδειγμα, στο κύκλωμά μας που έχουμε θετική τροφοδοσία στα 5V, αν έπεφτε η τάση στιγμιαία στα 4.5V, τότε αμέσως θα τραβούσε τάση από τον decoupling πυκνωτή και έτσι, δε αποφεύγουμε προβλήματα μη σταθερής τάσεως. Επίσης, αξίζει να αναφερθεί ότι στην κατασκευή τοποθετήσαμε ακόμα δύο decoupling πυκνωτές ανάμεσα στα τρία ποδαράκια του κοννέκτορα της τροφοδοσίας κάτι το οποίο δε φαίνεται στο κατασκευαστικό σχέδιο.

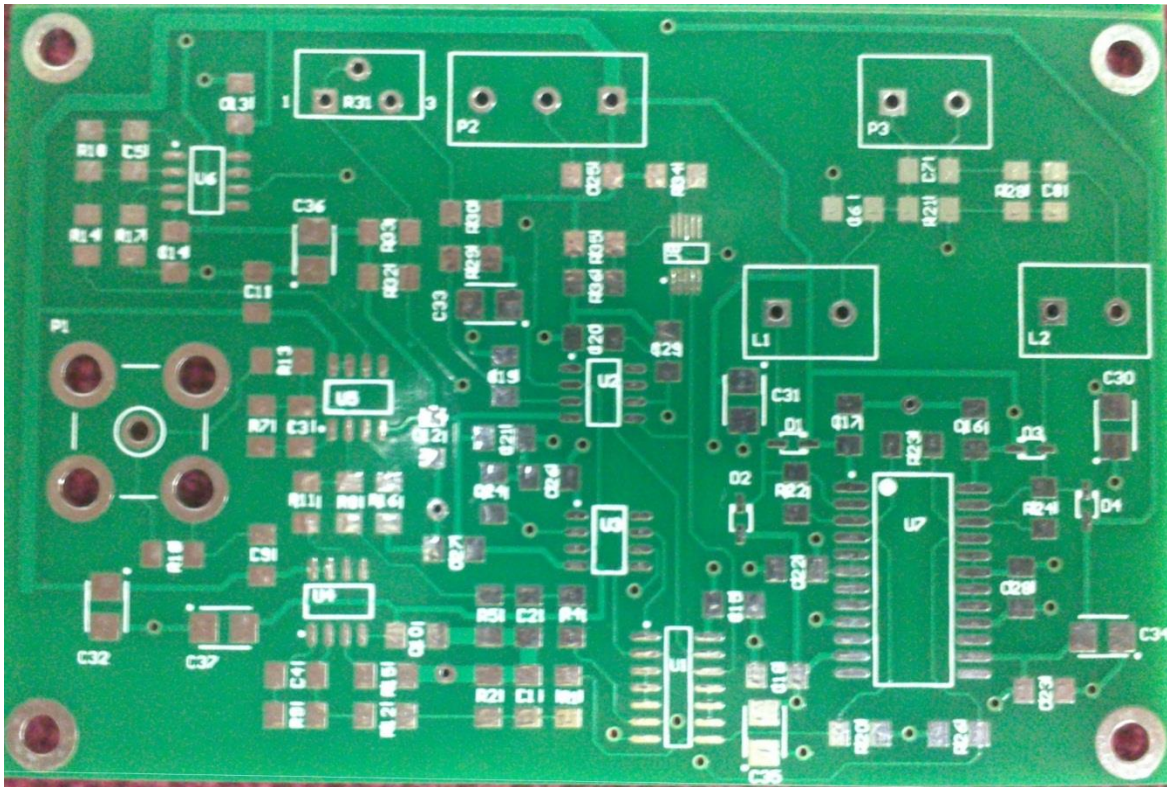
4.3 Δημιουργία πλακέτας τυπωμένου κυκλώματος (PCB)

Αφού τελειώσαμε με τα κατασκευαστικά στάδια περάσαμε στην πλάκετα όπου ακολουθώντας κάποιους βασικούς κανόνες για τις αποστάσεις και το πάχος των γραμμών, τις επιτρεπόμενες γωνίες αλλά και τις αποστάσεις των decoupling πυκνωτών δημιουργήσαμε το PCB της πιο κάτω πλακέτας που διαθέτει δύο επίπεδα (layers):



Εικόνα 4.1 Το PCB του κυκλώματος

Από το πιο πάνω PCB τυπώθηκε και η πλακέτα μας η οποία έχει διαστάσεις 90mmX60mm και φαίνεται πιο κάτω:



Εικόνα 4.2 Τυπωμένη πλακέτα

4.4 Κολλήσεις

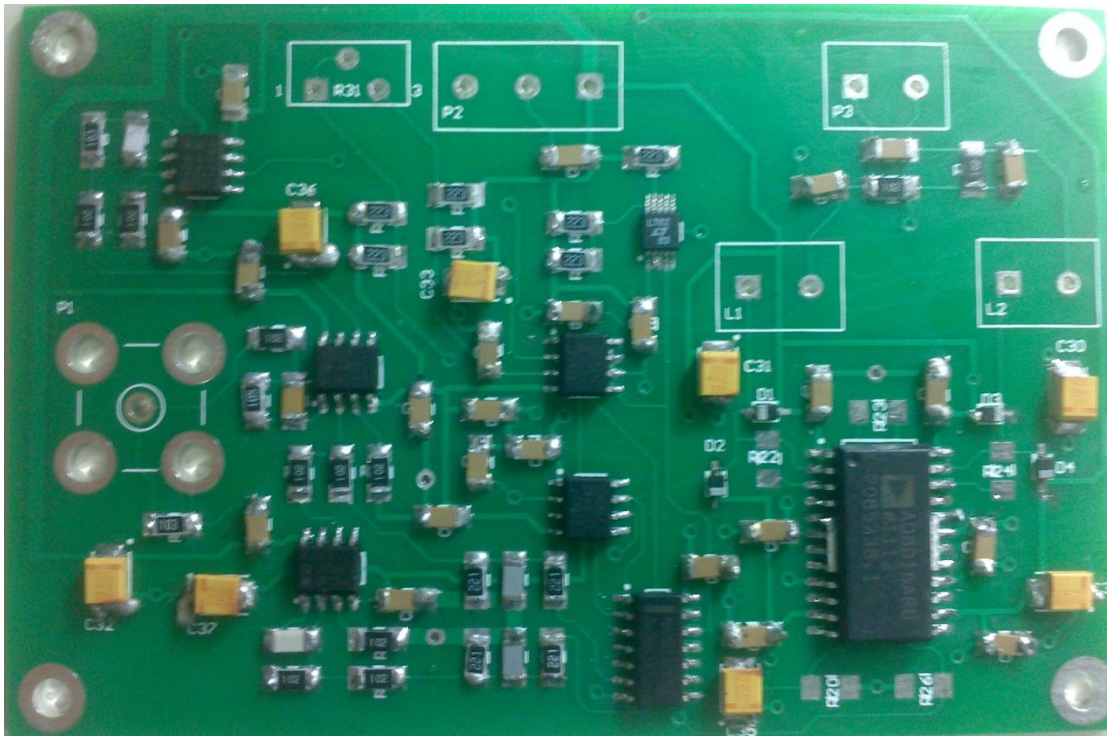
Δεδομένης της δυσκολίας που υπήρχε εξαιτίας των πολύ μικρών διαστάσεων των στοιχείων της πλακέτας (SMD στοιχεία, πολύ μικρά ολοκληρωμένα, πάρα πολύ μικρή απόσταση στα ποδαράκια του ρολογιού), καταφύγαμε στη χρήση του FLUX αλλά και του στερεοσκοπίου.



Εικόνα 4.3 Στερεοσκόπιο και Flux

Πρώτα τοποθετήσαμε όλα τα Surface Mount (SM) στοιχεία αφήνοντας στο τέλος τα through hole στοιχεία (κοννέκτορες, ποτενσιόμετρο, πηνία).

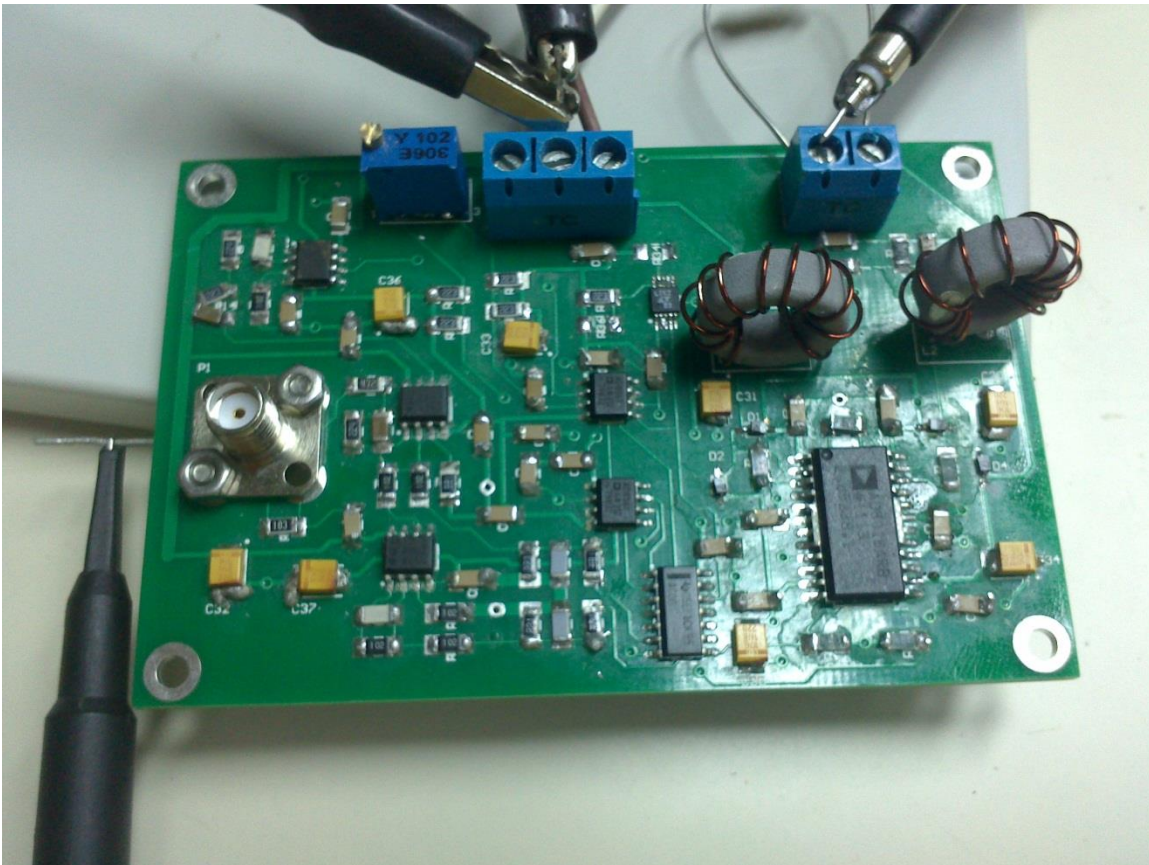
Μετά την τοποθέτηση των SM στοιχείων η πλακέτα έδειχνε ως εξής:



Εικόνα 4.4 Η πλακέτα με τα SM Στοιχεία

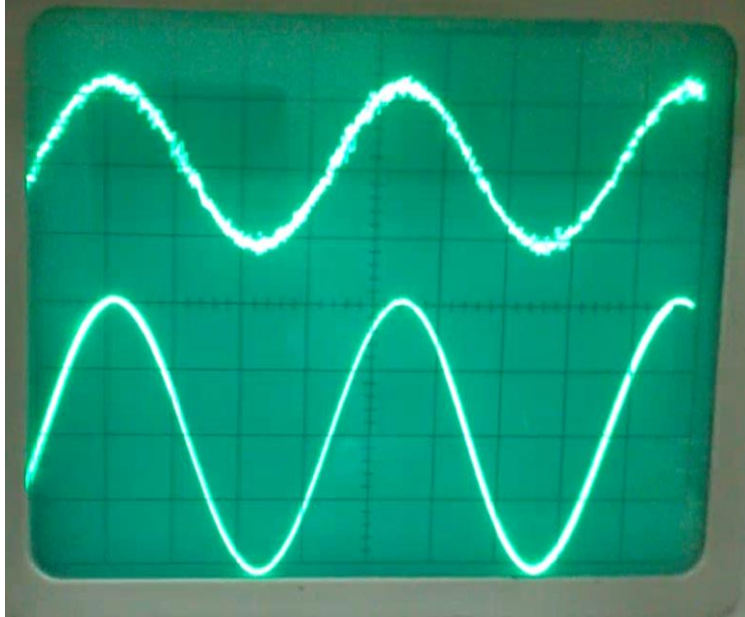
Στη συνέχεια τοποθετήσαμε και τα υπόλοιπα στοιχεία και αφού κάναμε ορισμένες μικροαλλαγές, που έχουν προαναφερθεί, η πλακέτα μας ήταν έτοιμη να τεσταριστεί.

4.5 Έλεγχος λειτουργίας πλακέτας



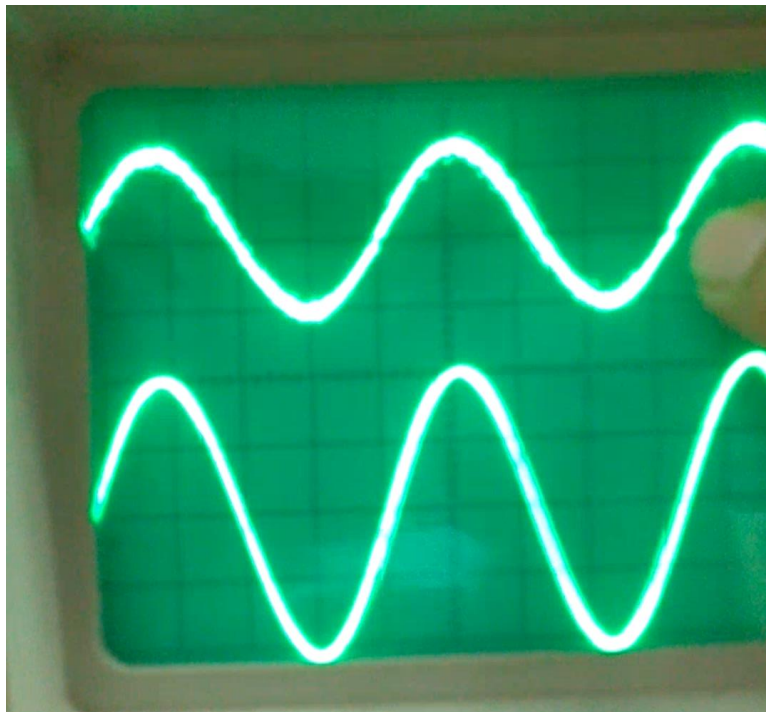
Εικόνα 4.5 Ο έλεγχος (testing) της πλακέτας

Βάζοντας για είσοδο ένα ημίτονο (ακουστική συχνότητα) από τη γεννήτρια συχνοτήτων, παρατηρούμε στο πιο κάτω σχήμα, ότι ορθώς παίρνουμε ένα ημίτονο στην έξοδο. Δεδομένου ότι έχουμε υπολογίσει για έξοδο κέρδος 1, η έξοδος μας πρέπει να μας δώσει ημίτονο ίδιου πλάτους. Βέβαια, αυτό που διακρίνουμε είναι ότι η έξοδος μας δίνει περίπου το μισό πλάτος. Αυτό συμβαίνει διότι με το probe του παλμογράφου δεν παίρνουμε τη διαφορική έξοδο αλλά μόνο τη θετική ή την αρνητική (στην περιπτώσή της πιο πάνω εικόνας όπως φαίνεται το probe τη θετική)

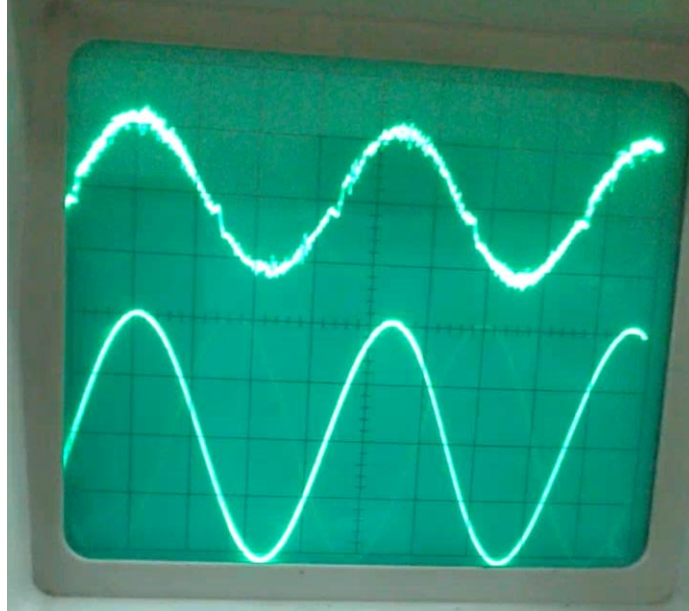


Εικόνα 4.6 Η είσοδος και η έξοδος στον παλμογράφο

Στη συνέχεια γυρίσαμε το ποτενσιόμετρο μέχρι περίπου τα 10mV. Αυτό που παρατηρήσαμε ήταν ότι δημιουργούσε ένα πολύ μικρό κενό στην περιοχή του μηδενός.



Εικόνα 4.7 Δημιουργία πολύ μικρού κενού περίπου στα 10mV



Εικόνα 4.8 Ασυμμετρία

Στην πιο πάνω εικόνα παρατηρήσαμε μια ασυμμετρία μεταξύ θετικού και αρνητικού τμήματος (δεν πηγαίνει ακριβώς στο μηδέν) που οφείλεται στο DC offset λόγω της ανακρίβειας των αντιστάσεων, αλλά και της μη ακριβούς τάσεως του τροφοδοτικού.

Τέλος, παρατηρήσαμε να υπάρχει και παραμόρφωση σήματος όπως άλλωστε είχε προσομοιωθεί η οποία οφείλεται σε υψίσυχο θόρυβο.

ΚΕΦΑΛΑΙΟ 5 - ΣΥΜΠΕΡΑΣΜΑΤΑ-ΤΡΟΠΟΙ ΒΕΛΤΙΩΣΗΣ ΤΟΥ ΕΝΙΣΧΥΤΟΥ ΚΛΑΣΕΩΣ D

5.1 Συμπεράσματα

Αποδείξαμε ότι πέρα από τη συνήθη χρήση της Διαμορφώσεως Πλάτους Παλμού για τον ενισχυτή κλάσεως D θα μπορούσαμε να χρησιμοποιήσουμε και τη Σίγμα – Δέλτα Διαμόρφωση και μάλιστα την Υβριδική της μορφή, των τριών καταστάσεων και την ίδια στιγμή καταφέραμε να μειώσουμε την κατανάλωση.

5.2 Τρόποι Βελτίωσης

Σαφέστατα θα μπορούσαμε να εμβαθύνουμε στο στάδιο της εξόδου. Δηλαδή να κατασκευάσουμε όλο το στάδιο του switching με τρανζίστορ σε τοπολογία πλήρους γέφυρας.

Επιπλέον, θα μπορούσαμε να μελετήσουμε εις βάθος το μέγεθος των παραμορφώσεων και να τις υπολογίσουμε.

ΒΙΒΛΙΟΓΡΑΦΙΑ-ΑΝΑΦΟΡΕΣ

- [1] Sedra/Smith, Γ. Παπανάνος, Μικροηλεκτρονικά Κυκλώματα Τόμος Α,Β, Εκδόσεις Παπασωτηρίου
- [2] Oppenheim, Willsky, Signals and Systems, Prentice Hall
- [3] Sergio Sanchez Moreno, June 2005, Class D audio amplifiers: theory and design
- [4] *Jun Honda & Jonathan Adams*, Application Note AN-1071, Class D Audio Amplifier Basics
- [5] Maxim application note 3977
- [6] W. Marshall Leach, Jr., published by Kendall/Hunt, 2001., Introduction to Electroacoustics and Audio Amplifier Design, Second Edition
- [7] Alex C. DiDonato, Ryan T. Dupuis, Tyler W. Folsom April 29, 2004, WORCESTER POLYTECHNIC INSTITUTE, Class-D Audio Amplifier
- [8] National Semiconductor, 2010, Audio Fundamentals Course 5 - All About Class D Audio Amplifiers,
- [9] Chun Cheung, 200W, 470kHz, Telecom Power Supply Using ISL6551 Full-Bridge Controller and ISL6550 Supervisor and Monitor.
- [10] Yu Feng, 2009, Integrated distortion suppression circuit for a high fidelity digital class-D audio amplifier.

[11] Wadii Bellamine, Jameson Collins, Craig Ropi, 2009 WORCESTER POLYTECHNIC INSTITUTE, DSP Modulated Class D Audio Amplifier

[12] <http://sim.okawa-denshi.jp/en/RLCtool.php>

[13] datasheet ltc6902: <http://cds.linear.com/docs/en/datasheet/6902f.pdf>

[14] datasheet AD8016: http://www.analog.com/static/imported-files/data_sheets/AD8016.pdf

[15] datasheet AD8561: http://www.analog.com/static/imported-files/data_sheets/AD8561.pdf

[16] datasheet ADA4817-1: http://www.analog.com/static/imported-files/data_sheets/ADA4817-1_ADA4817-2.pdf