



ΕΘΝΙΚΟ ΜΕΤΣΟΒΙΟ ΠΟΛΥΤΕΧΝΕΙΟ
ΣΧΟΛΗ ΗΛΕΚΤΡΟΛΟΓΩΝ ΜΗΧΑΝΙΚΩΝ ΚΑΙ
ΜΗΧΑΝΙΚΩΝ ΥΠΟΛΟΓΙΣΤΩΝ
ΤΟΜΕΑΣ ΗΛΕΚΤΡΙΚΗΣ ΙΣΧΥΟΣ
ΕΡΓΑΣΤΗΡΙΟ ΗΛΕΚΤΡΙΚΩΝ ΜΗΧΑΝΩΝ ΚΑΙ
ΗΛΕΚΤΡΟΝΙΚΩΝ ΙΣΧΥΟΣ

**Μελέτη Συμπεριφοράς Ημιαγωγικών Διακοπών Normally-
On, Off JFETs Καρβιδίου του Πυριτίου σε Παράλληλη και σε
Σειρά Σύνδεση**

ΔΙΠΛΩΜΑΤΙΚΗ ΕΡΓΑΣΙΑ

Ιωάννης Ανδρεάδης

Επιβλέπων: Στέφανος Ν. Μανιάς

Καθηγητής Ε.Μ.Π

Αθήνα, Ιούλιος 2015

Περίληψη

Σήμερα κρίνεται απαραίτητο τα ηλεκτρικά συστήματα να είναι σε θέση να διαχειρίζονται μεγάλα ποσά τάσης και ρεύματος. Λόγω του ότι χρησιμοποιώντας μεμονωμένα στοιχεία δεν καλύπτονται οι ζητούμενες απαιτήσεις ισχύος, είναι πλέον αναγκαίο να χρησιμοποιήσουμε πολλούς ημιαγωγούς συνδεδεμένους είτε σε σειρά είτε παράλληλα. Πολύ δημοφιλής στην αγορά είναι σήμερα οι ημιαγωγοί καρβιδίου του πυριτίου, οι οποίοι προσφέρουν περισσότερα πλεονεκτήματα από τους αντίστοιχους από πυρίτιο. Βρίσκουν εφαρμογή σε πολλά συστήματα που πρέπει να διαχειριστούν μεγάλα ποσά ισχύος σε ακραίες συνθήκες.

Στη παρούσα διπλωματική γίνεται μελέτη της συμπεριφοράς των JFETs normally-on και normally-off καρβιδίου του πυριτίου στη περίπτωση που είναι συνδεδεμένα παράλληλα αλλά και σε σειρά. Αρχικά γίνεται αναφορά στα χαρακτηριστικά των ημιαγωγών του καρβιδίου του πυριτίου και των πλεονεκτημάτων που προσφέρουν αυτοί, καθώς γίνεται και σύγκριση με τους αντίστοιχους ημιαγωγούς πυριτίου.

Στη συνέχεια της παρούσας διπλωματικής προτείνονται ορισμένα κυκλώματα οδήγησης και γίνεται περιγραφή λειτουργίας του κυκλώματος οδήγησης που χρησιμοποιήθηκε για την διεξαγωγή των πειραμάτων. Μελετήθηκε η συμπεριφορά δύο συνδεδεμένων παράλληλα SiC JFETs κατά την ορθή πόλωση τους μέσω πειραμάτων και εξετάστηκε από ποιους παράγοντες εξαρτάται. Κυρίως μελετήθηκε τι ρόλο διαδραματίζει η θέση των JFETs πάνω στο κύκλωμα καθώς και ο σχεδιασμός του κυκλώματος οδήγησης. Πιο συγκεκριμένα τα πειράματα διεξήχθησαν μεταβάλλοντας είτε την θέση των JFET είτε τον αριθμό των κυκλωμάτων οδήγησης. Επίσης στη παρούσα διπλωματική ερευνάται και ο παραλληλισμός των JFETs κατά την ανάστροφη πόλωση τους, όπου έχει μελετηθεί ελάχιστα στο παρελθόν. Τα πειράματα αυτά διεξάγονται και για normally-on αλλά και για normally-off JFET οπότε είμαστε σε θέση να κάνουμε και σύγκριση μεταξύ αυτών.

Επιπροσθέτως εξετάστηκε η συμπεριφορά των SiC JFETs κατά τη σύνδεση τους σε σειρά μέσω προσομοιώσεων και μελετήθηκε από ποιους παράγοντες εξαρτάται και σε τι βαθμό. Κρίσιμο σημείο το οποίο και μελετάται είναι ο σχεδιασμός των κυκλωμάτων Snubbers που χρησιμοποιούνται για το σωστό διαμοιρασμό τάσης.

Τέλος υλοποιήθηκαν τα ίδια πειράματα μέσω προσομοιώσεων με τη βοήθεια του προγράμματος Orcad Pspice. Προκειμένου να πραγματοποιηθούν οι προσομοιώσεις χρησιμοποιήσαμε τροποποιημένα τα μοντέλα των εταιριών. Τα αποτελέσματα των προσομοιώσεων συγκρίθηκαν με τα αντίστοιχα πειραματικά αποτελέσματα και διεξήχθησαν ανάλογα συμπεράσματα.

ABSTRACT

Today is considering necessary for electric systems to be capable of managing high amounts of voltage and current as well. These high requirements cannot be met just by using single semiconductors, therefore it is more than necessary to use more than one semiconductors, which are connected either in parallel or in series. Silicon Carbide Semiconductors are currently very popular in the market, due to their superior properties over the semiconductors, which are based in silicon. Silicon carbide semiconductors are suitable for applications, which require high power density in harsh conditions.

In this thesis a study of the behavior of the silicon carbide semiconductors normally-on and normally-off JFETs is conducted, in case they are connected in parallel and in series. At first a reference is made for the characteristics of silicon carbide semiconductors and for the advantages which they offer and a comparison is made between them and their respective semiconductors of silicon.

Consequently certain driver circuits are proposed and the particular circuit, which is used for the conduction of the experiments, is analyzed. This thesis presents an investigation of two parallel connected SiC JFETs when they are conducting forward current. Moreover in this thesis is examining the factors, which directly affect the parallel connection of the JFETs. Mainly it is investigated how important is the position of the JFETs on the circuit board and how much the design of the driver circuit affects the JFETs. Namely, the experiments are conducted by changing either the JFETs position or the number of driver circuits. Also this thesis is investigating the parallel connection of the JFETs when they are conducting reverse current. This point was barely examined in the past researches. These experiments are conducting for the normally-on as well as for the normally-off JFETs, so later on we can compare the operation of those two discrete semiconductors.

In addition this thesis studies the behavior of the SiC JFETs when they are connected in series and this is possible through simulations. A crucial point for this connection is the selection and the design of the Snubber circuit, which is necessary for achieving ideal spread of the voltage across of the semiconductors.

Ultimately the same experiments are conducted through simulations with the program Orcad Pspice. For this purpose the Pspice models from different firms slightly conversed were used. The simulations results were compared with the respectively experimental results.

Ευχαριστίες

Θα ήθελα να ευχαριστήσω το καθηγητή μου, κ. Στέφανο Ν. Μανιά, για τη ευκαιρία που μου έδωσε να ασχοληθώ με ένα ενδιαφέρον θέμα, καθώς επίσης για την πολύ σημαντική καθοδήγηση του και τις γνώσεις που μου προσέφερε κατά τη εκπόνηση της διπλωματικής μου εργασίας αλλά και για τα προηγούμενα έτη.

Θα ήθελα επίσης να ευχαριστήσω τον Σωτήρη Κοκόση καθώς επίσης και το Γεώργιο Καμπίση για την πολύτιμη βοήθεια τους, τις χρήσιμες πληροφορίες που μου προσέφεραν και για το χρόνο που μου αφιέρωσαν για την πραγματοποίηση αυτής της διπλωματικής.

Περιεχόμενα

Κεφάλαιο 1: Εισαγωγή	13
1.1 Το Υλικό του Καρβιδίου του Πυριτίου	13
1.2 Γενικά για τη Σύνδεση Ημιαγωγών Παράλληλα	14
1.3 Γενικά για τη Σύνδεση Ημιαγωγών σε Σειρά	15
1.4 Στόχος της Διπλωματικής	16
1.5 Δομή της Διπλωματικής	17
Κεφάλαιο 2: Ημιαγωγικοί Διακόπτες Ισχύος Πυριτίου και Καρβιδίου του Πυριτίου	19
2.1 Εισαγωγή	19
2.2 Χαρακτηριστικά του Πυριτίου	19
2.3 Ημιαγωγοί με Βάση το Πυρίτιο	20
2.2.1 Δίοδος Ισχύος	21
Κεφάλαιο 3: Ημιαγωγοί με Βάση το Καρβίδιο του Πυριτίου	29
3.1 Χαρακτηριστικά Καρβιδίου του Πυριτίου	29
3.2 Ημιαγωγοί με Βάση το Καρβίδιο του Πυριτίου	33
3.2.1 Δίοδος P-N	34
3.2.2 Schottky Barrier Diodes	34
3.2.3 Διπολικό Τρανζίστορ BJT	35
3.2.4 Τρανζίστορ Επίδρασης Πεδίου Μετάλλου-Οξειδίου-Ημιαγωγού (MOSFET)	36
3.2.5 Διπολικά Τρανζίστορ με Μονωμένη Πύλη (IGBT)	36
3.2.6 Τρανζίστορ Ένωσης Επίδρασης Πεδίου (JFET) Normally-On	37
3.2.7 Τρανζίστορ Ένωσης Επίδρασης Πεδίου (JFET) Normally-Off	38
3.2.8 Υβριδικές Συνδεσμολογίες	38
3.3 Σύγκριση Ημιαγωγικών Στοιχείων Πυριτίου με τα Στοιχεία Καρβιδίου του Πυριτίου	39
3.4 Εφαρμογές των SiC Στοιχείων	41
Κεφάλαιο 4: Ημιαγωγικοί Διακόπτες SiC JFETs	45
4.1 Εισαγωγή	45
4.2 Αρχές Λειτουργίας του Τρανζίστορ Ένωσης Επίδρασης Πεδίου	45
4.3 Δομή JFET	45
4.4 Λειτουργία JFET	46
4.5 Χαρακτηριστικές Καμπύλες του JFET	49
4.6 Normally Off-On SiC JFET	50
4.6.1 JFET P-Καναλιού	51

4.6.2 Τρανζίστορ Ένωσης Επίδρασης Πεδίου Καρβιδίου του Πυριτίου Κάθετης Δομής(SiC JFET)	52
4.6.3 Τρανζίστορ Ένωσης Επίδρασης Πεδίου Καρβιδίου του Πυριτίου Lateral Channel (SiC JFET)	52
4.7 Ανάποδη Οδήγηση SiC JFET	53
4.8 Κυκλωματικό Ισοδύναμο Μοντέλο JFET	58
4.8.1 Φυσικό και Μαθηματικό Μοντέλο SiC με Ανεξαρτησία των Κινητικών Φορέων από το Ηλεκτρικό Πεδίο	59
4.8.2 Φυσικό και Μαθηματικό Μοντέλο SiC με Εξάρτηση των Κινητικών Φορέων από το Ηλεκτρικό Πεδίο	61
4.9 Διακοπτική Συμπεριφορά του SiC JFET	68
4.10 Εξάρτηση του JFET από τη Θερμοκρασία	71
4.11 Διακοπτικές Απώλειες JFET	75
Κεφάλαιο 5: Οδήγηση SiC JFETs	77
5.1 Γενικά για Κυκλώματα Οδήγησης	77
5.2 Κυκλώματα Οδήγησης για Normally-on JFET	77
5.3 Κύκλωμα Οδήγησης RCD	80
5.4 Προδιαγραφές Κυκλωμάτων Οδήγησης	81
5.4.1 Προδιαγραφές στην Αγωγή	82
5.4.2 Προδιαγραφές στην Αποκοπή	84
5.4.3 Προδιαγραφές στη Μετάβαση Καταστάσεων	86
Κεφάλαιο 6: Σύνδεση Ημιαγωγών σε Σειρά	89
6.1 Εισαγωγή	89
6.2 Σύνδεση Ημιαγωγών SiC σε Σειρά	89
6.3 Σύνδεση IGCTs και GTOs σε Σειρά	90
6.4 Σύνδεση IGBTs σε Σειρά	93
Κεφάλαιο 7: Σύνδεση Ημιαγωγών Παράλληλα	95
7.1 Εισαγωγή	97
7.2 Παράγοντες που Επηρεάζουν το Παραλληλισμό των JFET	97
7.2.1 Αντίσταση Αγωγής	98
7.2.2 Τάση Αποκοπής και Τάση Κατάρρευσης	98
7.2.3 Συμμετρική Τοποθέτηση των JFET	99
7.2.4 Θερμοκρασιακές Αλλαγές των JFET	99
7.2.5 Κυκλώματα Οδήγησης SiC JFET	100
7.2.6 Χαρακτηριστικές Ρεύματος-Τάσης	100
Κεφάλαιο 8: Αποτελέσματα Προσομοιώσεων SiC Normally-On,Off JFETs	103

8.1	Μελέτη Συμπεριφοράς Παράλληλης Λειτουργίας των SiC normally-On, Off JFETs	103
8.1.1	Εξάρτηση Παράλληλης Λειτουργίας από τη Διάταξη	104
8.1.2	Εξάρτηση Παράλληλης Λειτουργίας από τη Τάση Κατωφλίου	113
8.1.3	Εξάρτηση Παράλληλης Λειτουργίας από το Κύκλωμα Οδήγησης	117
8.2	Εξαναγκασμένος Διαμοιρασμός Ρευμάτων	121
8.3	Μελέτη Συμπεριφοράς Παράλληλης Σύνδεσης σε Ανάστροφη Αγωγή με τα JFETs σε Κατάσταση Αποκοπής	125
8.4	Σύνδεση SiC JFETs Normally-off σε Σειρά	132
8.5	Σύνδεση SiC JFETs Normally-on σε Σειρά	136
Κεφάλαιο 9: Πειραματικά Αποτελέσματα SiC JFETs Normally-On,Off		147
9.1	Πειραματική Διάταξη	147
9.2	Κύκλωμα Μέτρησης Ρευμάτων	148
9.3	Επηρεασμός Παράλληλης Λειτουργίας από τη Διάταξη	150
9.4	Επηρεασμός Παράλληλης Λειτουργίας από τη Τάση Κατωφλίου	153
9.5	Επηρεασμός Παράλληλης Λειτουργίας από τα Κυκλώματα Οδήγησης	157
9.6	Εξαναγκασμένη Εξισορρόπηση Ρευμάτων των JFETs	160
Κεφάλαιο 10: Ανάποδη οδήγηση SiC JFETs Normally-On, Off		165
10.1	Εισαγωγή	165
10.2	Πειραματική διάταξη	165
10.3	Παραλληλισμός JFETs με Ανάστροφη Πόλωση σε Κατάσταση Αποκοπής	166
10.3.1	Εξαναγκασμένος Διαμοιρασμός Ρευμάτων των JFETs	171
10.4	Παραλληλισμός JFETs με Ανάστροφη Πόλωση σε Κατάσταση Αγωγής	172
10.4.1	Παραλληλισμός Χωρίς τη Προσθήκη Αντιπαράλληλης Διόδου	172
10.4.2	Παραλληλισμός με Προσθήκη Αντιπαράλληλης Διόδου	174
10.4.3	Εξάρτηση Παράλληλης Λειτουργίας από τη Θερμοκρασία	176
Κεφάλαιο 11: Συμπεράσματα		179
11.1	Συμβολή Έρευνας και Μελλοντική Έρευνα	179
Παράρτημα Α:	Φύλλα Προδιαγραφών	181
Παράρτημα Β:	Μοντέλα Spice Normally-On και Normally-Off JFETs	198
Παράρτημα Γ:	Πειραματική Διάταξη	201
Βιβλιογραφία		203

Κεφάλαιο 1

Εισαγωγή

1.1 Το Υλικό του Καρβιδίου του Πυριτίου

Το πλέον διαδεδομένο υλικό για τη κατασκευή ημιαγωγικών στοιχείων ισχύος είναι το πυρίτιο, όμως τα τελευταία χρόνια έχει διεξαχθεί πολύ μελέτη για την αντικατάσταση του Si και το πιο υποσχόμενο υλικό είναι το SiC (καρβίδιο του πυριτίου). Τα χαρακτηριστικά που το καθιστούν κατάλληλο για εφαρμογές υψηλής ισχύος και θερμοκρασίας είναι το μεγάλο του ενεργειακό χάσμα, μεγάλη ταχύτητα ολίσθησης, ισχυρή μηχανική αντοχή, εξαιρετική θερμική αγωγιμότητα και μεγάλο πεδίο διάσπασης.

Πιο συγκεκριμένα το μεγαλύτερο πεδίο διάσπασης που το χαρακτηρίζει συντελεί στην μεγάλη μείωση της αντίστασης της συσκευής ισχύος που παρουσιάζεται κατά την αγωγή, καθώς αυτή μπορεί να είναι και 400 φορές μικρότερη από αντίστοιχους ημιαγωγούς πυριτίου. Επίσης το μεγαλύτερο ενεργειακό χάσμα επιτρέπει τη λειτουργία των ημιαγωγών με βάση το καρβίδιο του πυριτίου σε πολύ υψηλές θερμοκρασίες καθώς γίνεται δύσκολα η μετάβαση από των ηλεκτρονίων από τη ζώνη σθένους στη ζώνη αγωγιμότητας, για αυτό το λόγο είναι κατάλληλα για εφαρμογές στις οποίες η θερμοκρασία λειτουργίας είναι πολύ υψηλή. Επιπροσθέτως η μεγάλη τιμή του ηλεκτρικού πεδίου διασπάσεως και το μεγάλο ενεργειακό χάσμα του SiC επιτρέπουν να επιτευχθούν πολύ μεγαλύτερες διακοπτικές συχνότητες λειτουργίας. Έτσι οι μετατροπείς μεγάλης ισχύος που χρησιμοποιούν συσκευές SiC μπορούν να λειτουργήσουν σε υψηλότερες διακοπτικές συχνότητες επιτυγχάνοντας καλύτερες αποδόσεις αφού δεν θα υπάρχουν τόσες διακοπτικές απώλειες, καθώς επίσης η αύξηση της διακοπτικής συχνότητας ελαχιστοποιεί το μέγεθος και το όγκο των παθητικών στοιχείων, επομένως επιτρέπει τη κατασκευή μικρότερων και ελαφρύτερων μετατροπέων.

Ένα ακόμη πολύ σημαντικό πλεονέκτημα που προσφέρουν οι ημιαγωγοί καρβιδίου του πυριτίου είναι η μεγάλη θερμική αγωγιμότητα, γεγονός που επιτρέπει τη πιο αποδοτική αφαίρεση παραγόμενης θερμότητας από τη συσκευή. Επίσης ένα ακόμη σημαντικό χαρακτηριστικό τους είναι ο θετικός θερμοκρασιακός συντελεστής που χαρακτηρίζει τους ημιαγωγούς καρβιδίου του πυριτίου και έτσι παρέχεται ένας μηχανισμός διόρθωσης των ρευμάτων τους κατά τη παράλληλη σύνδεση τους που μας αφορά κυρίως στη παρούσα διπλωματική. Η μεγάλη τιμή του ηλεκτρικού πεδίου διασπάσεως και η υψηλή θερμική αγωγιμότητα του SiC μαζί με την δυνατότητα λειτουργίας σε μεγάλες θερμοκρασίες επαφής θεωρητικά επιτρέπουν την πραγματοποίηση μεγάλων πυκνοτήτων ισχύος και υψηλών βαθμών απόδοσης από τις συσκευές SiC.

Στη παρούσα διπλωματική χρησιμοποιούμε για τη πραγματοποίηση των πειραμάτων αλλά και των προσομοιώσεων SiC JFETs normally-on και JFETs off. Οι ημιαγωγοί SiC JFETs είναι οι πιο ανεπτυγμένοι καθώς έχουν τη πιο προσιτή δομή. Είναι πολύ εύχρηστα και μπορούν να καλύψουν τις απαιτήσεις πολλών εφαρμογών και ένας λόγος που συμβαίνει αυτό είναι ότι είναι

στοιχεία τάσεως, κάτι που διευκολύνει πολύ την εισαγωγή τους στα παρόντα συστήματα ισχύος. Επίσης τα SiC JFETs παρουσιάζουν τις χαμηλότερες απώλειες ισχύος σε σχέση με άλλους ημιαγωγούς αλλά το πιο σημαντικό τους πλεονέκτημα είναι ότι μπορούν να λειτουργήσουν σε πολύ υψηλές θερμοκρασίες. Ένας άλλος λόγος που προτιμώνται τα SiC JFETs είναι η απουσία οξειδίου της πύλης καθώς ημιαγωγοί που έχουν οξείδιο στη πύλη τους, όπως είναι τα SiC MOSFET, είναι πιθανό να αλλοιωθεί σε υψηλές θερμοκρασίες και είναι ευαίσθητο σε περιβαλλοντικές συνθήκες. Ταυτόχρονα, τα JFETs δεν υποφέρουν από χαμηλή κινητικότητα ηλεκτρονίων στο κανάλι, όπως τα MOSFET και άρα παρουσιάζουν μεγαλύτερη αγωγιμότητα. Γενικά τα SiC JFETs υπερτερούν πολύ λόγω της σταθερότητας που έχουν με τη πάροδο του χρόνου.

1.2 Γενικά για τη Σύνδεση Ημιαγωγών Παράλληλα

Η τεχνολογία των ημιαγωγών ισχύος αναπτύσσεται ραγδαία, και χρησιμοποιούνται ευρέως σε συστήματα ηλεκτρονικών ισχύος. Η ονομαστική ισχύς των ημιαγωγικών στοιχείων δεν είναι επαρκής για τις σημερινές εφαρμογές, λόγω της απαίτησης διαχείρισης μεγάλης ποσότητας ισχύος. Προκειμένου να ικανοποιούνται οι προϋποθέσεις της εκάστοτε εφαρμογής είναι απαραίτητο να συνδέουμε τους ημιαγωγούς παράλληλα έτσι ώστε να υπάρχει η δυνατότητα να λειτουργήσει το συνολικό σύστημα σε υψηλότερες τιμές ρεύματος και ισχύος. Στη παρούσα διπλωματική μελετιούνται οι ημιαγωγοί SiC JFETs normally-on τύπου UJN1208K της εταιρίας CREE και SiC JFETs normally-off τύπου SJDP120R085. Αυτοί οι ημιαγωγοί είναι πολύ δημοφιλής στην αγορά λόγω των ανώτερων χαρακτηριστικών τους σε σύγκριση με τους ημιαγωγούς πυριτίου, όπως είναι οι χαμηλές απώλειες αγωγής τους, οι χαμηλές διακοπτικές απώλειες και η λειτουργία τους σε πολύ υψηλές θερμοκρασίες. Επίσης είναι πολλά υποσχόμενοι για μελλοντικές εφαρμογές όπως είναι τα ηλεκτρικά αυτοκίνητα, μετατροπείς φωτοβολταϊκών εγκαταστάσεων, βοηθητικές πηγές ισχύος, UPS, διόρθωση συντελεστή ισχύος μεγάλης συχνότητας, βιομηχανικός έλεγχος μηχανών και διάφορες άλλες ιατρικές εφαρμογές.

Προκειμένου να είναι όσο το δυνατό περισσότερο αποδοτική η σύνδεση των ημιαγωγών παράλληλα, απαιτείται προσεχτικός σχεδιασμός του συστήματος καθώς πρέπει να ληφθούν υπόψη πολλοί παράγοντες που επηρεάζουν το παραλληλισμό των διακοπτικών στοιχείων. Πολλοί παράγοντες που επηρεάζουν κυρίως τη μόνιμη κατάσταση των ημιαγωγών κατά τον ορθό παραλληλισμό τους σχετίζονται με τα κατασκευαστικά χαρακτηριστικά τους. Ένας πολύ σημαντικός παράγοντας είναι η θερμοκρασιακή σταθερά κάθε ημιαγωγού, όπου στη συγκεκριμένη περίπτωση χρησιμοποιούμε SiC normally-on και normally-off JFETs που έχουν θετική θερμοκρασιακή σταθερά. Ένας άλλος παράγοντας που εξετάζεται και είναι σημαντικός είναι η αντίσταση αγωγής των JFETs η οποία δεν πρέπει να έχει μεγάλη απόκλιση μεταξύ των ημιαγωγών. Εάν υπάρχει σημαντική διαφορά μεταξύ των αντιστάσεων αγωγής είναι αναμενόμενο να αποκλίνουν τα ρεύματα που ρέουν στους ημιαγωγούς στη μόνιμη κατάσταση.

Άλλοι παράγοντες επηρεάζουν κυρίως τη μεταβατική κατάσταση των SiC JFETs καθώς μεταβαίνουν από αποκοπή σε αγωγή και το αντίστροφο. Το κατασκευαστικό μέγεθος που παίζει

κυρίαρχο ρόλο στο παραλληλισμό των JFETs είναι η τάση κατωφλίου (threshold voltage) η οποία καθορίζει τη τάση όπου τα JFETs μεταβαίνουν σε αγωγή. Η τάση κατωφλίου είναι πολύ σημαντική διότι, όπως θα φανεί και από τα πειράματα που διεξήχθησαν, εάν διαφέρει σημαντικά μεταξύ των JFETs τότε σαν αποτέλεσμα διαφέρουν αρκετά σημαντικά και οι κυματομορφές έναυσης και σβέσης. Ένας ακόμη παράγοντας που πρέπει να εξεταστεί είναι η ανάστροφη τάση κατάρρευσης (reverse breakdown voltage), η οποία είναι η μέγιστη επιτρεπτή ανάστροφη τάση που μπορεί να εφαρμοστεί στη πύλη των JFETs. Είναι απαραίτητο να ληφθεί υπόψη ότι ο παράγοντας θερμοκρασίας επηρεάζει και άλλα μεγέθη από τα οποία εξαρτάται άμεσα ο παραλληλισμός, όπως είναι η αντίσταση αγωγής και η ανάποδη τάση κατάρρευσης. Για αυτό το λόγο ιδιαίτερη προσοχή δίνεται και στο σύστημα ψύξης των ημιαγωγών.

Εκτός από τους κατασκευαστικούς παράγοντες που επηρεάζουν τον παραλληλισμό των JFETs, υπάρχουν και άλλοι όπως είναι η θέση των JFETs στη τυπωμένη πλακέτα. Αυτός είναι επίσης ένας πολύ σημαντικός παράγοντας διότι σε περίπτωση όπου είναι ασύμμετρα τοποθετημένα τα JFET στη πλακέτα τότε θα οδηγηθούμε σε ανομοιομορφα παράσιτες αυτεπαγωγές όχι μόνο μεταξύ των ίδιων των JFETs αλλά και μεταξύ των JFETs και των άλλων παθητικών στοιχείων του κυκλώματος. Χρειάζεται προσεκτική σχεδίαση έτσι ώστε οι ημιαγωγοί να έχουν στους ακροδέκτες τους ίδιες παράσιτες αυτεπαγωγές, όπου αυτό γίνεται πολύ δύσκολο στη περίπτωση που χρειάζεται να συνδέσουμε παράλληλα μεγάλο αριθμό ημιαγωγών. Με τη σημερινή τεχνολογία press-pack ελαχιστοποιούνται η πιθανότητες για μη συμμετρική σχεδίαση, καθώς εξαλείφεται η ανάγκη για καλωδιώσεις και συνδέσεις. Ένας ακόμη τρόπος για να έχουμε καλύτερο παραλληλισμό είναι η προσθήκη κυκλωμάτων προστασίας (Snubbers), τα οποία οδηγούν στην εξάλειψη των αιχμών ρεύματος και τάσης.

Τέλος είναι γνωστό ότι το κύκλωμα οδήγησης μπορεί να επηρεάσει τη διακοπτική συμπεριφορά του στοιχείου και επομένως ολόκληρου του συστήματος των ημιαγωγών. Καθοριστικό για τη συμπεριφορά των JFETs κατά το παραλληλισμό είναι ο τύπος του κυκλώματος οδήγησης που χρησιμοποιούμε αλλά και αν χρησιμοποιούμε ξεχωριστά ή όχι κυκλώματα οδήγησης για τα JFETs.

1.3 Γενικά για τη Σύνδεση Ημιαγωγών σε Σειρά

Οι σημερινοί ημιαγωγοί ισχύος έχουν ορισμένα όρια όσο αφορά τη τάση απομόνωσης τους. Στις σημερινές εφαρμογές πολλές φορές απαιτείται η διαχείριση μεγάλων τάσεων και έτσι μεμονωμένοι ημιαγωγοί δεν επαρκούν. Σε αυτές τις περιπτώσεις πρέπει να διασυνδέσουμε το κατάλληλο αριθμό ημιαγωγών σε σειρά έτσι ώστε η μέγιστη τάση απομόνωσης να φτάσει τα επιθυμητά επίπεδα.

Η αρχή λειτουργίας των ημιαγωγών σε σειρά είναι ίδια με αυτή που ισχύει και για τη παράλληλη σύνδεση, δηλαδή όλοι οι ημιαγωγοί που είναι συνδεδεμένοι σε σειρά πρέπει να είναι συγχρονισμένοι σε όλες τις καταστάσεις λειτουργίας τους, που είναι η αγωγή, η αποκοπή και οι μεταβάσεις από την αγωγή στην αποκοπή και το αντίστροφο. Αυτό όμως μπορεί να μην είναι πάντα δυνατό καθώς υπάρχουν πολλοί παράγοντες που επηρεάζουν το διαμοιρασμό

τάσης μεταξύ των ημιαγωγών όπως είναι οι παλμοί έναυσης των ημιαγωγών, οι παράσιτες αυτεπαγωγές του κυκλώματος καθώς και τα κατασκευαστικά χαρακτηριστικά των ημιαγωγών. Αυτοί οι παράγοντες επηρεάζουν το διαμοιρασμό της τάσης στα άκρα των JFETs, κυρίως κατά τις μεταβάσεις καταστάσεων, προκαλώντας έτσι και μεγάλες απώλειες αλλά και άνιση κατανομή ισχύος στους ημιαγωγούς. Επίσης ένας ακόμη παράγοντας που πρέπει να του δοθεί προσοχή είναι η θερμοκρασία καθώς με την αύξηση της θερμοκρασίας μεταβάλλονται τα χαρακτηριστικά των ημιαγωγών, για και αυτό απαιτείται προσεχτική μελέτη του συστήματος ψύξης.

Οι τρόποι που υπάρχουν ώστε να διαμοιράζεται σωστά η τάση στα άκρα των ημιαγωγών αλλά και να μειώνεται η καταπόνηση των στοιχείων διακρίνονται σε τρεις κατηγορίες. Οι κατηγορίες αυτές είναι χρησιμοποιώντας κυκλώματα Snubbers, ενεργό παρακολούθηση και ρύθμιση της τάσης και ρύθμιση του διαμοιρασμού της τάσης μέσω των σημάτων οδήγησης τα οποία διαφέρουν ανάλογα εάν έχουμε normally-on ή normally-off ημιαγωγικά στοιχεία.

Τα κυκλώματα Snubbers τοποθετούνται παράλληλα με τους ημιαγωγικούς διακόπτες έτσι ώστε ο πυκνωτής τους να απορροφήσει το φορτίο που προκύπτει από μία αιχμή τάσης, η οποία μπορεί να προκύπτει από ένα σήμα έναυσης που έχει καθυστερήσει είτε από παράσιτες αυτεπαγωγές. Επιπροσθέτως τα στοιχεία των κυκλωμάτων Snubbers υπολογίζονται από διάφορες παραμέτρους του κυκλώματος όπως είναι η συχνότητα λειτουργίας, η διάρκεια του παλμού και άλλα στοιχεία του κυκλώματος. Προκειμένου να αντισταθμίσουμε τα μειονεκτήματα που εισάγουν τα κυκλώματα οδήγησης δημιουργήθηκε ο τρόπος ελέγχου μέσω των σημάτων οδήγησης των πυλών και αναπτύχθηκε καθώς ο μη συγχρονισμός των ημιαγωγών προέρχεται από διαφορές στα κυκλώματα οδήγησης και ταλαντώσεις σε κάθε πύλη. Η περισσότερο κοινή λύση για να επιτευχθεί σωστός διαμοιρασμός τάσεως στα άκρα των συνδεδεμένων σε σειρά ημιαγωγών, που χρησιμοποιείται και στη παρούσα διπλωματική είναι χρήση ενός απλού RCD-Snubber κυκλώματος.

1.4 Στόχος της Διπλωματικής

Αυτή η διπλωματική έχει ως κύριο στόχο τη μελέτη των SiC JFETs normally-off αλλά και normally-on όταν είναι συνδεδεμένα είτε παράλληλα είτε σε σειρά. Προκειμένου να επιτευχθεί αυτό αρχικά προτείνεται και περιγράφεται η λειτουργία του συνηθέστερου κυκλώματος οδήγησης για την οδήγηση των JFETs, καθώς απαιτεί ιδιαίτερη προσοχή ο σχεδιασμός του εφόσον επηρεάζουν άμεσα τη λειτουργία τους. Επιπλέον για τη διεξαγωγή των πειραμάτων σχεδιάζεται ένα κύκλωμα στο οποίο τοποθετούμε δύο JFET παράλληλα και στη συνέχεια ερευνούμε τη συμπεριφορά τους, δηλαδή το διαμοιρασμό του ρεύματος σε αυτά υπό διάφορες συνθήκες. Έτσι μελετούμε τους παράγοντες που επηρεάζουν το παραλληλισμό των JFET καθώς και το πόσο πολύ τον επηρεάζουν. Κάτι καινούργιο που μελετάται στη παρούσα διπλωματική είναι ο παραλληλισμός και σε ορθή οδήγηση αλλά και σε ανάποδη.

Επιπροσθέτως, στα πλαίσια της παρούσας διπλωματικής ερευνάτε και η συμπεριφορά των SiC JFETs normally-on και normally-off όταν συνδέονται σε σειρά κυρίως μέσω των

προσομοιώσεων. Ιδιαίτερη προσοχή δίνεται στην επιλογή των κυκλωμάτων Snubber καθώς παίζουν καθοριστικό ρόλο για τη σωστή λειτουργία του συστήματος. Επιπλέον θα γίνει μελέτη και διερεύνηση των ιδιοτήτων των ημιαγωγικών στοιχείων ισχύος SiC JFETs και θα γίνει σύγκριση αυτών με τους αντίστοιχους ημιαγωγούς από πυρίτιο.

Έτσι σύμφωνα με τα συμπεράσματα που εξήγαμε από τα πειραματικά αποτελέσματα αλλά και μέσω των προσομοιώσεων συνοψίζουμε τους παράγοντες που παίζουν πολύ σημαντικό ρόλο στη σύνδεση των SiC JFET παράλληλα είτε σε σειρά, που θα πρέπει να λαμβάνει κάθε σχεδιαστής υπόψη του κατά την υλοποίηση ενός συστήματος που περιέχει στοιχεία ηλεκτρονικών ισχύος.

1.5 Δομή της Διπλωματικής

Η παρούσα διπλωματική αποτελεί μία πλήρη μελέτη της συμπεριφοράς των SiC JFETs σε παράλληλη αλλά και σε σειρά σύνδεση καθώς περιέχει τη θεωρητική μελέτη, τα πειραματικά αποτελέσματα, καθώς και τα αποτελέσματα που προέκυψαν μέσω προσομοιώσεων.

Ειδικότερα, στο 2^ο κεφάλαιο γίνεται αναφορά των κυριότερων ημιαγωγών με βάση το υλικό του πυριτίου και γίνεται η σύγκριση με τους αντίστοιχους ημιαγωγούς από καρβίδιο πυριτίου.

Στο 3^ο κεφάλαιο γίνεται παρουσίαση των δημοφιλέστερων ημιαγωγικών στοιχείων με βάση το καρβίδιο του πυριτίου. Γίνεται περιληπτική αναφορά στη λειτουργία τους καθώς και στα πλεονεκτήματα που προσφέρουν έναντι των ημιαγωγών πυριτίου.

Στο 4^ο κεφάλαιο γίνεται αναλυτική περιγραφή των στοιχείων JFETs. Γίνεται περιγραφή της λειτουργίας τους και παρουσιάζεται το ισοδύναμο μοντέλο τους. Επιπροσθέτως περιγράφεται η διακοπτική συμπεριφορά τους η οποία είναι ζωτικής σημασίας κυρίως για το υπολογισμό των συνολικών απωλειών του συστήματος.

Στο 5^ο προτείνεται κύκλωμα οδήγησης για τα normally-on και normally-off JFETs. Παρουσιάζεται το δημοφιλέστερο DRC κύκλωμα οδήγησης και περιγράφεται η λειτουργία του κατά τη διάρκεια της λειτουργίας των ημιαγωγών JFETs, όπου ειδικότερα αναφερόμαστε κατά τη κατάσταση έναυσης, αγωγής και σβέσης.

Στο 6^ο κεφάλαιο μελετάται θεωρητικά η σύνδεση διαφόρων τύπων ημιαγωγών σε σειρά. Μελετιούνται οι κυριότεροι παράγοντες που επηρεάζουν την σε σειρά σύνδεση και δίνεται ιδιαίτερη προσοχή στην επιλογή κατάλληλου κυκλώματος Snubber. Επιπλέον περιγράφεται τα πλεονεκτήματα που προσφέρουν στο κύκλωμα και η λειτουργία τους.

Στο 7^ο κεφάλαιο ερευνάται η συμπεριφορά των SiC JFET σε παράλληλη σύνδεση τόσο των normally-off όσο και των normally-on. Αναφέρονται οι κυριότεροι παράγοντες που επηρεάζουν το σωστό διαμοιρασμό του ρεύματος στην παράλληλη σύνδεση των JFET και προτείνονται μέθοδοι ώστε να πετύχουμε όσο το δυνατό καλύτερη εξισορρόπηση ρευμάτων στην παράλληλη σύνδεση.

Στο 8^ο κεφάλαιο παρουσιάζονται τα πειραματικά αποτελέσματα. Για τα πειραματικά αποτελέσματα που διεξήχθησαν χρησιμοποιήσαμε δύο SiC JFET συνδεδεμένα παράλληλα

και μέσω των αποτελεσμάτων συμπεράναμε τι ρόλο παίζει στο παραλληλισμό τους τόσο το κύκλωμα οδήγησης τους όσο και η θέση τους πάνω στο κύκλωμα.

Στο 9^ο κεφάλαιο παρουσιάζονται όλα τα αποτελέσματα που προέκυψαν από τις αντίστοιχες προσομοιώσεις. Σχεδιάζονται κατάλληλα κυκλώματα για την προσομοίωση λειτουργίας των JFET όταν είναι συνδεδεμένα παράλληλα αλλά και όταν είναι σε σειρά και στη συνέχεια παρουσιάζονται τα αποτελέσματα τους. Τέλος συγκρίνονται τα αποτελέσματα αυτά με τα αντίστοιχα που προέκυψαν από τη πειραματική διάταξη.

Στο 10^ο κεφάλαιο συνοψίζεται το συνολικό έργο της παρούσας διπλωματικής και παρουσιάζονται τα τελικά συμπεράσματα που αφορούν την παράλληλη και σε σειρά σύνδεση των JFET normally-on και normally-off.

Κεφάλαιο 2

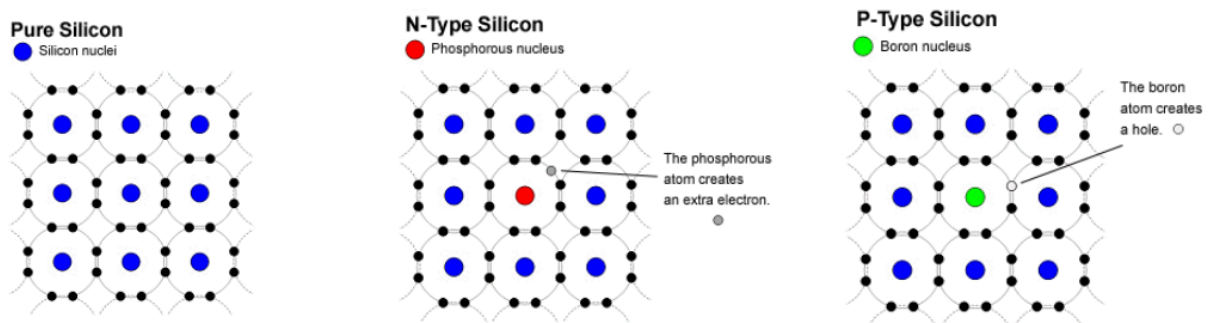
Ημιαγωγικοί Διακόπτες Ισχύος Πυριτίου και Καρβιδίου του Πυριτίου

2.1 Εισαγωγή

Στο κεφάλαιο αυτό γίνεται μία αναλυτική αναφορά στο ευρέως γνωστό υλικό του πυριτίου τις ιδιότητες του, της τεχνολογίας των ημιαγωγών ισχύος που παρασκευάζονται από αυτό και σε ποικίλες εφαρμογές. Στη συνέχεια γίνεται εκτενής αναφορά στη νέα, όπως δείχνει πολλά υποσχόμενη, τεχνολογία σχεδίασης ημιαγωγικών στοιχείων με βάση το καρβίδιο του πυριτίου SiC. Παρουσιάζονται τα πλεονεκτήματα του και τους λόγους που είναι υποψήφιο να αντικαταστήσει το υλικό του πυριτίου για τη κατασκευή ημιαγωγικών στοιχείων, αλλά και τα μειονεκτήματα του που βρίσκονται κυρίως στη διαχείριση και στην επεξεργασία του. Θα γίνει αναφορά στους ημιαγωγούς που είναι διαθέσιμους με βάση το υλικό του πυριτίου (S) αλλά και καρβιδίου του πυριτίου (SiC), όπου σε αυτούς συμπεριλαμβάνονται και οι ημιαγωγοί SiC JFETs οι οποίοι είναι και το αντικείμενο μελέτης της εν λόγω διπλωματικής εργασίας.

2.2 Χαρακτηριστικά του Πυριτίου

Όπως είναι γνωστό το πυρίτιο είναι μεταλλοειδές χημικό στοιχείο με σύμβολο Si(Silicium) ατομικό αριθμό 14 και ατομική μάζα 28,0855 amu[1]. Όπως γνωρίζουμε έχει 4 ηλεκτρόνια στην εξωτερική στιβάδα του ατόμου του όπως φαίνεται και στο σχήμα 2.1.



Σχήμα 2.1: Δομή του ατόμου του πυριτίου τύπου p και τύπου n [1].

Είναι σημαντικό προτέρημα του ότι είναι το δεύτερο κατά σειρά αφθονίας μάζας στο φλοιό της γης καθώς, οπότε είναι χαμηλό και το κόστος του, γεγονός που το κάνει από το πιο δημοφιλές υλικό για κατασκευή ηλεκτρονικών. Αν και σπάνια βρίσκεται σε ελεύθερη στοιχειακή κατάσταση, η πιο συνηθισμένη μορφή του είναι το διοξείδιο του πυριτίου (SiO_2) καθώς και σε άλλες πυριτικές ενώσεις.

Το πυρίτιο έχει πολλές βιομηχανικές χρήσεις καθώς είναι το κυριότερο συστατικό ημιαγωγικών συστημάτων και μικροτσιπ. Επίσης στη μορφή του χαλαζία και διαφόρων πυριτικών ενώσεων σχηματίζει πολλές χρήσιμες ενώσεις όπως είναι υαλικά, τσιμέντα και κεραμικά προϊόντα, επιπροσθέτως είναι και κύριο συστατικό σιλικονών.

Το πυρίτιο παρασκευάστηκε πρώτη φορά από τον Davy το 1800, αν και δεν το είχε τακτοποιήσει ως χημικό στοιχείο. Τελικώς ο χημικός Berzelius παρασκεύασε το άμορφο πυρίτιο συν θερμαίνοντας Κάλιο με τετραφθοριούχο πυρίτιο. Σήμερα παρασκευάζεται βιομηχανικά σε ηλεκτρικό κλίβανο με συν θέρμανση χαλαζία και μεταλλουργικού άνθρακα σε θερμοκρασία 2500°C. Συλλέγεται από το κατώτερο σημείου του κλιβάνου με καθαρότητα 98%, λόγω της αντίδρασης του με τον άνθρακα, με το οποίο σχηματίζει το καρβίδιο του πυριτίου, ένα από τα σκληρότερα υλικά στη φύση. Τέλος για τη παρασκευή του σε απόλυτα καθαρή μορφή το μίγμα ξαναθερμαίνεται στον κλίβανο με χαλαζία.

Το πυρίτιο συναντάται σε δύο αλλοτροπικές μορφές: Την άμορφη και την κρυσταλλική. Στη κρυσταλλική μορφή του πυριτίου έχει ποικίλες ιδιότητες όπως είναι η μεταλλική λάμψη, η σκληρότητα του και το σκούρο γκρι χρώμα. Σε θερμοκρασία δωματίου είναι στερεό και δεν είναι ούτε ελατό ούτε όλκιμο, επίσης είναι ημιαγωγός διατηρώντας αυτή την ιδιότητα και σε υψηλές θερμοκρασίες, καθώς επίσης δεν είναι και καλός αγωγός της θερμοκρασίας.

Το πυρίτιο είναι το πιο διαδεδομένο υλικό που χρησιμοποιείται σήμερα για τη κατασκευή πολλών ειδών εμπορικών ημιαγωγικών στοιχείων ισχύος[3]. Κάποιοι από τους λόγους που συμβάλλουν στην ευρεία χρήση του υλικού του πυριτίου είναι ότι έχει τη δυνατότητα να αναπτυχθεί σε μεγαλύτερες διαμέτρους και υψηλή καθαρότητα σε σύγκριση με οποιοδήποτε άλλο ημιαγωγό. Επιπροσθέτως το πυρίτιο μπορεί να λειτουργήσει σε αρκετά υψηλές θερμοκρασίες χωρίς να εισέλθει σε κατάρρευση. Αυτό ονομάζεται το φαινόμενο της χιονοστιβάδας και εμφανίζεται όταν η τάση στα άκρα του ημιαγωγού είναι πολύ υψηλή και δημιουργείται μία αλυσιδωτή σύγκρουση των ηλεκτρονίων με αποτέλεσμα να αυξάνεται το ρεύμα μέχρι τη καταστροφή του ημιαγωγού. Τέλος σημαντικό πλεονέκτημα του πυριτίου είναι ότι βρίσκεται σε αφθονία στη φύση [2].

2.3 Ημιαγωγοί με Βάση το Πυρίτιο

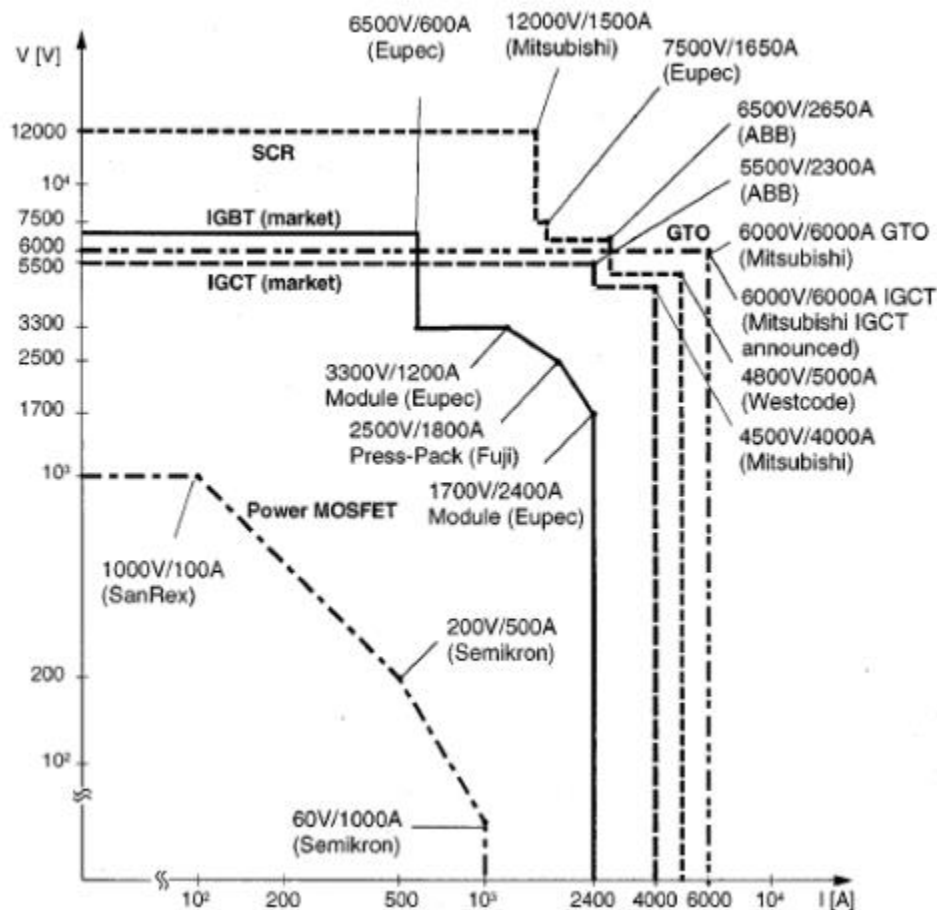
Σήμερα η πλειοψηφία των ημιαγωγικών υλικών στο εμπόριο είναι κατασκευασμένοι με βάση το υλικό του πυριτίου. Οι πιο διαδεδομένοι ημιαγωγικοί διακόπτες ισχύος που χρησιμοποιούνται σήμερα είναι IGBT, MOSFETs, GTO, IGCTs, JFETs, MTO και MCT. Τα τρανζίστορ ισχύος δεν χρησιμοποιούνται πλέον αλλά έχουν αντικατασταθεί από τα MOSFETs και τα IGBTs.

Η επιλογή του κατάλληλου διακόπτη ισχύος δεν είναι τετριμμένη. Αλλά αναλόγως την εφαρμογή λαμβάνουμε υπόψη μας διάφορους παράγοντες και στη συνέχεια διαλέγουμε το κατάλληλο ημιαγωγό. Μερικοί από αυτούς τους παράγοντες είναι:

- Ισχύς
- Τάση
- Ρεύμα
- Συχνότητα λειτουργίας
- Θερμοκρασία του περιβάλλοντος
- Το κόστος

- Βάρος και μέγεθος του υπό κατασκευή συστήματος
- Απαιτούμενος έλεγχος του συστήματος

Ένα από τα πιο σημαντικά κριτήρια για τη σωστή επιλογή ημιαγωγικού στοιχείου είναι η ισχύς, κάθε διακοπτικό στοιχείο χαρακτηρίζεται από μία μέγιστη τιμή ισχύος που μπορεί να υποστηρίξει. Στο παρακάτω σχήμα 2.2 φαίνεται το ρεύμα και η τάση λειτουργίας πολλών ημιαγωγών ισχύος που έχουν μελετηθεί.



Σχήμα 2.2: Όρια ισχύος διαθέσιμων ημιαγωγικών στοιχείων με βάση το πυρίτιο [3]

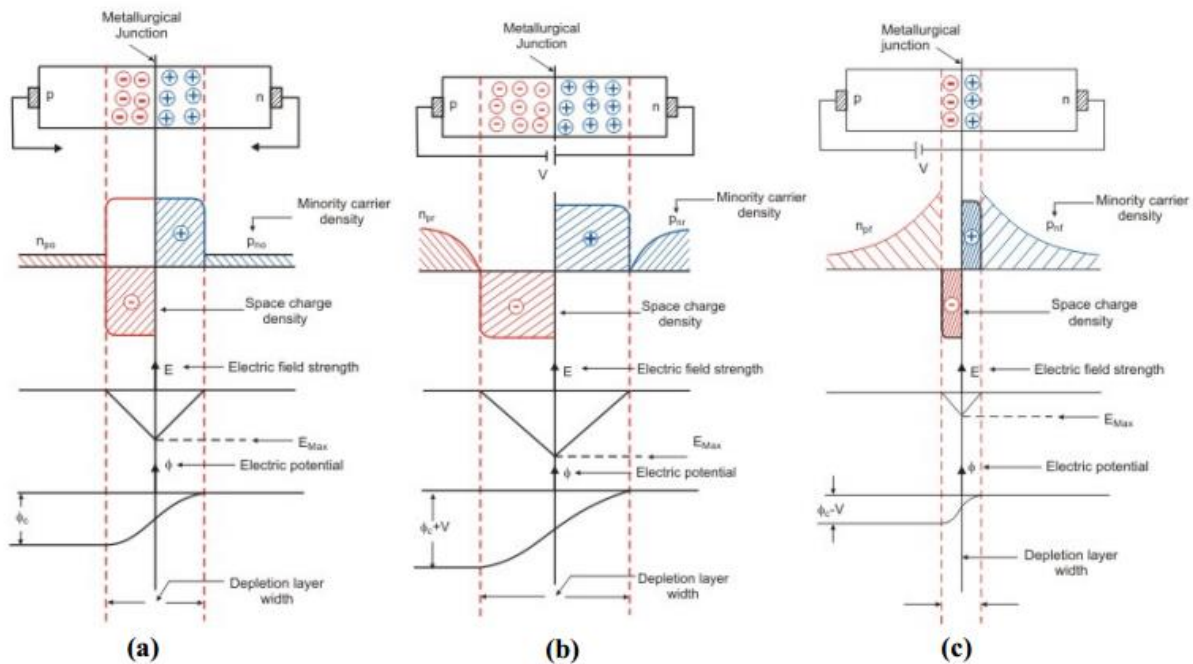
2.3.1 Δίοδος Ισχύος

Μία δίοδος p-n σχεδιάζεται φέρνοντας σε επαφή ένα ημιαγωγό τύπου p με ένα αντίστοιχο τύπου n. Αυτό μπορεί να επιτευχθεί διαχέοντας προσμίξεις σε ένα ημιαγωγό τύπου n ή και το αντίστροφο.

Σε κατάσταση ανοιχτού κυκλώματος στην επαφή p-n, οι φορείς πλειονότητας, που είναι τα ηλεκτρόνια, από την επαφή τύπου n διαχέονται στην επαφή τύπου p όπου και επανασυνδέονται με τους φορείς μειονότητας που είναι οι οπές. Το αποτέλεσμα αυτής της διαδικασίας είναι η αλληλεξουδετέρωση των φορέων και η δημιουργία εκατέρωθεν της επαφής

δύο τμημάτων «απογυμνωμένων» από τους φορείς τους, δηλαδή ένα τμήμα στον ημιαγωγό-n , με θετικά ιόντα μόνο, χωρίς ηλεκτρόνια και ένα τμήμα στον ημιαγωγό-p με αρνητικά ιόντα μόνο χωρίς οπές. Σε αντίθεση με τους ευκίνητους φορείς των ημιαγωγών (ελεύθερα ηλεκτρόνια και οπές) που τείνουν να διαχέονται προς τις περιοχές με τη μικρότερη συγκέντρωσή τους, η συγκέντρωση των αρνητικών ιόντων στα οποία μετατράπηκαν οι αποδέκτες του τμήματος τύπου p και η συγκέντρωση των θετικών ιόντων στα οποία μετατράπηκαν οι δότες στο τμήμα τύπου n, παραμένουν αμετάβλητες αφού τα ιόντα μένουν ακίνητα στο σώμα. Έτσι το υλικό χάνει τοπικά την ηλεκτρική του ουδετερότητα και οι πλευρές της ένωσης φορτίζονται με αντίθετα ηλεκτρικά φορτία, με αποτέλεσμα να εμφανίζεται μία διαφορά δυναμικού, της οποίας το ηλεκτροστατικό πεδίο εμποδίζει την παραπέρα διάχυση των φορέων προς το απέναντι τμήμα της ένωσης. Σε αυτό το σημείο στην επαφή επικρατεί θερμική ισορροπία. Η περιοχή απογύμνωσης, το ηλεκτροστατικό πεδίο και το δυναμικό κατά μήκος της διόδου φαίνεται στο σχήμα 2.3 (α).

Αυτά τα δύο τμήματα συνιστούν την περιοχή απογύμνωσης της διόδου. Η ζώνη απογύμνωσης δημιουργεί φραγμό στη μετακίνηση ηλεκτρονίων διαμέσου αυτής. Το ελάχιστο δυναμικό που πρέπει να επιβληθεί έτσι ώστε υπερπηδηθεί η ζώνη απογύμνωσης από τα ηλεκτρόνια ονομάζεται δυναμικό φραγμού [56].



Σχήμα 2.3: Περιοχή απογύμνωσης, το ηλεκτροστατικό πεδίο και το ηλεκτρικό δυναμικό σε μία δίοδο p-n για τις καταστάσεις (α) θερμικής ισορροπίας, (β) ανάστροφης πόλωσης και (γ) ορθής πόλωσης [56].

Όταν εφαρμοστεί ανάστροφη εξωτερική τάση στη δίοδο, δηλαδή αν στην επαφή p εφαρμοστεί αρνητικότερη τάση από ότι στην επαφή n, τότε αυξάνεται το δυναμικό φραγμού.

Επίσης ευξάνονται και η ένταση του ηλεκτρικού πεδίου και η περιοχή απογύμνωσης. Από την άλλη μεριά η πυκνότητα των ελεύθερων φορέων μειονότητας θα είναι μηδενική στην άκρη της περιοχής απογύμνωσης, αυτή η κατάσταση φαίνεται στο σχήμα 2.3 (β). Σε αυτή τη κατάσταση υπάρχει και το ανάστροφο ρεύμα I_S το οποίο οφείλεται σε θερμική διέγερση του ημιαγωγού και λαμβάνει πολύ χαμηλή τιμή. Η τιμή αυτή είναι ανεξάρτητη από την ανάστροφη τάση που εφαρμόζεται στα άκρα του ημιαγωγού αλλά εξαρτάται έντονα από τη θερμοκρασία. Στη περίπτωση που η ανάστροφη τάση που εφαρμόζεται ξεπεράσει ένα όριο (τάση διάσπασης), που είναι συγκεκριμένο για κάθε τύπο διόδου, τότε το ρεύμα αυξάνεται ραγδαία. Το φαινόμενο αυτό καλείται κατάρρευση της διόδου.

Όταν εφαρμοστεί στα άκρα της διόδου θετική τάση και η διάδος είναι ορθά πολωμένη, τότε το φράγμα δυναμικού μειώνεται και ένας μεγάλος αριθμός φορέων μειονότητας διαχέονται και στις δύο μεριές της επαφής. Οι φορείς μειονότητας τελικά επανασυνδέονται με τους φορείς πλειονότητας καθόσον διαχέονται μέσα στην ηλεκτρικά ουδέτερη περιοχή ολίσθησης. Το ρεύμα που προκύπτει κατά την ορθή πόλωση της διόδου, η οποία φαίνεται και στο σχήμα 2.3 (γ), προσεγγίζεται από το τύπο 2.1:

$$i = I_S \left(e^{v/n \cdot V_T} - 1 \right) \quad (2.1)$$

Η τιμή του ρεύματος κορεσμού όπως αναφέρθηκε είναι σταθερό για δεδομένη θερμοκρασία. Επιπροσθέτως η τιμή του είναι ευθέως ανάλογη με το εμβαδό διατομής της διόδου. Ο όρος V_T αντιπροσωπεύει ένα σταθερό δυναμικό που αποκαλείται θερμική τάση και δίνεται από τη σχέση 2.2:

$$V_T = \frac{k \cdot T}{q} \quad (2.2)$$

Όπου I_S : ρεύμα κορεσμού

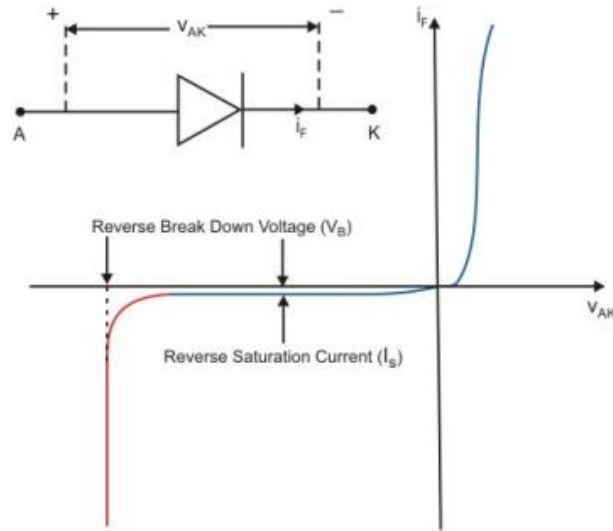
V_T : θερμική τάση

k : σταθερά Boltzmann

T : η απόλυτη θερμοκρασία

q : το φορτίο του ηλεκτρονίου

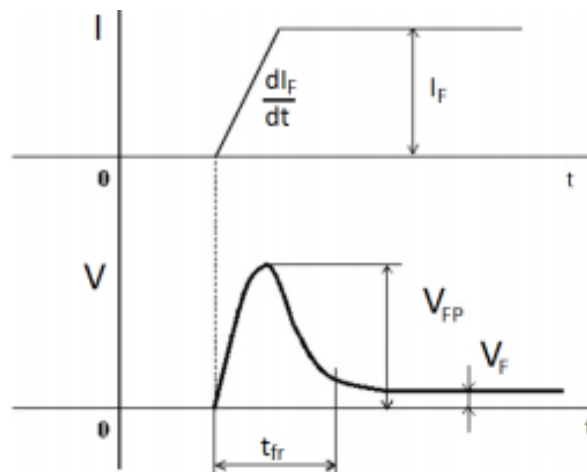
Στο σχήμα 2.4 φαίνεται το κυκλωματικό ισοδύναμο της διόδου και η χαρακτηριστική κυματομορφή ρεύματος τάσης [14].



Σχήμα 2.4: Κυκλωματικό ισοδύναμο της διόδου και η χαρακτηριστική κυματομορφή ρεύματος τάσης[56].

Το αποτέλεσμα αυτής της δομής που έχει μία διόδος είναι ότι το ρεύμα μπορεί να έχει φορά μόνο προς μία κατεύθυνση και όχι από την αντίθετη. Αυτό φαίνεται και στο παραπάνω σχήμα που περιέχει τη χαρακτηριστική γραφική παράσταση μίας τυπικής διόδου. Η διόδος είναι δίθυρο στοιχείο όπου το ένα άκρο είναι η άνοδος και το άλλο είναι η κάθοδος, ανάλογα τη πόλωση στα άκρα τις μπορεί να βρίσκεται σε τρεις καταστάσεις.

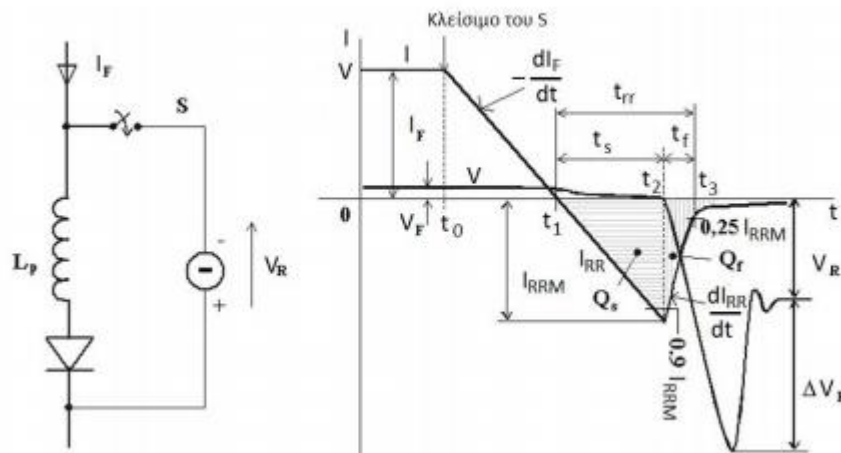
Στο σχήμα 2.5 φαίνονται οι κυματομορφές τάσης και ρεύματος που χαρακτηρίζουν μία διόδο κατά τη διάρκεια της έναυσης όταν δεν παρουσιάζεται κάποιο πρόβλημα όπως υπερέντασης ή υπέρτασης. Τη στιγμή που η διόδος είναι σε αποκοπή και της εφαρμοστεί ένα θετικό ρεύμα με ρυθμό αύξησης di_F/dt , τότε παρουσιάζεται μία μικρή υπέρταση V_{FP} και σε χρόνο t_{fr} σταθεροποιείται η τιμή της τάσης. Οι τιμές αυτές της τάσης V_{FP} και του χρόνου t_{fr} εξαρτώνται από την τιμή του ρεύματος I_F , από τη κλίση του και από τη θερμοκρασία ένωσης.



Σχήμα 2.5: Κυματομορφές ρεύματος και τάσης έναυσης διόδου [24].

Στο σχήμα 2.6 φαίνονται οι κυματομορφές τάσεως και ρεύματος κατά τη σβέση της διόδου. Αν και η σβέση είναι περισσότερο πολύπλοκη από την έναυση σε αυτό το σχήμα απεικονίζονται αφού έχουν θεωρηθεί ότι οι μεταβολές του ρεύματος είναι γραμμικές. Τη στιγμή που κλείσει ο διακόπτης S, όπως φαίνεται από το σχήμα 2.6, εκείνη τη στιγμή t_0 εφαρμόζεται η ανάστροφη τάση V_R στη δίοδο και ξεκινά η διαδικασία της σβέσης μειώνοντας το ρεύμα της διόδου με κλίση ίση με

$$-\frac{dI_F}{dt} = \frac{V_R}{L_p} \quad (2.1)$$



Σχήμα 2.6: Κυματομορφές τάσεως και ρεύματος σβέσης διόδου [24].

Ορισμένοι παράμετροι που χαρακτηρίζουν μία δίοδο είναι οι εξής [24],[41]:

- Πτώση τάσης V_F χαρακτηρίζεται η τάση που έχει στα άκρα της η δίοδος, δηλαδή μεταξύ της ανόδου και της καθόδου, σε ένα συγκεκριμένο επίπεδο ρεύματος κατά τη διάρκεια που η δίοδος είναι ορθά πολωμένη.
- Τάση κατάρρευσης V_B είναι η πτώση τάσης κατά μήκος της διόδου σε συγκεκριμένη τιμή ρεύματος κατά τη διάρκεια που είναι ανάστροφα πολωμένο.
- Ανάστροφο ρεύμα I_R είναι το ρεύμα που ρέει στη δίοδο σε μία συγκεκριμένη τάση, στη κατάσταση ανάστροφης πόλωσης.
- Χρόνος ορθής ανάκτησης t_{FR} είναι ο χρόνος που απαιτείται έτσι ώστε να πέσει η τάση στα άκρα της διόδου σε μία συγκεκριμένη τιμή, από τη στιγμή που ρέει ρεύμα κατά μήκος της διόδου με ορθή φορά.

- Χρόνος ανάποδης ανάκτησης t_{RR} είναι το χρονικό διάστημα από τη στιγμή που εφαρμοστεί στη δίοδο ανάστροφη τάση έως ότου και τη στιγμή που η τιμή του αναστροφου ρεύματος φτάσει σε μία συγκεκριμένη τιμή I_{RR} όπως φαίνεται και από το σχήμα 1.6. Η αναλογία των παραμέτρων t_s και t_f είναι γνωστή ως softness factor SD .
- Χρόνος αποθήκευσης $t_s = t_2 - t_1$ είναι το χρονικό διάστημα που ξεκινάει τη στιγμή που μηδενίζεται το ρεύμα της διόδου και σταματάει τη στιγμή που το ρεύμα πάρει τη τιμή I_{RR} .
- Χρόνος πτώσης $t_f = t_3 - t_2$ είναι το χρονικό διάστημα που μεσολαβεί από τη στιγμή που η τιμή του ρεύματος έχει πάρει τη μέγιστη αρνητική τιμή του I_{RR} μέχρι και τη στιγμή που μηδενίζεται το ρεύμα όπως φαίνεται και από το σχήμα 1.6.
- Φορτίο πτώσης είναι το φορτίο που αποθηκεύεται στον ημιαγωγό από τη στιγμή t_1 μέχρι τη χρονική στιγμή t_2 και ισούται με $Q_s = \int_{t_1}^{t_2} Idt$
- Φορτίο πτώσης είναι το φορτίο που αποθηκεύεται στον ημιαγωγό από τη στιγμή t_2 μέχρι τη στιγμή t_3 και ισούται με $Q_f = \int_{t_2}^{t_3} Idt$
- Φορτίο ανάκτησης είναι το συνολικό φορτίο που αποθηκεύεται στον ημιαγωγό από τη στιγμή t_1 μέχρι τη στιγμή t_3 και ισούται με $Q_{rr} = Q_s + Q_f = \int_{t_1}^{t_3} Idt$

Σε πολλές εφαρμογές στις οποίες ερχόμαστε σε θέση να διαχειριστούμε μεγάλα ποσά ισχύος μπορεί η τάση ή και το ρεύμα που αντέχει η μία δίοδος να μην είναι αρκετό, έτσι πρέπει να συνδέσουμε τον απαιτούμενο αριθμό διόδων είτε εν σειρά είτε παράλληλα. Έχουμε τη δυνατότητα να συνδέσουμε πολλές διόδους σε σειρά έτσι ώστε να αυξήσουμε τη τιμή της τάσης που μπορούν να διαχειριστούν έτσι ώστε να πληρούν τις προϋποθέσεις της εκάστοτε εφαρμογής. Βέβαια το σημείο που πρέπει να δώσουμε προσοχή είναι να χρησιμοποιήσουμε ίδιο τύπο διόδων έτσι ώστε όλη η διάταξη να είναι συμμετρική. Σε διαφορετική περίπτωση υπάρχει πιθανότητα στη κατάσταση αποκοπής οι τάσεις που εφαρμόζονται στα άκρα κάθε διόδου να είναι διαφορετικές και έτσι να καταπονούνται με διαφορετικό ρυθμό. Επίσης είναι δυνατό να εάν έχουν διαφορές στους χρόνους αποκοπής κάποιες διόδους να άγουν πιο γρήγορα με αποτέλεσμα να αναγκάσουν τις υπόλοιπες διόδους να φέρουν όλη τη τάση στα άκρα τους με κίνδυνο τη ταχύτερη γήρανση τους και επομένως τη καταστροφή τους. Υπάρχουν και άλλες προϋποθέσεις που πρέπει να τηρούνται ώστε να μπορούν να συνδεθούν οι διόδους σε σειρά είτε παράλληλα όπως είναι ότι πρέπει να είναι συνδεδεμένες όλες στην ίδια ψύκτρα ώστε να δέχονται τις ίδιες θερμοκρασιακές μεταβολές και να μεταβάλλονται ανάλογα τα χαρακτηριστικά τους [41].

Πολύ σημαντικό είναι να μπορούμε να υπολογίσουμε τις απώλειες που προκύπτουν από μία δίοδο. Οι απώλειες αγωγής δίνονται από το παρακάτω τύπο:

$$p = V_F \cdot I_F = V_{T0} \cdot I_F + r_F \cdot I_F^2 \quad (2.3)$$

Όπου V_F είναι η στιγμιαία τάση της ορθής πόλωσης, I_F η στιγμιαία τιμή ρεύματος της διόδου και r_F η αντίσταση αγωγής που είναι $r_F = \frac{\Delta V_F}{\Delta I_F}$. Η μέση ισχύς απωλειών δίνεται από το τύπο:

$$P = \frac{1}{T} \int_0^T p dt = V_{TO} \cdot I_{FAV} + r_F \cdot I_{FRMS}^2 \quad (2.4)$$

Όπου I_{FRMS} είναι η ενεργός τιμή του ρεύματος αγωγής και I_{FAV} είναι η μέση τιμή του ρεύματος αγωγής.

Εκτός από τις απώλειες αγωγής πρέπει να συνυπολογιστούν και οι διακοπτικές απώλειες της διόδου, οι οποίες υπολογίζονται όπως σε οποιοδήποτε άλλο διακόπτη. Δηλαδή με ολοκλήρωση της στιγμιαίας ισχύος απωλειών κατά τη χρονική περίοδο που διαρκεί η έναυση και η σβέση. Έπειτα προστίθενται οι απώλειες έναυσης και σβέσης και στη συνέχεια πολλαπλασιάζονται με τη διακοπτική συχνότητα και έτσι προκύπτει η μέση ισχύς των διακοπτικών απωλειών [24].

Κεφάλαιο 3

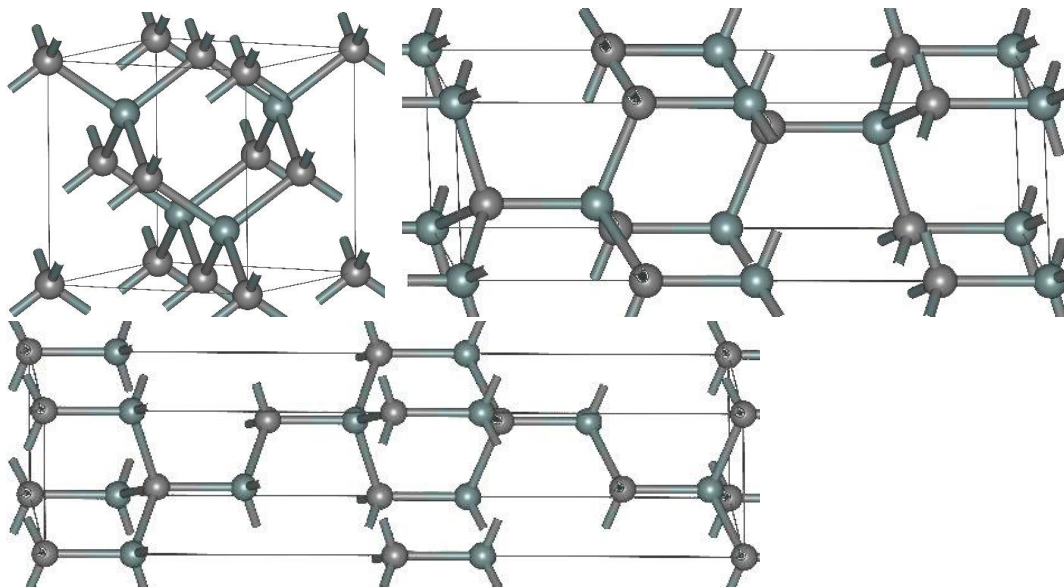
Ημιαγωγοί με Βάση το Καρβίδιο του Πυριτίου

3.1 Χαρακτηριστικά Καρβιδίου του Πυριτίου

Το καρβίδιο του πυριτίου γνωστό και ως ανθρακοπυρίτιο είναι μία ένωση του πυριτίου και του άνθρακα με χημικό τύπο SiC. Υπάρχει στη φύση ως σπάνιο ορυκτό [6]. Η παραγωγή του ξεκίνησε από το 1893 αλλά από τις πρώτες ηλεκτρονικές εφαρμογές που χρησιμοποιήθηκε το υλικό του καρβιδίου του πυριτίου ήταν στις διόδους εκπομπής (LEDs) καθώς και ως ανιχνευτές για τα πρώτα ραδιόφωνα στις αρχές του 20^{ου} αιώνα. Σήμερα βέβαια χρησιμοποιούνται για τη κατασκευή ημιαγωγικών στοιχείων προκειμένου να χρησιμοποιηθούν σε εφαρμογές που απαιτούν υψηλή τάση, είτε αντοχή σε υψηλές θερμοκρασίες λόγω των ποικίλων προτερημάτων τους έναντι του πιο δημοφιλούς υλικού του πυριτίου. Τα πλεονεκτήματα του θα παρουσιαστούν εκτενώς στη συνέχεια.

Το μεγαλύτερο ποσοστό καρβιδίου πυριτίου που μας είναι διαθέσιμο είναι συνθετικό καθώς όπως αναφέρθηκε σπάνια βρίσκεται στη φύση. Ο πιο εύκολος τρόπος να παρασκευαστεί το καρβίδιο του πυριτίου είναι να ψηθεί μέσα σε κλίβανο διοξείδιο του πυριτίου μαζί με άνθρακα σε υψηλή θερμοκρασία στους 1600-2500°C. Αυτή η μέθοδος παραγωγής του καρβιδίου του πυριτίου βρέθηκε από το Acheson το 1892. Η καθαρότητα του καρβιδίου που θα προκύψει με αυτή τη διαδικασία ποικίλει. Καρβίδιο του πυριτίου σε μεγάλη καθαρότητα μπορεί να επιτευχθεί με τη διαδικασία που είναι γνωστή ως Lely process.

Το καρβίδιο του πυριτίου υπάρχει σε πάνω από 250 κρυσταλλικές μορφές. Αυτός ο πολυμορφισμός που συναντάται στο καρβίδιο του πυριτίου χαρακτηρίζεται από μεγάλες οικογένειες που ονομάζονται πολυτύποι. Αυτοί οι πολυτύποι είναι παραλλαγές του ίδιου στοιχείου που είναι πανομοιότυπα στις δύο διαστάσεις αλλά διαφέρουν στη τρίτη. Στο σχήμα 3.1 διακρίνουμε τους τρεις συνηθέστερους πολυτύπους του καρβιδίου του πυριτίου [6].



Σχήμα 3.1: πάνω αριστερά το (β) 3C-SiC, πάνω δεξιά το 4H-SiC και κάτω (α) 6H-SiC [6].

Το (α) 6H-SiC είναι ο συνηθέστερος πολυτύπος, σχηματίζεται σε θερμοκρασία μεγαλύτερη των 1700°C και έχει εξαγωνική δομή. Η μορφή (β) 3C-SiC έχει δομή όμοια με αυτή του διαμαντιού και σχηματίζεται σε θερμοκρασίες χαμηλότερες των 1700°C. Τα τελευταία χρόνια εμφανίζεται ενδιαφέρον για τη β μορφή του καρβιδίου του πυριτίου λόγω της μεγαλύτερης επιφάνειας του σε σχέση με τη άλφα μορφή.

Παρουσιάζεται μεγάλο ενδιαφέρον για το SiC διότι παρουσιάζει πληθώρα πλεονεκτημάτων σε σχέση με το πιο γνωστό υλικό για τη κατασκευή ημιαγωγικών στοιχείων που είναι το Si (πυρίτιο). Στη συνέχεια περιγράφουμε τους λόγους για τους οποίους μελετάται και προτιμάται το καρβίδιο του πυριτίου έναντι του πυριτίου σε πολλές εφαρμογές [8]-[10],[47].

➤ Υψηλό Ενεργειακό Διάκενο

Ένα από τα σημαντικότερα πλεονεκτήματα που προσφέρει το καρβίδιο του πυριτίου είναι το σημαντικά υψηλότερο ενεργειακό διάκενο, σχεδόν τρεις φορές μεγαλύτερο από αυτό του πυριτίου. Αυτό έχει ως αποτέλεσμα τα ηλεκτρόνια να χρειάζονται μεγαλύτερο ποσό ενέργειας ώστε να μεταβούν στη ζώνη αγωγιμότητας, επομένως έχουμε μικρότερα ρεύματα διαρροής. Έτσι μας δίνεται η δυνατότητα να θέσουμε σε λειτουργία ημιαγωγούς από καρβίδιο του πυριτίου σε συνθήκες πολύ υψηλής θερμοκρασίας, στις οποίες θα καταστρέφονταν άλλου τύπου ημιαγωγοί. Αυτή την ιδιότητα του καρβιδίου του πυριτίου μπορούμε να τη εκμεταλλευτούμε σε εφαρμογές όπως είναι στα ηλεκτρικά αυτοκίνητα όπου επικρατούν υψηλές θερμοκρασίες. Επίσης λόγω της καλής λειτουργίας του σε αυτές τις θερμοκρασίες οι απαιτήσεις τους για ψύξη είναι χαμηλότερες επομένως χρειαζόμαστε μικρότερη ψύκτρα, γεγονός που μας επωφελη και στο όγκο του συνολικού συστήματος αλλά και στο κόστος του.

➤ **Υψηλό Πεδίο Διάσπασης**

Το πεδίο διάσπασης καθορίζει το σημείο του πεδίου μέχρι και το οποίο το στοιχείο μπορεί να λειτουργήσει πριν τη διάσπαση του. Η ιδιότητα του καρβιδίου του πυριτίου να έχει μεγαλύτερο πεδίο διάσπασης, δέκα φορές μεγαλύτερο από το πεδίο του πυριτίου, προσδίδει ποικίλα πλεονεκτήματα. Για αυτό το λόγο οι ημιαγωγοί που είναι κατασκευασμένοι από καρβίδιο του πυριτίου μπορούν να λειτουργήσουν υπό πολύ υψηλότερη τάση από αυτή των συμβατικών ημιαγωγών, εφόσον η τάση διάσπασης είναι ανάλογη του πεδίου διάσπασης. Επιπροσθέτως λόγω του υψηλού πεδίου έχουν πολύ χαμηλότερη αντίσταση αγωγής έως και 400 φορές μικρότερη συγκρινόμενη με αυτή των ημιαγωγών πυριτίου. Προφανώς αυτό είναι ένα πολύ σημαντικό προτέρημα διότι οι απώλειες αγωγής του ημιαγωγού μειώνονται σε μεγάλο ποσοστό καθώς εξαρτώνται από τη αντίσταση σύμφωνα με το νόμο του Joule. Λόγω του υψηλού πεδίου έχουν τα ημιαγωγικά στοιχεία καταλαμβάνουν μικρότερο όγκο, καθώς και ο όγκος εξαρτάται από το πεδίο διάσπασης. Τέλος αυτή τους η ιδιότητα μας επιτρέπει να κατασκευάσουμε ημιαγωγούς από καρβίδιο του πυριτίου που να δουλεύουν σε υψηλότερες συχνότητες.

➤ **Θετικός Θερμοκρασιακός Συντελεστής**

Ο θερμοκρασιακός συντελεστής που διακρίνει τα στοιχεία του καρβιδίου του πυριτίου είναι ένα άλλο σημαντικό προτέρημα διότι αυτοπεριορίζεται η συνεχόμενη αύξηση της θερμοκρασίας των ημιαγωγών αποτρέποντας έτσι τη καταστροφή τους (thermal runaway). Αυτό συμβαίνει διότι, καθώς αυξάνεται το ρεύμα που διαρρέει τους ημιαγωγούς αυξάνεται και η θερμοκρασία, έτσι εφόσον έχουμε θετικό θερμοκρασιακό συντελεστή με τη αύξηση της θερμοκρασίας παρουσιάζεται και αύξηση της αντίστασης αγωγής των ημιαγωγούς και επομένως μείωση του ρεύματος. Έτσι με αυτό το βρόγχο ανάδρασης επιτυγχάνεται μία μείωση του ρεύματος που μας ενδιαφέρει πολύ ιδιαίτερα στο παραλληλισμό των ημιαγωγών όπου θα αναφέρουμε και στη συνέχεια.

➤ **Μεγάλη Θερμική Αγωγιμότητα**

Η αγωγιμότητα του καρβιδίου του πυριτίου είναι περίπου τρεις φορές μεγαλύτερη από αυτή του τυπικού πυριτίου. Αυτό το γεγονός προφανώς και αποτελεί πολύ σημαντικό προτέρημα των ημιαγωγών που είναι κατασκευασμένοι από καρβίδιο του πυριτίου για δύο λόγους. Αρχικά λόγω της μεγάλης θερμικής αγωγιμότητας τα ημιαγωγικά στοιχεία δύναται να λειτουργήσουν σε περιβάλλον με πολύ υψηλή θερμοκρασία που μέχρι τώρα ήταν αδύνατο για τους υπάρχον ημιαγωγούς. Επιπροσθέτως χρειάζονται λιγότερη ψύξη για τη ομαλή λειτουργία τους, έτσι επωφελούμαστε και σε κόστος αλλά και σε όγκο που καταλαμβάνει το σύστημα.

➤ Ταχύτητα Ολίσθησης Κορεσμού των Ηλεκτρονίων

Η ταχύτητα ολίσθησης των ηλεκτρονίων είναι περίπου $2 \cdot 10^7$ cm/sec, η οποία είναι διπλάσια από τη ταχύτητα των ηλεκτρονίων του στοιχείου του πυριτίου. Αυτή η ιδιότητα του καρβιδίου μας επιτρέπει να τα λειτουργήσουμε σε υψηλή συχνότητα. Αυτό με τη σειρά του έχει ως αποτέλεσμα τη μείωση των συνολικών διακοπτικών απωλειών των ημιαγωγικών στοιχείων αλλά και τη μείωση του όγκου άλλων παθητικών στοιχείων όπως είναι πηνία και αντιστάσεις του φίλτρου. Έτσι το σύστημα μας καταλαμβάνει το λιγότερο δυνατό χώρο με μικρότερο κόστος καθώς μειώνονται και τα μεταφορικά έξοδα του συστήματος.

➤ Μικρή Θερμοκρασιακή Εξάρτηση

Ένα άλλο προτέρημα που έχουν οι ημιαγωγοί καρβιδίου του πυριτίου είναι ότι δεν επηρεάζονται σε μεγάλο βαθμό τα χαρακτηριστικά τους από τη θερμοκρασία, όπως θα φανεί και στη συνέχεια από τις χαρακτηριστικές παραστάσεις.

➤ Πολύ Καλή Διακοπτική Συμπεριφορά

Ένα ίσως από τους πιο σημαντικούς λόγους που είναι ελκυστικά οι ημιαγωγοί τύπου καρβιδίου του πυριτίου είναι η πολύ μεγάλη τους διακοπτική ταχύτητα (turn on, turn off). Αυτό είναι κυρίως απόρροια του πολύ μικρού τους μεγέθους σε σχέση με ένα ημιαγωγό πυριτίου ίδιας ισχύος. Έτσι λόγω της μεγάλης τους ταχύτητας έχουμε μικρότερη ηλεκτρομαγνητική ακτινοβολία και μικρότερες διακοπτικές απώλειες.

➤ Υψηλή Πυκνότητα Ρεύματος

Η μέγιστη πυκνότητα ρεύματος για ημιαγωγούς του καρβιδίου του πυριτίου είναι τουλάχιστον 200 και σε ορισμένους τύπους ξεπερνούν τα 300. Λόγω αυτού του προτερήματος τους μπορούν εύκολα να χρησιμοποιηθούν σε εφαρμογές που απαιτείται υψηλή ισχύς και ταυτόχρονα θα καταλαμβάνουν λιγότερο όγκο από αντίστοιχους ημιαγωγούς πυριτίου.

Έτσι λοιπόν καταλήγουμε στο συμπέρασμα ότι οι ημιαγωγοί που είναι κατασκευασμένοι από καρβίδιο του πυριτίου παρουσιάζουν σημαντικά πλεονεκτήματα σε σύγκριση με τους καθιερωμένους του πυριτίου. Επομένως είναι καταλληλότεροι για πολλές εφαρμογές λόγω της λειτουργίας τους σε υψηλή ισχύ, θερμοκρασία, διακοπτική συχνότητα, τη καλύτερη διακοπτική συμπεριφορά.

Στο παρακάτω πίνακα συνοψίζονται τα χαρακτηριστικά του καρβιδίου πυριτίου των τριών συνηθέστερων πολυτύπων και του συμβατικού πυριτίου.

Πίνακας 3.1 : Χαρακτηριστικά ημιαγωγικών υλικών				
Ιδιότητα	Si	4H-SiC	6H-SiC	3C-SiC
Ενεργειακό χάσμα στους 300 °C	1.12	3.2	3	3.2
Σχετική διηλεκτρική σταθερά	11.9	9.7	9.7	9.7
Οριακή ταχύτητα μετατόπισης(10^7 cm/s)	1	2	2	2.5
Θερμική αγωγιμότητα(W/cm°C)	1.5	3-5	3-5	3-5
Ηλεκτρικό πεδίο διάσπασης(MV/cm)	0.6	3	3.2	>4

3.2 Ημιαγωγοί Καρβιδίου του Πυριτίου

Τα ημιαγωγικά στοιχεία καρβιδίου του πυριτίου είναι σχετικά νέα στην αγορά και βρίσκονται ακόμα σε ερευνητικό στάδιο ωστόσο λόγω των πολλών πλεονεκτημάτων τους διαδίδονται με ραγδαίους ρυθμούς. Ωστόσο υπάρχουν προβλήματα όσο αφορά το υλικό του καρβιδίου του πυριτίου τα οποία επιβραδύνουν την διάδοση του [46].

- Οι ημιαγωγοί με βάση το καρβίδιο του πυριτίου χρησιμοποιούν SiC μονοκρυσταλλικά wafers που έχουν δύο μεγάλα μειονεκτήματα. Πρώτον η ποιότητα των wafers δεν είναι αρκετά υψηλή και δεύτερον η διάμετρος τους είναι πολύ μικρή.
- Το υψηλό κόστος του καρβιδίου του πυριτίου σε σύγκριση με το πυρίτιο είναι ακόμη ένας λόγος που δεν χρησιμοποιείται ευρέως. Πιο συγκεκριμένα το κόστος κατασκευής ενός wafer από καρβίδιο του πυριτίου είναι περίπου δέκα φορές πιο ακριβό από το αντίστοιχο του πυριτίου.

Παρόλο τα παραπάνω προβλήματα τα τελευταία χρόνια κατασκευάζονται διάφορων τύπων ημιαγωγοί με βάση το καρβίδιο του πυριτίου, όπου ο καθένας είναι κατάλληλος για ένα συγκεκριμένο φάσμα εφαρμογών.

3.2.1 Δίοδος P-N.

Οι δίοδοι είναι ο πιο απλός και όμως από τους πιο χρήσιμους ημιαγωγούς που χρησιμοποιείται σε πληθώρα εφαρμογών όπως είναι οι ανορθωτικές γέφυρες ή σαν δίοδοι ελεύθερης διέλευσης σε συνδυασμό με άλλους ημιαγωγούς. Είναι από τους περισσότερο διαδεδομένους ημιαγωγούς και για αυτό είναι πολύ σημαντικό να βελτιώσουμε τα χαρακτηριστικά του. Επίσης οι δίοδοι είναι πηγή υψηλών διακοπτικών απωλειών καθώς μπορούν να φτάσουν μέχρι και το 50% των συνολικών απωλειών του συστήματος.

Το υλικό του πυριτίου έχει τα πλεονεκτήματα ότι είναι πολύ φθηνό και βρίσκει εφαρμογές σε εφαρμογές υψηλής ισχύος μέχρι και αρκετά kV και kA καθώς έχουν τη δυνατότητα σύνδεσης παράλληλα ή και σε σειρά ώστε να λειτουργήσουν σε ακόμα υψηλότερες ισχύς. Παρόλα αυτά οι δίοδοι με βάση το καρβίδιο του πυριτίου προσφέρουν πολλά πλεονεκτήματα σε σύγκριση με τις αντίστοιχες του πυριτίου [47]. Η διακοπτική τους ταχύτητα είναι περίπου δέκα φορές μεγαλύτερη από αυτή των δίοδων πυριτίου, καθώς επίσης και οι απώλειες αγωγής τους είναι μειωμένες. Επιπροσθέτως είναι σε θέση να λειτουργήσουν σε μεγαλύτερη ισχύ (πάνω από 20kV) και πολύ μεγαλύτερη θερμοκρασία. Ωστόσο, έως σήμερα υπάρχουν ορισμένες ιδιότητες τεχνικές δυσκολίες στην εφαρμογή SiC PN δίοδων στη πράξη, καθώς ορισμένες ιδιότητες τους περιορίζονται με την πάροδο του χρόνου. Ο λόγος για το οποίο συμβαίνει αυτό δεν είναι ακόμα πλήρως κατανοητός, αλλά φαίνεται ότι το πρόβλημα σύντομα θα αντιμετωπιστεί. Αυτή την στιγμή, όλες οι δίοδοι SiC στην τρέχουσα αγορά είναι τύπου Barrier Schottky, ενώ ακόμα και αν αυτό το τεχνικό πρόβλημα που αναφέραμε προηγουμένως επιλυθεί, η δίοδος SiC ένωσης PN μπορεί να μην είναι σε μεγάλο βαθμό ανώτερη από την αντίστοιχη του πυριτίου σε όλες τις εφαρμογές. Κάτω από 700V, μπορεί να μην έχουν επαρκώς χαμηλές απώλειες ώστε να προτιμηθούν από τις αντίστοιχες δίοδους πυριτίου. Τα πλεονεκτήματα και τα μειονεκτήματα που έχουν οι δίοδοι με βάση το καρβίδιο του πυριτίου πρέπει να ληφθούν υπόψη και να ερευνηθεί εάν χρειάζονται αναλόγως κάθε φορά την εφαρμογή.

3.2.2 Schottky Barrier Diodes

Οι δίοδοι Schottky σχηματίζονται με την εναπόθεση ενός λεπτού φύλλου μετάλλου σε άμεση επαφή με έναν ημιαγωγό, συνήθως σε έναν N-τύπου ημιαγωγό [46]. Οι απώλειες αγωγιμότητας κατά την ορθή πόλωση είναι χαμηλότερες σε μία δίοδο Schottky, συγκρινόμενη με μία PN δίοδο, και συνήθως χρησιμοποιείται σε εφαρμογές με πολύ χαμηλή τάση, στις οποίες η πτώση τάσης (τυπικά 0.3V) είναι σημαντική. Το ρεύμα διαρροής στην ανάστροφη κατεύθυνση είναι μεγαλύτερο από ότι είναι στις δίοδους όμως αυτό μπορεί να μην έχει μεγάλη σημασία σε ορισμένες εφαρμογές. Η δίοδος Schottky μεταβαίνει ταχύτερα σε αγωγή και αποκοπή σε σύγκριση με τις δίοδους PN. Επίσης η δίοδος PN περιορίζεται σε εφαρμογές μέχρι και 200V, επομένως δεν μπορεί να χρησιμοποιηθεί σε εφαρμογές υψηλής ισχύος.

Χρησιμοποιώντας δίοδους Schottky τόσο η τάση αποκοπής όσο και τα επίπεδα ισχύος αυξάνονται δραματικά, όπως ισχύει και σε άλλους τύπους στοιχείων. Το κυριότερο πλεονέκτημα των SiC Schottky δίοδων είναι ότι το ανάστροφο ρεύμα αποκοπής έχει σχεδόν

μηδενιστεί, με αποτέλεσμα να μειωθούν οι διακοπτικές απώλειες όταν χρησιμοποιείται ως ανάστροφη δίοδος. Πειράματα έχουν δείξει ότι η μείωση των απωλειών μεταγωγής είναι πολύ μεγάλη που φτάνει και το 50% στα 230V [46]. Τα οφέλη είναι αρκετά πολλά έτσι ώστε τουλάχιστον δύο προμηθευτές ημιαγωγικών ημιαγωγών ισχύος αναπτύσσουν αυτή τη στιγμή IGBT στοιχεία που περιέχουν ένα τρανζίστορ πυριτίου με μια αντιπαράλληλη SiC Schottky δίοδο για εφαρμογές υψηλής ταχύτητας μεταγωγής.

Λόγω των προαναφερθέντων πρέπει να μελετηθεί αν είναι απαραίτητη η χρήση ημιαγωγικών στοιχείων με βάση το SiC, διότι υπάρχει περίπτωση να έχουμε μεγαλύτερες απώλειες με τη χρήση SiC δίοδων. Ένας λόγος που μπορεί να κριθεί απαραίτητη η χρήση τους είναι η απαίτηση λειτουργίας σε υψηλές θερμοκρασίες. Σήμερα οι SiC Schottky δίοδοι είναι ευρέως διαδεδομένες στην αγορά παρόλο που είναι πιο ακριβές από τις αντίστοιχες του πυριτίου.

3.2.3 Διπολικό Τρανζίστορ BJT

Ο ημιαγωγός πυριτίου BJT είναι παλαιού τύπου ημιαγωγός τον οποίο τον χρησιμοποιούμε όλο και λιγότερο. Στις περισσότερες εφαρμογές έχει αντικατασταθεί από τους ημιαγωγούς IGBT, οι οποίοι έχουν δυνατότητα λειτουργίας σε πολύ υψηλότερη τάση και ρεύμα από ότι είχαν ποτέ τα BJT. Τα κυριότερα μειονεκτήματα των BJT είναι η ανάγκη τροφοδότησης της πύλης τους με ρεύμα και η χαμηλή τους διακοπτική ταχύτητα. Και τα δύο αυτά προβλήματα βελτιώθηκαν με τη χρήση των IGBT, καθώς αυτά χρειάζονται μόνο ένα σήμα τάσης στη πύλη τους. Ο σχεδιαστής πάντα προτιμά τη πύλη που ελέγχεται με ρεύμα διότι και το σύστημα θα είναι μικρότερο σε μέγεθος και γενικά είναι πιο εύκολο να τροφοδοτούμε με τάση παρά με ρεύμα. Το κυρίως πλεονέκτημα που έχουν τα BJT είναι τη χαμηλή πτώσης τάσεως του (ένα ή δύο Volt). Τα BJT είναι διαθέσιμα μέχρι και 1500V και φτάνουν σε μερικά εκατοντάδες Ampers, η αντίσταση αγωγής τους έχει αρνητική θερμοκρασιακή σταθερά και είναι δυσκολότερο να παραλληλιστούν ώστε να πετύχουμε μεγαλύτερες τιμές ισχύος.

Η χρήση των SiC BJT οδηγεί σίγουρα σε ορισμένες βελτιώσεις, καθώς η τάση λειτουργίας και η διακοπτική ταχύτητα έχουν αυξηθεί σημαντικά, σε συνδυασμό με τη χαμηλή τάση αγωγής τους (0.32V σε 100A/cm²) [48]. Βέβαια είναι πάλι απαραίτητος ο σχεδιασμός ειδικών κυκλωμάτων οδήγησης εφόσον τα BJT είναι στοιχεία ρεύματος και απαιτείται ένα ρεύμα βάσης κατά τη μόνιμη κατάσταση αγωγής του συλλέκτη. Τα διαθέσιμα SiC BJT στην αγορά μπορούν να φτάσουν έως και 1.2kV και τιμή ρεύματος έως και 40A. Επίσης έχει παρατηρηθεί ότι όσο αφορά τα κέρδη των BJT ότι φτάνουν τιμές μεγαλύτερες του 70 σε θερμοκρασία δωματίου για στοιχεία των 6A. Η κατασκευή των SiC BJT με βελτιωμένη επιφάνεια παθητικοποίησης οδηγεί σε τιμές ρεύματος των 50A στους 100 °C και κέρδη ρεύματος υψηλότερα από 100. Ένα ακόμη χαρακτηριστικό του SiC BJT είναι ότι δεν έχει στρώμα οξειδίου και επομένως μπορεί να λειτουργήσει σε υψηλότερες θερμοκρασίες από ότι το SiC MOSFET [25]. Ωστόσο το κέρδος αυτό εξαρτάται έντονα από τη θερμοκρασία, συγκεκριμένα μειώνεται ραγδαία με την αύξηση της θερμοκρασίας καθώς μπορεί να πέσει πάνω από 50% στους 250 °C συγκρινόμενο με αυτό σε

θερμοκρασία δωματίου. Εν τέλει η ανάπτυξη των SiC BJT προσφέρει αρκετά πλεονεκτήματα παρά την ανάγκη τους για υψηλό ρεύμα βάσης.

3.2.4 Τρανζίστορ Επίδρασης Πεδίου Μετάλλου-Οξειδίου-Ημιαγωγού(MOSFET)

Το τρανζίστορ επίδρασης πεδίου μετάλλου οξειδίου ημιαγωγού είναι κατάλληλο για εφαρμογές χαμηλής ισχύος λόγω της χαμηλής τάσης λειτουργίας τους και τους περιορισμούς του ρεύματος. Ωστόσο μπορεί να πετύχει πολύ υψηλές διακοπτικές ταχύτητες, καθώς η συχνότητα λειτουργίας τους φθάνει ξεπερνώντας τα 100kHz. Ενώ οι διακοπτικές απώλειες είναι πολύ χαμηλές, οι απώλειες αγωγής είναι σχετικά υψηλές. Ένας τρόπος για να μειωθούν οι απώλειες αγωγής είναι να αυξήσουμε τη έκταση του στοιχείου έτσι ώστε να μειωθεί η πυκνότητα ρεύματος και έτσι να μειωθεί και η πτώση τάσης του στοιχείου κατά την αγωγή. Σε μερικές εφαρμογές (όπως για αντιστροφείς σε φωτοβολταϊκά συστήματα) μπορούν να χρησιμοποιηθούν έως και 30 MOSFET παράλληλα για να μειωθεί η πυκνότητα ρεύματος και έτσι να μειωθεί η πτώση τάσης τους σε αποδεκτά επίπεδα.

Τα στοιχεία MOSFET με βάση το καρβίδιο του πυριτίου είναι τα περισσότερο υποσχόμενα ημιαγωγικά στοιχεία σε αυτό το τομέα, για αυτό το λόγο στους συγκεκριμένους ημιαγωγούς έχουν επενδυθεί τα περισσότερα χρήματα από οποιοδήποτε άλλο SiC ημιαγωγό. Τα SiC MOSFET είναι στοιχεία normally-off και μπορούν να φτάσουν πάνω από 10,000V, έτσι μπορεί να χρησιμοποιείται και εφαρμογές υψηλής ισχύος σε συνδυασμό με την υψηλή τους διακοπτική ταχύτητα. Επίσης είναι μεγάλο πλεονέκτημα ότι είναι στοιχεία όπου βρίσκονται σε αποκοπή σε κατάσταση ηρεμίας καθώς έτσι τα κυκλώματα οδήγησης τους που απαιτούνται ταυτίζονται με τα συνήθη κυκλώματα που χρησιμοποιούνται ευρέως[25].

Ένα μεγάλο μειονέκτημα των SiC MOSFET είναι το στρώμα οξειδίου τους, καθώς με τη πάροδο του χρόνου και την αύξηση της θερμοκρασίας τίθεται θέμα αξιοπιστίας του. Παρόλα αυτά σύμφωνα με σχετικές μελέτες που έχουν πραγματοποιηθεί δείχνουν ενθαρρυντικά αποτελέσματα όσο αφορά τη σταθερότητα του της πύλης του οξειδίου.

3.2.5 Διπολικά Τρανζίστορ με Μονωμένη Πύλη (IGBT).

Ο ημιαγωγικός διακόπτης IGBT με βάση το πυρίτιο είναι ο πιο δημοφιλής ημιαγωγός στα ηλεκτρονικά ισχύος για εφαρμογές από 200 μέχρι και 2000VAC. Το IGBT μπορεί να θεωρηθεί ως BJT συνδυασμένο με τα ανώτερα χαρακτηριστικά πύλης που έχει το MOSFET. Έχει σχετικά μικρές απώλειες ορθής αγωγής και καλύτερα διακοπτικά χαρακτηριστικά από το BJT, αλλά όχι τόσο καλά όσο το MOSFET. Είναι πολύ συνηθισμένο να συνδέουμε παράλληλα IGBT σε ένα πακέτο για να πετυχαίνουμε μεγάλες τιμές ρεύματος, έτσι ουσιαστικά δεν υπάρχει όριο στο μέγιστο ρεύμα που μπορούμε να πετύχουμε. Με τη χρήση των IGBT ο σχεδιαστής έχει τη δυνατότητα να κάνει ένα συμβιβασμό μεταξύ των απωλειών αγωγής και των διακοπτικών απωλειών ελέγχοντας το επίπεδο και το τύπο νόθευσης. Οι διακοπτικές απώλειες είναι αισθητά μεγαλύτερες από ότι σε ένα MOSFET, αλλά σε συχνότητα 5 με 10kHz, τα επίπεδα των απωλειών

είναι αποδεκτά. Σε αυτά τα επίπεδα συχνότητας οι απώλειες αγωγής είναι συγκρίσιμες με τις διακοπτικές απώλειες.

Τα IGBT με βάση το καρβίδιο του πυριτίου προσφέρουν συναρπαστικές δυνατότητες. Η τάση αποκοπής μπορεί να φτάσει έως και τα 20.000V και συνδέοντας τα μεταξύ τους στην ουσία μπορούν να αντέξουν οποιαδήποτε τιμή τάσεως. Οι ερευνητές έχουν παρατηρήσει ότι πάνω από 40kV είναι εφικτά με τη χρήση SiC IGBT. Έχουν τη χαμηλότερη πτώση τάσης από όλους τους SiC ημιαγωγούς και πάνω από 20 φορές μικρότερες διακοπτικές απώλειες σε σύγκριση με τους ημιαγωγούς πυριτίου. Τα SiC IGBT αναμένεται να έχουν τις χαμηλότερες απώλειες αγωγής σε σύγκριση με τους αντίστοιχους ημιαγωγούς από πυρίτιο και σε υψηλότερες τάσεις αυτές οι απώλειες θα είναι ακόμη μικρότερες.

Η κατασκευή ενός τύπου-n IGBT από Si ξεκινούσε από ένα τύπου-p υπόστρωμα. Αυτού του είδους τα υποστρώματα είναι διαθέσιμα και σε SiC, αλλά και η αντίσταση τους είναι σημαντικά μεγάλη με αποτέλεσμα να μην είναι δυνατή η χρήση αυτών των στοιχείων σε εφαρμογές ηλεκτρονικών ισχύος[47]. Επιπροσθέτως ομοίως με το MOSFET και το IGBT έχει ένα στρώμα οξειδίου στη πύλη του, επομένως χαρακτηρίζεται και από υψηλή αντίσταση καναλιού.

Για τους προαναφερθέντες λόγους δεν είναι ακόμη εμπορικά διαθέσιμα τα SiC IGBT. Εκτιμάται ότι θα χρειαστούν τουλάχιστον δέκα χρόνια, ακόμα όμως και όταν γίνουν διαθέσιμα δεν είναι δεδομένο ότι θα έχουμε χαμηλές απώλειες ισχύος.

3.2.6 Τρανζίστορ Ένωσης Επίδρασης Πεδίου (JFETs)-Normally-On.

Η πρακτική χρήση των Si JFET μπορεί να συζητηθεί. Σύμφωνα με ορισμένες πηγές το Si JFET δεν είναι δημοφιλές στην αγορά, επειδή είναι σε αγωγή σε κατάσταση ηρεμίας και έτσι τίθενται θέματα ασφάλειας και αξιοπιστίας. Επίσης είναι δύσκολο να κατασκευαστούν και απαιτούν υψηλή τάση στη πύλη. Είναι αυστηρά στοιχείο χαμηλής ισχύος και το αντίστοιχο MOSFET μπορεί να εξυπηρετήσει σε οποιοδήποτε εφαρμογή μπορεί να θεωρηθεί το JFET κατάλληλο. Σε σύγκριση με το MOSFET, το JFET έχει σχετικά μικρότερες απώλειες αγωγής αλλά κάπως μεγαλύτερες διακοπτικές απώλειες, βέβαια τα χαρακτηριστικά του είναι καλύτερα από αυτά των IGBT.

Το JFET μπορεί να έχει τις χαμηλότερες απώλειες από τους υπόλοιπους SiC ημιαγωγούς. Ένα ακόμη πολύ σημαντικό πλεονέκτημα τους είναι ότι μπορούν να λειτουργήσουν και πάνω από 400°C. Σε σύγκριση με τα προηγούμενα, το υπόστρωμα των ημιαγωγών MOSFET θα υποβαθμιστεί σε θερμοκρασίες πολύ μικρότερες από αυτή. Η μέγιστη θερμοκρασία λειτουργίας των MOSFET θα αναμένεται να αυξηθεί στα επόμενα χρόνια, όμως το στρώμα οξειδίου των SiC MOSFET θα αποτελεί ακόμα μειονέκτημα σε σχέση με τους άλλους ημιαγωγούς.

Παρά τη διαθεσιμότητα τους και τα καλύτερα χαρακτηριστικά τους πολλοί σχεδιαστές τα απορρίπτουν γιατί είναι normally-on στοιχεία. Αυτό συμβαίνει διότι ώστε να μην θέσουμε σε κίνδυνο τα ίδια τα JFET αλλά και όλο το σύστημα πρέπει η πύλη τους να τροφοδοτείται συνεχώς έτσι ώστε να μην μεταβούν εσφαλμένα σε αγωγή. Βέβαια το γεγονός ότι είναι στοιχεία normally-

ον δεν σημαίνει ότι δεν είναι κατάλληλα για όλες τις εφαρμογές, είναι πιθανό σε κάποια εφαρμογή να μην παίζει ουσιαστικό ρόλο το ότι είναι σε αγωγή σε κατάσταση ηρεμίας, ενώ σε άλλες εφαρμογές η χρήση τους μπορεί να είναι έως και απαγορευτική. Εάν κριθεί σκόπιμη η χρήση τους από το σχεδιαστεί, απαιτείται ιδιαίτερη προσοχή και ειδικός σχεδιασμός κυκλωμάτων οδήγησης.

3.2.7 Τρανζίστορ Ένωσης Επίδρασης Πεδίου (JFETs)-Normally-Off.

Είναι δυνατόν τροποποιώντας τα SiC JFET normally-on να τους προσδώσουμε τις ιδιότητες που έχουν τα αντίστοιχα normally-off. Βέβαια αυτή η τροποποίηση οδηγεί σε κάποιους συμβιβασμούς, για όσο αφορά το μέγιστο ρεύμα και την αντίσταση αγωγής κατά την ορθή πόλωση και στη κατασκευή ενός πολύ στενού καναλιού γεγονός το οποίο παρουσιάζει αρκετές δυσκολίες. Συνεπώς, το normally-off SiC JFET φαίνεται να είναι ακόμη λιγότερο πιθανό να γίνει μια βιώσιμη μακροπρόθεσμη λύση στα ηλεκτρονικά ισχύος, παρόλο που είναι διαθέσιμο σήμερα στην αγορά [47].

Οι πρώτες προσπάθειες για τη κατασκευή και το σχεδιασμό του SiC JFET έγιναν στα τέλη του 1980 και αρχές του 1990. Ο κυριότερος στόχος εκείνων των ερευνών ήταν να αναπτύξουν SiC στοιχεία τα οποία να άντεχαν υψηλές τιμές ρεύματος και να λειτουργούν σε μεγάλες διακοπτικές συχνότητες. Όμως τα πρώτα JFET που κατασκευάστηκαν είχαν αρκετά προβλήματα. Μερικά από αυτά ήταν οι σχετικά χαμηλές τιμές διαγωγιμότητας, η χαμηλή κινητικότητα του καναλιού και οι δυσκολίες κατά τη κατασκευή τους αλλά και η ποιότητα του καρβιδίου του πυριτίου. Μόλις κατά τη διάρκεια της τελευταίας δεκαετίας, η βελτίωση του υλικού του SiC και η ανάπτυξη 3-in και 4-in wafers συνέβαλαν στην κατασκευή των σύγχρονων SiC JFET που συναντάμε ακόμα και σήμερα. Περίπου το 2005 ήταν τότε που εισήγαγαν στην αγορά πρωτότυπα δείγματα διάφορες εταιρίες, ενώ σήμερα είναι πολύ δημοφιλή στην αγορά εξ αιτίας των ανώτερων χαρακτηριστικών τους.

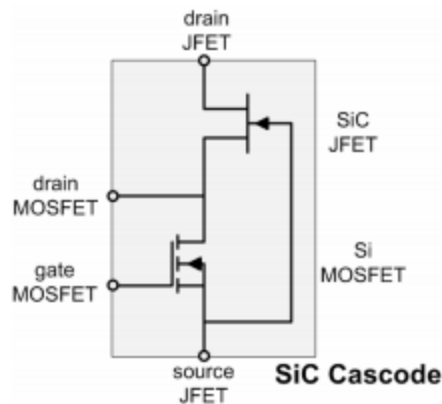
3.2.8 Υβριδικές Συνδεσμολογίες

Υπάρχουν τουλάχιστον δύο υβριδικές συνδεσμολογίες που χρησιμοποιούν SiC και είναι διαθέσιμες στην αγορά. Η πρώτη συνδεσμολογία αποτελείται από ένα τυπικό ημιαγωγό πυριτίου (παραδείγματος χάρη IGBT) συνδεδεμένο αντιπαράλληλα με μία SiC Schottky diode. Αυτό όπως είχε υποδειχθεί και προηγουμένως το πλεονέκτημα της χρήσης διόδου SiC Schottky είναι ότι έχει πολύ χαμηλότερο ανάστροφο ρεύμα αποκοπής από το αντίστοιχο του Si. Έτσι με τη χρήση αυτής της συνδεσμολογίας είναι ότι οι απώλειες που πετυχαίνουμε είναι έως και 50% μικρότερες. Αυτή η συνδεσμολογία χρησιμοποιείται κατά κόρον σε πολλές σημερινές εφαρμογές.

Η δεύτερη πιο γνωστή υβριδική συνδεσμολογία, που προσφέρεται από την Infineon, αντιμετωπίζει τα προβλήματα που εμφανίζουν οι ημιαγωγοί SiC JFET που είναι normally-on. Σε αυτή τη συνδεσμολογία συνδέεται ένα Si MOSFET σε σειρά με ένα normally-on SiC JFET όπως φαίνεται και από το σχήμα 3.2 [49]. Σε αυτή τη συνδεσμολογία το SiC JFET μπορεί να μεταβεί σε

κατάσταση αγωγής και αποκοπής χρησιμοποιώντας τη πύλη του Si MOSFET. Ο κύριος λόγος που εξυπηρετεί αυτή η συνδεσμολογία είναι ότι το normally-on JFET, που απαιτεί μία αρνητική τάση στη πύλη-πηγή για να μεταβεί σε αποκοπή, τώρα γίνεται normally-off στοιχείο που έχει συμπεριφορά παρόμοια με ενός τυπικού MOSFET. Τα χαρακτηριστικά αγωγής του καθορίζονται από το επίπεδο της τάσης της πύλης και είναι παρόμοια με αυτά του MOSFET. Έχει πολύ καλά χαρακτηριστικά στη κατάσταση αγωγής διότι η αντίσταση αγωγής του JFET αυξάνεται με τη θερμοκρασία και έτσι προστατεύει το στοιχείο. Με αυτή τη συνδεσμολογία εφόσον χρησιμοποιούμε SiC για να μεταβεί το στοιχείο σε κατάσταση αποκοπής χρειάζεται χρόνο της τάξης των milliseconds και όχι microseconds όπως θα ήταν σε στοιχεία Si.

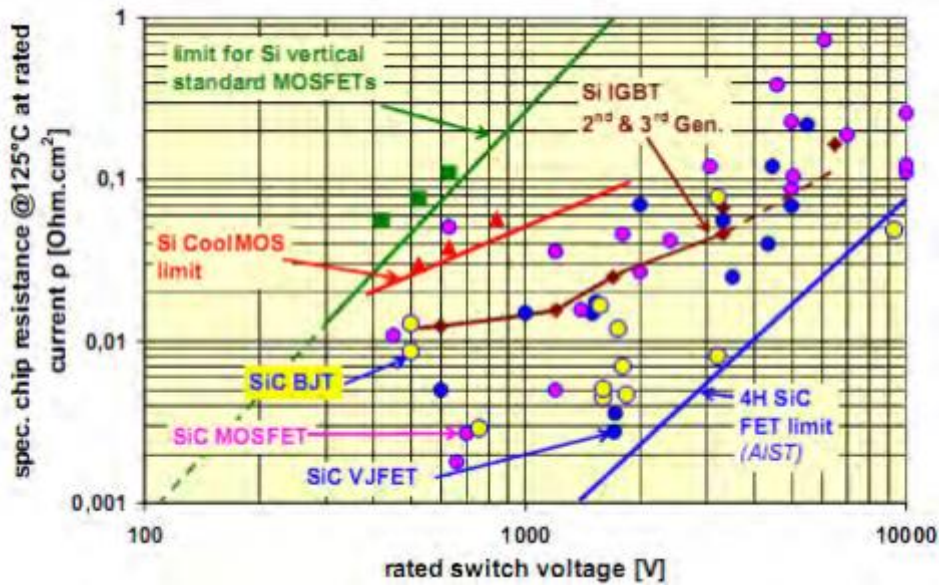
Ωστόσο υπάρχουν αρκετοί περιορισμοί με αυτή την υβριδική συνδεσμολογία, όπως είναι η μέγιστη θερμοκρασία λειτουργίας η οποία περιορίζεται από το Si MOSFET, και οι απώλειες αγωγής επίσης αυξάνονται καθώς τώρα έχουμε τις απώλειες από δύο ημιαγωγούς που συνδέονται σε σειρά. Επομένως για να αξιοποιήσουμε πλήρως τις δυνατότητες ενός SiC στοιχείου είναι επιθυμητό να το χρησιμοποιούμε ξεχωριστά και όχι σε σύνδεση cascade.



Σχήμα 3.2: Υβριδική συνδεσμολογία SiC JFET με Si MOSFET [49].

3.3 Σύγκριση Ημιαγωγικών Στοιχείων Πυριτίου με τα Στοιχεία Καρβιδίου του Πυριτίου

Έτσι ύστερα από τη περιγραφή που προηγήθηκε για τους ημιαγωγούς από πυρίτιο αλλά και από καρβίδιο του πυριτίου κρίνεται σκόπιμο να τους συγκρίνουμε. Στο σχήμα 3.3 φαίνεται η σύγκριση των χαρακτηριστικών της τάσης αποκοπής αλλά και της ειδικής αντίστασης αγωγής μεταξύ των SiC και Si στοιχείων.



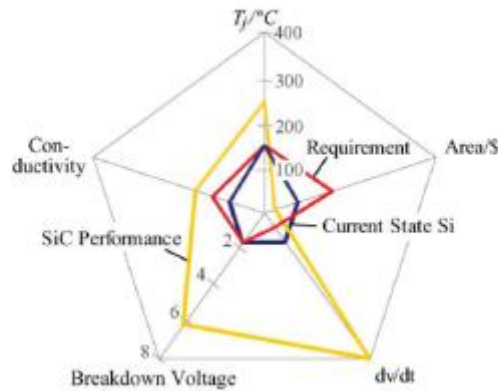
Σχήμα 3.3: Σύγκριση αντίσταση αγωγής και τάσης αποκοπής των SiC και Si

Όπως φαίνεται και από το παραπάνω σχήμα τα στοιχεία που έχουν ως βάση το καρβίδιο του πυριτίου μπορούν να επιτύχουν μεγάλες τάσεις αποκοπής με αρκετά μικρότερα αντίσταση αγωγής.

Σήμερα καθώς απαιτούνται μετατροπείς με πολύ υψηλή πυκνότητα ισχύος, τα ημιαγωγικά στοιχεία θα πρέπει να δουλεύουν και σε μεγαλύτερες συχνότητες αλλά και θερμοκρασίες. Σε υψηλές συχνότητες όμως ενώ τα μαγνητικά στοιχεία ελαττώνονται και σε όγκο και σε βάρος πρέπει κάθε σχεδιαστής να λαμβάνει υπόψη του τις διακοπτικές απώλειες των στοιχείων, έτσι ώστε να είναι ικανοποιητικός ο βαθμός απόδοσης. Για διακοπτικές συχνότητες μεγαλύτερες των 100kHz προτιμώνται τα Si MOSFET, όμως για μικρές τάσεις μικρότερες των 600V και για σχετικά χαμηλές θερμοκρασίες. Για υψηλότερες τάσεις και θερμοκρασίες πρέπει να χρησιμοποιήσουμε SiC ημιαγωγούς καθώς όπως έχει αναφερθεί και προηγουμένως λόγω των ανώτερων χαρακτηριστικών τους, σε σύγκριση με το υλικό του Si, είναι σε θέση να αποκόψουν μεγαλύτερες τάσεις, να παρουσιάσουν μικρότερη πτώση τάσης κατά την αγωγή, να δουλεύουν σε μεγαλύτερες διακοπτικές συχνότητες και να έχουν μικρή θερμική αντίσταση. Επίσης οι απώλειες κατά τις μεταβάσεις των SiC ημιαγωγών μπορούν να μειωθούν έως και 10 φορές σε σύγκριση με αυτές των Si και η θερμοκρασία τους να είναι αρκετά μεγαλύτερη. Έτσι με τη χρήση SiC έναντι του Si μας δίνεται η δυνατότητα να κατασκευάσουμε βελτιωμένους μετατροπείς μικρότερου σε μέγεθος και με χαμηλότερες απώλειες.

Προηγουμένως αναλύσαμε τους λόγους για τους οποίους το υλικό SiC θεωρείται ανώτερο από το Si. Βέβαια η ανάπτυξη του SiC έχει καθυστερήσει γιατί έχει ορισμένα μειονεκτήματα όπως για παράδειγμα είναι το μεγάλο του κόστος, το οποίο είναι πάνω από 10

φορές μεγαλύτερο από το κόστος του πυριτίου ανά μονάδα επιφάνειας. Αυτό έχει ως αποτέλεσμα τα wafer SiC που παρασκευάζονται με συγκεκριμένα χαρακτηριστικά να είναι πολύ πιο ακριβά από τα αντίστοιχα Si. Επιπροσθέτως ένα άλλο μειονέκτημα που εισάγουν τα SiC στοιχεία είναι ότι χρειάζονται διαφορετικές παρασκευαστικές μεθόδους καθώς η συμβατότητα με τις παραδοσιακές μεθόδους παρασκευής wafers Si είναι μικρή. Επίσης χρειάζεται περεταίρω μελέτη για να ερευνηθεί η αξιοπιστία και η σταθερότητα των παραμέτρων του SiC με τη πάροδο του χρόνου [50]. Τέλος στο σχήμα 3.4 φαίνεται μία εικονική σύγκριση του υλικού του πυριτίου με το υλικό του καρβιδίου του πυριτίου.



Σχήμα 3.4: Εικονική σύγκριση του Si με το SiC [25].

3.4 Εφαρμογές των SiC Στοιχείων

Με βάση όλα τα πλεονεκτήματα που μπορούν να μας προσφέρει το υλικό SiC σε σύγκριση με το Si, καθίσταται κατάλληλος ημιαγωγός για καινούργιες εφαρμογές με υψηλές απαιτήσεις όπου ήταν αδύνατο να χρησιμοποιηθούν ημιαγωγοί Si. Στη συνέχεια θα αναφερθούν ορισμένες εφαρμογές του SiC στο στρατιωτικό αλλά και στο βιομηχανικό τομέα.

Οι καινούργιες ανακαλύψεις που έχουν γίνει πάνω στο υλικό του SiC αλλά και στις μεθόδους παρασκευής έχουν οδηγήσει στην ανάπτυξη των ημιαγωγών ισχύος υψηλών τάσεων και υψηλών συχνοτήτων (High-Voltage, High-Frequency HV-HF). Η εμφάνιση των HV-HF στοιχείων είναι αναμενόμενο να προκαλέσουν επανάσταση τόσο στη μεταφορά όσο και στη μετατροπή ισχύος. Οι ερευνητές αναπτύσσουν ημιαγωγούς SiC της τάξεως των 10kV, 100A, 20kHz που θα βρουν εφαρμογή σε ηλεκτρικά πλοία, ηλεκτρικά αεροσκάφη και άλλα ηλεκτρικά μαχητικά οχήματα.

Υπάρχει τάση για σχεδιασμό στρατιωτικών μη επανδρωμένων αεροσκαφών όπου υπάρχει υψηλή απαίτηση ισχύος, λειτουργίας σε πολύ μεγάλες θερμοκρασίες, υψηλές

συχρότητες και χαμηλών απωλειών. Όλες αυτές τις απαιτήσεις καλύπτονται με τη χρήση SiC στοιχείων καθώς με το μεγάλο ενεργειακό διάκενο πετυχαίνουμε μεγάλες επιδόσεις ακόμη και σε πολύ υψηλές θερμοκρασίες. Προσφέρουν πολύ σημαντικές βελτιώσεις όσο αφορά για το μέγεθος του συστήματος ψύξη των στοιχείων, το βάρος του, την απόδοση, και τη θερμοκρασία λειτουργίας. Τα ημιαγωγικά στοιχεία υψηλότερης θερμοκρασίας σε συνδυασμό με υψηλότερης θερμοκρασίας παθητικά στοιχεία προσφέρουν πολύ μεγαλύτερη αξιοπιστία. Έτσι μας δίνεται η δυνατότητα να οδηγούμε ηλεκτρικά μεγάλους κινητήρες σε ακραίες συνθήκες όπως συμβαίνει με μία τουρμπίνα.

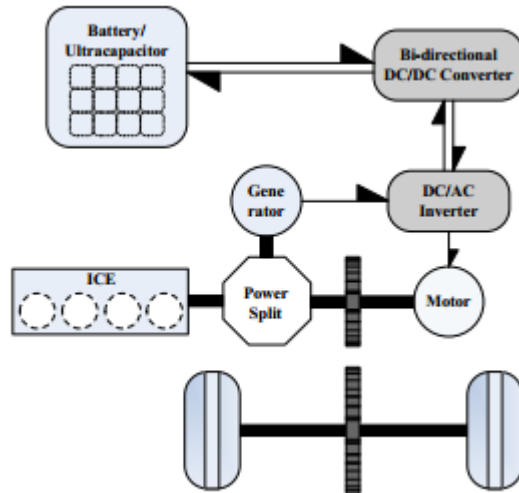
Επιπροσθέτως τα ημιαγωγικά στοιχεία SiC βρίσκουν εφαρμογή και σε υβριδικά-ηλεκτρικά μαχητικά οχήματα. Αυτά τα οχήματα αξιοποιούν τους μετατροπείς υψηλής ισχύος και κινητήρες που είναι δυνατό να λειτουργήσουν σε αντίξοες συνθήκες. Λόγω των υψηλών θερμικών ικανοτήτων και της υψηλής πυκνότητας ισχύος των SiC devices, τα κυκλώματα οδήγησης των κινητήρων μπορούν να ολοκληρωθούν πάνω στους κινητήρες και να εξλειφθεί η ανάγκη για ογκώδης συστήματα ψύξης. Αυτό εξοικονομεί και βάρος και χώρο στα μαχητικά οχήματα, και ειδικότερα στα πλοία όπου αυτοί οι δύο παράγοντες είναι πολύ κρίσιμοι [51]. Στο σχήμα 3.5 συγκρίνονται τα χαρακτηριστικά ενός αντιστροφέα με βάση το Si και ενός με βάση το SiC.

	Description	Si	SiC	Improve%
Device level	JFETs/IGBTs average junction temperature (°C)	95	58	39.0
	Diodes average junction temperature (°C)	93	58	37.6
	Average inverter power loss (W)	633	116	81.7
	Average inverter efficiency (%)	74.3	89.1	19.9
System level	Fuel economy (liter/100km)	3.94	3.36	14.7
	CO ₂ emissions (g/m)	0.09	0.08	11.1
	Energy loss in generator (mJ)	0.31	0.27	12.9
	Energy loss in motor and inverter (mJ)	1.75	1.01	42.3
	Energy loss in mechanical accessory (mJ)	0.15	0.13	13.3
	Energy loss in engine (mJ)	9.9	8.5	14.1
	Total fuel energy use (mJ)	15.1	12.8	13.3
	Percentage braking energy recuperated (%)	65.4	78.7	20.3
	System efficiency (%)	32.9	37.7	14.6
	Mass of fuel needed to travel 515km (kg)	15.1	12.8	15.2

Σχήμα 3.5: Σύγκριση χαρακτηριστικών αντιστροφέων Si και SiC [51].

Όσο αφορά το βιομηχανικό τομέα επίσης και εκεί είναι μεγάλη η συμβολή των ημιαγωγών SiC καθώς παίζουν σημαντικό ρόλο σε εφαρμογές όπου απαιτούν μεγάλη πυκνότητα ισχύος, μεγάλη απόδοση και λειτουργία σε υψηλές θερμοκρασίες. Μία πολύ σημαντική εφαρμογή που έχουν καθοριστικό ρόλο οι SiC ημιαγωγοί είναι τα ηλεκτρικά αυτοκίνητα. Ορισμένες αυτοκινητοβιομηχανίες αναπτύσσουν υβριδικά ηλεκτρικά αυτοκίνητα (HEVs) ώστε να πετύχουν καλύτερη απόδοση. Μία τυπική τοπολογία HEV φαίνεται στο σχήμα 3.6. Μία τέτοια τοπολογία χρειάζεται ένα ξεχωριστό σύστημα ψύξης 70°C χρησιμοποιώντας ηλεκτρονικά κυκλώματα που έχουν μέγιστη θερμοκρασία λειτουργίας 85 °C. Ένα κρίσιμο στόχο που εξυπηρετούν τα SiC είναι ότι λόγω της υψηλής θερμοκρασίας που μπορούν να λειτουργήσουν, είναι ότι δεν συμπεριλαμβάνεται πλέον στη διάταξη ένα ογκώδες σύστημα ψύξης που αλλιώς θα ήταν απαραίτητο. Έτσι η ψύκτρα θα έχει πολύ μικρό μέγεθος με αποτέλεσμα να μειώνεται

και ο συνολικός όγκος και βάρος του οχήματος. Γενικά κρίνεται απαραίτητη η χρήση τους σε εφαρμογές αυτοκινήτων με υψηλό ρεύμα (100A) και θερμοκρασία. Επίσης τοποθετώντας τα κυκλώματα οδήγησης ακριβώς δίπλα στο διακόπτη ισχύος μπορούμε να βελτιώσουμε κατά πολύ την επίδοση του μειώνοντας τις παράσιτες αυτεπαγωγές. Τελευταία μελετιούνται τα SiC JFET σε συστήματα HEV οι ερευνητές έχουν δώσει άμεση συσχέτιση μεταξύ τη απόδοση του αντιστροφέα , το βάρος και την οικονομία καυσίμων. Η εισαγωγή των SiC JFET είχε ως αποτέλεσμα τη συνολική αύξησης της επίδοσης του οχήματος, καταναλώνουν λιγότερη ενέργεια καθώς και λιγότερες εκπομπές.



Σχήμα 3.6: Τυπική διάταξη σειράς/παράλληλα υβριδικών ηλεκτρικών αυτοκινήτων [51].

Μία άλλη εφαρμογή όπου χρησιμοποιούνται SiC ημιαγωγοί είναι τα φωτοβολταϊκά συστήματα. Σήμερα όλες οι δίοδοι Si PN σε ένα μετατροπέα ανύψωσης σε power factor correction (PFC) circuit, έχουν αντικατασταθεί από SiC Schottky diodes. Το μειωμένο ανάστροφο ρεύμα της SiC Schottky diode που προσφέρει στα PFC κυκλώματα επιφέρει επίσης και βελτίωση της απόδοσης σε κυκλώματα αντιστροφένων. Σε μελέτες που έχουν γίνει συγκρίνεται η απόδοση ενός boost μετατροπέα (IBC) που χρησιμοποιεί Si και ενός που έχει SiC διόδους [51]. Το κύριο μειονέκτημα αυτού του μετατροπέα είναι ότι ημιαγωγοί με υψηλή τάση κατάρρευσης πρέπει να χρησιμοποιηθούν λόγω της πιθανούς υψηλής τάσης εισόδου που έρχεται από τα πάνελ. Τα αποτελέσματα έχουν δείξει ότι η απόδοση του μετατροπέα όσο αφορά την αποδοτικότητα, τον όγκο και το βάρος, χρησιμοποιώντας SiC διόδους είναι καλύτερη από αυτή του συστήματος που χρησιμοποιεί Si διόδους. Επίσης λόγω των ανώτερων χαρακτηριστικών των SiC υλικών, πλέον τα normally-off JFET μπορούν να σχεδιαστούν με τάσεις κατάρρευσης >1700V και τάσεις αγωγής έως και 10 φορές μικρότερες από αυτές των SiC devices. Οι τυπικοί αντιστροφείς για φωτοβολταϊκά συστήματα με βάση το Si λειτουργούν με απόδοση κοντά στο 96% κατά μέσο όρο. Ενώ χρησιμοποιώντας SiC Schottky diodes η μέση τιμή της απόδοσης αυξάνεται στο 97.5%, αυτό αντιπροσωπεύει μέχρι και 25% μείωση των απωλειών του αντιστροφέα. Αν λάβουμε υπόψη ότι αυτά τα συστήματα σχεδιάζονται για να λειτουργήσουν τουλάχιστον για 30 χρόνια,

η χρήση SiC είναι μία σημαντική βελτίωση στη εξοικονόμηση ενέργειας, επιπροσθέτως χάρης τη χαμηλότερη θερμοκρασία λειτουργίας το σύστημα χαρακτηρίζεται από μεγαλύτερη αξιοπιστία.

Επί του παρόντος, Si IGBTs συνήθως χρησιμοποιούνται ως διακοπτικά στοιχεία σε μετατροπείς υψηλής ισχύος, λόγω των χαμηλών απωλειών και της καλά ελεγχόμενης πύλης. Ωστόσο, αυτά τα Si στοιχεία έχουν αντικατασταθεί από SiC μονοπολικά στοιχεία όπως είναι τα JFETs και MOSFETs, τα οποία έχουν χαμηλές απώλειες και μπορούν να αλλάξουν κατάσταση πολύ γρήγορα. Στο [52] παρουσιάζεται μια τοπολογία SiC που χρησιμοποιείται σε ένα αντιστροφέα ισχύος 18kW, που είναι σχεδιασμένος για εφαρμογές όπως είναι AC οδήγηση κινητήρων, έλεγχο σερβοκινητήρων, UPS, και φωτοβολταϊκά συστήματα. Επιπλέον οι ερευνητές έχουν κατευθυνθεί προς το σχεδιασμό αντιστροφέα πολύ υψηλής ισχύος μέχρι και 50kW, η απόδοση αυτού του αντιστροφέα είναι περίπου 98.5% στα 10kW. Επίσης η απόδοση πολυεπίπεδου μετατροπέα που χρησιμοποιεί SiC έχει μετρηθεί περίπου 99.8%.

Κεφάλαιο 4

Ημιαγωγικοί Διακόπτες SiC JFETs

4.1 Εισαγωγή

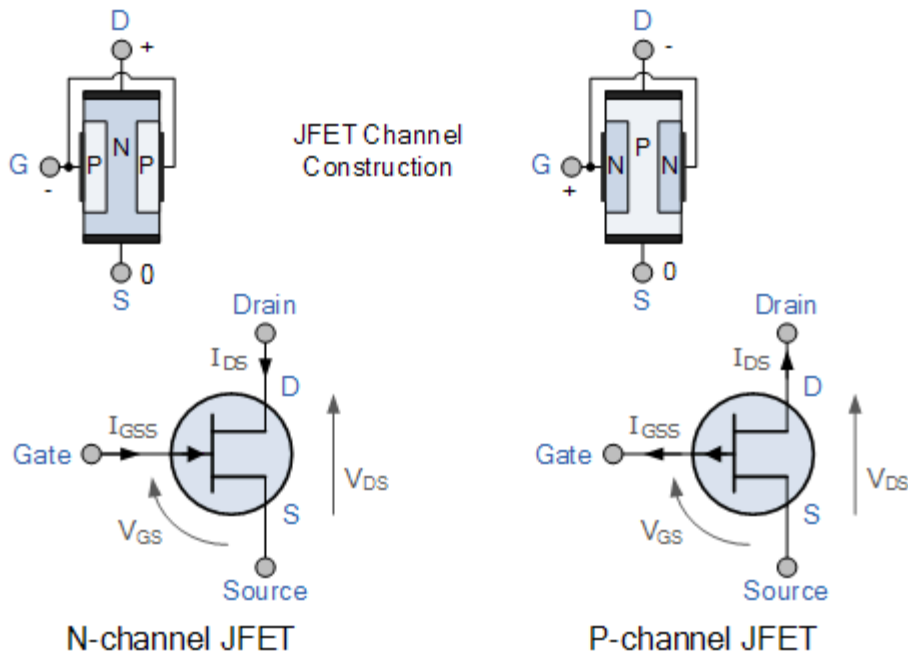
Σε αυτό το κεφάλαιο θα μελετήσουμε τη δομή και τη λειτουργία των τρανζίστορ ένωσης επίδρασης πεδίου (JFET) και στο τρόπο λειτουργίας τους. Θα γίνει αναφορά για τα είδη των SiC JFET που κυκλοφορούν στη αγορά και τα πλεονεκτήματα και μειονεκτήματα αυτών, όπως είναι τα normally off και normally on. Θα επικεντρωθούμε περισσότερο στους συγκεκριμένους ημιαγωγούς που χρησιμοποιήσαμε και στα πειράματα του παραλληλισμού SiC JFET. Τέλος θα γίνει αναφορά στο ιδιαίτερο χαρακτηριστικό των συγκεκριμένων ημιαγωγών τη ανάποδη οδήγηση.

4.2 Αρχές Λειτουργίας του Τρανζίστορ Ένωσης Επίδρασης Πεδίου

Το κυριότερο χαρακτηριστικό των τρανζίστορ ένωσης επίδρασης πεδίου ή αλλιώς JFET είναι ότι είναι στοιχεία τάσεως. Συγκεκριμένα το ρεύμα που διαρρέεται μέσα από αυτά εξαρτάται από τη τάση που εφαρμόζεται στη πύλη τους. Αυτή τους η εξάρτηση του ρεύματος από το ηλεκτρικό πεδίο που προέρχεται από τη πύλη τους δίνει και το χαρακτηριστικό όνομα επίδρασης πεδίου.

4.3 Δομή JFET

Το JFET είναι ημιαγωγικό στοιχείο με τρεις ακροδέκτες την υποδοχή (drain), τη πηγή (source) και τη πύλη (gate). Επίσης θεωρείται μονοπολικό στοιχείο σε αντίθεση με τα διπολικά τρανζίστορ διότι το ρεύμα που τα διαρρέει προέρχεται από ένα τύπο φορέων, τα ηλεκτρόνια αν πρόκειται για n-channel JFETs. Ομοίως με τα BJT τρανζίστορ έτσι και τα JFET χωρίζονται σε n-channel και p-channel. Στη συνέχεια θα αναλύσουμε τη λειτουργία ενός n-channel JFET καθώς είναι και τα συνηθέστερα, διότι υπερτερούν των p-channel στη επίδοση εφόσον το ρόλο των φορέων του ηλεκτρικού ρεύματος τον αναλαμβάνουν τα ηλεκτρόνια και όχι οι οπές που χαρακτηρίζονται με χαμηλότερη κινητικότητα από αυτή των ηλεκτρονίων. Βέβαια πρέπει να τονίσουμε ότι η λειτουργία ενός p-channel JFET είναι εντελώς ανάλογη με ένα n-channel. Παρακάτω φαίνεται στο σχήμα 4.1 η δομή και το κυκλωματικό σύμβολο ενός n-channel και ενός p-channel JFET.



Σχήμα 4.1: Κυκλωματικά σύμβολα των JFET καναλιού τύπου n και τύπου p και η δομή του καναλιού τους

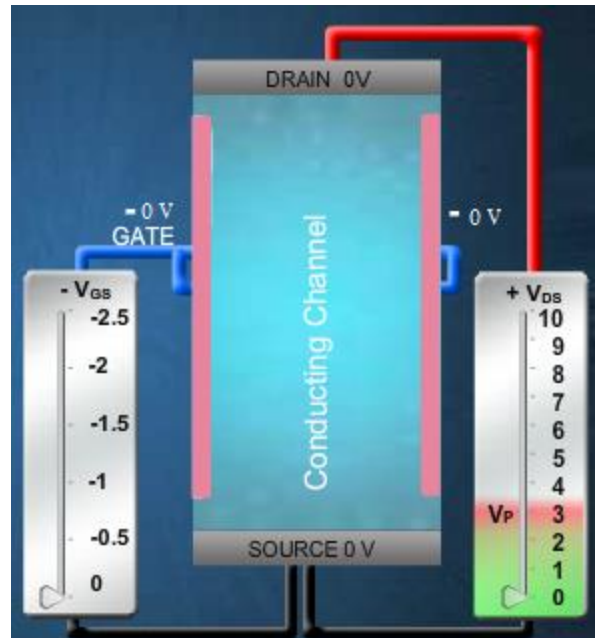
Η δομή ενός n-channel JFET φαίνεται στη παρακάτω εικόνα. Αποτελείται από το κανάλι που είναι νοθευμένο με προσμίξεις τύπου n και στα άκρα του στοιχείου παρατηρούνται οι επαφές της πηγής και ενδιάμεσα υπάρχει και η επαφή της πύλης που είναι τύπου p. Με αυτή τη δομή σχηματίζεται μία επαφή p-n μεταξύ της πύλης και του καναλιού με αποτέλεσμα να υπάρχει μία περιοχή απογύμνωσης μεταξύ τους. Οι ακροδέκτες πηγής και υποδοχής κατασκευάζονται από τις ωμικές επαφές στα άκρα ενός κομματιού ημιαγωγού τύπου n και ο τρίτος ακροδέκτης, που ονομάζεται πύλη σχηματίζεται συνδέοντας ηλεκτρικά τις δύο ρηχές περιοχές τύπου p+. Έτσι σχηματίζεται και η περιοχή τύπου n ενδιάμεσα στις πύλες που ονομάζεται κανάλι μέσα στο οποίο, ύστερα από κατάλληλη εφαρμογή τάσης, θα μετακινούνται αμφίδρομα μεταξύ πηγής και υποδοχής οι φορείς μειονότητας [12].

4.4 Λειτουργία JFET

Η λειτουργία του τρανζίστορ επίδρασης πεδίου βασίζεται στη επαφή που σχηματίζεται ανάμεσα στη πύλη και στο κανάλι. Εφόσον σχηματίζεται μία επαφή p-n ανάμεσα σε αυτές δημιουργείται και μία περιοχή απογύμνωσης (depletion region). Έτσι μεταβάλλοντας το μέγεθος της περιοχής απογύμνωσης μεταβάλλεται και η αντίσταση που εμφανίζει το κανάλι. Έτσι ελέγχοντας κατάλληλα τη πόλωση της διόδου της πύλης ελέγχουμε και τη αντίσταση του καναλιού και κατά επέκταση το ρεύμα που το διαρρέει. Είναι πολύ σημαντικό να τονίσουμε ότι το JFET είναι στοιχείο τάσης, που σημαίνει ότι ελέγχουμε πλήρως τη αγωγή του και τη σβέση του από τη τάση που εφαρμόζουμε στη πύλη του.

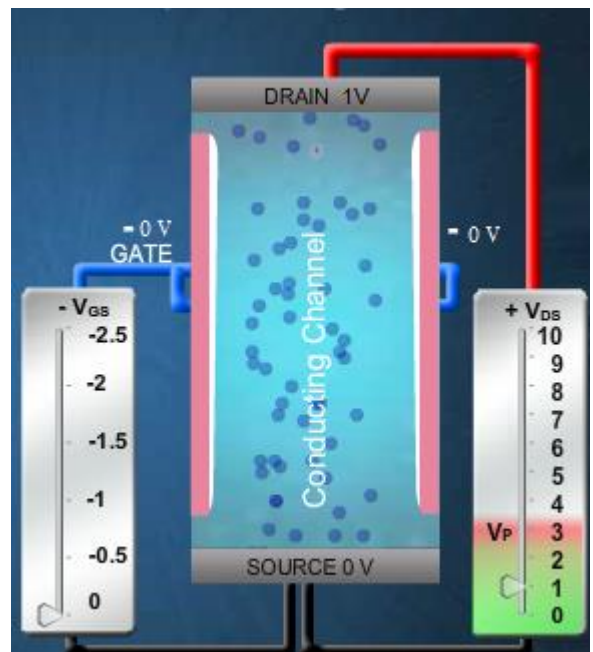
Θα αναλύσουμε τη λειτουργία ενός normally-on JFET για διάφορες τιμές πολώσεως των τάσεων V_{DS} και V_{GS} ώστε να γίνουν κατανοητές όλες οι δυνατές καταστάσεις που μπορεί να βρεθεί το JFET [13].

- Αρχικά στη περίπτωση που δεν εφαρμόζεται καμία τάση δηλαδή $V_{DS}=0$ και $V_{GS}=0$ το κανάλι είναι ανοιχτό, δηλαδή η περιοχή απογύμνωσης είναι μικρή και έτσι είναι δυνατό να έχουμε διαρροή ρεύματος αλλά εφόσον δεν εμφανίζεται διαφορά δυναμικού μεταξύ πηγής και υποδοχής δεν υπάρχει ροή ρεύματος.



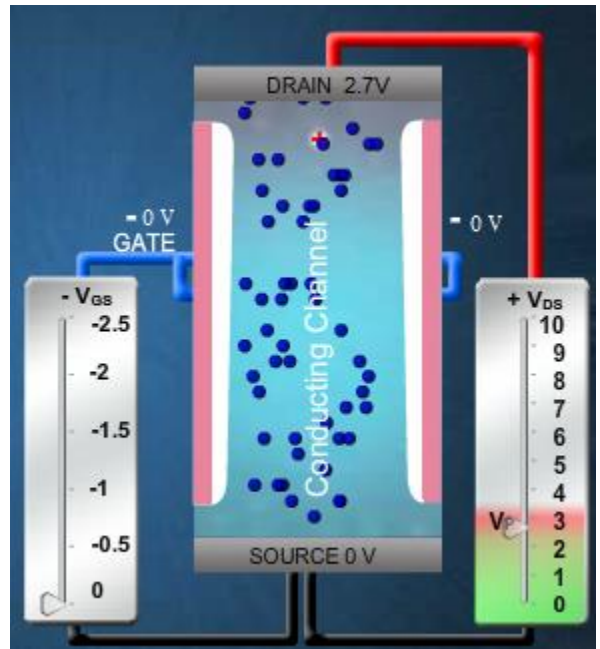
Σχήμα 4.2: Κατάσταση ηρεμίας

- Εάν αυξήσουμε τη V_{DS} τότε θα εμφανιστεί ηλεκτρικό ρεύμα κατά μήκος του καναλιού. Αυτή η κατάσταση λειτουργίας του JFET ονομάζεται γραμμική περιοχή διότι το ρεύμα αυξάνεται γραμμικά συναρτήσει με τη εφαρμοζόμενη τάση V_{DS} . Το JFET βρίσκεται σε αυτή τη κατάσταση όσο η V_{DS} διατηρείται επαρκώς μικρή, συγκεκριμένα κάτω από τη τάση κατωφλίου V_p (pinch-off voltage). Σε αυτή τη κατάσταση το JFET λειτουργεί στη ουσία σαν μεταβαλλόμενη αντίσταση.



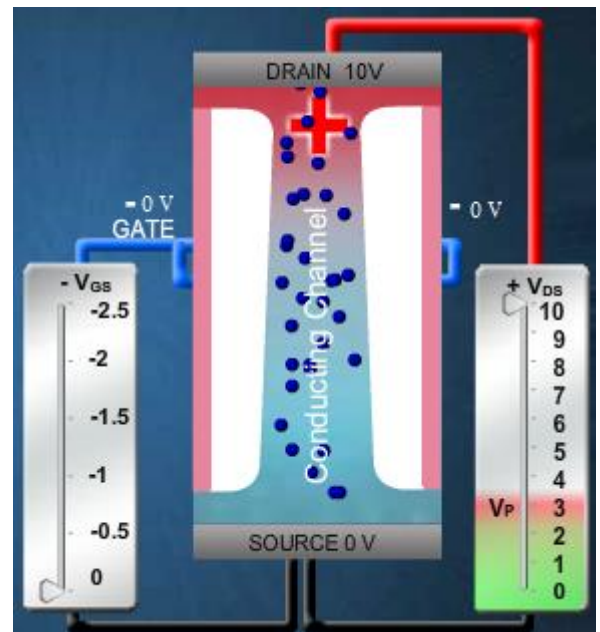
Σχήμα 4.3: Αύξηση της V_{DS} με $V_{GS}=0$

- Η γραμμική περιοχή λειτουργίας του διαρκεί έως ότου η V_{DS} να φτάσει τη V_p . Συγκεκριμένα αρκεί η ανάστροφη πόλωση V_{GD} να γίνει λίγο αρνητικότερη από τη τάση κατωφλίου. Εκείνη τη στιγμή έχουμε στραγγαλισμό του καναλιού και στη περιοχή υποδοχής το ρεύμα φτάνει σε κορεσμό και η γραφική παράσταση του ρεύματος είναι πλέον μη γραμμική. Αυτό συμβαίνει διότι η ανάστροφη πόλωση που εμφανίζεται μεταξύ της πύλης και του καναλιού δεν είναι σταθερή κατά μήκος του καναλιού και αυτό έχει ως αποτέλεσμα το βάθος του καναλιού να αποκτά ορισμένη κλίση και κατά επέκταση η χαρακτηριστική του JFET γίνεται μη γραμμική. Σε αυτή τη κατάσταση λειτουργίας του JFET η τιμή του ρεύματος φθάνει τη μέγιστη τιμή της και παύει να εξαρτάται πλέον από τη τάση V_{DS} και εξαρτάται πλήρως από τη τάση που εφαρμόζεται στη πύλη του τρανζίστορ V_{GS} .



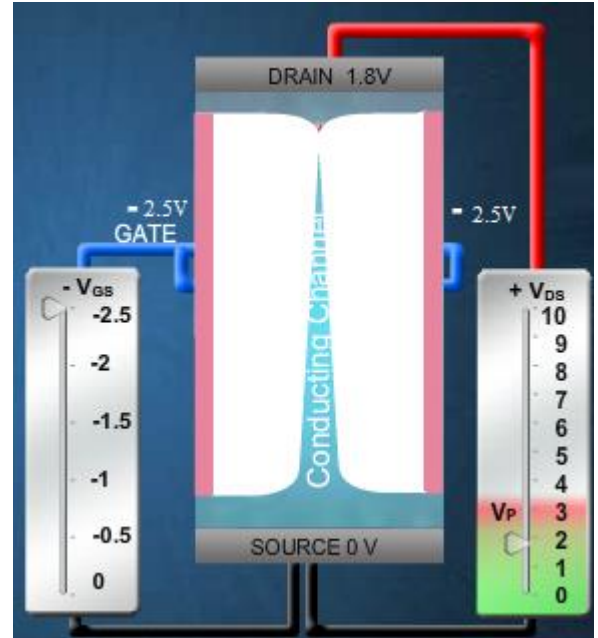
Σχήμα 4.4: Αύξηση της $V_{ds}=V_p$ με $V_{gs}=0$

- Εάν συνεχίσουμε και αυξάνουμε τη τάση V_{DS} θα παρατηρήσουμε ότι επιδρά ελάχιστα πλέον στη μεταβολή του ρεύματος του καναλιού. Το αποτέλεσμα είναι ότι σε αυτή τη κατάσταση το JFET δρα περισσότερο σαν αντίσταση εξαρτημένη από τάση (τη τάση V_{GS}), η οποία λαμβάνει τη μέγιστη τιμή της όταν $V_{GS}=0$ και τη μέγιστη όταν η V_{GS} γίνεται πολύ αρνητική. Η τάση που εφαρμόζεται στη πύλη σε σχέση με τη πηγή είναι πάντα αρνητική σε όλη τη διάρκεια λειτουργίας του JFET, διότι σε περίπτωση που γίνει θετική θα πολωθεί ορθά η επαφή πύλης καναλιού και έτσι θα υπήρχε ροή ρεύματος προς τη πύλη, πράγμα που είναι επικίνδυνο καθώς είναι πιθανό να καταστραφεί το JFET.



Σχήμα 4.5: Αύξηση της $V_{ds}>V_p$ με $V_{gs}=0$

- Τέλος αν θεωρήσουμε σταθερή τη V_{DS} και εφαρμόσουμε αρνητική τάση στη πύλη του JFET σε αυτή τη περίπτωση ως αποτέλεσμα της ανάστροφης πόλωσης της επαφής πύλης και καναλιού αυξάνεται το πλάτος της περιοχής απογύμνωσης και έτσι στενεύει το πλάτος του καναλιού. Με αυτό τον τρόπο αυξάνεται και η αντίσταση αγωγής του JFET. Η τιμή της τάσεως V_{GS} για τη οποία παύει να ρέει ηλεκτρικό ρεύμα ονομάζεται τάση κατωφλίου V_t (threshold voltage). Αυτή η περιοχή λειτουργίας του JFET ονομάζεται περιοχή αποκοπής (cut off region).

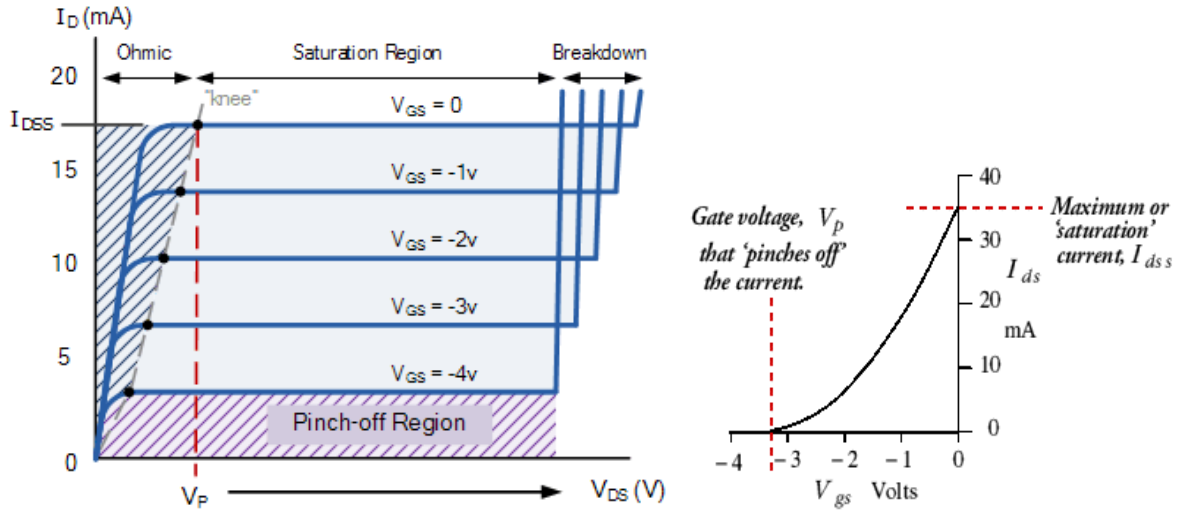


Σχήμα 4.6: Μείωση της V_{ds} με $V_{gs}=-2.5$

4.5 Χαρακτηριστικές Καμπύλες του JFET

Στα παρακάτω σχήματα 4.7 φαίνονται οι χαρακτηριστικές γραφικές παραστάσεις ενός normally-on JFET τύπου n. Στο σχήμα (α) βλέπουμε τη χαρακτηριστική καμπύλη του ρεύματος που διαρρέει το κανάλι συναρτήσει της τάσεως V_{DS} . Φαίνονται αρκετές καμπύλες κάθε μία για διαφορετική τιμή V_{GS} . Παρατηρούμε από τη καμπύλη όπως αναφέρθηκε και προηγουμένως ότι καθώς αυξάνεται η V_{DS} το JFET βρίσκεται στη γραμμική περιοχή μέχρι και μία συγκεκριμένη τάση τη V_p . Στη συνέχεια εισέρχεται στο κορεσμό οπότε το ρεύμα παίρνει τη μέγιστη του τιμή και εξαρτάται ελάχιστα πλέον από τη V_{DS} . Τέλος αν η τάση V_{DS} λάβει πολύ μεγάλες τιμές προκαλεί τη κατάρρευση του καναλιού με αποτέλεσμα να περάσει ανεξέλεγκτα μεγάλο ρεύμα και να καταστραφεί ο ημιαγωγός. Το όριο αυτό ονομάζεται τάση κατάρρευσης V_{BR} (breakdown voltage).

Στο σχήμα 4.7 (β) απεικονίζεται η γραφική παράσταση του ρεύματος I_D συναρτήσει της V_{GS} που εξασφαλίζει ότι το JFET θα λειτουργεί σε κορεσμό. Σημαντική παρατήρηση είναι ότι για να πάει σε αποκοπή το JFET χρειάζεται αρνητική τάση.



Σχήμα 4.7: Χαρακτηριστικές γραφικές παραστάσεις Normally-on JFET [12].

Οι εξισώσεις που διέπουν τη ένταση του ηλεκτρικού ρεύματος μεταξύ πηγής και υποδοχής για όλες τις καταστάσεις λειτουργίας που προαναφέρθηκαν συνοψίζονται στη συνέχεια [14].

- $I_D = 0$, για $V_{GS} - V_{th} \leq 0$ (περιοχή αποκοπής)
- $I_D = I_{DSS} \cdot \left[2 \cdot \left(1 - \frac{V_{GS}}{V_{th}} \right) \right] \cdot \left(\frac{V_{DS}}{-V_{th}} \right) - \left(\frac{V_{DS}}{V_{th}} \right)^2$, για $V_{DS} \leq V_{GS} - V_{th}$ (περιοχή τριόδου) (4.1)
- $I_D = I_{DSS} \cdot (1 + \lambda V_{DS}) \cdot \left(1 - \frac{V_{GS}}{V_{th}} \right)^2$, για $0 \leq V_{GS} - V_{th} \leq V_{DS}$ (περιοχή κορεσμού)

Όπου $\lambda = \frac{1}{V_A}$ είναι μία θετική σταθερά που εκφράζει την εξάρτηση του I_D από τη V_{DS} στο κορεσμό [14].

4.6 Normally Off - On JFET

Οι ημιαγωγοί JFET διαχωρίζονται σε τρανζίστορ Ένωσης Επίδρασης πεδίου απογύμνωσης (Depletion Mode) και σε πύκνωσης (Enhancement Mode). Τα JFET τύπου απογύμνωσης είναι τα normally-On τα οποία μόλις περιεγράφηκαν και τα τύπου πύκνωσης είναι normally-Off. Κατασκευαστικά δεν υπάρχει καμία διαφορά μεταξύ των Normally-On και Normally-Off JFETs. Η κυριότερη διαφορά που υπάρχει μεταξύ τους είναι ενώ στα Normally-On όπως αναφέρθηκε προηγουμένως η τάση κατωφλίου V_t είναι αρνητική, στα Normally-Off είναι θετική. Επιπροσθέτως τα Normally-On JFETs σε κατάσταση ηρεμίας όσο έχουν μηδενική τάση στη πύλη τους το κανάλι τους είναι πλήρως ανοιχτό και με μία μικρή V_{DS} μπορούν να έρθουν σε αγωγή. Σε αντίθεση τα Normally-Off JFETs αρχικά με $V_{GS}=0$ το κανάλι τους είναι πλήρως καλυμμένο και χρειάζεται μία θετική τάση πύλης-πηγής ώστε να ικανοποιηθούν οι συνθήκες αγωγής του. Αυτή η ιδιότητα των JFET τρανζίστορ ελέγχεται από το πλάτος του καναλιού και τη συγκέντρωση

νόθευσης. Επίσης για λόγους που θα γίνουν σαφείς και παρακάτω τα normally-on JFET (Depletion-Mode VTJFET-DMVTJFET) είναι 10% μεγαλύτερα και η νόθευση του καναλιού είναι 10% μεγαλύτερη από αυτή των normally-off JFET (Enhancement-Mode VTJFET-EMVTJFET). Αυτό έχει ως αποτέλεσμα τα normally-on JFET να έχουν 15% μικρότερη τιμή αντίστασης αγωγής. Επιπροσθέτως το ρεύμα κορεσμού τους είναι το διπλάσιο από αυτό των normally-off JFET. Και τα δύο είδη JFET προορίζονται για εφαρμογές της τάξεως των 1200V.

Κάποιες τυπικές τιμές των normally-on είναι 340 mΩ, 85 mΩ και 45 mΩ για τη αντίστασης αγωγής, 17A, 70A και 140A για το ρεύμα αγωγής. Μία τυπική τιμή της τάσης σύσφιξης είναι -6V και η ανάστροφη τάση κατάρρευσης της πύλης (reverse breakdown voltage) είναι μεταξύ των -19V και -28V. Όσο αφορά τα normally-off JFET κάποιες τυπικές τιμές τους είναι 100mΩ και 63 mΩ και η τάση σύσφιξης είναι περίπου 1V. Το μειονέκτημα των normally-off JFET είναι ότι χρειάζονται ένα σημαντικό ρεύμα στη πύλη τους για να έρθουν σε αγωγή και να έχουν αρκετά μικρή αντίσταση αγωγής. Εάν η τάση μεταξύ πύλης και πηγής ξεπερνά τα 3V τότε ρέει μεγαλύτερο ρεύμα από αυτό που χρειάζεται το JFET για να παραμείνει σε αγωγή με αποτέλεσμα τις υψηλές διακοπτικές απώλειες ή ακόμα και τη καταστροφή του. Έτσι αποσκοπούμε να πετύχουμε τη ιδανική τιμή ρεύματος ώστε να έχουμε όσο το δυνατό μικρότερη αντίσταση αγωγής χωρίς να κινδυνεύει το JFET [15].

4.6.1 JFET P-Καναλιού

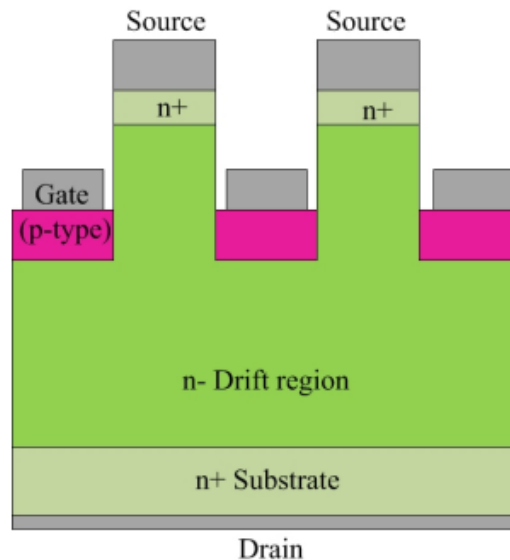
Επίσης μία άλλη κατηγορία διαχωρισμού των τρανζίστορ επίδρασης πεδίου είναι ανάλογα με το τύπο του καναλιού τους δηλαδή διαχωρίζονται σε JFET n-καναλιού και p-καναλιού. Για τα JFET τύπου p ισχύουν τα ανάλογα που ισχύουν και για τα n-καναλιού με τη ειδοποιό διαφορά ότι αντιστρέφονται οι πολικότητες των τάσεων καθώς και η φορά του ρεύματος του καναλιού. Πιο συγκεκριμένα οι διαφορές που χαρακτηρίζουν ένα JFET τύπου p είναι:

- Η τάση V_{DS} είναι αρνητική
- Η τάση V_p είναι θετική
- Οι σταθερές λ και V_A είναι αρνητικές
- Το ρεύμα I_D έχει αντίθετη φορά από τη πηγή προς τη υποδοχή
- Επέρχεται σε κορεσμό όταν ισχύει $V_{DS} \leq V_{GS} - V_P$
- Επέρχεται στη περιοχή τριόδου όταν ισχύει $V_{DS} \geq V_{GS} - V_P$

Οι προαναφερθείσες διαφορές ισχύουν τόσο για τη JFET απογύμνωσης όσο και για τα πύκνωσης p και n καναλιού.

4.6.2 Τρανζίστορ Ένωσης Επίδρασης Πεδίου Καρβιδίου του Πυριτίου Κάθετης Δομής (SiC JFET)

Τα τρανζίστορ επίδρασης ένωσης πεδίου κάθετης δομής είναι το δεύτερο είδος JFET που έγινε εμπορικά διαθέσιμο το 2008 από τη Semisouth. Στο σχήμα 4.8 φαίνεται η κάθετη τομή ενός JFET κάθετης δομής. Αυτού του τύπου τα JFET μπορεί να είναι είτε normally-off είτε normally-on ημιαγωγικοί διακόπτες. Η δομή τους θα είναι ίδια και στις δύο περιπτώσεις εκτός από το πάχος του καναλιού και τα επίπεδα νόθευσης. Με τη παρακάτω δομή οι ημιαγωγικοί διακόπτες είναι σε θέση να διαχειριστούν μεγάλες τιμές ρεύματος, καθώς επίσης και να αποκόψουν μεγάλες τιμές τάσεως. Ο λόγος που επιτυγχάνουμε υψηλά χαρακτηριστικά με τη χρήση αυτής της δομής είναι ότι το ηλεκτρόδιο της πηγής είναι ακριβώς απέναντι από το αντίστοιχο της πηγής και με τον τρόπο που τοποθετούνται εκτείνεται η εκτείνεται η περιοχή ολίσθησης σε όλο το εύρος του στοιχείου, πετυχαίνοντας έτσι υψηλές τάσεις αποκοπής, υψηλές τιμές ρεύματος αγωγής και μικρότερη αντίσταση αγωγής. Στη συγκεκριμένη διπλωματική για τη διεξαγωγή πειραμάτων θα χρησιμοποιηθούν vertical-Trench normally-off JFET της Semisouth [15]-[20].

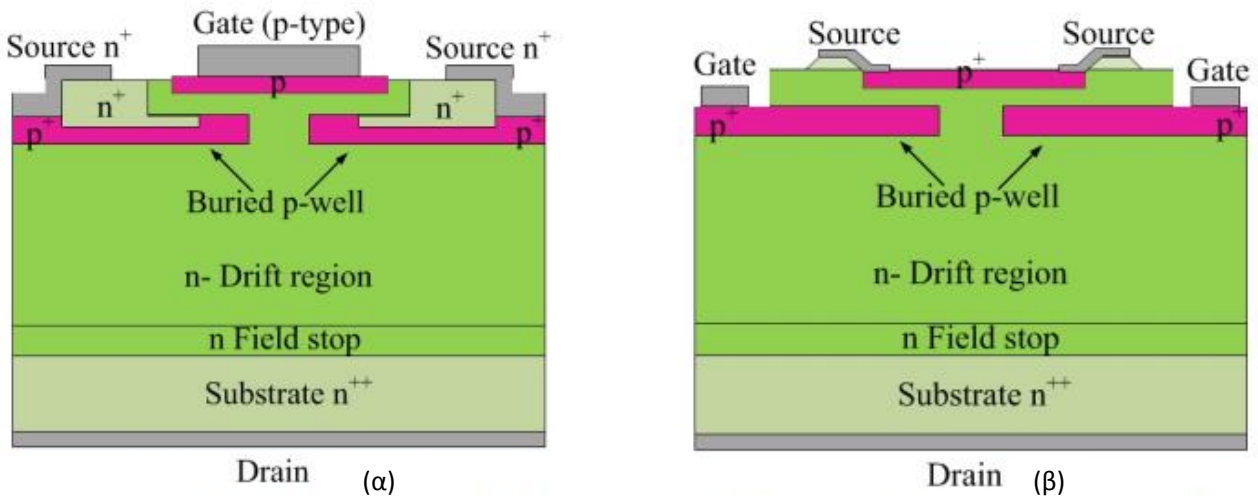


Σχήμα 4.8: Τομή ενός JFET κάθετης δομής [15].

4.6.3 Τρανζίστορ Ένωσης Επίδρασης Πεδίου Καρβιδίου του Πυριτίου Lateral Channel (SiC JFET)

Εκτός από τα vertical-Trench JFET υπάρχουν και τα lateral JFET όπου η τομή τους φαίνεται στο σχήμα 4.9 (a), (b). Στο σχήμα 4.9(a) η δομή του JFET είναι τέτοια ώστε να επιτυγχάνεται υψηλή διακοπτική ταχύτητα ενώ στο σχήμα 4.9(b) η δομή του αποσκοπεί στη μικρότερη αντίσταση αγωγής. Και στις δύο εικονιζόμενες δομές έχουμε τύπου-n JFET με υπόστρωμα τύπου-p. Μία σημαντική διαφορά μεταξύ αυτών των δύο δομών είναι ότι στη

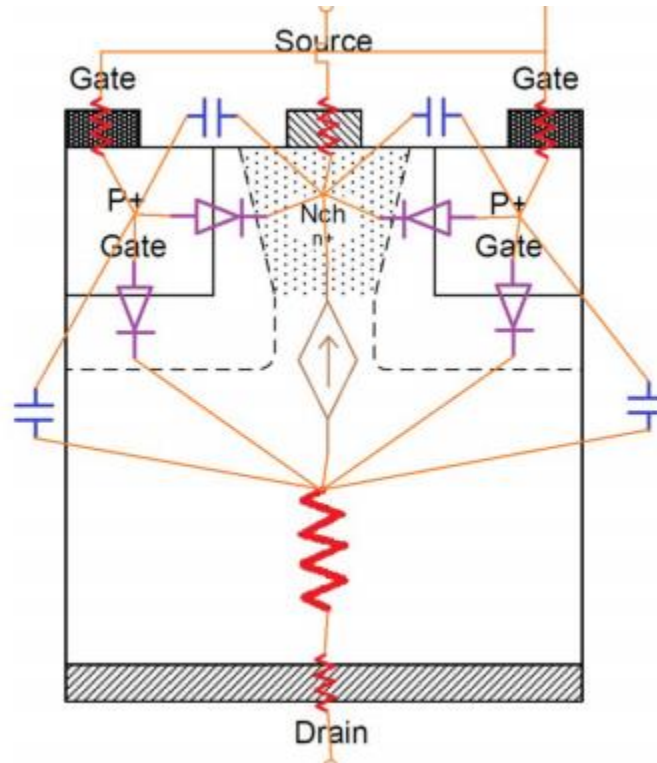
πρώτη δομή η περιοχή μεταξύ πύλης-πηγής είναι σημαντικά μικρότερη από τη δεύτερη και αυτό οδηγεί σε μικρότερη χωρητικότητα (Miller capacitance). Από τη άλλη μεριά όσο αφορά τη δομή του σχήματος (b) το ρεύμα ρέει απευθείας από τη πηγή στο κανάλι και αυτό υποδηλώνει ότι έχουμε μικρότερη αντίσταση αγωγής. Επιπροσθέτως η αντίσταση της πύλης στη δεύτερη δομή είναι σημαντικά μεγαλύτερη από τη πρώτη δομή με αποτέλεσμα να παρουσιάζει μικρότερη διακοπτική ταχύτητα, αυτό οφείλεται στη χαμηλή αγωγιμότητα του υλικού SiC τύπου-p που εμφανίζεται στη πύλη. Η επιλογή του κατάλληλου τύπου Lateral JFET εξαρτάται από τη εκάστοτε εφαρμογή.



Σχήμα 4.9: Δύο JFET οριζόντιας δομής για γρήγορη έναυση (α) και για χαμηλή αντίσταση αγωγής (β) [15].

4.7 Ανάποδη Οδήγηση των SiC JFET

Ένα αξιοσημείωτο χαρακτηριστικό των τρανζίστορ επίδρασης ένωσης πεδίου κάθετης δομής είναι ότι απουσιάζει η διόδος της επαφής πηγής – υποδοχής. Εφόσον τα SiC JFET είναι συμμετρικά στοιχεία Τα συγκεκριμένα ημιαγωγικά στοιχεία έχουν τη δυνατότητα αναστροφής αγωγής εφόσον πληρούνται ορισμένες προϋποθέσεις. Συγκεκριμένα είναι δυνατό να οδηγηθούν ανάποδα εφόσον η τάση $V_{DS} < 0$ είναι μικρότερη από μία συγκεκριμένη τιμή, η οποία εξαρτάται από τη τιμή της τάσης V_{GS} . Όπως φαίνεται και από το σχήμα 4.10 [24] στο κυκλωματικό ισοδύναμο του VTJFET δεν υπάρχει η διόδος ανάμεσα στη πηγή και στη υποδοχή και έτσι δεν υπάρχει η εσωτερική διόδος όπως σε άλλους αντίστοιχους ημιαγωγούς [21]-[23].



Σχήμα 4.10: Δομή JFET με νοητά στοιχεία [24].

Οι εξισώσεις που χαρακτηρίζουν την ανάποδη οδήγηση στα VTJFET μπορούν να βρεθούν τροποποιώντας τις εξισώσεις που αναφέρθηκαν προηγουμένως για τη ορθή οδήγηση και είναι οι ακόλουθες [22].

- $I_D = 0$, για $V_{GS} - V_{th} \leq 0$ (περιοχή αποκοπής)
- $I_D = I_{DSS_r} \cdot \left[2 \cdot \left(1 - \frac{V_{GD}}{V_{p,r}} \right) \right] \cdot \left(\frac{V_{DS}}{V_{p,r}} \right) - \left(\frac{V_{DS}}{V_{p,r}} \right)^2$, $V_{DS} \leq V_{GS} - V_{th}$ (περιοχή τριόδου) (4.2)
- $I_D = I_{DSS_r} \cdot (1 - \lambda_r V_{DS}) \cdot \left(1 - \frac{V_{GD}}{V_{p,r}} \right)^2$, $0 \leq V_{GS} - V_{th} \leq V_{DS}$ (κορεσμός)

Όπου I_{DSS_r} το ανάποδο ρεύμα κορεσμού, λ_r είναι η παράμετρος διαμόρφωσης του μήκους καναλιού και έχει τιμή ίση με τη κλίση της καμπύλης του ρεύματος κορεσμού. Πιο συγκεκριμένα εάν η τάση V_{GD} πέσει κάτω από τη ανάποδη τάση κατωφλίου $V_{p,r}$ θα σχηματιστεί μία περιοχή απογύμνωσης κοντά στη περιοχή της πηγής που οδηγεί στο κορεσμό. Καθώς βέβαια στη πλειοψηφία των περιπτώσεων η V_{GS} είναι η τάση ελέγχου οπότε θεωρείται σκόπιμο να τη συσχετίσουμε με τη V_{GD} . Η V_{GD} προφανώς ισούται με τη διαφορά μεταξύ των τάσεων V_{GS} και V_{DS} οπότε η σχέση που προκύπτει είναι

$$V_{GD} = V_{GS} - V_{DS} \quad (4.3)$$

Επομένως εφόσον ένα VTJFET έρχεται σε κατάσταση αγωγής μόνο όταν η V_{GD} είναι μεγαλύτερη από τη τάση κατωφλίου, συμπεραίνουμε ότι άγει ανάστροφο ρεύμα μόνο όταν ικανοποιείται η ανισότητα (4.4)

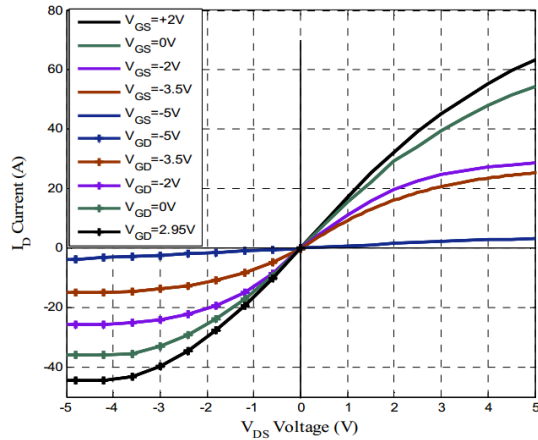
$$V_{DS} < V_{GS} - V_P \quad (4.4)$$

Από τη σχέση (4.4) μπορούμε να συμπεράνουμε πρώτον ότι η ελάχιστη πτώση τάσης κατά μήκος του αγωγού σχετίζεται άμεσα με τη εφαρμοζόμενη τάση πύλης-πηγής. Επιπροσθέτως από τη προηγούμενη ανισότητα στη περίπτωση των normally-on επειδή έχουν αρνητική τάση κατωφλίου συνεπάγεται ότι θα έχουμε μικρότερη πτώση τάσης επομένως και μειωμένες απώλειες στη ανάστροφη αγωγή, σε σχέση με τα normally-off που έχουν θετική τάση κατωφλίου.

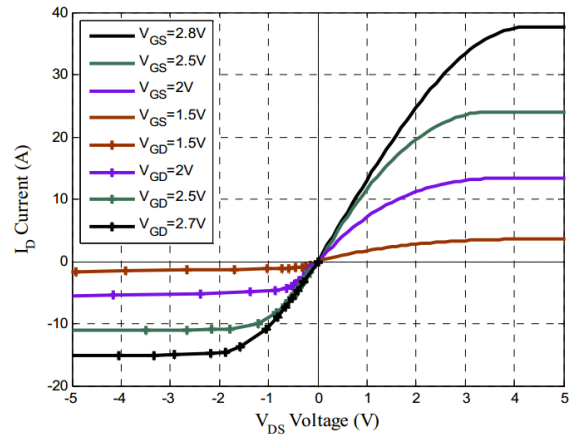
Κατά τη διάρκεια της ανάστροφης οδήγησης είναι πιθανό η ισοδύναμη δίοδος D_{GD} που φαίνεται στο σχήμα 4.10 να ξεπεράσει τη τάση κατωφλίου της και έτσι να έχουμε μεγάλη τιμή ρεύματος από τη πύλη. Θεωρώντας ότι το κύκλωμα οδήγησης είναι σε θέση να παρέχει το απαιτούμενο ρεύμα δεν θα εισέλθει το VTJFET στο κορεσμό, εφόσον η V_{GD} είναι υψηλότερη από τη V_{GS} δεν ξεπεράσουμε ποτέ τη τάση V_P . Ωστόσο είναι πιθανό να καταστραφεί ο ημιαγωγός λόγω του υψηλού ρεύματος στη πύλη. Για αυτό το λόγο πρέπει να σχεδιαστεί προσεχτικά το κύκλωμα οδήγησης ώστε να μην υπάρχει αυτός ο κίνδυνος.

Έχει αποδειχθεί πειραματικά ότι κατά την ανάποδη οδήγηση καθώς αυξάνεται η τάση πηγής υποδοχής, ανεξάρτητα από τη τιμή της V_{GS} η τάση V_{GD} φτάνει σε μία σταθερή τιμή η οποία θεωρείται ότι είναι η τάση κατωφλίου V_{GD_th} . Στη συνέχεια από τη στιγμή που θα φτάσει η V_{DG} τη τάση κατωφλίου η V_{GS} σταδιακά μειώνεται, με αποτέλεσμα να ασκείται υψηλή τάση στη δίοδο D_{DS} . Συγκεκριμένα από τη στιγμή που η τάση V_{SD} ξεπεράσει τη τάση πύλης-πηγής, έπειτα η τάση V_{GS} υπόκειται σε γραμμική μείωση. Τέλος υπερβολική μείωση της V_{DS} μπορεί να οδηγήσει τη δίοδο D_{GS} στη περιοχή κατάρρευσης, με αποτέλεσμα τη δημιουργία υψηλού ρεύματος στις διόδους D_{GS} και D_{GD} και επομένως τη καταστροφή του ημιαγωγού.

Στα σχήματα 4.11 και 4.12 διακρίνουμε τις κυματομορφές που χαρακτηρίζουν την ορθή και ανάστροφη λειτουργία normally-on και normally-off VTJFET αντίστοιχα. Στο πρώτο σχήμα είναι οι κυματομορφές του συγκεκριμένου τύπου SJDP120R085 και στη δεύτερη του SJDP120R100.



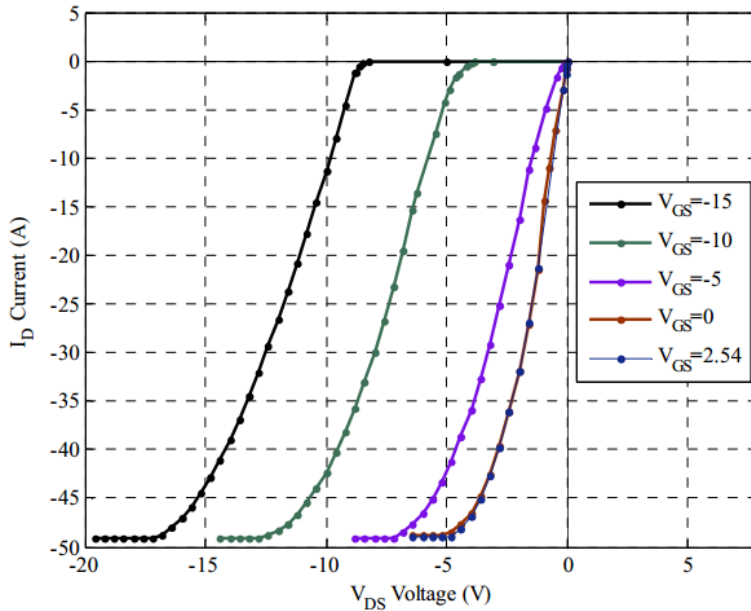
Σχήμα 4.11: Χαρακτηριστικές παραστάσεις V_{DS} - I_{DS} normally-on JFET [22].



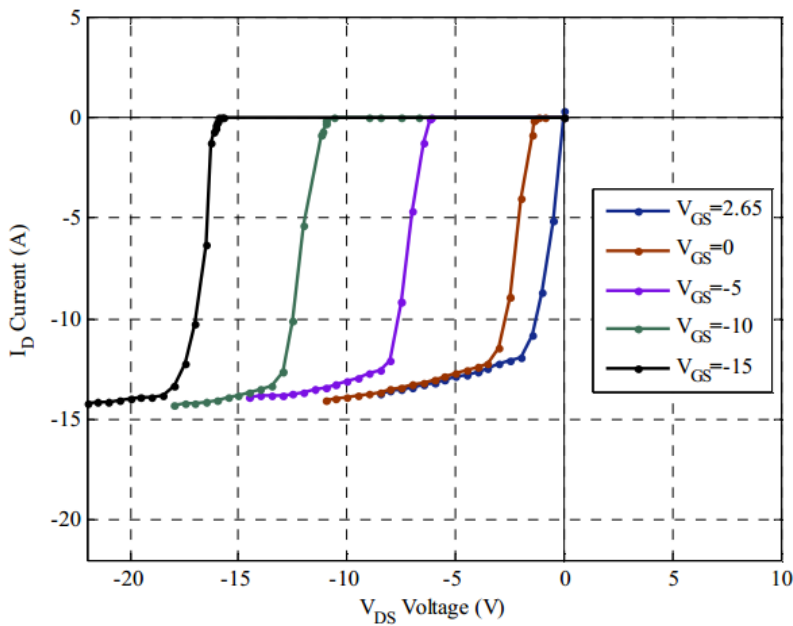
Σχήμα 4.12: Χαρακτηριστικές παραστάσεις V_{DS} - I_{DS} normally-off JFET [22].

Και στους δύο τύπους ημιαγωγών βλέπουμε τη ρεύμα καναλιού συναρτήσει της τάσης στα άκρα του που μεταβάλλεται για διάφορες τιμές των V_{GS} και V_{GD} . Στο πρώτο τεταρτημόριο η τάση ελέγχου είναι η V_{GS} ενώ στο τρίτο είναι η V_{GD} . Μία σημαντική παρατήρηση είναι ότι παρόλο που τα συγκεκριμένα JFET είναι ικανά να διαχειριστούν μεγάλα ρεύματα βλέπουμε ότι το ρεύμα στο κορεσμό στην ανάποδη οδήγηση είναι αισθητά μικρότερο από αυτό στη ορθή, όπως φαίνεται και στα normally-on αλλά και στα normally-off.

Εφαρμόζοντας σταθερή τάση μεταξύ πύλη-πηγής ενώ ταυτόχρονα εφαρμόζοντας κατάλληλη τάση στη υποδοχή έτσι ώστε να εξαναγκάζουμε τα JFET να άγουν ανάστροφα, εάν σχεδιάσουμε τη τάση συνάρτηση του ρεύματος προκύπτουν τα παρακάτω γραφήματα 4.13 για τα normally-on και το 4.14 για τα normally-off αντίστοιχα.



Σχήμα 4.13: Χαρακτηριστικές καμπύλες V_{ds} - I_{ds} κατά την ανάποδη οδήγηση των normally-on SiC JFET με σταθερή V_{gs} [22].



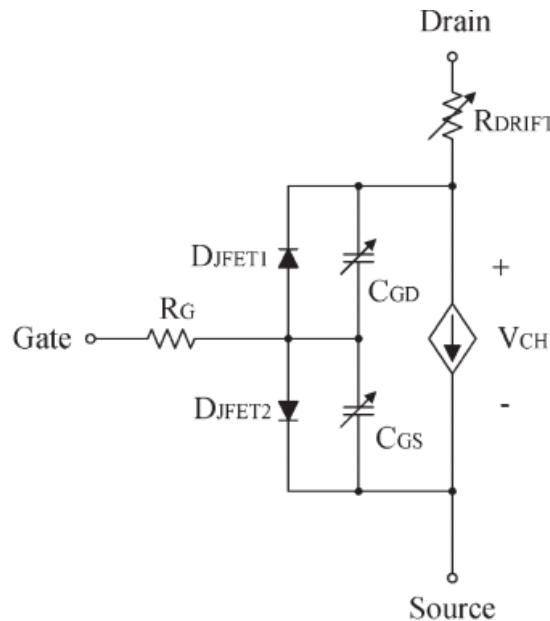
Σχήμα 4.14: Χαρακτηριστικές καμπύλες V_{ds} - I_{ds} κατά την ανάποδη οδήγηση των normally-off SiC JFET με σταθερή V_{gs} [22].

Οι παραπάνω κυματομορφές έχουν προκύψει από πειράματα για τη ανάποδη οδήγηση των JFET normally-on και normally-off. Μία ενδιαφέρουσα παρατήρηση είναι ότι λόγω της μεγάλης κλίσης των καμπυλών που φαίνονται για διάφορες τιμές της V_{gs} αξίζει να ερευνηθεί η συμπεριφορά τους στο παραλληλισμό αρκετών JFET. Ο λόγος που αξίζει να ερευνηθεί είναι

επειδή όπως παρατηρούμε και από τις καμπύλες μία μικρή διαφορά στις τάσεις V_{GS} μπορεί να οδηγήσει θεωρητικά σε ακραία αποτελέσματα καθώς κάποια από τα JFET μπορεί να μην είναι σε θέση να έρθουν σε αγωγή, με αποτέλεσμα να καταπονούνται ή και να καταστραφούν οι υπόλοιποι διακόπτες. Αυτό το πείραμα θα πραγματοποιηθεί και θα παρουσιαστεί στη παρούσα διπλωματική.

4.8 Κυκλωματικό Ισοδύναμο Μοντέλο των JFET

Στο σχήμα 4.15 φαίνεται το ισοδύναμο κύκλωμα που χρησιμοποιείται ευρέως για να προσομοιώσουμε τη λειτουργία ενός JET, το οποίο προσομοιώνει τη λειτουργία και των normally-on και των normally-off JFET. Συγκεκριμένα βλέπουμε ότι το ισοδύναμο κύκλωμα αποτελείται από τη εσωτερική αντίσταση της πύλης R_G , από δύο διόδους που σχηματίζονται από τις επαφές πύλης-πηγής και πύλης-υποδοχής, μία εξαρτημένη πηγή ρεύματος από τάση I_D , τις παρασιτικές μεταβλητές χωρητικότητες μεταξύ πύλης-πηγής, πύλης-υποδοχής και υποδοχής-πηγής και τέλος από τις αντιστάσεις υποδοχής R_D και πηγής R_S . Η αντίσταση R_D μοντελοποιεί τη αντίσταση που παρουσιάζει η περιοχή ολίσθησης. Ιδιαίτερη σημασία έχουν οι χωρητικότητες που όπως είπαμε είναι μεταβλητές και εξαρτώνται από τις τάσεις V_{GS}, V_{GD} και V_{DS} . Συγκεκριμένα τη χωρητικότητα C_{GD} είναι η πιο σημαντική εξ αυτών και τη αποκαλούμαι χωρητικότητα Miller, αυτές οι χωρητικότητες καθορίζουν τη διακοπτική συμπεριφορά του στοιχείου [25].



Σχήμα 4.15: Κυκλωματικό ισοδύναμο μοντέλο για τα JFET [25].

Όπως αναφέραμε και πριν δεν υπάρχει επαφή p-n μεταξύ υποδοχής και πηγής για αυτό και δεν σχεδιάζεται στο κυκλωματικό ισοδύναμο. Το παραπάνω μοντέλο ονομάζεται μοντέλο Schockley και είναι από τα πιο απλά μοντέλα που υπάρχουν για τη προσομοίωση του JFET, όμως είναι αρκετά ικανοποιητικό στην ακρίβεια των αποτελεσμάτων του. Βέβαια υπάρχουν πιο ισχυρά και πολύπλοκα μοντέλα για προσομοιώσεις στο υπολογιστή που βασίζονται στη φυσική λειτουργία του JFET, δίνοντας έτσι αποτελέσματα με πολύ μικρά σφάλματα. Σε αυτά τα μοντέλα λαμβάνονται υπόψη παράγοντες που έχουν αγνοηθεί στο μοντέλο Schockley, όπως είναι η εξάρτηση της κινητικότητας των ηλεκτρονίων στο κανάλι από το ηλεκτρικό πεδίο που επικρατεί εκεί. Επίσης ένα ακόμη μειονέκτημα του μοντέλου Schockley είναι ότι το ρεύμα δεν αυξάνεται ομαλά όπως θα έπρεπε από την αποκοπή μέχρι και το κορεσμό αλλά χρειάζεται οριακή συνθήκη. Οι εξισώσεις που περιγράφουν αυτό το μοντέλο είναι οι (2.1) που αναφέρθηκαν προηγουμένως.

4.8.1 Φυσικό και Μαθηματικό Μοντέλο των SiC JFET με Ανεξαρτησία των Κινητικών Φορέων από το Ηλεκτρικό Πεδίο

Η εξίσωση (4.5) μας δίνει ένα εμπειρικό μοντέλο για την εξάρτηση της κινητικότητας των φορέων από τη θερμοκρασία και τη συγκέντρωση νόθευσης [53]:

$$\mu_o = \frac{947}{1 + \left(\frac{N}{1.94e17}\right)^{0.61}} \cdot \left(\frac{T}{300}\right)^{-2.15} \quad (4.5)$$

Σύμφωνα με το παραπάνω μοντέλο, η κινητικότητα των φορέων δεν εξαρτάται από το ηλεκτρικό πεδίο, η οποία είναι λογική υπόθεση όταν έχουμε χαμηλές τιμές ηλεκτρικού πεδίου, στο οποίο η ταχύτητα των φορέων δεν φτάνει σε κορεσμό. Όλες οι ποσότητες που σχετίζονται με αυτό το μοντέλο έχουν ως δείκτη FI(field-independent).

Χρησιμοποιώντας αυτό το μοντέλο, το ρεύμα του καναλιού του SiC JFET μπορεί να υπολογιστεί από την ολοκλήρωση κατά μήκος του καναλιού. Όσο η τάση του καναλιού είναι μικρή ($V_{CH} \leq V_{CHSAT_FI}$), το JFET λειτουργεί στη γραμμική περιοχή. Το ρεύμα στη γραμμική περιοχή που λαμβάνεται με αυτή τη μέθοδο δίνεται από την (4.6).

$$I_{CH_FI} = (2 \cdot q \cdot \mu_o N_{CH}) \cdot \frac{Z}{L} \left\{ V_{CH} - \frac{2}{3 \cdot a} \cdot \left(\frac{2 \cdot \epsilon_{SiC}}{q \cdot N_{CH}}\right)^{1/2} \cdot \left[(V_{CH} - V_{GS} + V_{bi})^{3/2} - (V_{bi} - V_{GS})^{3/2} \right] \right\} \quad (4.6)$$

Το ρεύμα I_{P_FI} και η τάση V_p pinch-off ορίζονται ως εξής:

$$I_{P_FI} = \frac{Z \cdot \mu_o \cdot q^2 \cdot N_{CH}^2 \cdot a^3}{3 \cdot \epsilon_{SiC} \cdot L_{eff}} \quad (4.7)$$

$$V_P = \frac{q \cdot N_{CH} \cdot a^2}{2 \cdot \epsilon_{SiC}} \quad (4.8)$$

Χρησιμοποιώντας τη (4.7) και τη (4.8) η (4.6) μπορεί να γραφτεί στη παρακάτω μορφή:

$$I_{CH_FI} = I_{P_FI} \cdot \left\{ \frac{3 \cdot V_{CH}}{V_P} - \frac{2}{V_P^{3/2}} \cdot \left[(V_{CH} - V_{GS} + V_{bi})^{3/2} - (V_{bi} - V_{GS})^{3/2} \right] \right\} \quad (4.9)$$

Η εξίσωση (4.9) ισχύει όσο η τάση καναλιού είναι κάτω από τη τάση κορεσμού V_{CHSAT_FI} . Η τάση κορεσμού δίνεται από τη παρακάτω εξίσωση:

$$V_{CHSAT_FI} = V_P + V_{GS} - V_{bi} \quad (4.10)$$

Όπου η τάση V_{bi} ισούται με

$$V_{bi} = \frac{k \cdot T}{q} \cdot \ln \left(\frac{N_{CH} \cdot N_A}{n_i^2} \right) \quad (4.11)$$

Όταν η τάση καναλιού γίνεται μεγαλύτερη από τη τιμή κορεσμού το ρεύμα καναλιού θα μεταβεί σε κορεσμό. Στη περιοχή κορεσμού η τιμή του ρεύματος δεν είναι συνάρτηση της τάσης drain-source και μπορεί να εκφραστεί ως:

$$I_{CHSAT_FI} = I_{P_FI} \cdot \left\{ 1 - 3 \cdot \frac{V_{bi} - V_{GS}}{V_P} + 2 \cdot \left(\frac{V_{bi} - V_{GS}}{V_P} \right)^{3/2} \right\} \quad (4.12)$$

Όπου V_{bi} : είναι η εσωτερική πτώση τάσης ένωσης (p-n) πύλης-πηγής

V_P : είναι η τάση στραγγαλισμού

I_{P_FI} : είναι ρεύμα στραγγαλισμού για κινητικότητα μ_0 , ανεξάρτητη του ηλεκτρικού πεδίου

Η εξίσωση (4.12) δεν λαμβάνει υπόψη το φαινόμενο παραμόρφωσης καναλιού του SiC JFET. Προκυμμένου να το λάβουμε υπόψη στις παραπάνω εξισώσεις πολλαπλασιάζουμε την εξίσωση (4.12) με τον όρο $[1 + \lambda \cdot (V_{CH} - V_{CHSAT_FI})]$.

Ο συνδυασμός των εξισώσεων (4.9) και (4.12) μας δίνει το μοντέλο καναλιού του SiC JFET, καθώς η κινητικότητα των φορέων δεν εξαρτάται από το ηλεκτρικό πεδίο. Η εξίσωση (4.10) αντιπροσωπεύει το όριο μεταξύ της γραμμικής περιοχής και της περιοχής κορεσμού. Χρησιμοποιώντας αυτό το μοντέλο, είναι δυνατό να υπολογιστεί με ακρίβεια το ρεύμα του καναλιού για δεδομένες τιμές τάσης πύλης-πηγής V_{GS} και τάσης καναλιού V_{CH} . Τέλος στη περιοχή αποκοπής το ρεύμα καναλιού είναι μηδέν.

4.8.2 Φυσικό και Μαθηματικό Μοντέλο των SiC JFET με Εξάρτηση των Κινητικών Φορέων από το Ηλεκτρικό Πεδίο

Η κινητικότητα των φορέων που εκφράζεται από την εξίσωση (4.5), όπως αναφέρθηκε και προηγουμένως, ισχύει μόνο όταν η τιμή του ηλεκτρικού πεδίου είναι χαμηλή. Στη περίπτωση όμως που έχουμε υψηλές τιμές ηλεκτρικού πεδίου, η κινητικότητα των φορέων εξαρτάται από το ηλεκτρικό πεδίο. Η ταχύτητα των φορέων φτάνει σε κορεσμό σε μία συγκεκριμένη τιμή v_{sat} , όπου σε αυτή τη περίπτωση το κανάλι γίνεται μικρότερο. Η εξίσωση (4.13) μοντελοποιεί το φαινόμενο της ταχύτητας κορεσμού των φορέων.

$$v_d(E) = \mu_0 \cdot E \cdot \left[1 + \left(\frac{\mu_0 \cdot E}{u_{sat}} \right)^\beta \right]^{-1/\beta} \quad (4.13)$$

Όπου E : το ηλεκτρικό πεδίο

v_{sat} : ταχύτητα κορεσμού ηλεκτρικών φορέων μέσα στο SiC

B : σταθερά που προσδιορίζει πόσο απότομα μεταβαίνει η ταχύτητα φορέων από τη γραμμική περιοχή στην περιοχή κορεσμού

Στην εξίσωση (4.13) η ταχύτητα των φορέων είναι περίπου ίση με τη τιμή $\mu_0 \cdot E$ όταν η τιμή του ηλεκτρικού πεδίου είναι μικρή. Όταν όμως η τιμή του ηλεκτρικού πεδίου είναι υψηλή, η ταχύτητα των φορέων φτάνει σε κορεσμό στη τιμή u_{sat} . Η τιμή της σταθεράς β καθορίζει πόσο απότομα η ταχύτητα των φορέων θα μεταβεί από τη γραμμική περιοχή στη περιοχή κορεσμού [53].

Επειδή η κατακόρυφη συνιστώσα του ηλεκτρικού πεδίου επικρατεί στην αγώγιμη περιοχή του καναλιού, στους υπολογισμούς θα ληφθεί υπόψη μόνο το ηλεκτρικό πεδίο κατά μήκος του καναλιού. Το ηλεκτρικό πεδίο κατά μήκος του καναλιού μπορεί να υπολογιστεί από το τύπο (4.14), θεωρώντας ότι η τιμή του ηλεκτρικού πεδίου διατηρείται σταθερή.

$$E = \frac{V_{CH}}{L_{eff}} \quad (4.14)$$

Εφόσον η σχέση μεταξύ της ταχύτητας των φορέων και της κινητικότητας των φορέων είναι $u_d = \mu \cdot E$, αντικαθιστώντας την (4.14) στην (4.13), προκύπτει η σχέση (4.15) που εκφράζει την εξάρτηση της κινητικότητας από το ηλεκτρικό πεδίο.

$$\mu(E) = \frac{u_d(E)}{E} = \mu_0 \cdot \left[1 + \left(\frac{\mu_0 \cdot V_{CH}}{L_{eff} \cdot u_{sat}} \right)^\beta \right]^{-1/\beta} \quad (4.15)$$

Στη συνέχεια αντικαθιστώντας την (4.15) στην (4.7) προκύπτει μία νέα έκφραση για το ρεύμα στραγγαλισμού η σχέση (4.16), στην οποία λαμβάνεται υπόψη την εξάρτηση της κινητικότητας από το ηλεκτρικό πεδίο.

$$I_P(V_{CH}) = I_{P_FI} \cdot \left[1 + \left(\frac{\mu_0 \cdot V_{CH}}{L_{eff} \cdot u_{sat}} \right)^\beta \right]^{-1/\beta} \quad (4.16)$$

Στην εξίσωση (4.16) η ποσότητα $I_P(V_{CH})$ έχει εξάρτηση από το ηλεκτρικό πεδίο, ή ισοδυνάμως, από την τάση του καναλιού V_{CH} όπως φαίνεται και από τη εξίσωση (4.14).

Αντικαθιστώντας την καινούργια έκφραση (4.16) για το ρεύμα στραγγαλισμού στην (4.6) και (4.9) μας δίνει ένα μοντέλο του SiC JFET, στο οποίο λαμβάνεται υπόψη η εξάρτηση της κινητικότητας των φορέων από την τιμή του ηλεκτρικού πεδίου. Συγκεκριμένα, το ρεύμα του καναλιού στη γραμμική περιοχή προκύπτει από την αντικατάσταση του I_{P_FI} με το $I_P(V_{CH})$ στην εξίσωση (4.6) και έτσι προκύπτει

$$I_{CH} = I_P(V_{CH}) \cdot \left\{ \frac{3 \cdot V_{CH}}{V_P} - \frac{2}{V_P^{3/2}} \cdot \left[(V_{CH} - V_{GS} + V_{bi})^{3/2} - (V_{bi} - V_{GS})^{3/2} \right] \right\} \quad (4.17)$$

Όπου V_{CH} : Τάση στα άκρα του καναλιού

V_{GS} : Τάση πύλης-πηγής (gate-source)

I_P : Ρεύμα στραγγαλισμού για κινητικότητα μ , εξαρτώμενη από το ηλεκτρικό πεδίο

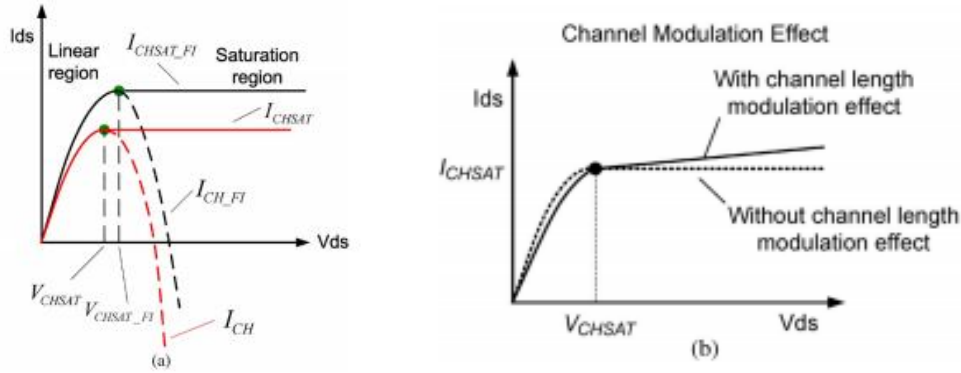
V_{bi} : Εσωτερική πτώση τάσης ένωσης (p-n) πύλης-πηγής

I_{CH} : Ρεύμα του καναλιού για κινητικότητα μ , εξαρτώμενη από το ηλεκτρικό πεδίο

Η εξίσωση (4.17) εκφράζει το ρεύμα καναλιού του SiC JFET μοντέλου λαμβάνοντας υπόψη και την εξάρτηση που έχει η κινητικότητα των φορέων από το ηλεκτρικό πεδίο στη γραμμική περιοχή.

Ένα πρόβλημα που υπάρχει με αυτή τη προσέγγιση είναι ότι το όριο μεταξύ της γραμμικής και της περιοχής κορεσμού δεν μπορεί να εκφραστεί ακριβώς με μία εξίσωση όπως στη περίπτωση όπου δεν υπήρχε εξάρτηση από το ηλεκτρικό πεδίο. Αυτή η κατάσταση απεικονίζεται στο σχήμα 4.16, στο οποίο βλέπουμε ότι τη στιγμή που η τάση του καναλιού φτάσει τη τάση κορεσμού V_{CHSAT} , το ρεύμα του καναλιού θα σταματήσει να αυξάνεται και θα μεταβεί σε κορεσμό. Αξίζει να σημειώσουμε ότι σε αυτή τη περίπτωση η τιμή της τάσης κορεσμού διαφέρει από τη προηγούμενη (4.10) όπου δεν είχε ληφθεί υπόψη η εξάρτηση από το ηλεκτρικό πεδίο. Μπορεί εύκολα να φανεί ότι διαφορίζοντας την εξίσωση (4.9) ως προς τη V_{CH} , ότι η οριακή περιοχή (4.10) παριστάνει τις μέγιστες τιμές που μπορεί να πάρει το ρεύμα καναλιού (4.9), που είναι εξαρτώμενες από τη V_{GS} . Αυτό ισχύει επίσης και για τη περίπτωση που έχουμε εξάρτηση από το ηλεκτρικό πεδίο. Ωστόσο τώρα η έκφραση για το ρεύμα κορεσμού είναι διαφορετική από τη προηγούμενη περίπτωση (2.8), διότι το ρεύμα στραγγαλισμού στη (4.17) είναι συνάρτηση της τάσης του καναλιού. Σύμφωνα με το καινούργιο μοντέλο του SiC JFET που συνυπολογίζει την εξάρτηση των φορέων από το ηλεκτρικό πεδίο η τάση κορεσμού V_{CHSAT} θα είναι μικρότερη από τη περίπτωση που δεν είχαμε εξάρτηση από το ηλεκτρικό πεδίο και θα υπολογίζεται με το τύπο (4.18).

$$V_{CHSAT} = V_{CHSAT_FI} - K \cdot (V_{CHSAT_FI}, V_{GS}, \beta) \quad (4.18)$$



Σχήμα 4.16: Χαρακτηριστικές I_{ds} - V_{ds} του μοντέλου με εξάρτηση από το ηλεκτρικό πεδίο (κόκκινη γραμμή) και του μοντέλου που είναι ανεξάρτητο αυτού (μαύρη γραμμή) (a). Χαρακτηριστική I_{ds} - V_{ds} λαμβάνοντας υπόψη το φαινόμενο διαμόρφωσης του καναλιού (b) [53].

συμπεριλαμβάνεται και ένας συντελεστής διόρθωσης $K \cdot (V_{CHSAT_FI}, V_{GS}, \beta)$ ο οποίος αφαιρείται από την V_{CHSAT_FI} .

Στη συνέχεια θα δείξουμε πως υπολογίζουμε το συντελεστή διόρθωσης $K \cdot (V_{CHSAT_FI}, V_{GS}, \beta)$. Η οριακή τάση V_{CHSAT} είναι η τάση στην οποία στη γραμμική περιοχή το ρεύμα του καναλιού που δίνεται από την εξίσωση (4.17) φτάνει τη μέγιστη του τιμή. Η συνάρτηση $I_{CH}(V_{CH})$ παρουσιάζει μέγιστο για $V_{CH} = V_{CHSAT}$ οπότε ισχύει και η εξής σχέση:

$$\left. \frac{d[I_{CH}(V_{CH})]}{dV_{CH}} \right|_{V_{CH}=V_{CHSAT}} \quad (4.19)$$

Στη συνέχεια αναπτύσσοντας σε σειρά Taylor τη συνάρτηση $I_{CH}(V_{CH})$ γύρω από το σημείο V_{CHSAT_FI} , διατηρώντας μόνο το πρωτοβάθμιο όρο και αντικαθιστώντας την έκφραση που προκύπτει στη συνθήκη (4.19) τότε καταλήγουμε στην έκφραση (4.20) για την τάση V_{CHSAT} :

$$V_{CHSAT} = V_{CHSAT_FI} - \frac{\left. \frac{d[I_{CH}(V_{CH})]}{dV_{CH}} \right|_{V_{CH}=V_{CHSAT}} \times \Gamma(V_{CHSAT_FI})}{\left. \frac{d^2[I_{CH}(V_{CH})]}{dV_{CH}^2} \right|_{V_{CH}=V_{CHSAT}} \times I_P(V_0) + \Gamma(V_0)} \quad (4.20)$$

Ύστερα από πράξεις από την (4.20) καταλήγουμε στην έκφραση (4.21) για την:

$$V_{CHSAT} = V_{CHSAT_FI} - \sqrt{V_{CHSAT_FI} - V_{GS} + V_{bi}} \cdot \left\{ (-2) \cdot V_{CHSAT_FI} \cdot V_P^{\frac{1}{2}} + \frac{4}{3} \left[(V_{CHSAT_FI} - V_{GS} + V_{bi})^{3/2} - (V_{bi} - V_{GS})^{3/2} \right] \cdot \frac{\frac{-\mu_0}{L_{eff} \cdot v_{sat}} \left(\frac{\mu_0 V_{CHSAT_FI}}{L_{eff} \cdot v_{sat}} \right)^{\beta-1}}{1 + \left(\frac{\mu_0 V_{CHSAT_FI}}{L_{eff} \cdot v_{sat}} \right)^\beta} \right\} \quad (4.21)$$

Το ρεύμα καναλιού στη περιοχή κορεσμού προκύπτει από αν αντικαταστήσουμε τη V_{CHSAT} στην εξίσωση (4.17). Για να ληφθεί υπόψη το φαινόμενο διαμόρφωσης καναλιού

προστίθεται ο όρος $1 + \lambda \cdot (V_{CH} - V_{CHSAT})$ στη τελική έκφραση. Η έκφραση για το ρεύμα κορεσμού για το μοντέλο όπου η κινητικότητα των φορέων εξαρτάται από το ηλεκτρικό πεδίο είναι

$$I_{CHSAT} = I_P(V_{CHSAT}) \cdot \left\{ \frac{3V_{CHSAT}}{V_P} - \frac{2}{V_P^{3/2}} \times \left[(V_{CHSAT} - V_{GS} + V_{bi})^{3/2} - (V_{bi} - V_{GS})^{3/2} \right] \right\} \times [1 + \lambda \cdot (V_{CH} - V_{CHSAT})] \quad (4.22).$$

Λόγω του όρου του φαινομένου της διαμόρφωσης του καναλιού $1 + \lambda \cdot (V_{CH} - V_{CHSAT})$ που εφαρμόζεται στο ρεύμα καναλιού στη περιοχή κορεσμού, το ρεύμα καναλιού έχει μία ασυνεχή παράγωγο κατά τη μετάβαση του από τη γραμμική περιοχή (4.17) στη περιοχή κορεσμού (4.22). Αυτή η κατάσταση φαίνεται στο σχήμα 4.16 (b): όπου στο όριο μεταξύ της γραμμικής και της περιοχής κορεσμού $V_{DS} = V_{CHSAT}$, το ρεύμα κορεσμού έχει μη μηδενική κλίση ενώ στη γραμμική περιοχή το ρεύμα έχει μηδενική κλίση. Αυτό μπορεί να προκαλέσει προβλήματα σύγκλισης στο σημείο μετάβασης. Για να λυθεί αυτό το πρόβλημα της απόκλισης στο σημείο του κορεσμού, ο επιπλέον όρος της διαμόρφωσης του καναλιού $1 + \lambda \cdot (V_{CH} - V_{CHSAT})$ εφαρμόζεται και στη γραμμική περιοχή του μοντέλου με την εξάρτηση των φορέων από το ηλεκτρικό πεδίο. Αυτός ο επιπλέον όρος προκαλεί μία μικρή μείωση του ρεύματος στη γραμμική περιοχή όπως φαίνεται και από το σχήμα 4.16 (b) από την συμπαγή γραμμή. Ως εκ τούτου η εξίσωση (2.16) για τη γραμμική περιοχή γίνεται

$$I_{CH} = I_P(V_{CH}) \cdot \left\{ \frac{3 \cdot V_{CH}}{V_P} - \frac{2}{V_P^{3/2}} \cdot \left[(V_{CH} - V_{GS} + V_{bi})^{3/2} - (V_{bi} - V_{GS})^{3/2} \right] \right\} \times [1 + \lambda \cdot (V_{CH} - V_{CHSAT})] \quad (4.23)$$

Ο συνδυασμός των εξισώσεων (4.22) και (4.23) αντιπροσωπεύουν το μοντέλο του SiC JFET με εξάρτηση της κινητικότητας των φορέων από το ηλεκτρικό πεδίο. Η εξίσωση (4.18) είναι το όριο μεταξύ γραμμικής και περιοχής κορεσμού. Αξίζει να σημειωθεί ότι αυτό το μοντέλο ισχύει και για Normally-on και για normally-off JFETs. Όπως έχει αναφερθεί και προηγουμένως το πλάτος του καναλιού αλλά και η νόθευση μπορούν να σχεδιαστούν έτσι ώστε για μηδενική τάση πύλης-πηγής, το κανάλι να είναι πλήρως απογυμνωμένο (normally-off JFET) ή μερικώς απογυμνωμένο (normally-on JFET). Αυτές οι δύο παράμετροι, N_{CH} και a , καθορίζουν τη τάση στραγγαλισμού του JFET (4.8). Η τάση στραγγαλισμού και για τα normally-on αλλά και για τα normally-off μπορεί να υπολογιστεί από τη $V_P = V_{bi} - V_{TH}$ όπου V_{th} είναι η τάση κατωφλίου του ημιαγωγού. Η διαφορά μεταξύ των normally-on και των normally-off είναι ότι η ενδογενής τάση V_{bi} των normally-off της ένωσης πύλης πηγής είναι ικανή να απογυμνώσει πλήρως το κανάλι και έτσι η τάση κατωφλίου είναι θετική ενώ αντιθέτως στη περίπτωση των normally-on είναι αρνητική. Η τάση στραγγαλισμού είναι θετική και για τα δύο στοιχεία και οι εξισώσεις για το κορεσμό (4.22) και για τη γραμμική περιοχή (4.23) ισχύουν πάλι και για τους δύο τύπους JFET. Προφανώς για τη περιοχή αποκοπής ($V_{CHSAT} \leq 0$), το ρεύμα του καναλιού είναι μηδέν.

Εφόσον τα SiC JFET υψηλής τάσεως έχουν παχιά περιοχή ολίσθησης ώστε να μπορούν να αποκόπτουν τα ισχυρά δυναμικά επομένως η αντίσταση της περιοχής ολίσθησης είναι

συγκρίσιμη με την αντίσταση του καναλιού. Επομένως είναι απαραίτητο να μοντελοποιήσουμε την αντίσταση της περιοχής ολίσθησης. Αυτή η αντίσταση μοντελοποιείται ως αντίσταση ενός ορθογωνίου που βρίσκεται κάτω από το κανάλι όπως φαίνεται και από το σχήμα 4.17. Η αντίσταση δίνεται από το τύπο

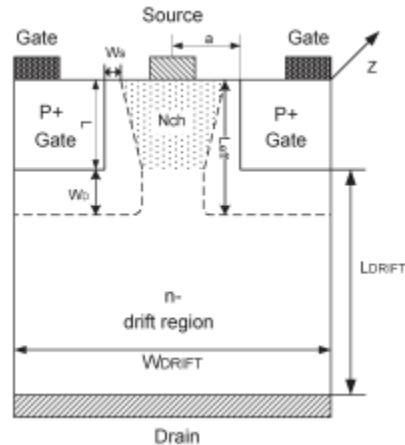
$$R_{DRIFT} = \frac{L_{DRIFT} \cdot W_D}{q \cdot \mu_{n-drift} \cdot N_{DRIFT} \cdot Z \cdot W_{DRIFT}} \quad (4.24)$$

Όπου L_{DRIFT} : Μήκος περιοχής ολίσθησης

W_D : Πλάτος της περιοχής απογύμνωσης

N_{DRIFT} : Πυκνότητα νόθευσης στην περιοχή ολίσθησης

$\mu_{n-drift}$: Κινητικότητα ηλεκτρικών φορέων στην περιοχή ολίσθησης



Σχήμα 4.17: Οριζόντια τομή ενός JFET [53.]

Στη συνέχεια προκυμμένον να μοντελοποιήσουμε τη δυναμική συμπεριφορά του SiC JFET, δύο μη γραμμικοί πυκνωτές εισάγονται στο μοντέλο, ένας στην επαφή πύλης-πηγής και άλλος ένας στη επαφή πύλης-υποδοχής. Πειράματα που έχουν γίνει έχουν δείξει ότι η χωρητικότητα πηγής-υποδοχής είναι αμελητέα σε σύγκριση με τις άλλες δύο χωρητικότητες. Μετρήσεις έχουν δείξει ότι η χωρητικότητα C_{DS} έχει τιμή που προσεγγίζει τα 1.5pF (περίπου 200 φορές μικρότερη από τις άλλες χωρητικότητες) και είναι σταθερή ανεξάρτητα με τη τάση που εφαρμόζεται στη ένωση υποδοχής-πηγής.

Η χωρητικότητα μεταξύ της πύλης και της πηγής δίνεται από την έκφραση

$$C_{GS} = \frac{\epsilon_{SiC} \cdot A_{GS}}{W_S} \quad (4.25)$$

Η χωρητικότητα μεταξύ της πύλης και της υποδοχής δίνεται από την έκφραση

$$C_{GD} = \frac{\epsilon_{SiC} \cdot A_{GD}}{W_D} \quad (4.26)$$

Όπου

$$W_S = \sqrt{\frac{2\varepsilon_{SiC}}{q \cdot N_{CH}} (V_{bi} - V_{GS})} \quad (4.27)$$

$$A_{GS} = 2L_{eff}Z \quad (4.28)$$

$$W_D = \sqrt{\frac{2\varepsilon_{SiC}}{q \cdot N_{CH}} (V_{CH} + V_{bi} - V_{GS})} \quad (4.29)$$

$$A_{GD} = W_{DRIFT}Z \quad (4.30)$$

$$L_{eff} = L + W_D \quad (4.31)$$

Στη συνέχεια δίνονται επεξήγηση των μεταβλητών και των συμβόλων που χρησιμοποιήθηκαν παραπάνω για τη περιγραφή του φυσικού μοντέλου του JFET.

β	Σταθερά για τη ταχύτητα κορεσμού
λ	Σταθερά φαινομένου διαμόρφωσης του καναλιού
ε_{SiC}	Διηλεκτρική σταθερά για το καρβίδιο του πυριτίου
μ_0	Κινητικότητα φορέων καναλιού ανεξάρτητη του ηλεκτρικού πεδίου
$\mu(E)$	Κινητικότητα φορέων καναλιού εξαρτημένη του ηλεκτρικού πεδίου
$\mu_{n-drift}$	Κινητικότητα φορέων στη περιοχή ολίσθησης
α	Το μισό του πλάτους του καναλιού
A_{GD}	Διατομή ένωσης μεταξύ πύλης και υποδοχής
A_{GS}	Διατομή ένωσης μεταξύ πύλης και υποδοχής
C_{GS}	Χωρητικότητα μεταξύ πύλης και πηγής
C_{GD}	Χωρητικότητα μεταξύ πύλης και υποδοχής
E	Ηλεκτρικό πεδίο
I_{CH}	Ρεύμα καναλιού για κινητικότητα μ , εξαρτώμενη από το ηλεκτρικό πεδίο
I_{CH_FI}	Ρεύμα καναλιού για κινητικότητα μ_0 , ανεξάρτητη από το ηλεκτρικό πεδίο
I_{CHSAT}	Ρεύμα κορεσμού καναλιού για κινητικότητα μ , εξαρτώμενη από το ηλεκτρικό πεδίο
I_{CHSAT_FI}	Ρεύμα κορεσμού καναλιού για κινητικότητα μ_0 , ανεξάρτητη από το ηλεκτρικό πεδίο
I_P	Ρεύμα στραγγαλισμού για κινητικότητα μ , εξαρτώμενη από το ηλεκτρικό πεδίο
I_{P_FI}	Ρεύμα στραγγαλισμού για κινητικότητα μ_0 , ανεξάρτητη από το ηλεκτρικό πεδίο
k	Σταθερά Boltzmann

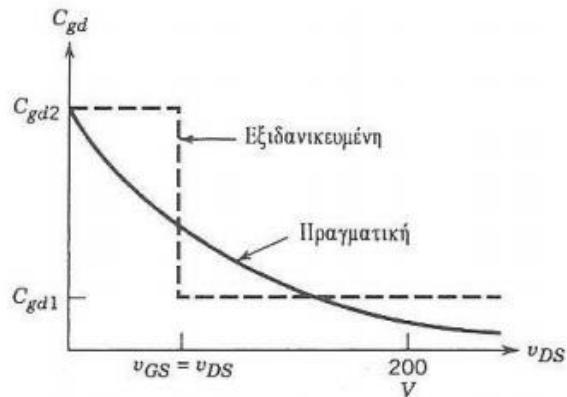
K	Συντελεστής διόρθωσης της τάσης στραγγαλισμού στην περίπτωση που λαμβάνεται υπόψιν το ηλεκτρικό πεδίο
L	Μήκος του καναλιού
L_{DRIFT}	Μήκος της περιοχής ολίσθησης
L_{eff}	Ενεργό μήκος καναλιού
n_i	Ενδογενής συγκέντρωση φορέων του SiC (δηλαδή ο αριθμός των ηλεκτρονίων που βρίσκονται στη ζώνη αγωγιμότητας ή των οπών που βρίσκονται στη ζώνη αγωγιμότητας ή των οπών που βρίσκονται στη ζώνη σθένους αντίστοιχα ανά μονάδα όγκου)
N	Πυκνότητα νόθευσης
N_A	Πυκνότητα νόθευσης στην περιοχή της πύλης
N_{CH}	Πυκνότητα νόθευσης στην περιοχή του καναλιού
N_{DRIFT}	Πυκνότητα νόθευσης στην περιοχή ολίσθησης
q	Θεμελιώδες ηλεκτρονικό φορτίο
R_{DRIFT}	Ωμική αντίσταση της περιοχής ολίσθησης
R_G	Ωμική επαφή/αντίσταση πύλης
T	Θερμοκρασία
u_{sat}	Η ταχύτητα κορεσμού των φορέων στο καρβίδιο του πυριτίου
V_{bi}	Εσωτερική πτώση τάσης ένωσης (p-n) πύλης-πηγής
V_{CH}	Τάση στα άκρα του καναλιού
V_{CHSAT}	Τάση κορεσμού του καναλιού για κινητικότητα μ , εξαρτώμενη από το ηλεκτρικό πεδίο
V_{CHSAT_FI}	Τάση κορεσμού του καναλιού για κινητικότητα μ_0 , ανεξάρτητη από το ηλεκτρικό πεδίο
V_{DS}	Τάση υποδοχής-πηγής
V_{GS}	Τάση πύλης-πηγής
V_P	Τάση στραγγαλισμού
W_D	Πλάτος περιοχής απογύμνωσης μεταξύ πύλης και υποδοχής
W_{DRIFT}	Πλάτος της περιοχής ολίσθησης
W_S	Πλάτος περιοχής απογύμνωσης μεταξύ πύλης και πηγής
Z	Διάσταση του ημιαγωγού σε κατακόρυφη κατεύθυνση προς το χαρτί

4.9 Διακοπτική Συμπεριφορά του SiC JFET

Όπως αναφέρθηκε και προηγουμένως η διακοπτική συμπεριφορά των JFET εξαρτάται σε μεγάλο βαθμό από τις χωρητικότητες μεταξύ των τριών ακροδεκτών του στοιχείου. Η πιο σημαντική χωρητικότητα που απαιτεί προσοχή είναι χωρητικότητα μεταξύ της πύλης και της υποδοχής C_{GD} . Αυτός ο πυκνωτής εξαρτάται από τη τάση V_{GD} , ο οποίος μοντελοποιεί τη περιοχή αραίωσης της επαφής πύλης-υποδοχής. Η συγκεκριμένη χωρητικότητα ονομάζεται και χωρητικότητα Miller για το λόγο ότι η μεταβολή της C_{GD} με τη V_{DS} επηρεάζει τη κυματομορφή της V_{GS} , με άλλα λόγια η έξοδος επηρεάζει τη είσοδο. Αυτό το φαινόμενο ονομάζεται φαινόμενο Miller. Η χωρητικότητα αυτή είναι η μεγαλύτερη σε σύγκριση με τις άλλες και παίζει το σημαντικότερο ρόλο διότι η επαφή πύλης-υποδοχής περιλαμβάνει τη μεγάλη περιοχή ολίσθησης. Επιπροσθέτως τη διακοπτική συμπεριφορά των JFET εξαρτάται και από τη χωρητικότητα C_{GS} , η οποία αποτελείται από δύο πυκνωτές ένα που εξαρτάται από τη τάση V_{GS} , ο οποίος μοντελοποιεί τη περιοχή αραίωσης της επαφής πύλης-πηγής και ένα ακόμη πυκνωτή που είναι σταθερός και δημιουργείται λόγω της επιμετάλλωσης της επαφής της πύλης. Το χαρακτηριστικό που έχουν τρανζίστορ επίδρασης ένωσης πεδίου είναι επειδή οι πυκνωτές που προαναφέρθηκαν δεν πολώνονται ορθά κατά τη λειτουργία του JFET δεν υπάρχει αποθήκευση φορέων μειονότητας, επομένως χαρακτηρίζονται από μεγάλες ταχύτητες έναυσης και σβέσης. Βέβαια αυτές οι χωρητικότητες εκτός από τις εξαρτήσεις που είδη αναφέραμε εξαρτώνται μέχρι ένα βαθμό και από τη θερμοκρασία, συγκεκριμένα η τάση κατωφλίου που μας ενδιαφέρει έχει παρατηρηθεί ότι ολισθαίνει προς αρνητικότερες τιμές καθώς αυξάνεται η θερμοκρασία. Αυτό συμβαίνει διότι η δίοδος πύλης καθώς η V_{GS} γίνεται αρνητικότερη παρουσιάζει ανάστροφο ρεύμα διαρροής I_{GS} το οποίο δεν γίνεται εντονότερο με την αύξηση της θερμοκρασίας [27].

Τέλος υπάρχει και η χωρητικότητα μεταξύ πηγής-υποδοχής C_{DS} . Αυτή η χωρητικότητα έχει τη μικρότερη τιμή σε σύγκριση με τις προηγούμενες και δεν εξαρτάται τόσο έντονα με τις μεταβολές της θερμοκρασίας. Καθώς επίσης εξαρτάται και πολύ λίγο από τη τάση V_{GS} , μειώνεται ελάχιστα καθώς η V_{GS} γίνεται αρνητικότερη. Προκειμένου να μετρήσουμε αυτή τη χωρητικότητα το JFET πρέπει να βρίσκεται στη περιοχή της αποκοπής.

Κατά κύριο λόγο ο χρόνος που λαμβάνουν χώρα τα διακοπτικά φαινόμενα, είναι ο χρόνος που χρειάζεται ο πυκνωτής C_{GD} να φορτιστεί και να εκφορτιστεί, για αυτό το λόγο και η χωρητικότητα του είναι ζωτικής σημασίας για τη συμπεριφορά του JFET. Στο σχήμα 4.18 φαίνεται η εξάρτηση της χωρητικότητας από τη τάση V_{DS} . Η χωρητικότητα C_{GS} θεωρείται αμετάβλητη ενώ η C_{DS} αμελητέα. Για τη περιγραφή της διακοπτικής διαδικασίας που ακολουθούν τα JFET θα θεωρήσουμε ότι για μικρές τιμές της V_{DS} , μικρότερες από τη διαφορά $V_{GS}-V_{th}$ (ωμική περιοχή), η χωρητικότητα C_{GD} θα έχει μια μεγάλη τιμή C_{GD2} , ενώ για μεγαλύτερες τιμές V_{DS} από τη διαφορά $V_{GS}-V_{th}$ η C_{GD} θα έχει μία μικρή τιμή C_{GD1} .

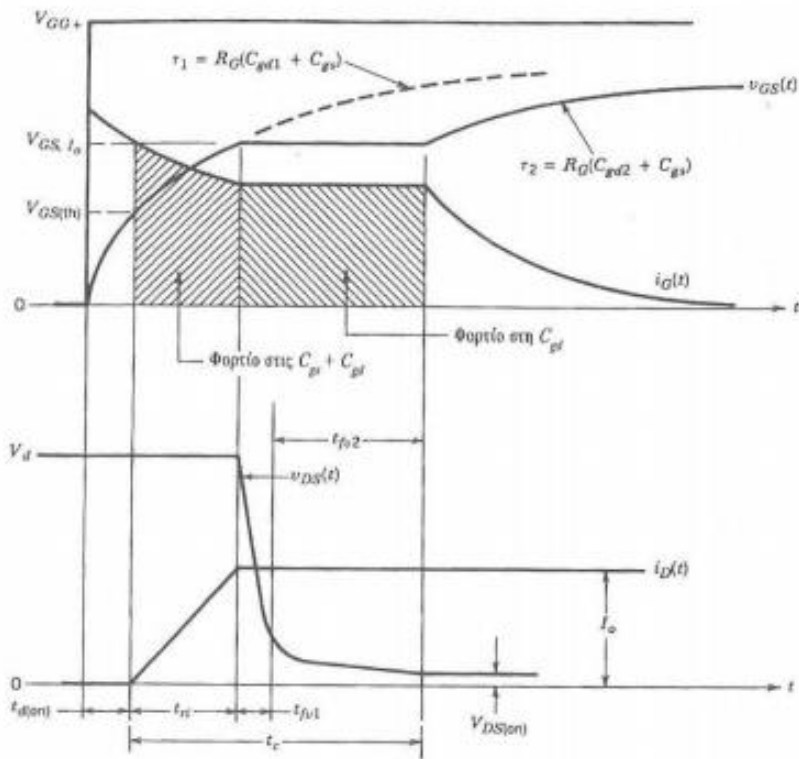


Σχήμα 4.18: Εσωτερικές χωρητικότητες που περιέχει ένα JFET [27].

Η διαδικασία έναυσης ενός JFET είναι η εξής. Η διακοπτική συμπεριφορά των JFET δεν διαφέρει και πολύ από τη συμπεριφορά των MOSFET, η κυριότερη διαφορά τους έγκειται στο επίπεδο της τάσης που εφαρμόζεται στη πύλη. Η τάση της πύλης για normally-on JFET κυμαίνεται από μία αρνητική τιμή σε μηδέν ενώ στα normally-off από αρνητική σε μία ελαφρώς θετική τιμή. Σημαντικό χαρακτηριστικό είναι ότι η ταχύτητα των JFET ξεπερνά αυτή των MOSFET διότι έχουν μικρότερες χωρητικότητες.

Αρχικά θεωρούμε ιδανική πηγή V_{GS} που οδηγεί τη πύλη του JFET μέσω μιας συνήθως μικρής αντίστασης R_G . Σκοπός μας είναι να οδηγήσουμε το JFET έτσι ώστε να μεταβεί από τη κατάσταση αποκοπής σε αγωγή, δηλαδή από τη κατάσταση που αποκόπτει μία μεγάλη τάση V_{DS} στη κατάσταση αγωγής που θα έχει μικρή V_{DS} και άρα θα έχει τις μικρότερες απώλειες αγωγής. Στο σχήμα 4.19 φαίνεται ο εφαρμοζόμενος παλμός και ακριβώς από κάτω φαίνεται πως μεταβάλλεται η τάση στα άκρα του ημιαγωγικού στοιχείου αλλά και το ρεύμα. Βλέπουμε ότι για τη στιγμή $t=0$ φτάνει ο παλμός V_{GG} που προφανώς και έχει τιμή μικρότερη από τη τάση κατωφλίου του JFET και μετά από μικρό χρονικό διάστημα φτάνει τη τάση V_{th} . Η V_{GS} αυξάνεται εκθετικά προς τη V_{th} και τη ίδια στιγμή διαρρέονται από το ρεύμα πύλης οι χωρητικότητες C_{GS} και C_{GD} του JFET. Έτσι αυτοί οι πυκνωτές φορτίζονται με σταθερά χρόνου $\tau = R_G(C_{GS} + C_{GD})$. Εκείνη τη στιγμή προφανώς η τάση V_{DS} είναι ακόμα σε υψηλή τιμή και το ρεύμα I_{DS} μηδενικό.

Έπειτα τη στιγμή που η τάση στη πύλη φτάσει τη V_{th} το ρεύμα I_{DS} αρχίζει να αυξάνεται γραμμικά καθώς πλέον βρισκόμαστε στη περιοχή κόρου.

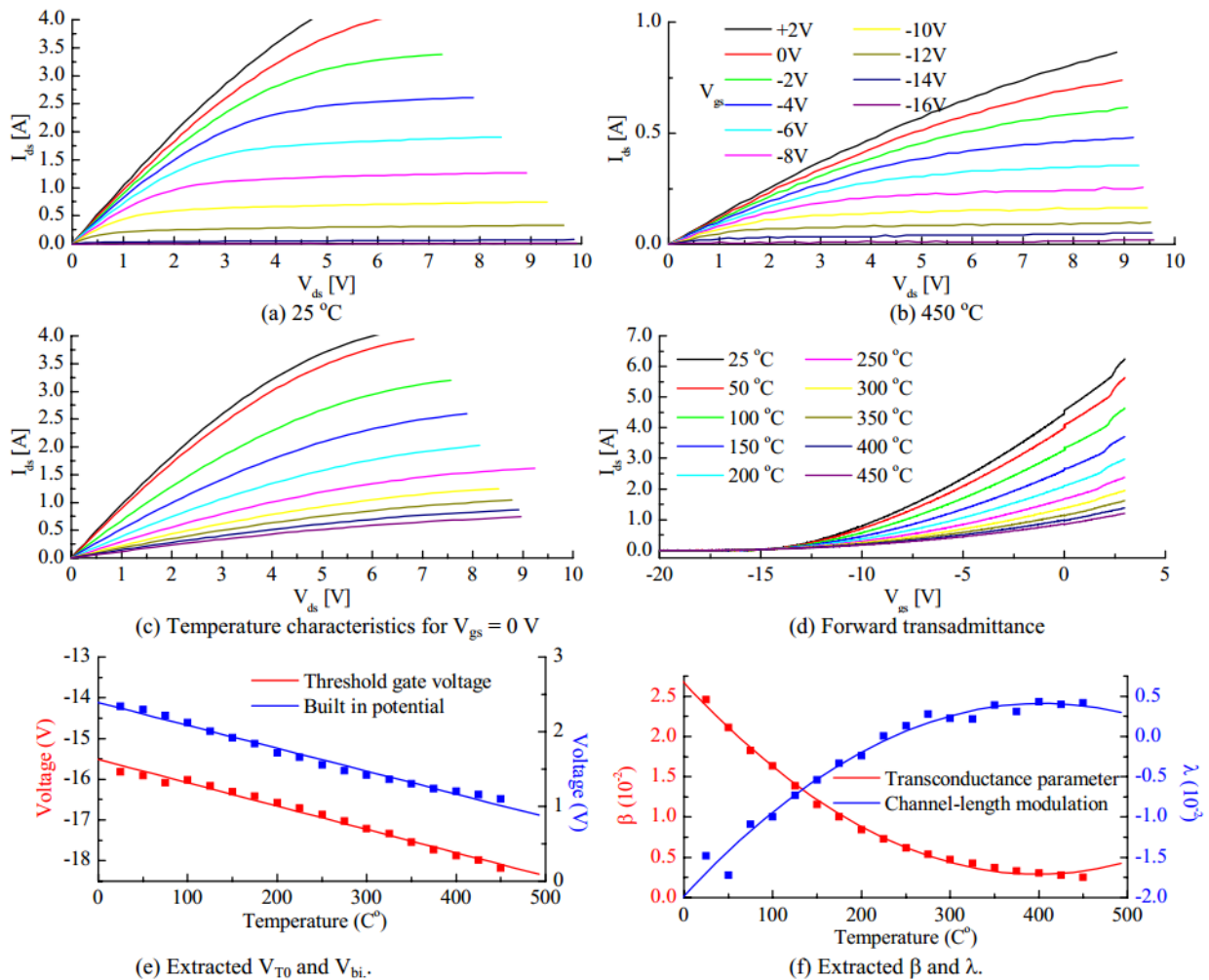


Σχήμα 4.19: Κυματομορφές των τάσεων και των ρευμάτων ως προς το χρόνο κατά τη διαδικασία της έναυσης του SiC JFET [27].

Στη συνέχεια στη χρονική στιγμή t_{r1} το ρεύμα έχει φτάσει στη μέγιστη του τιμή και ρέει όλο μέσω του JFET, ταυτόχρονα η τάση στα άκρα του JFET μειώνεται. Έπειτα εφόσον σταθεροποιηθεί το ρεύμα I_o θα σταθεροποιηθεί και η V_{GS} , διότι βρισκόμαστε ακόμη στη περιοχή του κόρου. Σε αυτή τη κατάσταση η C_{GS} έχει φορτιστεί πλήρως και συνεχίζει να φορτίζεται η C_{GD1} με ένα σταθερό ρεύμα πύλης που έχει τιμή $I_G = (V_{GG} - V_{GS,io}) / R_G$. Επομένως η V_{DS} θα πέφτει με ρυθμό $dV_{DS}/dt = I_G / C_{GD1} = (V_{GG} - V_{GS,io}) / C_{GD1} R_G$. Παρατηρούμε ότι ο ρυθμός πτώσης της V_{DS} εξαρτάται από τη χωρητικότητα C_{GD1} , η οποία έχει μικρή τιμή στη φάση λειτουργίας που βρισκόμαστε, και από τη αντίσταση R_G . Συμπεραίνουμε ότι όσο πιο μικρή αντίσταση έχουμε στη πύλη του JFET τόσο πιο γρήγορα θα πέσει η V_{DS} και κατά συνέπεια το JFET θα έρθει σε αγωγή. Παρατηρούμε από το σχήμα 4.19 ότι η πτώση της V_{DS} αποτελείται από δύο στάδια στο πρώτο πέφτει με μεγάλο ρυθμό σε ένα σημείο όμως η τάση V_{DS} γίνεται επαρκώς μικρή και έτσι η χωρητικότητα C_{GD} μεγαλώνει και έτσι μειώνεται ο ρυθμός πτώσης της V_{DS} . Στη συνέχεια εφόσον είμαστε στη ωμική περιοχή η V_{GS} αρχίζει πάλι να αυξάνεται εκθετικά. Έτσι το JFET έρχεται σε πλήρη αγωγή όπως φαίνεται και από το παραπάνω σχήμα με το ρεύμα πύλης να μηδενίζεται, για τη σβέση του ακολουθείται η αντίστροφη διαδικασία.

4.10 Εξάρτηση των JFET από τη Θερμοκρασία

Σε αυτό το κεφάλαιο θα περιγράψουμε τη επίδραση που έχει ο παράγοντας της θερμοκρασίας στις παραμέτρους που καθορίζουν τη συμπεριφορά των JFET. Αρχικά θα επικεντρωθούμε στην ορθή πόλωση. Στο σχήμα 4.20 (a) φαίνεται πως επηρεάζεται η χαρακτηριστική καμπύλη $V_{DS}-I_{DS}$ σε θερμοκρασία δωματίου (25°C) και στο σχήμα 4.20 (b) σε θερμοκρασία 450°C και στις δύο περιπτώσεις απεικονίζονται οι γραφικές παραστάσεις για διαφορετικές τιμές της τάσης πύλης V_{GS} [27].

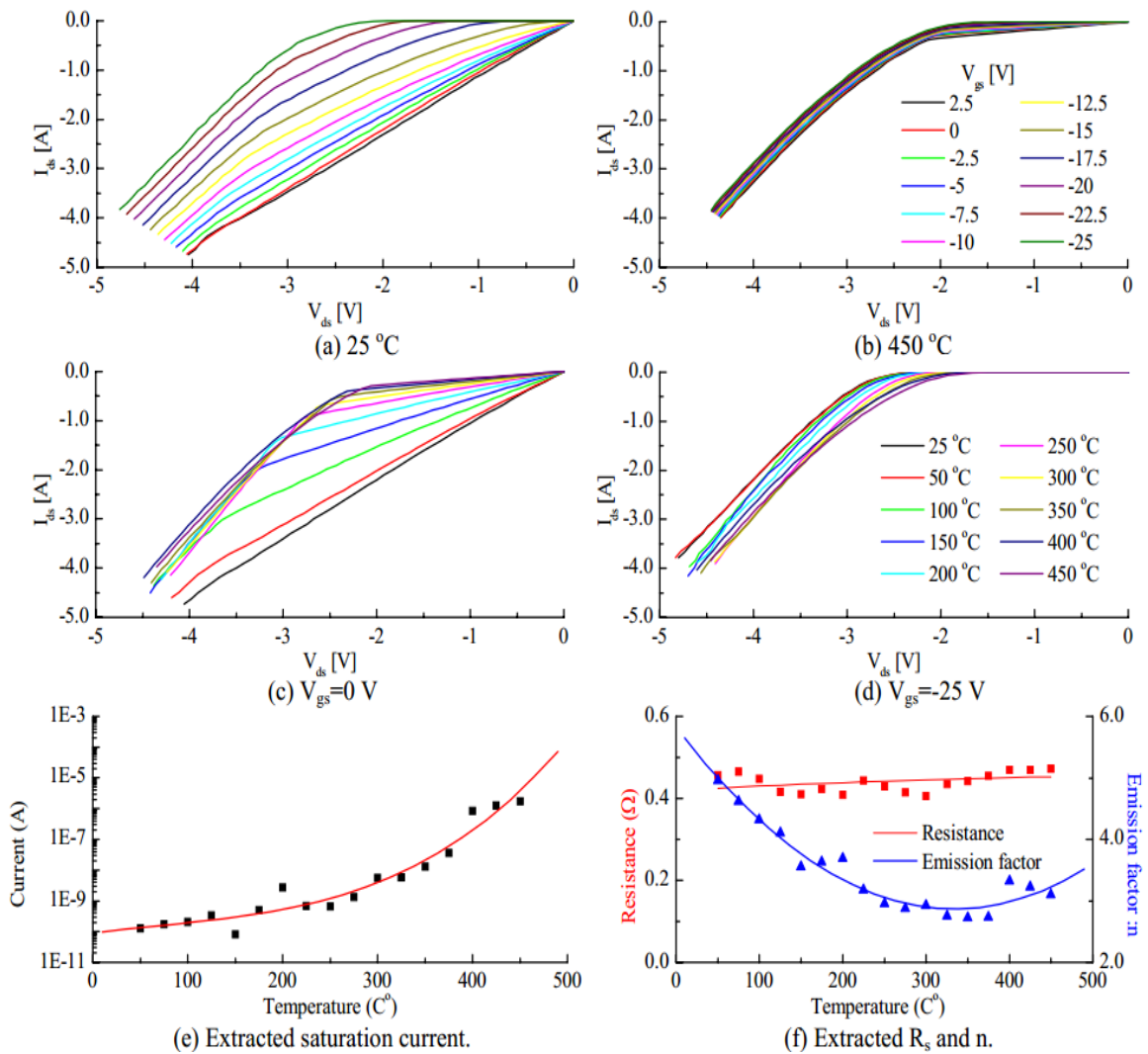


Σχήμα 4.20: Εξάρτηση χαρακτηριστικών $V_{ds}-I_{ds}$ σε θερμοκρασία δωματίου και σε θερμοκρασία 450 °C (a),(b). Εξάρτηση χαρακτηριστικών μεταφοράς από τη θερμοκρασία (c),(d). Εξάρτηση των β , λ , V_{th} και του εσωτερικού δυναμικού με τη θερμοκρασία (e),(f) [27].

Παρατηρούμε από τα πρώτα γραφήματα ότι καθώς η V_{GS} μειώνεται, αντίστοιχα μειώνεται και το ρεύμα που ρέει στο κανάλι του JFET. Η διαφορά που αξίζει να επισημάνουμε είναι ότι στο σχήμα 4.20 (b) που απεικονίζονται οι ίδιες χαρακτηριστικές όμως με υψηλότερη θερμοκρασία το ρεύμα στο κανάλι I_{DS} είναι αισθητά μικρότερο. Αυτό είναι αναμενόμενο διότι όπως αναφέραμε και προηγουμένως το ιδιαίτερο χαρακτηριστικό των JFET είναι η θετική θερμοκρασιακή σταθερά. Έτσι καθώς αυξάνεται η θερμοκρασία αυξάνεται και η αντίσταση αγωγής του JFET, επομένως μειώνεται και το ρεύμα αγωγής του.

Στη συνέχεια βλέπουμε από το σχήμα 4.20(c) για $V_{GS}=0$ τη εξάρτηση που έχει η χαρακτηριστική $V_{DS}-I_{DS}$ από το παράγοντα της θερμοκρασίας. Το ρεύμα κορεσμού φτάνει τη τιμή των τεσσάρων αμπερ σε θερμοκρασία δωματίου, όμως όπως είδαμε και προηγουμένως καθώς η θερμοκρασία αυξάνεται το ρεύμα μειώνεται σε τιμή μικρότερη του ενός αμπερ σε θερμοκρασία 450 °C. Στη συνέχεια στο σχήμα 4.20 (d) εξάγεται η διαγωγιμότητα του JFET και παρατηρείται η μεταβολή της αυξανόμενης της θερμοκρασίας. Φαίνεται από το γράφημα ότι το ρεύμα I_{DS} αυξάνεται με το τετράγωνο της τάσεως της πύλης V_{GS} . Ίσως ο πιο κρίσιμος παράγοντας για το παραλληλισμό των JFET είναι η τάση κατωφλίου V_{th} και στο σχήμα 4.20(e) φαίνεται η εξάρτηση της από τη θερμοκρασία. Βλέπουμε ότι καθώς αυξάνεται η θερμοκρασία η τιμή της V_{th} γίνεται πιο αρνητική. Τέλος στο σχήμα 4.20(f) φαίνεται η μεταβολή της διαγωγιμότητας και του συντελεστή του καναλιού λ .

Στις προηγούμενες εικόνες είδαμε την εξάρτηση του JFET από τη θερμοκρασία στη ορθή πόλωση. Στο σχήμα 4.21 απεικονίζονται οι εξαρτήσεις των παραμέτρων JFET από τη θερμοκρασία όταν βρισκόμαστε σε κατάσταση ανάποδης οδήγησης. Στα σχήματα 4.21(a),(b) απεικονίζονται οι χαρακτηριστικές $V_{DS}-I_{DS}$ για διάφορες τιμές της V_{GS} σε δύο θερμοκρασίες στο σχήμα (a) σε θερμοκρασία δωματίου και στο (b) σε θερμοκρασία 450 °C. Στη διεξαγωγή αυτών των πειραμάτων έχει ληφθεί υπόψη και μία αντιπαράλληλη δίοδος μεταξύ καναλιού και πηγής. Έτσι φαίνεται από το σχήμα (a) ότι αρχικά το ρεύμα περνάει εξολοκλήρου μέσω του καναλιού του JFET όμως όταν η τάση V_{DS} ξεπεράσει τη τάση κατωφλίου της διόδου τότε το ρεύμα αρχίζει να ρέει μέσω της διόδου, αυτό φαίνεται ξεκάθαρα στο πρώτο σχήμα. Στις (c) και (d) διακρίνονται πάλι οι χαρακτηριστικές $V_{DS}-I_{DS}$ για διάφορες θερμοκρασίες και για τάση πύλης αρχικά 0V και έπειτα στα -25V. Τέλος στις γραφικές απεικονίσεις των σχημάτων (e) και (f) βλέπουμε τη εξάρτηση που έχουν τα χαρακτηριστικά της διόδου από τη θερμοκρασία, συγκεκριμένα το ρεύμα κορεσμού την αντίσταση αγωγής και το παράγοντα εκπομπής n [27]-[28].

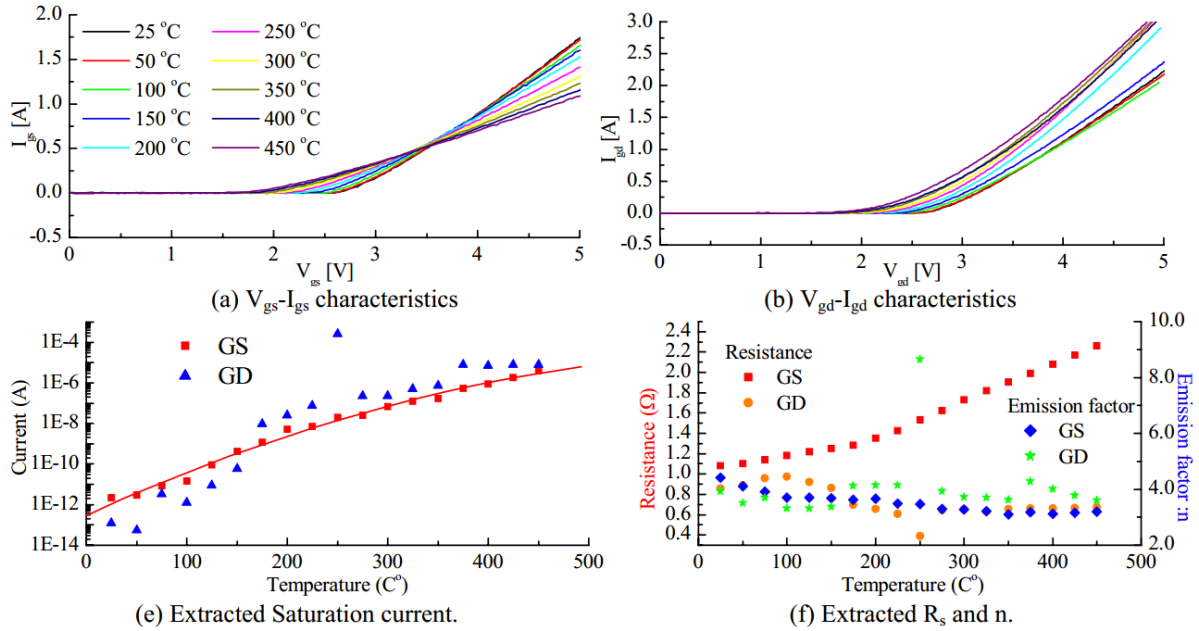


Σχήμα 4.21: Εξάρτηση χαρακτηριστικών V_{ds} - I_{ds} σε θερμοκρασία δωματίου και σε θερμοκρασία 450 °C (a),(b). Εξάρτηση χαρακτηριστικών μεταφοράς από τη θερμοκρασία (c),(d). Εξάρτηση των β , λ , V_{th} και του εσωτερικού δυναμικού με τη θερμοκρασία (e),(f) κατά την ανάποδη οδήγηση [27].

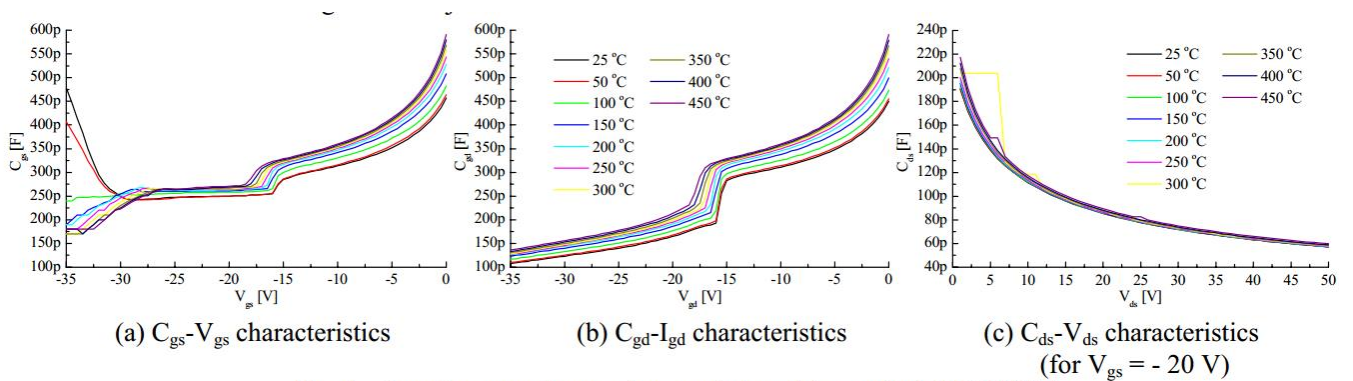
Στη συνέχεια στο σχήμα 4.22(a) βλέπουμε τη χαρακτηριστική V_{GS} - I_{GS} και στη (b) τη V_{GD} - I_{GD} οι οποίες αφορούν τις επαφές p-n πύλης-πηγής και πύλης υποδοχής αντίστοιχα. Λόγω των διαφορών που υπάρχουν στις περιοχές διάχυσης της πηγής και της υποδοχής εμφανίζονται και αυτές οι διαφορές στις χαρακτηριστικές. Στη καμπύλη 4.22(e) φαίνεται η μεταβολή των ρευμάτων κορεσμού μεταβαλλόμενης της θερμοκρασίας. Τέλος στο σχήμα 2.23(f) απεικονίζεται η μεταβολή των αντιστάσεων και των συντελεστών n των διόδων GS και GD.

Από τα πιο κρίσιμα χαρακτηριστικά που μπορεί να μεταβληθεί με τη θερμοκρασία είναι οι χωρητικότητες των επαφών του JFET. Όπως έχει αναφερθεί και προηγουμένως η τιμή των

χωρητικότητων είναι καθοριστικής σημασίας για τα διακοπτικά φαινόμενα του ημιαγωγού. Στο σχήμα 4.23 απεικονίζονται οι μεταβολές των χωρητικότητων C_{GS} , C_{GD} και C_{DS} αντίστοιχα.



Σχήμα 4.22: Εξάρτηση χαρακτηριστικών καμπυλών, των ρευμάτων κορεσμού, της αντίστασης και του συντελεστή n από τη θερμοκρασία [27].

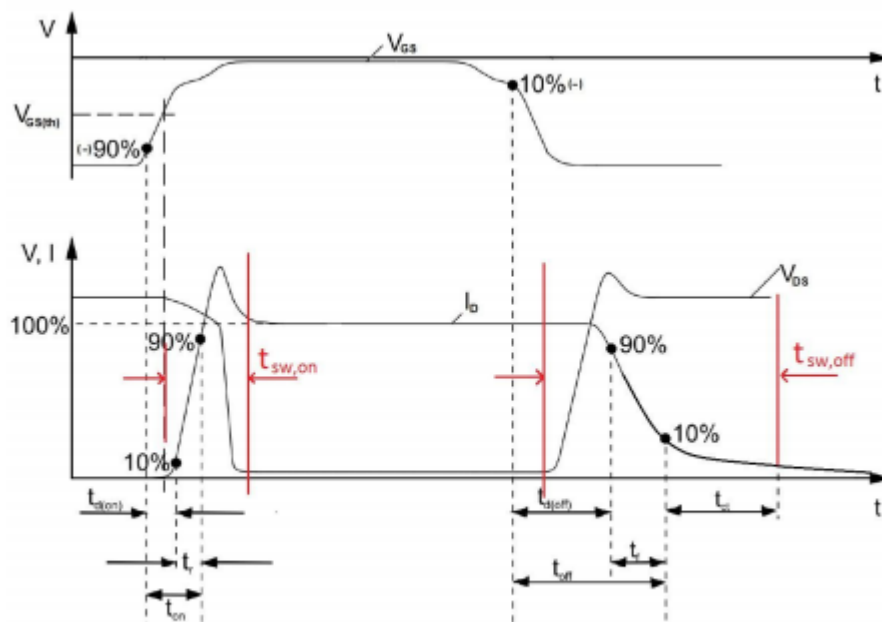


Σχήμα 4.23: Εξάρτηση των χωρητικότητων από τη θερμοκρασία [27].

4.11 Διακοπτικές Απώλειες JFET

Ένα από τα πιο σημαντικά κριτήρια που πρέπει να λάβουμε υπόψη μας στο σχεδιασμό ενός συστήματος που χρησιμοποιεί SiC JFET είναι οι απώλειες του συστήματος. Στο σχήμα 4.24 φαίνεται μία θεωρητική διακοπτική κυματομορφή τάσης-ρεύματος ενός JFET. Οι παράμετροι είναι οι εξής:

- $t_d(\text{on})$: turn on delay time ή χρόνος καθυστέρησης έναυσης
- t_r : rise time ή χρόνος ανόδου
- t_{on} : $t_d(\text{on}) + t_r$, turn on time ή χρόνος έναυσης
- $t_d(\text{off})$: turn off delay time ή χρόνος καθυστέρησης σβέσης
- t_f : fall time ή χρόνος καθόδου
- t_{off} : $t_d(\text{off}) + t_f$, turn off time ή χρόνος σβέσης



Σχήμα 4.24: Διακοπτικές κυματομορφές τάσης-ρεύματος του JFET κατά την έναυση και τη σβέση. Κυματομορφή της τάσης της πύλης V_{GS} [29].

Για το υπολογισμό των απωλειών των JFET στοιχείων πρέπει να συμπεριλάβουμε τις απώλειες αγωγής αλλά και τις διακοπτικές απώλειες. Υπάρχουν και οι απώλειες διαρροής που είναι οι απώλειες που προκύπτουν από το ρεύμα διαρροής που υπάρχει κατά τη διάρκεια που το JFET είναι σε κατάσταση off όμως τις θεωρούμε αμελητέες καθώς προσεγγίζουν το μηδέν. Οι τύποι που υπολογίζονται αυτές οι απώλειες είναι οι εξής:

- Απώλειες αγωγής: $W = V_{DS} \cdot I_D \cdot t_{\text{on_state}}$
- Απώλειες της έναυσης: $W = \int_0^{t_{\text{sw,on}}} v(t) \cdot i(t) dt$ (4.32)
- Απώλειες της σβέσης: $W = \int_0^{t_{\text{sw,off}}} v(t) \cdot i(t) dt$

Στις απώλειες αγωγής ο τύπος είναι απλός, υπολογίζοντας το γινόμενο του ρεύματος και της αντίστασης αγωγής. Οι απώλειες του κυκλώματος οδήγησης εξαρτώνται κυρίως από τη διακοπτική συχνότητα, θα αναφερθούμε αναλυτικότερα στα κυκλώματα οδήγησης στο επόμενο κεφάλαιο. Τέλος οι διακοπτικές απώλειες είναι αυτές που μας ενδιαφέρουν περισσότερο καθώς συνήθως έχουν τη μεγαλύτερη τιμή [29].

Κεφάλαιο 5

Οδήγηση SiC JFETs

5.1 Γενικά για Κυκλώματα Οδήγησης

Έχουν είδη αναφερθεί οι λόγοι για τους οποίους τα SiC JFET normally-on και normally-off είναι πιο ελκυστικά για ποικίλες εφαρμογές, όμως ιδιαίτερη μέριμνα πρέπει να δοθεί στο κύκλωμα οδήγησης που είναι απαραίτητο για τη σωστή και βέλτιστη λειτουργία κάθε ημιαγωγού. Συγκεκριμένα δύο είναι οι κρίσιμες προϋποθέσεις που απαραίτητως πρέπει να τηρούν τα κυκλώματα οδήγησης[15]:

1. Τα κυκλώματα οδήγησης της πύλης πρέπει να είναι σε θέση να οδηγούν τόσο σε σβέση όσο και σε αγωγή τα ημιαγωγικά στοιχεία με συγκεκριμένη ταχύτητα
2. Επιπροσθέτως τα κυκλώματα οδήγησης πρέπει να έχουν πολύ χαμηλή κατανάλωση ισχύος

Επίσης ένα σημαντικό στοιχείο που πρέπει να διαθέτουν όλα τα κυκλώματα οδήγησης είναι να είναι σχεδιασμένα έτσι ώστε να μπορούν να λειτουργήσουν σε υψηλές θερμοκρασίες και κατά συνέπεια να αξιοποιηθούν στο μέγιστο οι δυνατότητες των SiC. Έπειτα εκτός από αυτές τις απαιτήσεις κάθε κύκλωμα οδήγησης πρέπει να έχει και ιδιαίτερα χαρακτηριστικά αναλόγως το ημιαγωγικό στοιχείο που πρέπει να οδηγήσει. Συγκεκριμένα στη περίπτωση των normally-on JFET πρέπει η τάση να κυμαίνεται από τα αρνητικά στα θετικά και στη περίπτωση των normally-off που χρειάζονται ένα συγκεκριμένο ρεύμα στη πύλη για τη λειτουργία τους.

Ιδιαίτερη προσοχή πρέπει να δοθεί στο σχεδιασμό κυκλωμάτων οδήγησης για τα normally-on διότι εάν υπάρχει περίπτωση να αποκοπεί η τροφοδοσία, εφόσον σε κατάσταση ηρεμίας άγουν, υπάρχει μεγάλος κίνδυνος καταστροφής των ημιαγωγών. Στη συνέχεια θα μελετηθούν τα περισσότερα διαδεδομένα κυκλώματα οδήγησης τόσο για normally-on όσο και για normally-off SiC JFET.

5.2 Κυκλώματα Οδήγησης για Normally-On JFET.

Παρότι το γεγονός ότι τα normally-on SiC JFET είναι στοιχεία τάσης δεν είναι τόσο απλό το κύκλωμα που τα οδηγεί είτε σε αγωγή είτε σε σβέση. Συγκεκριμένα πρέπει να πληροί τις εξής προϋποθέσεις όσο αφορά τη τάση τροφοδοσίας [15]:

- Η τροφοδοσία του κυκλώματος οδήγησης να είναι μεγαλύτερη από τη V_p (pinch-off voltage) του JFET έτσι ώστε να μείνει σε κατάσταση αποκοπής
- Η τάση τροφοδοσίας πρέπει να είναι μικρότερη από τη ανάποδη τάση κατάρρευσης της επαφής πύλης-πηγής $V_{br,g}$

Τα SiC JFET μπορεί να βρίσκονται σε τέσσερις φάσεις κατά τη διάρκεια της λειτουργίας τους που είναι οι μεταβάσεις τόσο σε έναυση τόσο και σε σβέση και οι καταστάσεις αγωγής και

αποκοπής. Σε κάθε κατάσταση το SiC JFET έχει διαφορετικές απαιτήσεις που πρέπει να ληφθούν υπόψη στο σχεδιασμό κατά το σχεδιασμό του κυκλώματος οδήγησης.

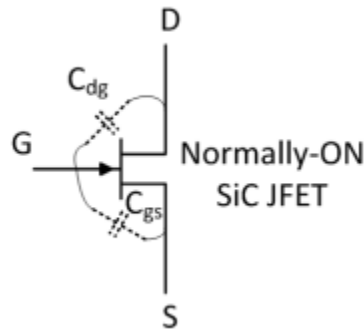
Πιο συγκεκριμένα για η μετάβαση από αποκοπή σε αγωγή εξαρτάται κυρίως από τη φόρτιση των εσωτερικών παρασιτικών χωρητικότητων που έχει το SiC JFET, όσο πιο γρήγορα φορτιστούν τόσο πιο γρήγορη θα είναι και η μετάβαση. Στο σχήμα 5.1 απεικονίζονται οι παράσιτες χωρητικότητες ενός JFET που είναι οι C_{GS} και η C_{GD} (Miller Capacitance). Ο τρόπος που πετυχαίνουμε ταχύτατες φορτίσεις είναι τροφοδοτώντας τη πύλη με υψηλές αιχμές ρεύματος από το κύκλωμα οδήγησης. Το πόσο υψηλές θα είναι καθορίζεται από τη αντίσταση που έχουμε τοποθετήσει στη πύλη R_G . Η επιλογή της τιμής της αντίστασης R_G απαιτεί ιδιαίτερη προσοχή διότι όσο πιο μικρή είναι η αντίσταση τόσο μεγαλύτερες αιχμές ρεύματος θα έχουμε στη πύλη, επομένως και γρήγορες μεταβάσεις, όμως δεν μπορεί να είναι οσοδήποτε μικρή διότι τότε θα έχουμε υψηλές ταλαντώσεις στη πύλη του JFET. Αυτό μπορεί να οδηγήσει σε μη ηθελημένη αγωγή του SiC με κίνδυνο τη καταστροφή του. Επιπροσθέτως όσο μεγαλύτερη είναι η τιμή της R_G τόσο μεγαλώνουν και οι απώλειες που θα έχουμε πάνω σε αυτή. Επομένως είναι κατανοητό ότι πρέπει να γίνει ένας συμβιβασμός όσο αφορά τη επιλογή της αντίστασης R_G . Επίσης σκόπιμο είναι να σχεδιάζεται το σύστημα έτσι ώστε η απόσταση μεταξύ της πύλης του στοιχείου και του κυκλώματος οδήγησης να είναι πολύ μικρή έτσι ώστε να ελαχιστοποιηθεί η αυτεπαγωγή της πύλης και κατά συνέπεια να μειωθούν οι ταλαντώσεις του ρεύματος.

Στη συνέχεια για να διατηρηθεί ένα normally-on JFET σε κατάσταση αγωγής πρέπει να τροφοδοτείται στη πύλη του ρεύμα σταθερής τιμής. Πρέπει να επιλέξουμε με προσοχή τη τάση της πύλης V_{GS} με την οποία θα το τροφοδοτούμε διότι θέλουμε να είναι αρκετά μεγάλη ώστε να είναι πιο αποδοτικό, καθώς μεγαλώνοντας την V_{GS} ανοίγει το κανάλι ακόμη περισσότερο που σημαίνει ότι θα έχουμε μικρότερη αντίσταση αγωγής άρα και μειωμένες απώλειες. Βέβαια το σημείο που απαιτεί προσοχή είναι να μην υπερβεί μία συγκεκριμένη τιμή καθώς αυτό θα προκαλέσει υψηλότερο ρεύμα και έτσι θα έχουμε υψηλότερες απώλειες και μάλιστα με κίνδυνο την καταστροφή του ημιαγωγού. Έτσι πρέπει να βρεθεί η κατάλληλη τιμή τάσης V_{GS} ώστε να έχουμε τη βέλτιστη τιμή ρεύματος. Επιπροσθέτως η αύξηση του καναλιού προκαλεί και αύξηση του ρεύματος κορεσμού. Τέλος πρέπει να επιλέξουμε κατάλληλη τιμή V_{GS} μεγαλύτερη του μηδενός για να λειτουργεί το JFET βέλτιστα.

Όσο αφορά τη μετάβαση από τη αγωγή στη αποκοπή η διαδικασία είναι αντίστοιχη με τη έναυση, μόνο που σε αυτή τη περίπτωση πρέπει να αποφορτιστούν οι εσωτερικές χωρητικότητες για να μεταβεί το JFET σε αποκοπή. Για να συμβεί αυτό συγκεκριμένα για τα normally-on είναι απαραίτητο να εφαρμοστεί ένας αρνητικός παλμός στη πύλη τους. Ένας σχετικά υψηλός αρνητικός παλμός είναι επιθυμητός ώστε να πετύχουμε γρήγορη μετάβαση, μία τυπική τιμή είναι τα -15V.

Τέλος για να παραμείνει το στοιχείο σε κατάσταση αποκοπής πρέπει να του εφαρμόζεται συνεχώς αρνητικός παλμός στη πύλη του. Σε αυτό το σημείο χρειάζεται προσοχή διότι εάν η τάση V_{GS} ξεπεράσει τη τάση κατάρρευσης της πύλης $V_{br,g}$ τότε θα περάσει υψηλό ρεύμα από τη

πύλη με αποτέλεσμα τη καταστροφή του στοιχείου. Στο εργαστήριο έγιναν πειράματα με τα Normally-On SJPD120R085 όπου από το datasheet βλέπουμε ότι η τάση κατάρρευσης είναι 8-12V πιο μικρή από τη τάση αποκοπής. Επίσης πρέπει να λάβουμε υπόψη ότι οι τιμές μεταβάλλονται με τη θερμοκρασία.



Σχήμα 5.1: Κυκλωματικό σύμβολο JFET που συμπεριλαμβάνει και τις παράσιτες χωρητικότητες [15].

Μία πολύ σημαντική παρατήρηση είναι ότι λόγω της χωρητικότητας miller που έχει αρκετά μεγάλη τιμή είναι δυνατό σε μία συνδεσμολογία γέφυρας να υπάρχει πιθανότητα να λόγω του παρασιτικού ρεύματος που δημιουργείται από τη χωρητικότητα miller να πάει σε αγωγή και άλλο JFET που φυσιολογικά θα έπρεπε να ήταν σε κατάσταση αποκοπής προκαλώντας έτσι βραχυκύκλωμα. Για αυτό το λόγο, όπως θα φανεί και αργότερα στο σχεδιασμό του κυκλώματος οδήγησης, τοποθετείται ένας πυκνωτής αντιστάθμισης παράλληλα με τη επαφή πύλης-πηγής ώστε να μειωθεί αυτό το παράσιτο ρεύμα ενώ ταυτόχρονα συνεισφέρει στη μείωση των ταλαντώσεων της πύλης του JFT.

Στις αυξημένες ταλαντώσεις στη κυματομορφή της πύλης προστίθενται και οι ταλαντώσεις που προκύπτουν από την παράσιτη αυτεπαγωγή της πηγής καθώς έχουν την ίδια αναφορά με το κύκλωμα τροφοδοσίας, έτσι οποιαδήποτε ταλάντωση της πηγής επηρεάζει και τη πύλη πράγμα που είναι ανεπιθύμητο. Για αυτό το λόγο πολλές φορές στο κύκλωμα οδήγησης συμπεριλαμβάνονται και Snubbers ώστε να περιοριστούν οι ταλαντώσεις. Τα κυκλώματα Snubbers συνήθως είναι μία αντίσταση και ένας πυκνωτής συνδεδεμένα παράλληλα στο στοιχείο ώστε να εξαλείψουν τις ανεπιθύμητες ταλαντώσεις.

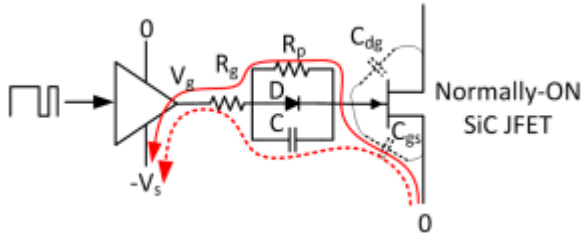
5.3 Κύκλωμα Οδήγησης RCD

Στο σχήμα 5.2 απεικονίζεται το πιο διαδεδομένο κύκλωμα οδήγησης επονομαζόμενο ως DRC. Όπως βλέπουμε αποτελείται από ένα κλάδο που έχει συνδεδεμένα παράλληλα μία αντίσταση R_p , μία δίοδο D και ένα πυκνωτή C . Εν σειρά με το κλάδο αυτό συνδέεται μία αντίσταση R_g . Αυτό το κύκλωμα τροφοδοτείται από ένα ενισχυτή ρεύματος όπου ο τύπος που χρησιμοποιήθηκε στο εργαστήριο είναι ο IXDD_609.

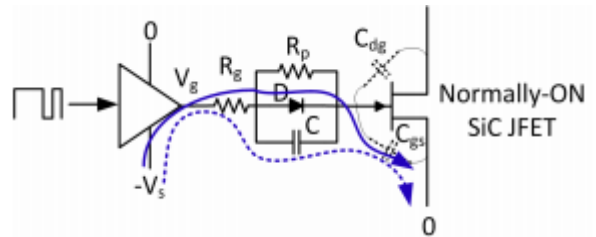
Προκειμένου να αναλύσουμε τη λειτουργία του κυκλώματος οδήγησης θα χρησιμοποιήσουμε τα σχήματα 5.2 και 5.3. Στο σχήμα 5.2 βλέπουμε το DRC drive να οδηγεί το JFET σε αποκοπή θεωρώντας ότι στο προηγούμενο κύκλο λειτουργίας βρισκόταν σε αγωγή. Από τη στιγμή σταθεί παλμός από το μικροεπεξεργαστή για να μεταβούν τα SiC σε αποκοπή η τάση εισόδου του DRC drive V_g γίνεται ίση με τη τάση τροφοδοσίας που είναι $-V_s$, έτσι ένα ρεύμα ρέει από το κλάδο του πυκνωτή προς το JFET όπως φαίνεται από τη διακεκομμένη γραμμή. Στη συνέχεια όταν φτάσει η τάση V_{GS} τη τάση αποκοπής τότε το διακοπτικό στοιχείο μεταβαίνει σε κατάσταση αποκοπής έχοντας εκφορτιστεί η χωρητικότητα C_{GS} . Έπειτα εφόσον έχει φορτιστεί η εσωτερική χωρητικότητα παρατηρούμε ένα μικρό ρεύμα που υπάρχει κατά τη διάρκεια που βρίσκεται σε αποκοπή το JFET και ακολουθεί τη διαδρομή που φαίνεται από τη συνεχή γραμμή μέσω της αντίστασης R_p . Επιλέγουμε μία μεγάλη αντίσταση για τη R_p έτσι ώστε να περιορίσουμε το ρεύμα της αποκοπής και να ελαχιστοποιήσουμε τις απώλειες και ταυτόχρονα να παρέχουμε προστασία για το κύκλωμα. Μία τυπική τιμή για τη τάση τροφοδοσίας είναι $-15V$, είναι σκοπίμως πιο αρνητική από τη V_p έτσι ώστε να οδηγηθεί η επαφή πύλης-πηγής σε κατάρρευση οπότε η τάση που θα έχει στα άκρα της θα ισούται με τη $V_{br,g}$. Με αυτό τον τρόπο πετυχαίνουμε σταθερό ρεύμα αποκοπής καθώς η τάση στα άκρα της αντίστασης R_p είναι ίδια με αυτή του πυκνωτή C η οποία είναι γνωστή και ισούται με τη διαφορά της τάσης και της $V_{br,g}$. Χρησιμοποιώντας αυτό το κύκλωμα οδήγησης παρέχεται και προστασία στο JFET διότι ακόμα και αν η τάση τροφοδοσίας είναι μεγαλύτερη από τη $V_{br,g}$ τότε αρχικά φορτίζεται ο πυκνωτής C του κυκλώματος οδήγησης και στη συνέχεια το ρεύμα περιορίζεται από τη αντίσταση R_p . Τέλος η δίοδος έχει σκοπό να εμποδίζει τη ροή του ρεύματος από αυτό το κλάδο καθώς επίσης να μειώσει τις ταλαντώσεις [15].

Στη άλλη περίπτωση υποθέτουμε ότι το normally-on SiC JFET βρίσκεται σε κατάσταση αποκοπής και θέλουμε να το πάμε σε αγωγή στέλνουμε κατάλληλο παλμό από το μικροελεκτή στο κύκλωμα οδήγησης και ακολουθεί η διαδικασία αγωγής που φαίνεται και στο σχήμα 5.3. Εφαρμόζοντας μία σχετικά μικρή θετική τάση στη είσοδο του κυκλώματος, στα πειράματα που διεξήχθησαν στο εργαστήριο η τάση αυτή επιλέχθηκε στα $+5V$. Από τη προηγούμενη φάση λειτουργίας ο πυκνωτής του drive έχει φορτιστεί με τάση $V_{br,g}-V_s$, κατά τη μετάβαση σε αγωγή εκφορτίζεται με μία σταθερά εκφόρτισης $\tau=R_s C$ και ταυτόχρονα φορτίζονται οι παρασιτικές χωρητικότητες του JFET όπως φαίνεται και από το σχήμα 5.3 από τη διακεκομμένη γραμμή. Αφού εκφορτιστεί πλήρως ο πυκνωτής το ρεύμα μόνιμης κατάστασης θα ρέει μέσω της R_g και της δίοδου όπως φαίνεται από τη συνεχή γραμμή. Πρέπει να τονίσουμε ότι για να πάνε σε αγωγή τα normally-on JFET θα μπορούσαμε να τα τροφοδοτήσουμε και με μηδενική τάση όμως

τους δίνουμε μία ελαφρώς θετική τάση έτσι ώστε να εκμεταλλευτούμε τα καλύτερα χαρακτηριστικά του όπως έχει αναφερθεί προηγουμένως [25].

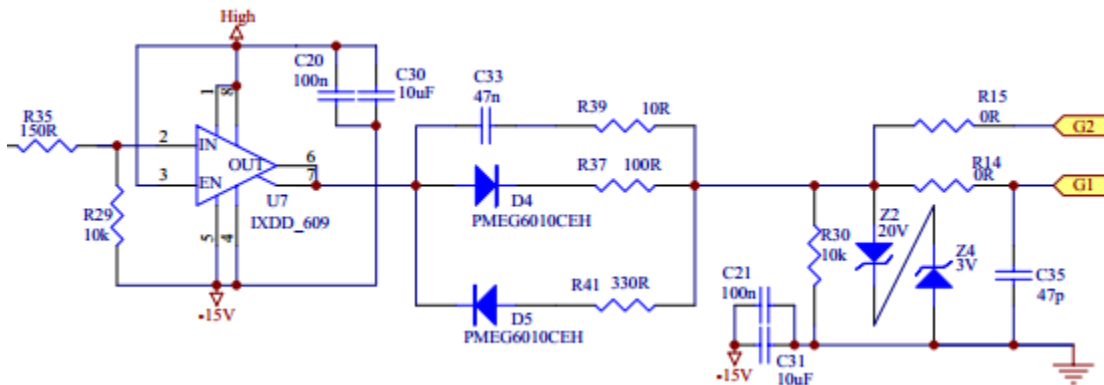


Σχήμα 5.2: Σχηματικό διάγραμμα DRC κύκλωμα οδήγησης για normally-on κατά τη διαδικασία της σβέσης [15].



Σχήμα 5.3: Σχηματικό διάγραμμα DRC κύκλωμα οδήγησης για normally-on κατά τη διαδικασία της έναυσης [15].

Στο σχήμα 5.4 απεικονίζεται το κύκλωμα οδήγησης που χρησιμοποιήθηκε στα πειράματα που διεξήχθησαν στη παρούσα διπλωματική. Στο παρόν κύκλωμα έχουν προστεθεί δύο δίοδοι Zener έτσι ώστε να παρέχεται προστασία στο κύκλωμα και να μην καταστραφεί από τυχόν υψηλές αιχμές ρεύματος.



Σχήμα 5.4: Κύκλωμα οδήγησης που χρησιμοποιήθηκε στα πειράματα

5.4 Προδιαγραφές Κυκλωμάτων Οδήγησης

Το ημιαγωγικό στοιχείο SiC JFET έχει ξεχωριστές απαιτήσεις από το κύκλωμα οδήγησης του σε σχέση με άλλους ημιαγωγούς. Προκειμένου να εκμεταλλευτούμε στο μέγιστο τις δυνατότητες των ημιαγωγών SiC JFETs το κύκλωμα οδήγησης πρέπει να τηρεί ορισμένες προδιαγραφές όπως είναι:

- Κατά τη διάρκεια της αγωγής η τάση στη πύλη δεν πρέπει να ξεπερνά τα 3V για τα normally-on και τα 2V για τα normally-off JFETs.
- Το ρεύμα στη πύλη πρέπει να είναι περίπου 300mA για να normally-off και λιγότερο από 5mA για τα normally-on JFETs.

- Κατά την διάρκεια των μεταβάσεων η τάση στη πύλη πρέπει να κυμαίνεται μεταξύ των +15V και των -15V.
- Ειδικά για τα normally-off JFET χρειάζεται ιδιαίτερη προσοχή όσο αφορά την ελαχιστοποίηση του θορύβου στη πύλη των JFETs καθώς έχουν πολύ χαμηλή τάση κατωφλίου.

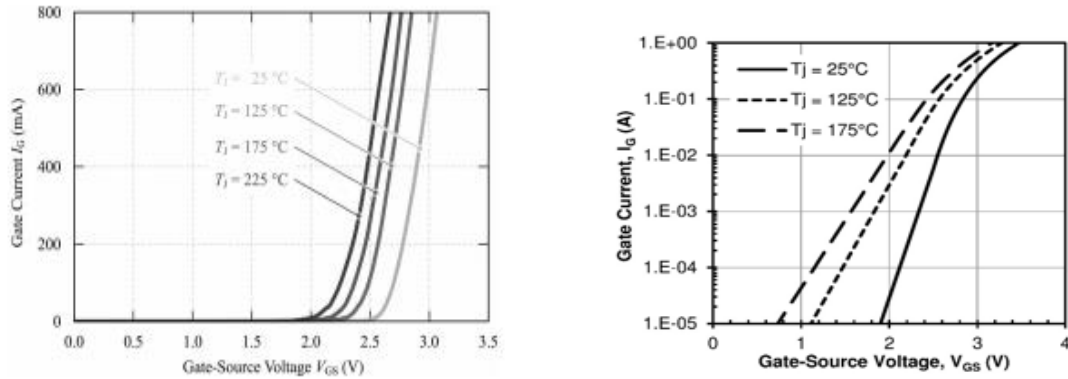
Τα κυκλώματα οδήγησης πρέπει να είναι σε θέση κάθε στιγμή της λειτουργίας του να φορτίζει καθώς και να αποφορτίζει τη συνολική χωρητικότητα του JFET. Επίσης πρέπει να έχουν τη δυνατότητα να διατηρούν το απαιτούμενο ρεύμα και τάση στη πύλη των ημιαγωγών. Παρά το γεγονός ότι το JFET χρειάζεται ρεύμα στη πύλη του στη μόνιμη κατάσταση λειτουργίας, θεωρείται στοιχείο τάσεως. Πολύ σημαντικό μέγεθος είναι η τιμή $V_{GS} - V_{th}$, καθώς είναι η μεταβλητή που ελέγχει το μέγεθος του καναλιού. Λόγω του ότι η επαφή πύλης-πηγής είναι μία p-n δίοδος αναμένεται να υπάρχει ένα ρεύμα στη πύλη, το οποίο είναι σημαντικά μικρότερο από το αντίστοιχο ρεύμα πύλης των BJT. Αυτό συμβαίνει διότι εάν η τάση στη πύλη ξεπεράσει τη τιμή των +3V δεν έχουμε καμία αύξηση κέρδους στα χαρακτηριστικά του JFET στη μόνιμη κατάσταση. Έτσι μία τάση πύλης υψηλότερη από τα +3V θα οδηγήσει μόνο σε περιττές απώλειες ισχύος [56].

5.4.1 Προδιαγραφές στην Αγωγή

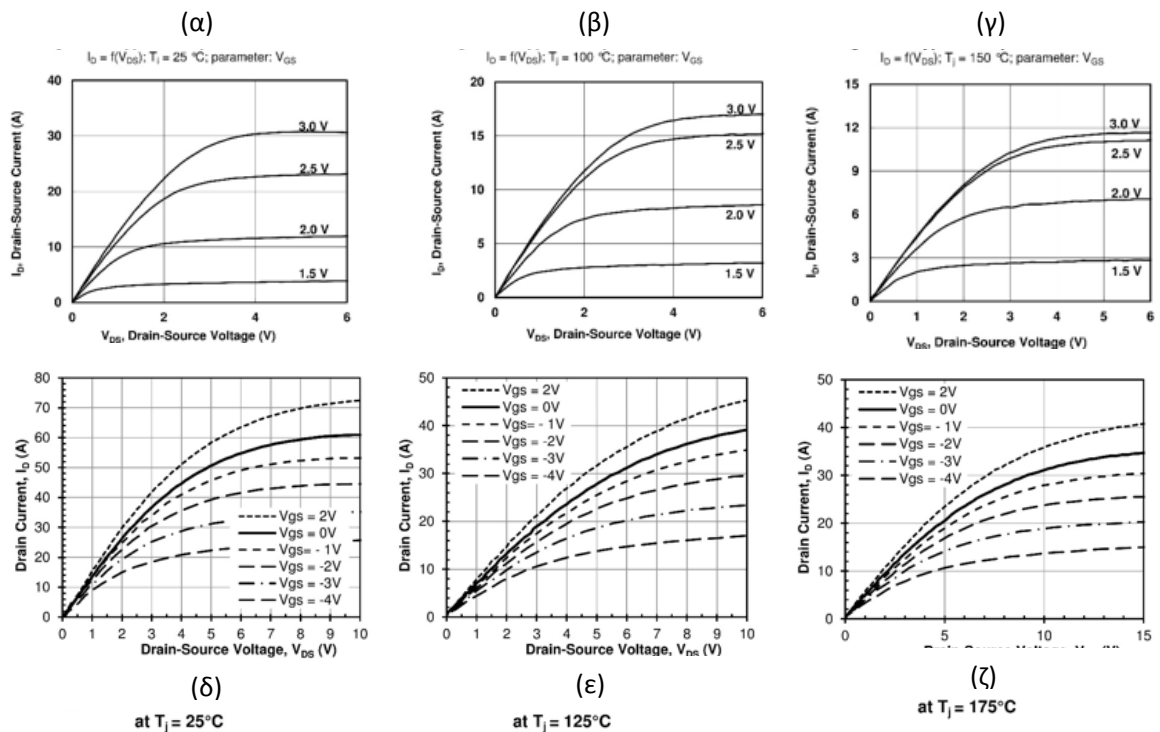
Από τη τομή του σχήματος 4.10, μπορεί να φανεί μία μεγάλη διαφορά που εμφανίζουν τα JFETs με τα MOSFET και είναι ότι τα πρώτα δεν έχουν μονωτικό οξειδίο μεταξύ της πύλης και του καναλιού, αλλά σχηματίζεται δίοδος p-n μεταξύ πύλης και πηγής καθώς και μεταξύ πύλης υποδοχής. Λόγω της περιοχής απογύμνωσης που δημιουργείται διασφαλίζεται ότι το ημιαγωγικό στοιχείο έχει την ονομαστική τάση απομόνωσης.

Πολώνοντας ορθά την επαφή πύλης-πηγής μειώνεται η περιοχή απογύμνωσης της πύλης. Η τάση κατωφλίου (threshold voltage) των Normally-off JFET είναι τυπικά περίπου 1V ενώ των normally-on είναι περίπου -7V, η οποία μειώνεται με τη θερμοκρασία με ρυθμό περίπου 1.5mV/°C. Στη περίπτωση που η τάση πύλης-πηγής ξεπεράσει τη εσωτερική τάση (build in potential) που είναι περίπου 3V, ένας μεγάλος αριθμός οπών διαχέεται στο κανάλι. Το αποτέλεσμα για το κύκλωμα οδήγησης είναι ότι η τάση που εφαρμόζεται μεταξύ πύλης-πηγής δεν θα πρέπει να ξεπερνά τα 3V. Στο σχήμα 5.5 φαίνεται η εξάρτηση που έχει η χαρακτηριστική κυματομορφή ρεύματος τάσης της πύλης από τη θερμοκρασία στα normally-on και normally-off JFETs.

Στο σχήμα 5.6 φαίνονται οι χαρακτηριστικές τάσης ρεύματος των normally-off SJEP120R100 για διάφορες τιμές της τάσης πύλης και απεικονίζεται πως μεταβάλλονται αυτές καθώς αυξάνεται η θερμοκρασία. Στο σχήμα 5.7 απεικονίζονται οι ίδιες γραφικές παραστάσεις για τα normally-on SiC JFET UJN1208K που χρησιμοποιήθηκε στην παρούσα διπλωματική.



Σχήμα 5.5: Εξάρτηση των χαρακτηριστικών κυματομορφών από την θερμοκρασία για normally-on JFETs (πάνω αριστερά) και normally-off πάνω δεξιά.



Σχήμα 5.6: Χαρακτηριστικές κυματομορφές τάσης ρεύματος των normally-off SJEP120R100 για διάφορες τιμές της τάσης πύλης (α), (β) και (γ) και ίδιες χαρακτηριστικές για τα normally-on (δ),(ε) και (ζ).

Όπως φαίνεται και από τα παραπάνω σχήματα όσο μεγαλύτερη είναι η τάση της πύλης-πηγής τόσο μεγαλύτερο είναι και το ρεύμα της υποδοχής. Επομένως συμπεραίνουμε ότι είναι προς όφελος μας να εφαρμόζουμε όσο μεγαλύτερη τάση στη πύλη είναι δυνατό ώστε να έχουμε βέλτιστη απόδοση. Ταυτόχρονα βέβαια δεν πρέπει να ξεπεράσουμε ένα όριο αυτής της τάσης που θα επιτρέψει τη διέλευση ενός μεγάλου ρεύματος στη πύλη.

Επιπροσθέτως μεταβάλλοντας τη τάση πύλης-πηγής στη μόνιμη κατάσταση λειτουργίας επηρεάζεται ταυτόχρονα και η αντίσταση αγωγής των JFETs, η οποία σχετίζεται άμεσα με τις απώλειες αγωγής. Συγκεκριμένα και στα στοιχεία normally-on αλλά και στα normally-off καθώς η τάση στη πύλη μειώνεται η αντίσταση αγωγής τους.

Εκτός από τα παραπάνω στοιχεία που πρέπει να ληφθούν υπόψη για το σχεδιασμό του κυκλώματος οδήγησης για τη μόνιμη κατάσταση, υπάρχουν και άλλοι αξιοσημείωτοι παράγοντες που επηρεάζουν τον σχεδιασμό. Αυτοί οι παράγοντες καθορίζονται κάθε φορά από την εκάστοτε εφαρμογή. Σε όλες τις εφαρμογές τίθενται ορισμένοι περιορισμοί για το ρεύμα υποδοχής, τη μέγιστη επιτρεπόμενη αντίσταση αγωγής (υπολογίζοντας τις απώλειες που παράγει αυτή) και γενικότερα το μέγιστο επιτρεπόμενο κόστος που περιορίζει την επιφάνεια της συνολικής διάταξης.

5.4.2 Προδιαγραφές στην Αποκοπή

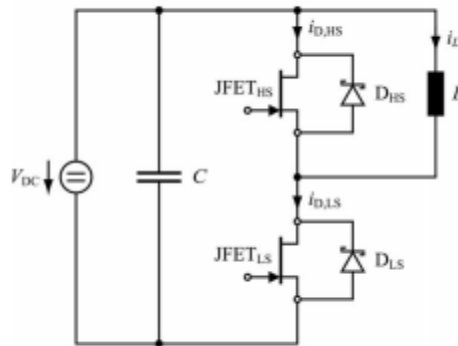
Είναι απαραίτητο η επαφή πύλης-πηγής να είναι ανάστροφα πολωμένη, έτσι ώστε να δημιουργηθεί μία περιοχή απογύμνωσης και έτσι να βρίσκεται το JFET σε κατάσταση αποκοπής. Ωστόσο στη περίπτωση που η τάση πύλης-πηγής που εφαρμόζεται είναι μεγαλύτερη από την τάση κατάρρευσης, καθώς η επαφή πύλη-πηγή συνιστά μία επαφή p-n, θα δημιουργηθεί ένα μεγάλο ρεύμα προς τη πύλη. Για αυτό το λόγο κρίνεται απαραίτητη η τοποθέτηση μίας αντίστασης κατάλληλης τιμής στο σημείο του κυκλώματος οδήγησης, που είναι υπεύθυνο για την μετάβαση του JFET στην αποκοπή.

Είναι σημαντικό να επισημάνουμε ότι κατά τη διάρκεια της αποκοπής των SiC JFET προκύπτει το ρεύμα διαρροής, το οποίο προκαλεί πρόσθετες απώλειες στο συνολικό σύστημα. Επομένως είναι επιθυμητό να διατηρήσουμε αυτές τις απώλειες όσο το δυνατό σε χαμηλότερα επίπεδα και για να το επιτύχουμε αυτό φροντίζουμε έτσι ώστε η τάση αποκοπής που εφαρμόζουμε να είναι περίπου -15V προκειμένου να έχουμε πολύ μικρό ρεύμα διαρροής στις διόδους του JFET.

Εκτός από τα παραπάνω πολύ σοβαρά πρέπει να ληφθεί υπόψη και το φαινόμενο Miller των SiC JFETs οριζόντιας δομής. Λόγω του φαινομένου Miller προκύπτουν ιδιαίτερες απαιτήσεις όσο αφορά το κύκλωμα οδήγησης κατά τη διάρκεια του χρόνου αποκοπής. Μετά τη διαδικασία αποκοπής του JFET, δηλαδή αφού αποφορτιστεί η χωρητικότητα πύλης-πηγής και μεταβεί από περίπου +3V που ήταν σε μία τιμή χαμηλότερη αυτή της τάσης κατωφλίου και έτσι καθώς μεταβαίνει σε αποκοπή το JFET, είναι δυνατό να συμβεί σε μία συνδεσμολογία ημιγέφυρας, όπως φαίνεται στο σχήμα 5.7, η χωρητικότητα πύλης-υποδοχής να φορτιστεί στη τάση τροφοδοσίας V_{DC} αρκετά αργότερα από την αποκοπή του διακόπτη.

Αυτή η χρονική καθυστέρηση μεταξύ της αποκοπής του JFET_{HS} και της αύξησης της τάσης στα άκρα του προκύπτει τυπικά στην ακόλουθη περίπτωση: Το ρεύμα i_L θα συνεχίσει να ρέει μέσω της διόδου D_{HS} μετά την αποκοπή του διακόπτη JFET_{HS}, έως ότου το JFET_{LS} να μεταβεί σε αγωγή. Τη στιγμή που το JFET_{LS} μεταβεί σε αγωγή, η πηγή του JFET_{HS} (και έτσι και η πηγή του,

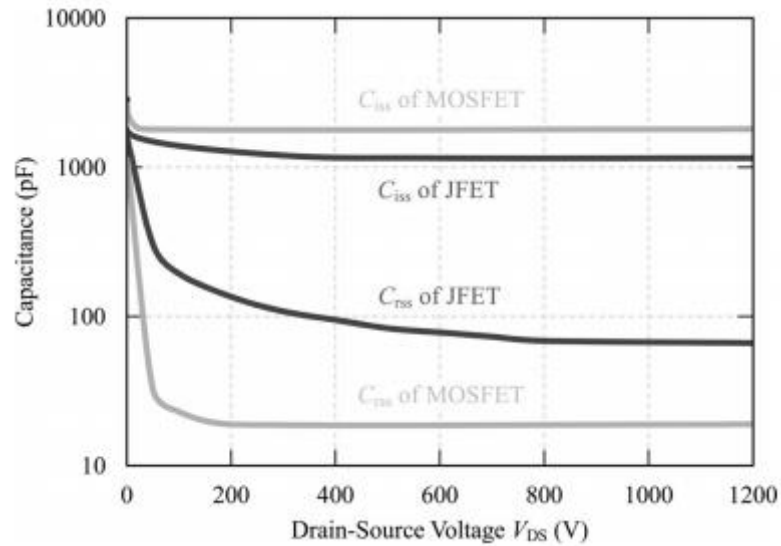
εάν η αρνητική τροφοδοσία του κυκλώματος οδήγησης θεωρηθεί αμελητέα σε σχέση με τη τάση τροφοδοσίας του συστήματος V_{DC}) μεταβαίνει μέσω του JFET_{LS} στην αρνητική τάση τροφοδοσίας, ενώ η υποδοχή του JFET_{HS} παραμένει στη θετική τάση τροφοδοσίας V_{DC} , το αποτέλεσμα είναι η ταχεία φόρτιση του πυκνωτή πύλης-υποδοχής στη τάση V_{DC} . Αναλόγως το σχεδιασμό του κυκλώματος οδήγησης ένα συγκεκριμένο μέρος του ρεύματος φόρτισης του πυκνωτή πηγής-υποδοχής C_{GD} , ρέει δια μέσω της χωρητικότητας C_{GS} ή μέσω του κυκλώματος οδήγησης στην πηγή του JFET.



Σχήμα 5.7: Συνδεσμολογία ημιγέφυρας δύο JFETs

Τρεις παράγοντες οδηγούν στο κίνδυνο να αυξηθεί η τάση στα άκρα της χωρητικότητας πύλης-πηγής σε τιμή υψηλότερη από τη τάση κατωφλίου και έτσι να οδηγηθούμε σε μη ηθελημένη έναυση του ημιαγωγού JFET_{HS}, όπου αυτό θα προκαλούσε βραχυκύκλωμα.

Λόγω της συγκεκριμένης δομής του SiC JFET οριζόντιας δομής πρώτον παρατηρείται μία μικρή χωρητικότητα πύλης-πηγής C_{GS} και δεύτερον μία υψηλή χωρητικότητα πύλης-υποδοχής (Miller capacitance). Αυτό το φαινόμενο απεικονίζεται στο σχήμα 5.8, όπου στο σχήμα αυτό συγκρίνονται οι χωρητικότητες C_{iss} και C_{rss} ενός τυπικού 1200V 30A SiC normally-off JFET με τις C_{iss} και C_{rss} ενός τυπικού SiC MOSFET με παρόμοιες τιμές ονομαστικής τάσης λειτουργίας. Η χωρητικότητα C_{rss} είναι η χωρητικότητα πύλης-υποδοχής που υπάρχει στο μοντέλο του JFET και είναι αρκετά υψηλότερη συγκρινόμενη με το μοντέλο του MOSFET (με ένα παράγοντα 3 με 10 αναλόγως τη τάση υποδοχής-πηγής). Η χωρητικότητα C_{iss} είναι το άθροισμα των χωρητικοτήτων C_{GS} και C_{GD} και έχει τιμή χαμηλότερη από αυτή της αντίστοιχης χωρητικότητας του MOSFET, όπως και ήταν αναμενόμενο λόγω της δομής του JFET. Στη συνέχεια, ενώ άμεση σύγκριση της χωρητικότητας C_{GS} και C_{GD} του JFET φανερώνει μία σχέση $C_{GS}/C_{GD} \approx 10$, το φορτίο της C_{GD} μπορεί να αυξήσει τη τάση πύλης-πηγής του JFET καθώς η τάση στα άκρα της φορτισμένης χωρητικότητας πύλης-υποδοχής είναι τυπικά τρεις φορές μεγαλύτερη από τη τάση κατωφλίου του JFET, που μειώνεται στα 0.7V στους 250 °C.

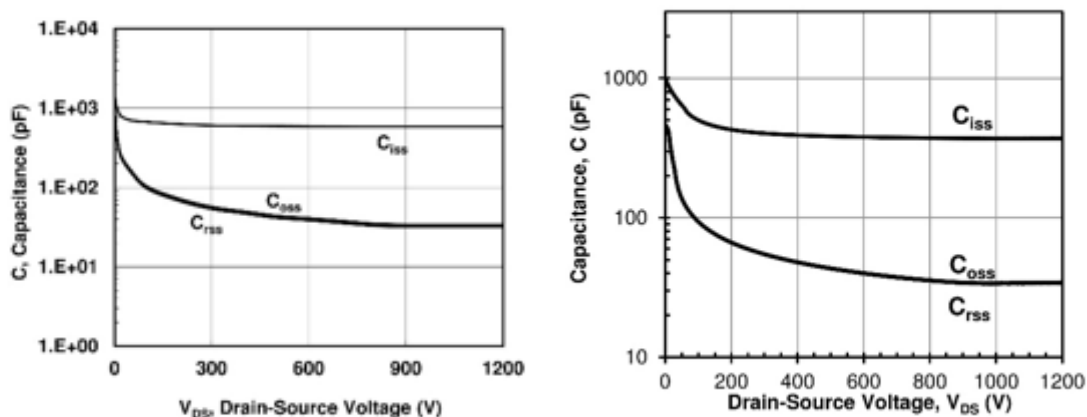


Σχήμα 5.8: Χωρητικότητες C_{iss} και C_{rss} ενός τυπικού SiC normally-off JFET και ενός τυπικού SiC MOSFET

Επομένως, προκειμένου να αποφύγουμε αυτό το φαινόμενο το κύκλωμα οδήγησης πρέπει να παρέχει ένα μονοπάτι χαμηλής αυτεπαγωγής για το ρεύμα που ρέει από τη πύλη στη πηγή του normally-off JFET για να μεταβεί με ασφάλεια σε αποκοπή. Λόγω του ότι αυτό το μονοπάτι σε κάθε περίπτωση θα έχει παρασιτικές αντιστάσεις και αυτεπαγωγές, είναι απαραίτητο να εφαρμοστεί μία αρνητική τάση στο κύκλωμα οδήγησης σε σχέση με τη πηγή κατά τη διάρκεια της αποκοπής. Για αυτό το λόγο και στο κύκλωμα που εκτελέστηκαν τα πειράματα επιλέχθηκε να τοποθετηθεί μία επιπλέον εξωτερική χωρητικότητα μεταξύ της πύλης και της πηγής, έτσι ώστε να δημιουργηθεί ένα επιπλέον μονοπάτι χαμηλής αυτεπαγωγής για το ρεύμα φόρτισης της C_{GD} χωρίς να επηρεάζει την V_{GS} .

5.4.3 Προδιαγραφές στη Μετάβαση Καταστάσεων

Στη διάρκεια των μεταβάσεων από αποκοπή σε αγωγή και το αντίστροφο το κύκλωμα οδήγησης πρέπει να παρέχει το ρεύμα που χρειάζεται στη πύλη του JFET ώστε να φορτιστεί η παράσιτη χωρητικότητα C_{iss} , η οποία φαίνεται στα σχήματα 5.9 για τα normally-off και για τα normally-on αντίστοιχα, η οποία είναι το άθροισμα των χωρητικοτήτων πύλης-πηγής και πύλης-υποδοχής.



Σχήμα 5.9:Εσωτερικές χωρητικότητες των normally-off πάνω αριστερά και normally-on πάνω δεξιά.

Προκειμένου να μεταβεί το JFET σε αγωγή πρέπει η χωρητικότητα πύλης-πηγής C_{GS} να φορτιστεί πλήρως και η χωρητικότητα C_{GD} πρέπει να αποφορτιστεί πλήρως παρέχοντας ρεύμα από τη πύλη στην υποδοχή του JFET. Αντίστοιχα για να μεταβεί το ημιαγωγικό στοιχείο σε κατάσταση αποκοπής πρέπει να συμβεί το αντίστροφο φαινόμενο. Οι τιμές των παρασιτικών χωρητικοτήτων που πρέπει να φορτιστούν και να αποφορτιστούν μπορούν να βρεθούν στα αντίστοιχα φύλλα προδιαγραφών.

Λόγω των στοιχείων των αντιστάσεων και των πυκνωτών που απαρτίζουν το κύκλωμα οδήγησης είναι από την αρχή περιορισμένη η ταχύτητα έναυσης και σβέσης των στοιχείων. Προκειμένου να επιτύχουμε μικρούς διακοπτικούς χρόνους τόσο στην έναυση όσο και στη σβέση πρέπει το κύκλωμα οδήγησης να παρέχει τάση αρκετά μεγαλύτερη από τις τιμές στις μόνιμες καταστάσεις, για μικρό χρονικό διάστημα, έτσι ώστε η χωρητικότητα C_{GS} να φορτίζεται ταχύτατα με ένα ρεύμα μεγάλης τιμής. Στα πειράματα που διεξήχθησαν στα πλαίσια της παρούσας διπλωματικής η τάση του κυκλώματος οδήγησης κυμαίνεται από τα -15V για την αποκοπή και για την έναυση περίπου στα +3V αναλόγως αν πρόκειται για normally-off ή για normally-on στοιχείο.

Ωστόσο σε ορισμένες εφαρμογές επιβάλλονται επιπλέον περιορισμοί όσο αφορά το κύκλωμα οδήγησης. Ένας επιπλέον παράγοντας που καθορίζει το κύκλωμα οδήγησης είναι η ηλεκτρομαγνητική παρενόχληση. Σε τέτοιες περιπτώσεις είναι επιθυμητό να είναι δυνατό να αλλάζει η διακοπτική ταχύτητα ανάλογα με τις προδιαγραφές κάθε εφαρμογής.

Το πιο καθοριστικό στοιχείο για την ταχύτητα της έναυσης είναι η μέγιστη τιμή του ρεύματος κατά την έναυση. Επίσης καθώς αυξάνεται η τάση του κυκλώματος οδήγησης αναλόγως πρέπει να αυξάνουμε και την αντίσταση της πύλης R_G για ένα δεδομένο ρεύμα. Είναι σημαντικό να αναφέρουμε ότι η κατάλληλη τιμή για την αντίσταση πύλης μπορεί να διαφέρει από εφαρμογή σε εφαρμογή καθώς όσο αυξάνεται μειώνονται οι ταλαντώσεις στη πύλη του JFET αλλά μειώνεται και αισθητά η διακοπτική ταχύτητα, έτσι επιλέγεται κατά βούληση του σχεδιαστή αναλόγως με τις ανάγκες του κυκλώματος. Ένα ακόμη μειονέκτημα της επιλογής

μεγάλης αντίστασης είναι οι αυξανόμενες απώλειες του κυκλώματος οδήγησης. Επίσης σημαντικό για να πετύχουμε υψηλό ρεύμα έναυσης, άρα και μικρούς χρόνους έναυσης, είναι να ελαχιστοποιήσουμε την απόσταση μεταξύ του κυκλώματος οδήγησης και της πύλης του JFET, έτσι ώστε οι παράσιτες αυτεπαγωγές να έχουν όσο το δυνατό μικρότερη τιμή.

Κεφάλαιο 6

Σύνδεση Ημιαγωγών SiC σε Σειρά

6.1 Εισαγωγή

Σε μεγάλο πλήθος εφαρμογών σήμερα όπου χρησιμοποιούνται ημιαγωγοί είτε Si είτε SiC υπάρχει απαίτηση για υψηλή απομόνωση τάσης, όμως οι σημερινοί ημιαγωγοί ισχύος φτάνουν περίπου και τα 6kV. Έτσι σε συστήματα που όπου είναι απαραίτητη η διαχείριση πολύ υψηλής τάσης είμαστε, κρίνεται αναγκαίο να συνδέσουμε πολλούς ημιαγωγούς ισχύος σε σειρά ώστε να γίνεται κατανομή της τάσης και έτσι η μέγιστη τάση απομόνωσης να ικανοποιεί τα κριτήρια της εκάστοτε εφαρμογής. Ωστόσο αναλόγως τους ημιαγωγούς που χρησιμοποιούμε σε κάθε σύστημα χρειαζόμαστε και διαφορετικές μεθόδους για τον έλεγχο. Στη περίπτωση που έχουμε σύστημα με IGBT χρησιμοποιείται έλεγχος του ρυθμού ανόδου της τάσης dv/dt ώστε να πετύχουμε ομοιόμορφη κατανομή στη τάση, ενώ στη περίπτωση που έχουμε GTO ή IGCT λόγω της λειτουργίας του ημιαγωγού και του φαινομένου της μανδάλωσης δεν είναι εφικτός αυτός ο έλεγχος.

Στις εφαρμογές που κρίνεται απαραίτητη η σύνδεση των ημιαγωγών σε σειρά, είναι πολύ σημαντικό να δώσουμε ιδιαίτερη προσοχή στο σχεδιασμό της προστασίας του συστήματος. Για τη σωστή προστασία των ημιαγωγών πρέπει να συνδεθούν μαζί με τους ημιαγωγούς και ειδικά κυκλώματα προστασίας (snubbers) έτσι ώστε να υπάρχει καλή κατανομή της τάσεως στους αγωγούς. Η παράληψη των κυκλωμάτων snubbers μπορεί να οδηγήσει σε μη σωστή κατανομή τάσης και έτσι στη μεγάλη φόρτιση ορισμένων ημιαγωγικών στοιχείων μειώνοντας το χρόνο ζωής και την αξιοπιστία του συστήματος [31].

6.2 Σύνδεση Ημιαγωγών SiC σε Σειρά

Προκυμμένου να πετύχουμε συνδεσμολογίες υψηλής ισχύος, όπως είναι αντιστροφείς πολλαπλών επιπέδων, είναι αναπόφευκτη η σύνδεση ημιαγωγών σε σειρά. Η σύνδεση ημιαγωγικών στοιχείων σε σειρά προκαλεί μεγάλους ρυθμούς τάσης dv/dt για κάθε ημιαγωγό κατά τη διάρκεια της έναυσης αλλά και της σβέσης. Ο ρυθμός τάσης που δημιουργείται για ένα SiC IGBT της τάξεως των 10kV και 20A είναι περίπου 35kV/μs κατά τη διάρκεια της σβέσης και 110kV/μs στην έναυση και για ένα 10kV,10A SiC MOSFET είναι 100kV/μs κατά τη διάρκεια της σβέσης. Αυτός ο υψηλός ρυθμός οφείλεται στο σχεδιασμό των ημιαγωγών.

Ένα μεγάλο πρόβλημα στη σύνδεση ημιαγωγών SiC σε σειρά, εκτός από τους υψηλές τιμές dv/dt , είναι η εξισορρόπηση της τάσεως κατά τη μεταβατική και τη μόνιμη κατάσταση λόγω των αποκλίσεων στα ρεύματα διαρροής των ημιαγωγών και στις παράσιτες χωρητικότητες.

Οι υψηλές τιμές dv/dt των SiC στοιχείων υψηλής ισχύος μπορούν να ελεγχθούν χρησιμοποιώντας κατάλληλο κύκλωμα snubber είτε αυξάνοντας την αντίσταση στη πύλη είτε

με ενεργό έλεγχο της πύλης. Ωστόσο μεγαλύτερη αντίσταση στη πύλη αυξάνει και τους διακοπτικούς χρόνους και έτσι αυξάνονται και οι απώλειες των στοιχείων. Έτσι συνήθως προτιμάται η χρήση ενός απλού RC Snubber κυκλώματος για να μειωθεί η τιμή dv/dt και ταυτόχρονα να ισορροπηθεί η τάση κατά μήκος των SiC στοιχείων που είναι συνδεδεμένα σε σειρά και για να μειωθούν οι απώλειες κατά τη σβέση.

Η επιλογή του RC Snubber γίνεται λαμβάνοντας υπόψη τους παρακάτω παράγοντες:

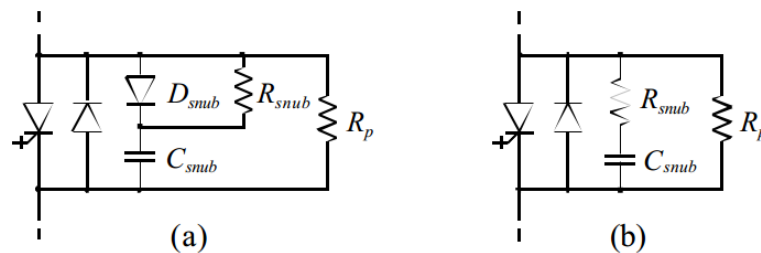
- Μείωση το ρυθμό dv/dt κατά τη διάρκεια της σβέσης.
- Ισορρόπηση τάσης μεταξύ δύο SiC στοιχείων κατά τα διακοπτικά φαινόμενα
- Χαμηλές απώλειες στο Snubber

6.3 Σύνδεση IGCT και GTO σε Σειρά

Όπως έχει αναφερθεί για τη σύνδεση ημιαγωγικών στοιχείων σε σειρά πρέπει να διασφαλιστεί η σωστή κατανομή της τάσης στα διακοπτικά στοιχεία και στην κατάσταση αποκοπής αλλά και στις μεταβατικές καταστάσεις κατά την έναυση και σβέση. Η συμμετρία της τάσης στην κατάσταση αποκοπής μπορεί να επιτευχθεί χρησιμοποιώντας αντιστάσεις παράλληλα με τα διακοπτικά στοιχεία.

Το πιο κρίσιμο σημείο της λειτουργίας είναι κατά την διάρκεια των μεταβάσεων. Σε αυτές τις καταστάσεις κινδυνεύει ο διαμοιρασμός της τάσεως λόγω

- Μικρών αποκλίσεων στα σήματα εισόδου των διακοπτικών στοιχείων
- Διαφορετικών συμπεριφορών που παρουσιάζουν οι ημιαγωγοί μεταξύ τους



Σχήμα 6.1: IGBT σε σειρά με RCD-Snubber (a) και RC-Snubber(b) [54].

Για να επιτευχθεί επαρκής ισορροπία τάσης στους ημιαγωγούς IGCTs αλλά και GTOs μία λύση είναι η χρήση του κοινού RCD κυκλώματος Snubber που φαίνεται στο σχήμα 6.1. Ωστόσο το συγκεκριμένο κύκλωμα έχει τα εξής μειονεκτήματα:

- Πρέπει να χρησιμοποιηθούν γρήγορες και ακριβές διόδους, διότι κατά τη διάρκεια έναυσης στους ημιαγωγούς IGCTs όσο το ρεύμα ρέει ακόμα μέσα στη δίοδο του Snubber

θα δημιουργηθεί μεγάλος ρυθμός ρεύματος και τάσης (di/dt και du/dt) απαιτώντας έτσι μεγαλύτερη περιοχή ασφαλούς λειτουργίας (SOAR).

- Το κύκλωμα snubber επιβάλλει μία ελάχιστη τιμή του χρόνου turn-on και έτσι μειώνονται οι δυνατότητες του συνολικού συστήματος.

Αυτά τα μειονεκτήματα μπορούν να αποφευχθούν ή να μειωθούν με τη χρήση ενός απλού κυκλώματος RC- snubber που φαίνεται στο σχήμα 6.1 (b). Η τιμή του πυκνωτή μπορεί να επιλεγεί επαρκώς μικρή, λόγω της αρκετά γρήγορης χαρακτηριστικής κυματομορφής έναυσης που έχει το IGCT. Ωστόσο, για να βελτιωθεί η κατανομή της τάσεως κατά τη διάρκεια της αποκοπής και για να μειωθούν και οι απώλειες των IGCTs προτιμάται μεγάλη χωρητικότητα του πυκνωτή C_{Snub} και μικρή αντίσταση R_{Snub} . Από την άλλη μεριά όμως μεγάλη τιμή του πυκνωτή C_{Snub} προκαλεί σημαντικές απώλειες τόσο κατά την έναυση του IGCT όσο και πάνω στην αντίσταση του κυκλώματος snubber. Μία Τρίτη παράμετρος που επηρεάζει τη κατανομή της τάσεως είναι οι παρασιτικές αυτεπαγωγές $L_{\sigma,Snub}$ του κυκλώματος snubber. Στο σχήμα 6.2 συνοψίζονται οι απαραίτητοι συμβιβασμοί που πρέπει να λάβει υπόψη του ο σχεδιαστής.

DESIGN TRADEOFFS FOR RC-SNUBBER				
	voltage deviation	IGCT turn-on losses	IGCT turn-off losses	Snubber losses
	ΔV	$E_{on,IGCT}$	$E_{off,IGCT}$	E_{Snub}
$C_{Snub} \uparrow$	↓	↑	↓	↑
$R_{Snub} \uparrow$	↑	↓	↑	-
$L_{\sigma,Snub} \uparrow$	↑	↓	↑	-

Σχήμα 6.2: Μεταβολές της απόκλισης ΔV , διακοπτικών απωλειών και απωλειών snubber αναλόγως τις τιμές των στοιχείων του snubber [54].

Προκυμμένον να βρεθεί ο κατάλληλος συνδυασμός των τιμών R_{Snub} , C_{Snub} και $L_{\sigma,Snub}$ πρέπει να ληφθούν υπόψη οι εξής παράμετροι που επηρεάζουν το διαμοιρασμό της τάσεως κατά τη εν σειρά σύνδεση των ημιαγωγικών διακοπών.

- Η τάση λειτουργίας DC
- Το ρεύμα εξόδου
- Η διακοπτική συμπεριφορά των IGCTs
- Ο χρόνος καθυστέρησης μεταξύ των σημάτων των πυλών $\Delta t_{Gate} = t_{Gate2} - t_{Gate1}$
- Οι θερμοκρασιακές διαφορές μεταξύ των ημιαγωγικών στοιχείων
- Οι ανοχές του κυκλώματος snubber $\Delta C_{Snub}, \Delta R_{Snub}, \Delta L_{\sigma,Snub}$
- Οι απώλειες του συστήματος, διότι το RC δίκτυο έχει περισσότερες απώλειες σε σχέση με το RCD

Για να περιγράψουμε το διαμοιρασμό τάσης μεταξύ δύο ημιαγωγικών στοιχείων συνδεδεμένων σε σειρά θεωρούμε τη ποσότητα ΔV που είναι η απόκλιση τάσης από τη θεωρητική απόλυτη συμμετρία των στοιχείων. Σε πραγματικά συστήματα όμως όπου διαμοιρασμός της τάσης δεν είναι ιδανικός ο ένας ημιαγωγικός διακόπτης δέχεται τάση $V_{ideal} + \Delta V$ και στον άλλο εφαρμόζεται $V_{ideal} - \Delta V$. Επομένως δύο ποσότητες πρέπει να ληφθούν υπόψη από το σχεδιαστή [54]:

- Τη μέγιστη τάση απόκλισης ΔV_{max} καθ' όλη τη διάρκεια του διακοπτικού φαινομένου, στην οποία είναι σημαντικό να αποφύγουμε τη καταστροφή του στοιχείου από υπέρταση
- Η απόκλιση τάσεως των ημιαγωγών ΔV_{stdy} κατά τη μόνιμη κατάσταση λειτουργίας, η οποία κατά βάση επηρεάζει την αξιοπιστία των διακοπτικών στοιχείων.

Όπως αναφέρθηκε και προηγουμένως για να ισορροπηθούν οι τάσεις που εφαρμόζονται στα άκρα των ημιαγωγών κατά τη μόνιμη κατάσταση συνδέεται κατάλληλη αντίσταση R_p στα άκρα τους. Ο τύπος που μας δίνει το ρεύμα διαρροής στον ημιαγωγό είναι ο (6.1) και από ότι φαίνεται είναι εξαρτώμενος από τη θερμοκρασία του ημιαγωγού

$$I_{leak} = I_{leak0} \cdot e^{\frac{\ln 2}{10K}(\theta_j - \theta_{j0})} \quad (6.1)$$

Όπου I_{leak0} είναι το ρεύμα διαρροής για τη θερμοκρασία αναφοράς θ_{j0} .

Μία ακόμη προσεγγιστική σχέση για το ρεύμα διαρροής είναι η (6.2) όπου εκφράζει το ρεύμα διαρροής συνάρτηση της τάσης V_{GTO0} που είναι η τάση για το ρεύμα I_{leak0} .

$$I_{leak} = I_{leak0} \cdot \sqrt{\frac{V_{GTO}}{V_{GTO0}}} \quad (6.2)$$

Για την επιλογή της κατάλληλης τιμής της αντίστασης R_p πρέπει να λάβουμε υπόψη μας τη χειρότερη περίπτωση κατά τη διάρκεια της σβέσης του ημιαγωγού. Εάν υποθέσουμε ότι η ανοχή της αντίστασης R_p είναι ΔR_p στη χειρότερη δυνατή περίπτωση εάν υποθέσουμε ότι ένα ημιαγωγό έχουμε μηδενικό ρεύμα και η τιμή της αντίστασης του είναι $R + \Delta R_p$. Οι υπόλοιποι ημιαγωγοί έχουν μέγιστο ρεύμα διαρροής και οι αντιστάσεις που συνδέουμε παράλληλα έχουν τιμές $R_p - \Delta R_p$. Έτσι σε αυτή τη περίπτωση η διαμοιραζόμενη τάση περιγράφεται από την εξίσωση (6.3).

$$\frac{\frac{V_{DC} - \Delta V}{2}}{R_p - \Delta R_p} + I_{leak0(max)} \cdot \sqrt{\frac{V_{DC} - \Delta V}{2}}{V_{GTO0}} = \frac{V_{DC} + \Delta V}{2}}{R_p - \Delta R_p} \quad (6.3)$$

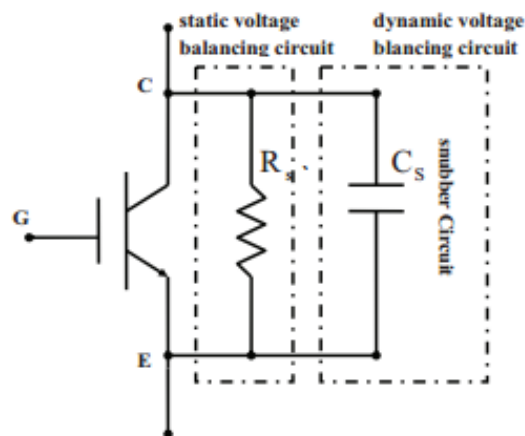
Η παραπάνω εξίσωση μπορεί να λυθεί ως προς τις αντιστάσεις εξισορρόπησης ώστε να εξασφαλιστεί η επιθυμητή μέγιστη απόκλιση τάσης ΔV . Επίσης η εξίσωση (6.3) μπορεί να γενικευτεί για η ημιαγωγούς συνδεδεμένους σε σειρά [54].

6.4 Σύνδεση IGBTs σε Σειρά

Στις εφαρμογές στις οποίες χρησιμοποιούμε πολλούς ημιαγωγούς IGBT σε συνδεσμολογία σειράς πρέπει να είμαστε ιδιαίτερα προσεχτικοί στο σχεδιασμό καθώς λόγω των μικρότερων διακοπτικών χρόνων που τα χαρακτηρίζουν η συμπεριφορά τους δεν είναι ίδια με τους άλλους ημιαγωγούς τύπου θυρίστορ. Το κυριότερο πρόβλημα στη σύνδεση σε σειρά των IGBT βρίσκεται στις αποκλίσεις που έχουν τα σήματα οδήγησης των στοιχείων. Μπορούμε να οδηγηθούμε σε μεγάλες ανομοιομορφίες στη κατανομή της τάσης στα IGBT και λόγω των μικρών διακοπτικών τους χρόνων αλλά και λόγω του μεγάλου ρυθμού ανόδου τους.

Έχουν αναπτυχθεί πολλοί μέθοδοι ώστε να μπορεί να επιτευχθεί καλύτερη σύνδεση σε σειρά των ημιαγωγών. Σε πολλές εφαρμογές χρησιμοποιούνται κυκλώματα χρονισμού στη πύλη των στοιχείων έτσι ώστε να συγχρονίζονται τα σήματα οδήγησης και να μην υπάρχουν αποκλίσεις ή να μειώνονται στο ελάχιστο. Μία άλλη μέθοδος είναι ο έλεγχος της τάσης του συλλέκτη και του ρυθμού ανόδου των dv/dt και di/dt . Ωστόσο η απλούστερη μέθοδος είναι η χρήση ενός clamp κυκλώματος φόρτισης/εκφόρτισης που λειτουργεί ως turn-off snubber και ομαλοποιεί τη τάση στα άκρα του ημιαγωγού [31].

Στο σχήμα 6.3 φαίνεται μία τυπική συνδεσμολογία ενός snubber IGBTγια σύνδεση σε σειρά. Η αρχή λειτουργίας του είναι αρκετά απλή καθώς ο πυκνωτής C_s χρησιμοποιείται έτσι ώστε να υπάρχει εξισορρόπηση τάσης κατά τη μεταβατική περίοδο και η αντίσταση R_s για τη μόνιμη κατάσταση. Με τη χρήση αυτών των αντιστάσεων αποτρέπεται το ρεύμα διαρροής να επικεντρωθεί σε ένα ημιαγωγό λόγω των διαφορετικών του διακοπτικών χαρακτηριστικών [55].



Σχήμα 6.3: Τυπική συνδεσμολογία snubber για IGBT σε σειρά [55].

Τα κυκλώματα Snubbers όπως αναφέραμε και προηγουμένως είναι απαραίτητα καθώς εξυπηρετούν σε πολλούς σκοπούς όπως είναι:

- Μειώνουν ή και εξαφανίζουν τις αιχμές ρεύματος και τάσης
- Μειώνουν τις τιμές των ρυθμών di/dt , dV/dt

- Εξασφαλίζουν ότι θα λειτουργούμε εντός της ασφαλούς περιοχής(SOA)
- Μειώνουν τις συνολικές διακοπτικές απώλειες
- Μειώνουν την ηλεκτρομαγνητική ακτινοβολία (EMI)

Στη συγκεκριμένη περίπτωση χρησιμοποιούμε ένα RCD turn-off snubber κύκλωμα το οποίο προσφέρει περισσότερα πλεονεκτήματα από ένα απλό RC Snubber. Για να υπολογίσουμε τις ιδανικές τιμές για τα κυκλώματα Snubbers αρχικά πρέπει να γνωρίζουμε τις εσωτερικές χωρητικότητες και αυτεπαγωγές του κυκλώματος. Η τιμή της αντίστασης του κυκλώματος Snubber δίνεται από τη σχέση 6.4

$$R = \sqrt{\frac{L_i}{C_i}}(6.4)$$

Όπου C_i είναι η εσωτερική παρασιτική χωρητικότητα

L_i είναι η εσωτερική παρασιτική αυτεπαγωγή

Βέβαια η ιδανική αντίσταση μπορεί να διαφέρει από αυτή τη τιμή καθώς εξαρτάται από την εκάστοτε εφαρμογή. Πολύ σημαντικό είναι για το σχεδιασμό των Snubbers να λαμβάνουμε υπόψη την απώλεια ισχύος που έχουμε λόγω αυτών. Η απώλεια ισχύος δίνεται από το τύπο 6.5.

$$P_r = C_s \cdot V_o^2 \cdot f_s (6.5)$$

Όπου P_r είναι η απώλεια ισχύος

C_s είναι η χωρητικότητα του Snubber

f_s είναι η διακοπτική συχνότητα

Επιπροσθέτως διαλέγουμε τη κατάλληλη χωρητικότητα έτσι ώστε να ικανοποιεί τα εξής κριτήρια:

- Μπορεί να προσφέρει ενέργεια μεγαλύτερη από αυτή που προέρχεται από την αυτεπαγωγή του κυκλώματος όπως περιγράφεται και από τις εξισώσεις 6.6 και 6.7.

$$\frac{1}{2} \cdot C_s \cdot V_o^2 > \frac{1}{2} \cdot L_i \cdot I^2 (6.6)$$

$$C_s > \frac{L_i \cdot I^2}{V_o^2} (6.7)$$

- Η σταθερά χρόνου που εξάγεται από τη τιμή της χωρητικότητας αλλά και της αντίστασης του Snubber να είναι μικρότερη από την μικρότερη δυνατή τιμή έναυσης του ημιαγωγού, επομένως πρέπει να ικανοποιούνται οι εξισώσεις 6.8 και 6.9.

$$R \cdot C_s < t_{on}/10 (6.8)$$

$$C_s < t_{on}/10 \cdot R (6.9)$$

Αυτό η συνδεσμολογία της αντίστασης και του πυκνωτή εξυπηρετούν ώστε να έχουμε σωστό διαμοιρασμό τάσης κατά το μεταβατικό φαινόμενο. Προκειμένου όμως να έχουμε σωστό διαμοιρασμό και στη μόνιμη κατάσταση μπορούμε να τοποθετήσουμε ακόμη μία αντίσταση παράλληλα με τον ημιαγωγό όπως φαίνεται και από το σχήμα 6.3. Βέβαια χρειάζεται προσοχή στον υπολογισμό της κατάλληλης τιμής για αυτή τη αντίσταση. Καθώς αυτές οι αντιστάσεις θα έχουν απώλειες επομένως είναι επιθυμητό να είναι όσο μεγαλύτερες γίνεται.

Ο υπολογισμός της κατάλληλης τιμής αντίστασης θα γίνει με τη βοήθεια του σχήματος 6.5 όπου θα θεωρήσουμε ότι ισχύει η χειρότερη δυνατή περίπτωση. Στο σχήμα θεωρούμε ότι έχουμε n ημιαγωγούς σε σειρά από τους οποίους περνάει το μέγιστο ρεύμα διαρροής εκτός από τον πρώτο ημιαγωγό από τον οποίο περνάει το ελάχιστο. Από το νόμο του Kirchhoff έχουμε από το σχήμα 6.5.

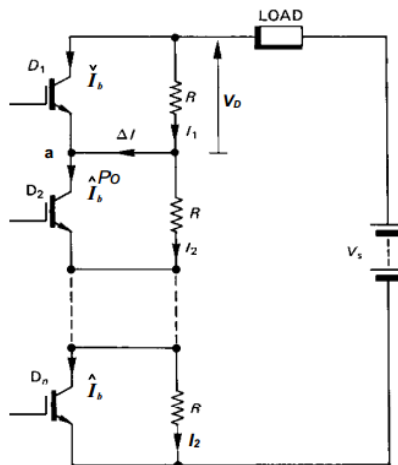
$$\Delta I = \hat{I}_b - \check{I}_b = I_1 - I_2 \quad (6.10)$$

Λόγω συμμετρίας και βάση του νόμου του Kirchhoff η συνολική τάση που στα άκρα των ημιαγωγών δίνεται από την (6.11).

$$V_S = (n - 1) \cdot I_2 \cdot R + V_D \quad (6.11)$$

Από τις εξισώσεις 6.10 και 6.11 παίρνουμε τη ζητούμενη τιμή της αντίστασης που δίνεται από την 6.12

$$R \leq \frac{n \cdot V_D - V_S}{(n-1) \cdot (\hat{I}_b - \check{I}_b)} \quad (6.12)$$



Σχήμα 6.5: Συνδεσμολογία IGBTs σε σειρά με ίσο διαμοιρασμό της τάσης στα άκρα τους.

Θεωρώντας ότι το ρεύμα $\check{I}_b = 0$, τότε από την εξίσωση 6.12 προκύπτει η μέγιστη επιτρεπτή αντίσταση και είναι:

$$R = \frac{n \cdot V_D - V_S}{(n-1) \hat{I}_b} \quad (6.13)$$

Μπορούμε να συμπεράνουμε από την 6.12 ότι όσο ο αριθμός των ημιαγωγών που συνδέουμε σε σειρά μειώνεται και η τιμή της αντίστασης που πρέπει να τοποθετήσουμε για διαμοιρασμό της τάσης. Αυτό είναι ανεπιθύμητο διότι όπως φαίνεται και από την 6.14 καθώς μειώνεται η τιμή της αντίστασης αυξάνεται η απώλεια ισχύος πάνω σ αυτή.

$$P_d = V_D^2 / R \quad (6.14)$$

Στη περίπτωση που υπάρχει μία ανοχή για τις αντιστάσεις αλλά και για την τιμή της πηγής τότε η κατάλληλη τιμή της αντίστασης δίνεται από τον τύπο (6.15)

$$R \leq \frac{n \cdot (1-a) \cdot V_D - (1+a) \cdot (1+b) \cdot V_S}{(n-1) \cdot (1-a^2) \cdot \widehat{I}_b} \quad (6.15)$$

Όπου n είναι ο αριθμός των ημιαγωγών

a είναι η ανοχή των αντιστάσεων

b είναι η ανοχή της τάσης της πηγής

\widehat{I}_b είναι το μέγιστο ρεύμα διαρροής

V_D είναι η μέγιστη τάση αποκοπής κάθε ένα ημιαγωγού

V_S είναι η τάση τροφοδοσίας

Κεφάλαιο 7

Σύνδεση Ημιαγωγών SiC Παράλληλα

7.1 Εισαγωγή

Σήμερα με τη εισαγωγή των καρβιδίων του πυριτίου μας έχουν δοθεί νέες δυνατότητες όσο αφορά τη απόδοση αλλά και τη περιοχή ασφαλούς λειτουργίας των σχεδιαζόμενων. Επιπροσθέτως είμαστε σε θέση να πετύχουμε και μεγαλύτερες ταχύτητες λειτουργίες όπου αυτό δεν ήταν δυνατό με τους συμβατικούς ημιαγωγούς πυριτίου. Ένας τομέας που δεν έχει μελετηθεί είναι ο παραλληλισμός των σχετικά καινούργιων στη αγορά ημιαγωγών καρβιδίου του πυριτίου. Έχουν γίνει σχετικές έρευνες σχετικά με το παραλληλισμό ημιαγωγών πυριτίου (IGBT,IGCT,GTO κλπ.) αλλά μόλις πρόσφατα έχουν παρουσιαστεί σημαντικές μελέτες πάνω στους ημιαγωγούς SiC JFET.

Ο παραλληλισμός ημιαγωγών SiC είναι ένα αρκετά σημαντικό θέμα διότι λόγω των αυξημένων αναγκών της ισχύος, είναι πλέον απαραίτητο να σχεδιάζονται συστήματα όπως είναι αντιστροφείς και άλλου είδους μετατροπείς που να είναι σε θέση να διαχειρίζονται μεγάλες ποσότητες ισχύος. Ο τρόπος για να σχεδιάσουμε τέτοια συστήματα είναι να συνδέουμε παράλληλα (είτε σε σειρά) όσους ημιαγωγούς κριθεί απαραίτητο ώστε να είναι ικανά να διαχειρίζονται μεγάλες τιμές ρεύματος. Αυτό βέβαια δεν είναι πάντα εύκολο καθώς ο ορθός παραλληλισμός αυτών των devices εξαρτάται από πολλούς παράγοντες που πρέπει να ληφθούν υπόψη για να έχουμε το επιθυμητό αποτέλεσμα, σε αυτό το κεφάλαιο θα αναφέρουμε τους παράγοντες που επηρεάζουν το παραλληλισμό τόσο των normally-on όσο και των normally-off SiC JFETs [31].

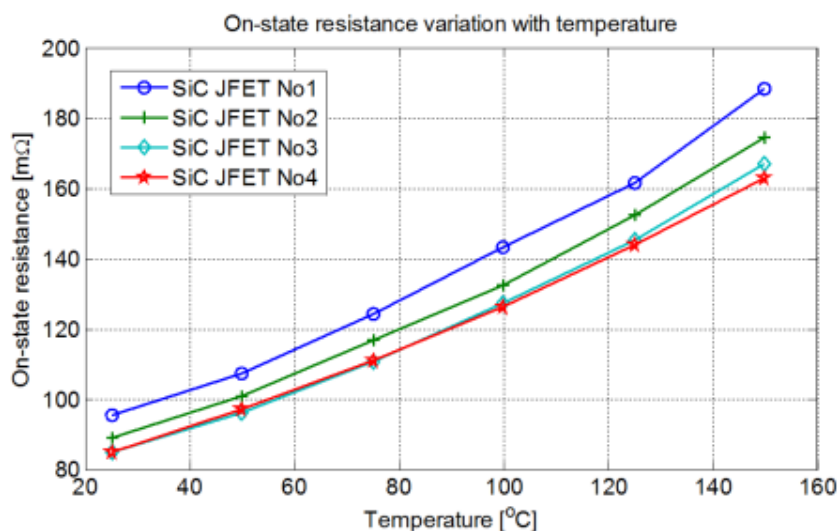
7.2 Παράγοντες που Επηρεάζουν το Παραλληλισμό των JFET

Οι κυριότεροι παράγοντες που επηρεάζουν το παραλληλισμό των JFET και θα μελετήσουμε στο παρόν κεφάλαιο είναι οι εξής [15,30,31,32]:

- Η αντίσταση αγωγής, R_{on}
- Η τάση αποκοπής V_{pi} (pinch-off voltage), που είναι η τάση στη οποία το στοιχείο μεταβαίνει σε αγωγή
- Η τάση ανάστροφης τάσης κατάρρευσης της πύλης, V_{br} που είναι η μέγιστη επιτρεπόμενη εφαρμοζόμενη τάση στη πύλη.
- Η συμμετρική τους σχεδίαση
- Η θερμοκρασία
- Τα κυκλώματα οδήγησης
- Κατασκευαστικά χαρακτηριστικά των JFET

7.2.1 Αντίσταση Αγωγής

Είναι απαραίτητο προκειμένου να σχεδιαστεί αποδοτικό σύστημα η παράμετρος της αντίστασης αγωγής των JFET να διαφέρουν ελάχιστα. Εάν έχουμε σημαντική διασποράς στις αντιστάσεις των στοιχείων τότε θα παρουσιάζουν διαφορετικές απώλειες με αποτέλεσμα να έχουν και διαφορετικές θερμοκρασιακές αυξήσεις. Επίσης είναι επιθυμητό οι αντιστάσεις να είναι όσο το δυνατό μικρότερες έτσι ώστε να πετύχουμε χαμηλές απώλειες, καθώς επίσης και να έχουν θετική θερμοκρασιακή σταθερά. Στο σχήμα 7.1 φαίνεται η εξάρτηση της αντίστασης αγωγής από τη θερμοκρασία.



Σχήμα 7.1: Εξάρτησή αντίστασης αγωγής από τη θερμοκρασία για τέσσερα διαφορετικά JFET[15].

7.2.2 Τάση Αποκοπής και Τάση Κατάρρευσης

Για να έχουμε αποδοτικές και γρήγορες μεταβάσεις πρέπει η τάση τροφοδοσίας της πύλης των στοιχείων να είναι περισσότερο αρνητική από τη τάση αποκοπής ώστε να επιτυγχάνονται μεγάλες ταχύτητες αλλά λιγότερο αρνητική από τη τάση κατάρρευσης έτσι ώστε να λειτουργεί το στοιχείο στη ασφαλή περιοχή SOA(safe operation area). Είναι απαραίτητο η τάση των πυλών να κυμαίνονται μεταξύ αυτών των ορίων ώστε να πετυχαίνουμε σωστή αποκοπή των στοιχείων χωρίς να κινδυνεύουν να καταστραφούν τα JFET.

Αν εμφανιστεί ακόμη και μία μικρή διασπορά σε αυτές τις τάσεις στα JFET που θα συνδεθούν παράλληλα τότε θα έχουμε ανομοιομορφία του ρεύματος που τα διαρρέει και επομένως διαφορετικές απώλειες σε επάνω σε κάθε ημιαγωγό. Ένα ακόμη πρόβλημα που μπορεί να προκύψει είναι εάν ένα στοιχείο έχει $V_{br,g}$ λιγότερο αρνητική από τη τάση αποκοπής ενός άλλου JFET με αποτέλεσμα το ένα να οδηγείται κανονικά σε αποκοπή ενώ ταυτόχρονα το άλλο να οδηγείται σε κατάρρευση. Αυτό ισχύει τόσο για τα normally-on όσο και για τα normally-off JFET. Έχει δειχθεί πειραματικά ότι η V_{pi} είναι σχεδόν ανεξάρτητη από τη θερμοκρασία,

αντίθετα η $V_{br,g}$ εξαρτάται έντονα από τη θερμοκρασία καθώς ανάλογα με το τύπου του ημιαγωγού που θα χρησιμοποιήσουμε έχει και διαφορετική θερμοκρασιακή σταθερά.

Μία προφανής λύση για αποφύγουμε τη διασπορά αυτών των δύο τιμών τάσεων είναι να παραλληλίζουμε μόνο JFET ίδιου τύπου και του ίδιου κατασκευαστή ώστε να συγκλίνουν οι τιμές V_{pi} και $V_{br,g}$ όσο το δυνατό περισσότερο. Επίσης μία άλλη λύση που έχει ακολουθηθεί και στη παρούσα διπλωματική είναι να χρησιμοποιήσουμε το κύκλωμα οδήγησης DRC που είχε αναλυθεί προηγουμένως.

7.2.3 Συμμετρική Τοποθέτηση των JFET

Ένας επίσης σημαντικός παράγοντας που επηρεάζει τη συμπεριφορά των JFET στη παράλληλη σύνδεση είναι η επιλογή της θέσης των JFET. Θέλουμε να πετύχουμε συμμετρική τοποθέτηση τόσο μεταξύ όλων των JFET αλλά τόσο και μεταξύ των JFET και των άλλων στοιχείων του κυκλώματος. Σχεδιάζοντας συμμετρική τοποθέτηση διασφαλίζουμε οι επαγωγές των JFET να είναι ίσες και έτσι να έχουμε όσο καλύτερο διαμοιρασμό ρεύματος γίνεται. Βέβαια αυτό είναι δύσκολο να πραγματοποιηθεί σε πραγματικές εφαρμογές καθώς χρησιμοποιείται μεγάλος αριθμός JFET καθιστώντας περίπλοκη και ίσως μη αποδοτική τη συμμετρική τους τοποθέτηση. Στα πειράματα που πραγματοποιούνται στα πλαίσια της παρούσας διπλωματικής χρησιμοποιούνται δύο JFET που είναι τελείως συμμετρικά τοποθετημένα στη πλακέτα.

Σε περίπτωση που διαφέρουν οι αυτεπαγωγές ιδιαίτερα στις πύλες των JFET υπάρχει πιθανότητα να διαφέρουν οι παλμοί εισόδου πύλης επομένως να διαφέρουν και οι χρόνοι αγωγής των στοιχείων, όπου αυτό έχει πολύ σοβαρές επιπτώσεις στο παραλληλισμό τους. Σήμερα λόγω της εξέλιξης της τεχνολογίας press-pack έχουμε τη δυνατότητα να συνδέουμε συσκευές μεταξύ τους χωρίς τη χρήση καλωδίων γεγονός που εξασφαλίζει μεγάλο ποσοστό συμμετρικότητας.

7.2.4 Θερμοκρασιακές Αλλαγές των JFET

Κατά τη διάρκεια λειτουργίας των ημιαγωγικών στοιχείων JFET πρέπει να λάβουμε υπόψη τη μεγάλη αύξηση θερμοκρασίας. Ουσιαστικά η αύξηση θερμοκρασίας μεταβάλλει όλους τους παράγοντες που προαναφέρθηκαν. Έτσι αν δεν περιορίσουμε τη αύξηση θερμοκρασίας μπορεί να αλλάξει ραγδαία η αντίσταση αγωγής, η τάση κατωφλίου και η τάση ανάστροφης κατάρρευσης ανομοιόμορφα μεταξύ των JFET.

Ζητούμενο είναι για να μην έχουμε σημαντικές αλλαγές με τη αύξηση της θερμοκρασίας να επιλέγουμε κατάλληλους ημιαγωγούς κατά προτίμηση με μικρό θερμοκρασιακό συντελεστή ώστε να μην εξαρτώνται σε μεγάλο βαθμό από τη θερμοκρασία. Επιπροσθέτως κρίνεται απαραίτητο για τη ορθή λειτουργία του συστήματος να τοποθετήσουμε κατάλληλο σύστημα ψύξης ώστε να αποτρέπεται η υπερβολική αύξηση θερμοκρασίας και επομένως να καταπονούνται τα JFET. Επίσης θέλει ιδιαίτερη μελέτη το σύστημα ψύξης όταν πρόκειται να παραλληλιστούν οι ημιαγωγοί διότι είναι απαραίτητο οι να ψύχονται το ίδιο για να πετύχουμε ομοιόμορφο διαμοιρασμό του ρεύματος. Ένα ακόμη πλεονέκτημα αυτών των ημιαγωγών είναι

ότι έχουν ένα μηχανισμό αυτόματης διόρθωσης, δηλαδή αυξανόμενης της θερμοκρασίας αυξάνεται ταυτόχρονα η αντίσταση αγωγής μειώνοντας έτσι το ρεύμα και αυτό έχει σαν αποτέλεσμα να ψύχονται. Βέβαια σε καμία περίπτωση αυτός ο μηχανισμός δεν είναι επαρκής ώστε να ψύχονται αρκετά τα JFET και για αυτό είναι απαραίτητη η εγκατάσταση κατάλληλων ψυκτρών.

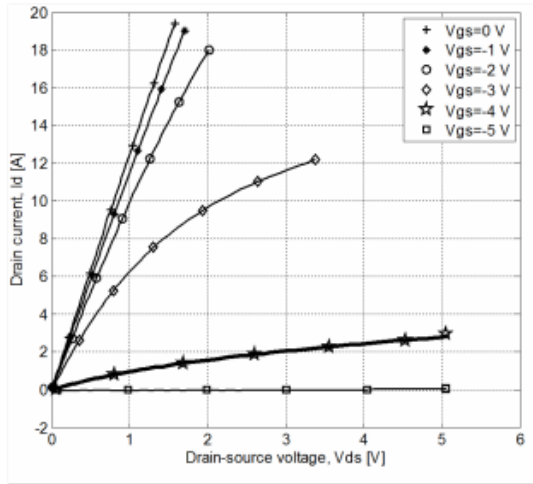
7.2.5 Κυκλώματα Οδήγησης

Στο παραλληλισμό ημιαγωγικών στοιχείων πολύ σημαντικό ρόλο κατέχει η επιλογή και η τοποθέτηση των κυκλωμάτων οδήγησης. Αρχικά όπως αναφέρθηκε πρέπει να τοποθετούνται όσο πιο συμμετρικά είναι δυνατό από τη πύλη του κάθε JFET ώστε να έχουμε τις ίδιες αυτεπαγωγές. Έπειτα πρέπει να επιλέξουμε το κατάλληλο κύκλωμα οδήγησης για τη εκάστοτε εφαρμογή, στη παρούσα διπλωματική στα πειράματα χρησιμοποιούνται κυκλώματα οδήγησης DRC για τα πλεονεκτήματα που αναφέρθηκαν σε προηγούμενο κεφάλαιο.

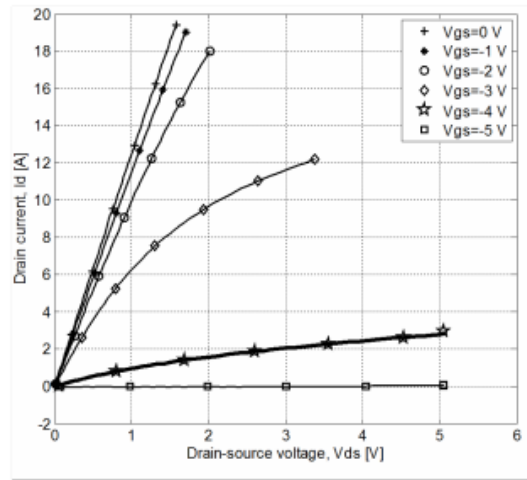
Εξίσου σημαντικό είναι ο αριθμός των κυκλωμάτων που θα χρησιμοποιήσουμε. Μπορούμε είτε να χρησιμοποιήσουμε ένα κύκλωμα οδήγησης για όλα τα JFET είτε ξεχωριστά κυκλώματα για το καθένα από αυτά. Η κάθε επιλογή έχει τα πλεονεκτήματα και τα μειονεκτήματα της. Εάν επιλέξουμε ένα κύκλωμα για όλους τους ημιαγωγούς τότε θα είμαστε βέβαια ότι όλοι οι ημιαγωγοί λειτουργούν κάτω από τις ίδιες συνθήκες στη πύλη τους. Βέβαια ένα μειονέκτημα που δεν θα υπήρχε αν χρησιμοποιήσουμε ξεχωριστά κυκλώματα οδήγησης είναι ότι έχουμε τη δυνατότητα να επεμβαίνουμε ξεχωριστά σε κάθε ημιαγωγικό στοιχείο ξεχωριστά χωρίς να τα επηρεάζουμε όλα [15],[28],[31].

7.2.6 Χαρακτηριστικές I-V

Ένα ακόμη σημαντικό στοιχείο που πρέπει να δώσουμε προσοχή κατά τη μελέτη παραλληλισμού JFET είναι αν ταιριάζουν οι χαρακτηριστικές τους ρεύματος τάσης. Ιδανικά είναι επιθυμητό να ταυτίζονται οι χαρακτηριστικές I-V των στοιχείων που θα χρησιμοποιήσουμε. Είναι σημαντικό να τις υπολογίσουμε διότι ακόμα και αν όλα τα υπόλοιπα στοιχεία των JFET είναι ίδια (είτε είναι normally-on είτε είναι normally-off) είναι δυνατό να διαφέρουν οι I-V χαρακτηριστικές τους και έτσι να έχουμε διαφορά στη τιμή της διαγωγιμότητας. Στο σχήμα 7.2 βλέπουμε για παράδειγμα τις χαρακτηριστικές δύο διαφορετικών JFET και τη διαφορά που έχουν. Παρατηρούμε ότι για τη ίδια τάση στη πύλη δεν έχουν την ίδια συμπεριφορά, συγκεκριμένα αν δούμε τη κατάσταση τους όταν τους εφαρμόζεται στη πύλη τους $V_{GS} = -5V$ ενώ το ένα JFET έχει οδηγηθεί σε αποκοπή το άλλο συνεχίζει και είναι σε αγωγή γεγονός που μπορεί να προκαλέσει υπερβολικές απώλειες έως και καταστροφή των ημιαγωγών [15].



(α)



(β)

Σχήμα 7.2: Χαρακτηριστικές κυματομορφές I_{ds} - V_{ds} δύο διαφορετικών JFET [15].

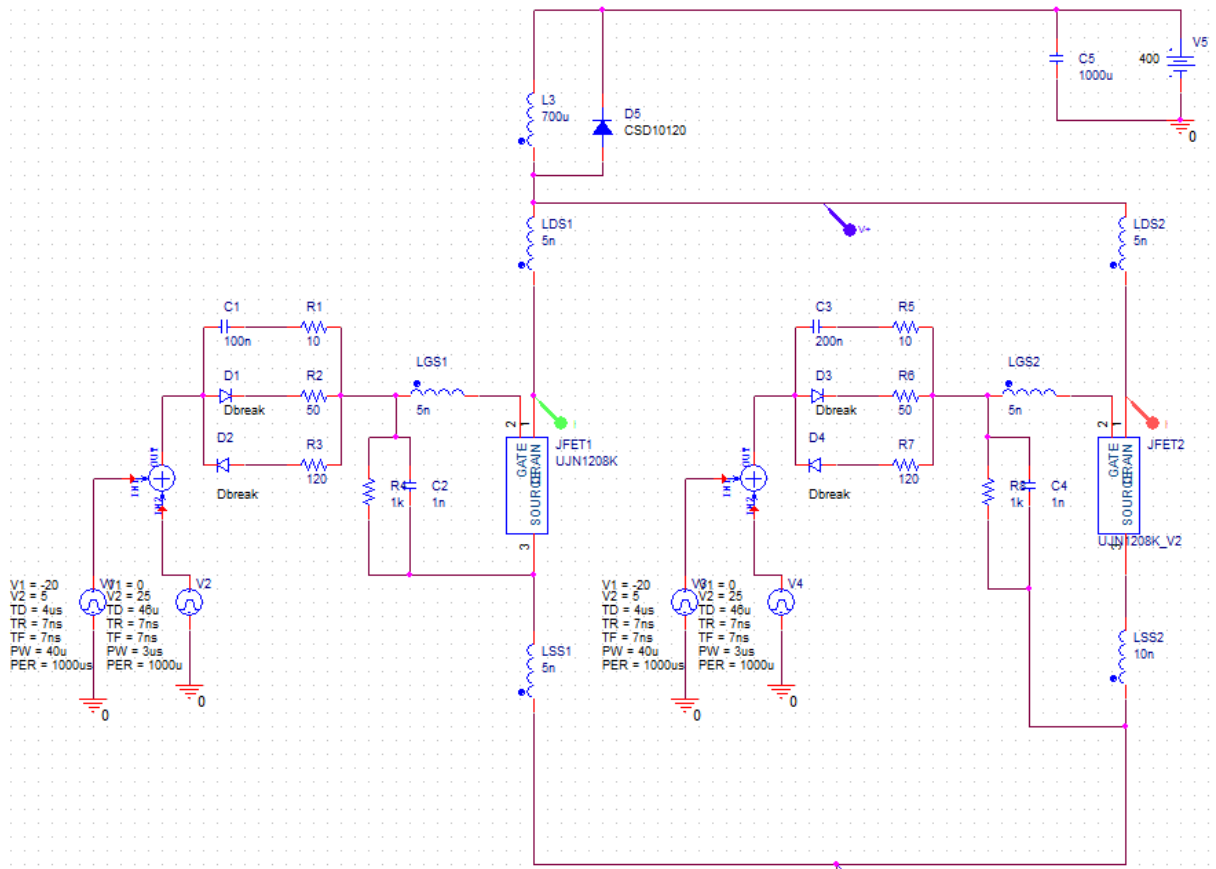
Αποτελέσματα Προσομοίωσης

8.1 Μελέτη Συμπεριφοράς Παράλληλης Λειτουργίας των SiC JFETs Normally-On, Off

Σε αυτό το κεφάλαιο θα μελετήσουμε τη συμπεριφορά των SiC JFETs στη παράλληλη σύνδεση τους μέσω του προγράμματος προσομοιώσεων Orcad Pspice. Για τη πραγματοποίηση των προσομοιώσεων σχεδιάστηκε στο πρόγραμμα Pspice το ίδιο κύκλωμα που σχεδιάστηκε στη τελική πλακέτα όπου το σχεδιάγραμμα της φαίνεται στο Παράρτημα Γ. Είναι σημαντικό να μελετήσουμε τη συμπεριφορά των JFETs μέσω των προσομοιώσεων ώστε να είμαστε σε θέση να συγκρίνουμε τα αποτελέσματα των προσομοιώσεων με τα πειραματικά αποτελέσματα που παρουσιάζονται στο επόμενο κεφάλαιο.

Το κύκλωμα που σχεδιάστηκε για την διεξαγωγή των προσομοιώσεων φαίνεται στο σχήμα 8.1. Στο κύκλωμα αυτό φαίνονται τα δύο JFET παράλληλα συνδεδεμένα μία πηγή μία πηγή τάσης, το πηνίο που η τιμή του είναι 700μH όπως μετρήθηκε στο εργαστήριο και τα κυκλώματα οδήγησης που έχουν τιμές ίδιες με αυτές του πραγματικού κυκλώματος. Επιπροσθέτως στο ίδιο σχήμα είναι εμφανές και τα παρασιτικά στοιχεία που έχουν τοποθετηθεί προκειμένου να προσεγγιστεί η πραγματική λειτουργία. Τα παρασιτικά στοιχεία που λαμβάνονται υπόψη είναι οι παρασιτικές αυτεπαγωγές που υπάρχουν στα σημεία υποδοχής και πηγής των JFETs. Οι τιμές αυτών των παρασιτικών αυτεπαγωγών είναι μερικά nH. Επίσης φαίνονται και τα παρασιτικά στοιχεία που έχουν προστεθεί στη πύλη κάθε JFET ξεχωριστά.

Βάση αυτού του κυκλώματος που σχεδιάστηκε θα μεταβάλλουμε κάθε φορά διαφορετικούς παράγοντες από τους οποίους εξαρτάται ο παραλληλισμός των JFETs και θα επισυνάπτονται οι αντίστοιχες κυματομορφές που λήφθηκαν και στα πειραματικά αποτελέσματα.



Σχήμα 8.1: Σχέδιο κυκλώματος για τη διεξαγωγή των προσομοιώσεων με τα JFETs συνδεδεμένα παράλληλα.

8.1.1 Εξάρτηση Παράλληλης Λειτουργίας από τη Διάταξη με ένα Κύκλωμα Οδήγησης

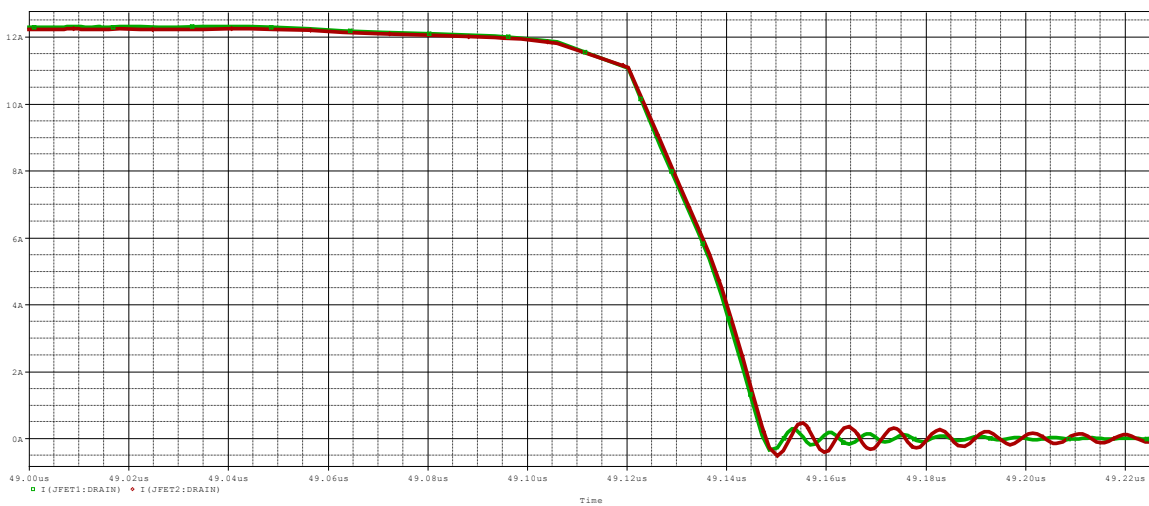
Αρχικά έγιναν προσομοιώσεων διατηρώντας όλου τους παράγοντες σταθερούς εκτός από διάταξη του κυκλώματος, δηλαδή σε αυτές τις προσομοιώσεις μεταβάλλαμε τις παράσιτες αυτεπαγωγές που μπορεί να εμφανίζονται στο κύκλωμα για διάφορες τιμές ώστε να συμπεράνουμε το ρόλο που παίζουν στο παραλληλισμό των JFETs και κατ' επέκταση στο διαμοιρασμό των ρευμάτων σε όλες τις καταστάσεις. Πρέπει να τονίσουμε ότι μας ενδιαφέρει κυρίως η συμπεριφορά τους κατά τις μεταβάσεις και όχι κατά την αγωγή, διότι όπως ο διαμοιρασμός ρευμάτων κατά την αγωγή εξαρτάται κυρίως από την αντίσταση αγωγής τους και όπως έχει ήδη αναφερθεί τα JFETs χαρακτηρίζονται από θετικό θερμοκρασιακό συντελεστή όπου αυτό σημαίνει ότι πάντα τα ρεύματα τους θα τείνουν να εξισορροπηθούν κατά την αγωγή. Σε όλες τις προσομοιώσεις που πραγματοποιούνται έχουμε επιλέξει τιμές ίδιες με αυτές που χρησιμοποιήθηκαν και στα πειράματα και τάση τροφοδοσίας 400V.

Τυπικές τιμές για τις παρασιτικές αυτεπαγωγές είναι περίπου 5-30nH, έτσι στις πρώτες προσομοιώσεις που φαίνονται στο σχήμα 8.2 έχουμε μεταβάλει την παράσιτη αυτεπαγωγή L_{DS2} που βρίσκεται στην υποδοχή του JFET2, διατηρώντας όλες τις υπόλοιπες αυτεπαγωγές στη τιμή

των 5nH. Συγκεκριμένα επισυνάπτονται οι κυματομορφές ρευμάτων έναυσης και σβέσης για παράσιτη αυτεπαγωγή 20nH και 50nH, στο σχήμα 8.2 και 8.3 φαίνονται οι κυματομορφές ρεύματος κατά τη σβέση και την αγωγή με παράσιτη αυτεπαγωγή 20nH ενώ στα σχήματα 8.4 και 8.5 απεικονίζονται οι αντίστοιχες κυματομορφές με παράσιτη αυτεπαγωγή 50nH. Σε αυτές τις προσομοιώσεις χρησιμοποιούμε το μοντέλο του normally-on JFET UJN1208K με όλους τους παράγοντες ίδιους στα δύο παραλληλισμένα JFET εκτός από τη παρασιτική αυτεπαγωγή LDS.



Σχήμα 8.2: Κυματομορφές ρευμάτων έναυσης των normally-on JFET1 (πράσινο χρώμα) και JFET2 (κόκκινο χρώμα) με παράσιτη αυτεπαγωγή LDS2=50nH.



Σχήμα 8.3: Κυματομορφές ρευμάτων σβέσης των normally-on JFET1 (πράσινο χρώμα) και JFET2 (κόκκινο χρώμα) με παράσιτη αυτεπαγωγή LDS2=50nH.



Σχήμα 8.4: Κυματομορφές ρευμάτων έναυσης των normally-on JFET1 (πράσινο χρώμα) και JFET2 (κόκκινο χρώμα) με παράσιτη αυτεπαγωγή $LDS2=50nH$.



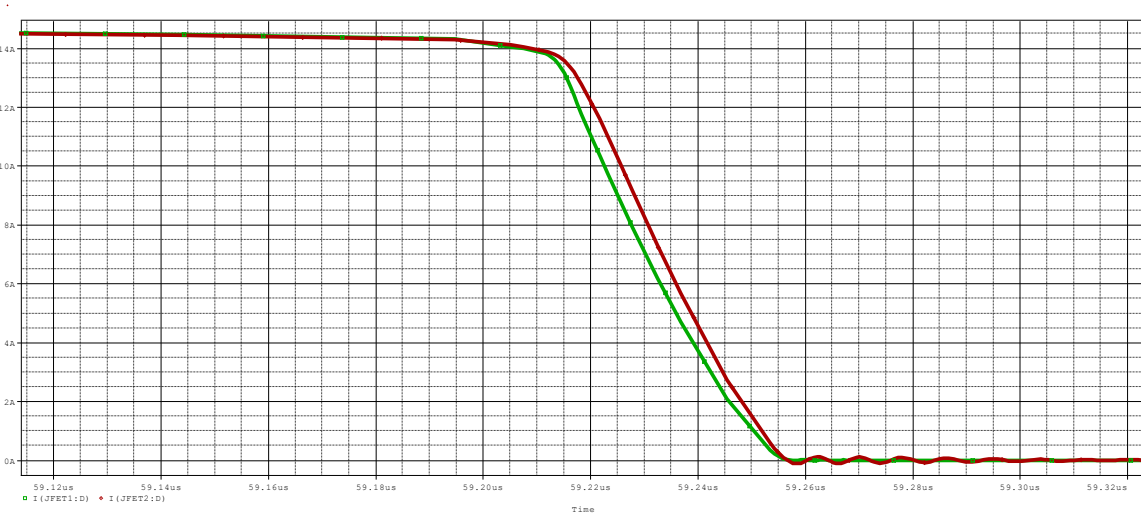
Σχήμα 8.5: Κυματομορφές ρευμάτων έναυσης των normally-on JFET1 (πράσινο χρώμα) και JFET2 (κόκκινο χρώμα) με παράσιτη αυτεπαγωγή $LDS2=50nH$.

Από το σχήμα 8.2 φαίνεται ότι το JFET2 στο οποίο αυξήσαμε τη παράσιτη αυτεπαγωγή καθυστερεί το ρεύμα του να αυξηθεί σε σχέση με το JFET1 και για αυτό το λόγο κατά την έναυση τα ρεύματα διαφέρουν σε μικρό βαθμό. Στο σχήμα 8.3 παρατηρείται ότι τα ρεύματα κατά τη σβέση είναι σχεδόν ίδια με τη διαφορά ότι στο JFET που προσθέσαμε τη παράσιτη αυτεπαγωγή παρουσιάζει αυξημένες ταλαντώσεις. Τα ίδια συμπεράσματα εξάγονται και από τις κυματομορφές 8.4 και 8.5 με τη διαφορά ότι εδώ είναι πιο έντονες οι διαφορές καθώς η παράσιτη αυτεπαγωγή είναι 50nH.

Στη συνέχεια φαίνονται οι κυματομορφές ρευμάτων κατά τη έναυση και τη σβέση με προσθήκη παρασιτικής αυτεπαγωγής 50nH στην υποδοχή του JFET2 χρησιμοποιώντας τα normally-off JFETs.



Σχήμα 8.6: Κυματομορφές ρευμάτων έναυσης των normally-off JFET1 (πράσινο χρώμα) και JFET2 (κόκκινο χρώμα) με παράσιτη αυτεπαγωγή $L_{DS2}=50nH$.



Σχήμα 8.7: Κυματομορφές ρευμάτων σβέσης των normally-off JFET1 (πράσινο χρώμα) και JFET2 (κόκκινο χρώμα) με παράσιτη αυτεπαγωγή $L_{DS2}=50nH$.

Από τις κυματομορφές έναυσης και σβέσης των normally-off JFETs SJEP120R100 εξάγονται τα ίδια συμπεράσματα με τα normally-on δηλαδή το JFET που του έχει προστεθεί η αυτεπαγωγή καθυστερεί. Στο σχήμα 8.7 φαίνεται ότι υπάρχουν μικρότερες ταλαντώσεις σε σχέση με τα normally-on JFETs.

Στη συνέχεια κρατώντας όλες τις παράσιτες αυτεπαγωγές σταθερές μεταβάλλαμε μόνο την αυτεπαγωγή που έχουν στη πύλη τους τα JFETs. Αρχικά μεταβάλλαμε στα normally-off την αυτεπαγωγή LGS2 για τιμές 50nH και 100nH. Οι κυματομορφές ρευμάτων έναυσης και σβέσης με παράσιτη αυτεπαγωγή πύλης 50nH φαίνονται στα σχήματα 8.8 και 8.9 αντίστοιχα, ενώ οι κυματομορφές για αυτεπαγωγή 100nH φαίνονται στα σχήματα 8.10 και 8.11.



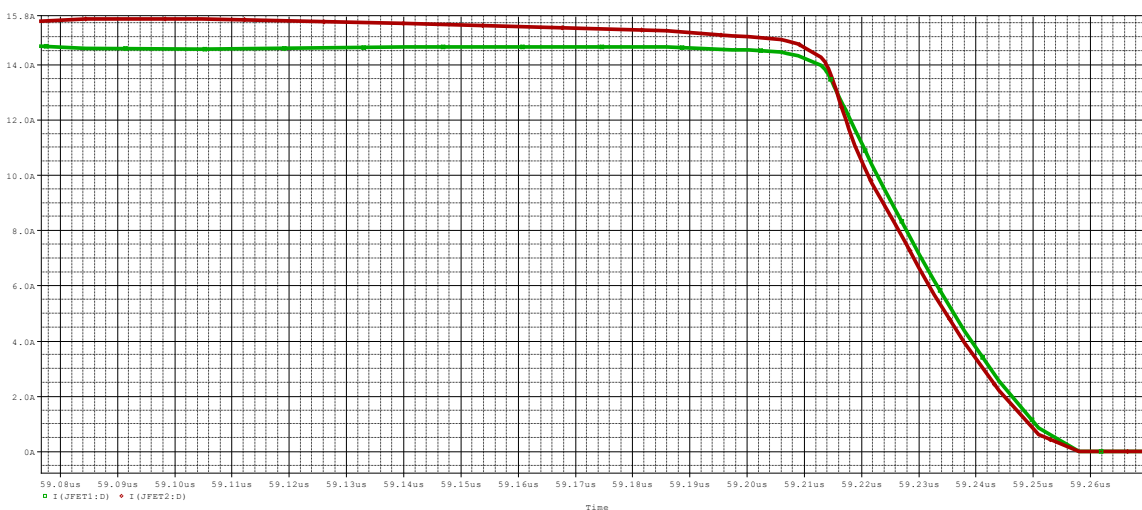
Σχήμα 8.8: Κυματομορφές ρευμάτων έναυσης των normally-off JFET1 (πράσινο χρώμα) και JFET2 (κόκκινο χρώμα) με παράσιτη αυτεπαγωγή LGS2=50nH.



Σχήμα 8.9: Κυματομορφές ρευμάτων σβέσης των normally-off JFET1 (πράσινο χρώμα) και JFET2 (κόκκινο χρώμα) με παράσιτη αυτεπαγωγή LGS2=50nH.



Σχήμα 8.10: Κυματομορφές ρευμάτων έναυσης των normally-off JFET1 (πράσινο χρώμα) και JFET2 (κόκκινο χρώμα) με παράσιτη αυτεπαγωγή LGS2=100nH.



Σχήμα 8.11: Κυματομορφές ρευμάτων σβέσης των normally-off JFET1 (πράσινο χρώμα) και JFET2 (κόκκινο χρώμα) με παράσιτη αυτεπαγωγή LGS2=100nH.

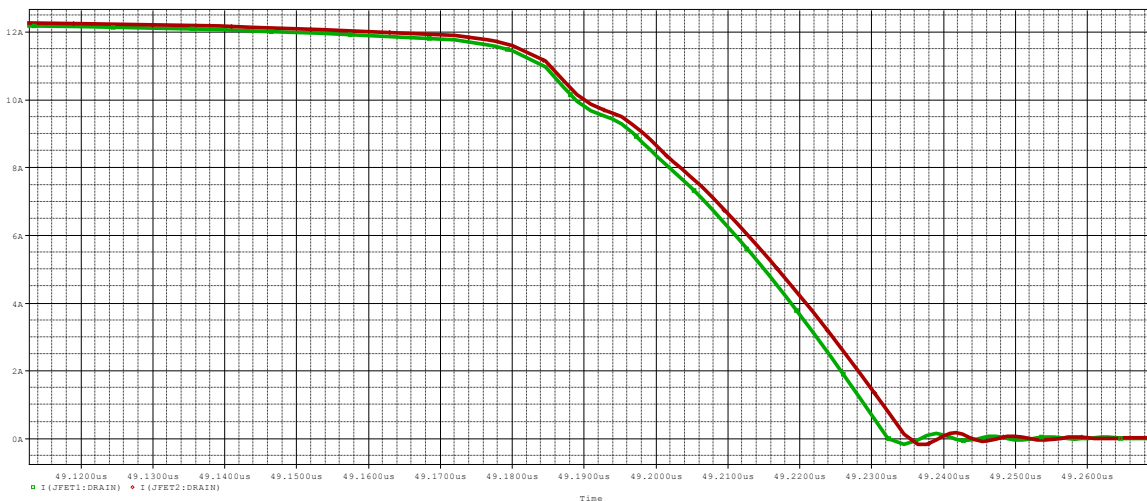
Από τις κυματομορφές των σχημάτων 8.8 έως και 8.11 καταλήγουμε στο συμπέρασμα ότι η παράσιτες αυτεπαγωγές στη πύλη των JFETs επηρεάζουν το παραλληλισμό του ρεύματος όχι όμως έντονα. Από τις εικόνες 8.10 και 8.11 φαίνεται ότι επηρεάστηκε σε μικρό βαθμό ο διαμορισμός των ρευμάτων όμως πρέπει να λάβουμε υπόψη ότι αυτά τα αποτελέσματα αντιστοιχούν σε παράσιτη χωρητικότητα 100nH η οποία είναι μία σχετικά μεγάλη τιμή. Επίσης φαίνεται από τα παραπάνω σχήματα ότι ο διαμορισμός επηρεάζεται λίγο πιο έντονα κατά την έναυσης ενώ αρκετά λιγότερο κατά τη σβέση. Αυτά τα αποτελέσματα αφορούσαν τα normally-

off JFETs όμως αποδεικνύεται εξίσου εύκολα με προσομοιώσεις ότι και τα normally-on έχουν την ίδια συμπεριφορά.

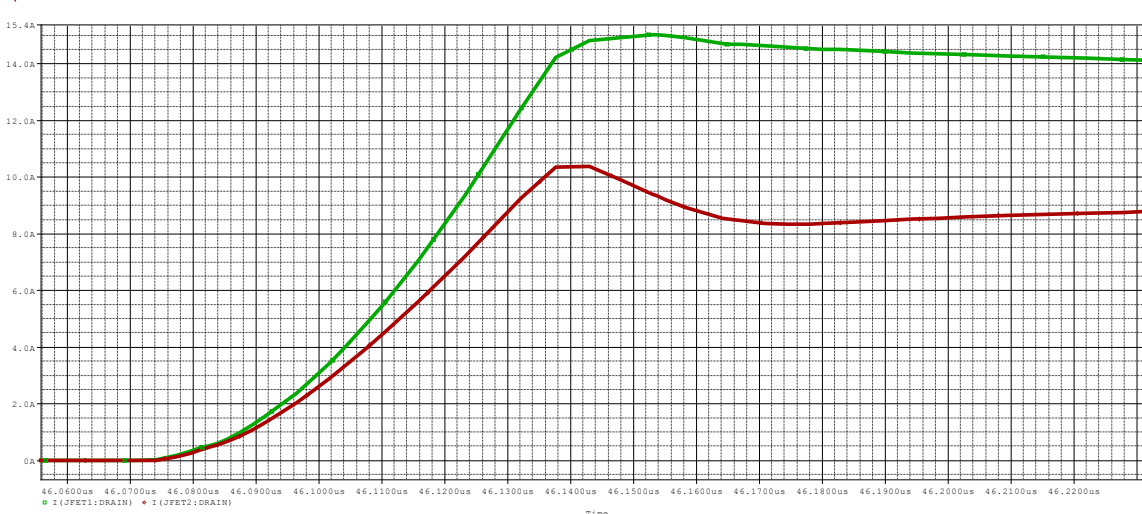
Τέλος η αυτεπαγωγή που πρέπει ακόμα να μελετήσουμε κατά πόσο επηρεάζει το διαμοιρασμό ρευμάτων είναι η παράσιτη αυτεπαγωγή που υπάρχει στην πηγή των JFETs. Αρχικά τοποθετήθηκε μία παράσιτη αυτεπαγωγή στην πηγή του JFET2 των normally-on JFET. Στα σχήματα 8.12 και 8.13 φαίνονται τα ρεύματα έναυσης και σβέσης για παράσιτη αυτεπαγωγή 10nH και στα σχήματα 8.14 και 8.15 φαίνονται τα αντίστοιχα σχήματα για τιμή αυτεπαγωγής 30nH.



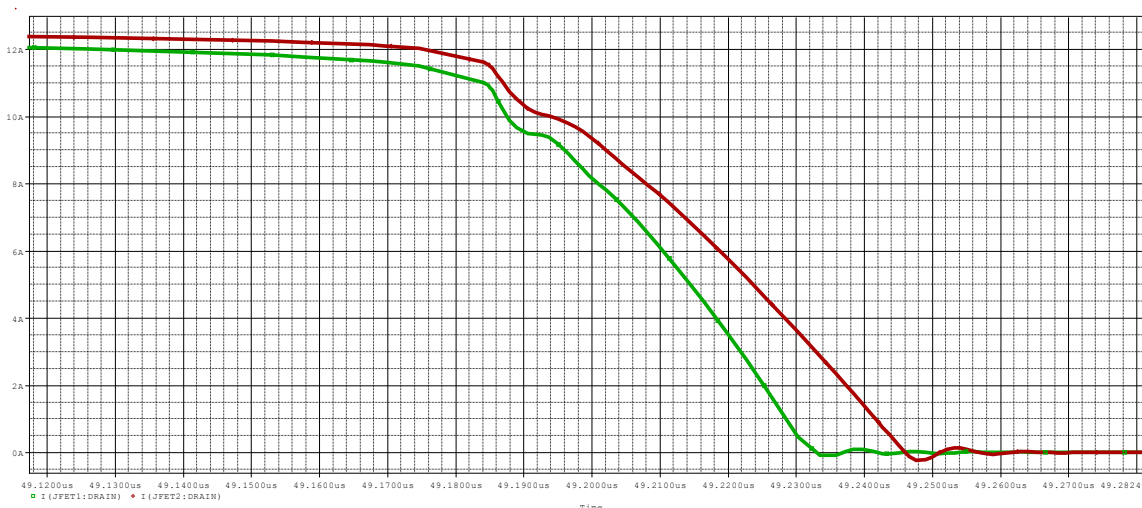
Σχήμα 8.12: Κυματομορφές ρευμάτων έναυσης των normally-on JFET1 (πράσινο χρώμα) και JFET2 (κόκκινο χρώμα) με παράσιτη αυτεπαγωγή LSS2=10nH.



Σχήμα 8.13: Κυματομορφές ρευμάτων σβέσης των normally-on JFET1 (πράσινο χρώμα) και JFET2 (κόκκινο χρώμα) με παράσιτη αυτεπαγωγή LSS2=10nH.



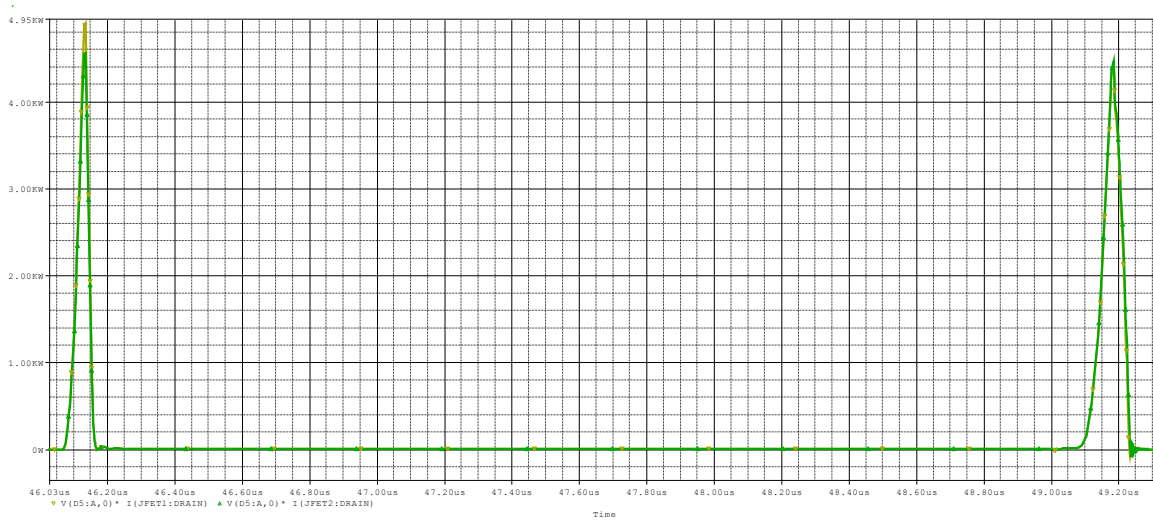
Σχήμα 8.14: Κυματομορφές ρευμάτων έναυσης των normally-on JFET1 (πράσινο χρώμα) και JFET2 (κόκκινο χρώμα) με παράσιτη αυτεπαγωγή LSS2=30nH.



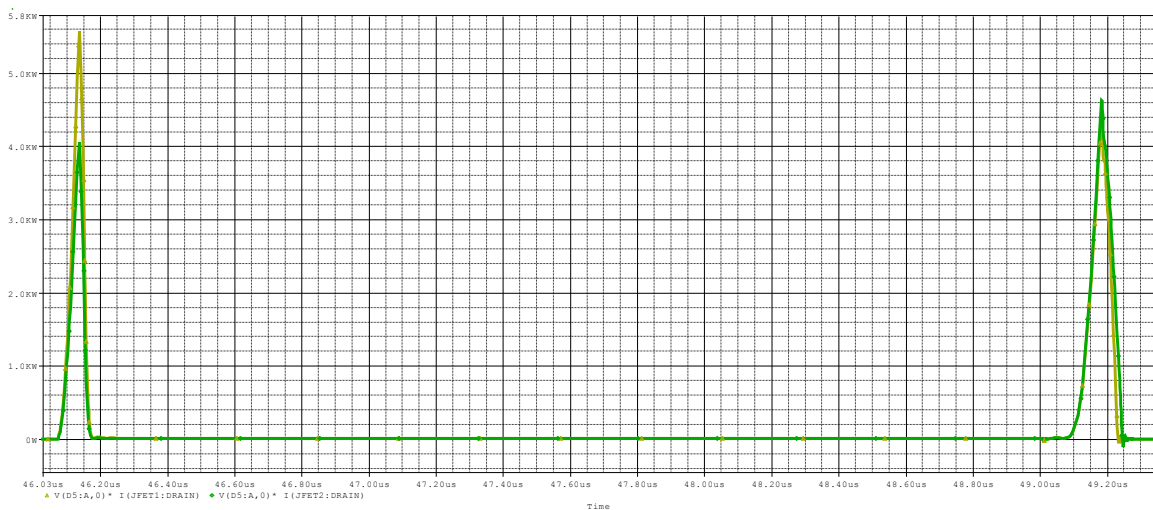
Σχήμα 8.15: Κυματομορφές ρευμάτων σβέσης των normally-on JFET1 (πράσινο χρώμα) και JFET2 (κόκκινο χρώμα) με παράσιτη αυτεπαγωγή LSS2=30nH.

Παρατηρώντας τον διαμοιρασμό ρευμάτων από τα σχήματα 8.12 και 8.13 στα οποία η διαφορά παρασιτικής αυτεπαγωγής των πηγών είναι 10nH φαίνεται ότι ο διαμοιρασμός των ρευμάτων των normally-on JFETs κυρίως κατά την έναυση τους και όχι τόσο κατά τη σβέση. Αυτό επιβεβαιώνεται και από τα σχήματα 8.14 και 8.15 που αντιστοιχούν σε παράσιτη αυτεπαγωγή πηγής 30nH και φαίνεται ότι ο διαμοιρασμός ρευμάτων έχει επηρεαστεί εξαιρετικά, καθώς φαίνεται ότι το JFET2 που του προστέθηκε η αυτεπαγωγή καθυστερεί αρκετά σε σχέση με το JFET1. Αυτό μπορεί να οδηγήσει σε μεγάλες διακοπτικές απώλειες όπως φαίνεται και από το σχήμα 8.16 και 8.17 όπου φαίνονται οι διακοπτικές απώλειες κατά την έναυση και τη σβέση για

παράσιτες χωρητικότητες 10nH και 30nH αντίστοιχα. Επιπροσθέτων μία πρόσθετη αυτεπαγωγή στη πηγή των JFETs μειώνει και το χρόνο έναυσης κάτι που δεν είναι επιθυμητό.



Σχήμα 8.16: Κυματομορφές απωλειών ισχύος κατά την έναυση και τη σβέση των normally-on JFET1 (κίτρινο χρώμα) και του JFET2 (πράσινο χρώμα) για παράσιτη αυτεπαγωγή LSS2=10nH.



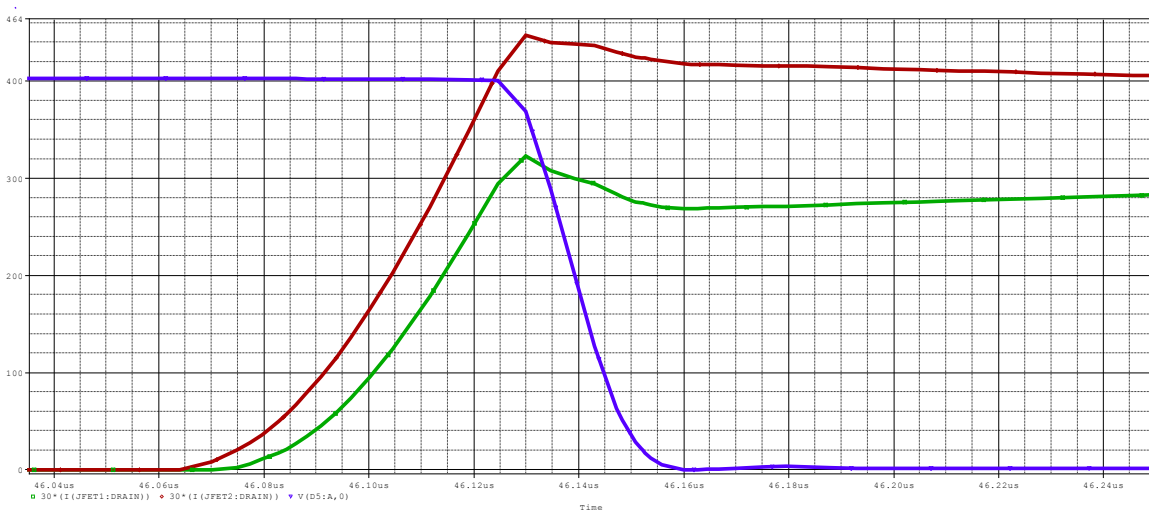
Σχήμα 8.17: Κυματομορφές απωλειών ισχύος κατά την έναυση και τη σβέση των normally-on JFET1 (κίτρινο χρώμα) και του JFET2 (πράσινο χρώμα) για παράσιτη αυτεπαγωγή LSS2=30nH.

Όπως φαίνεται από τις εικόνες 8.16 και 8.17 που απεικονίζουν τις διακοπτικές απώλειες για παράσιτη αυτεπαγωγή 10nH οι οποίες είναι σημαντικές και διαφέρουν λίγο κατά την έναυση ενώ οι απώλειες κατά την σβέση είναι ίδιες μεταξύ των δύο JFETs. Επίσης βλέπουμε στο σχήμα 8.17 τις διακοπτικές απώλειες για αυτεπαγωγή 30nH και είναι εμφανές ότι αυτή η αυτεπαγωγή επηρεάζει σε μεγάλο βαθμό τον διαμοιρασμό των ρευμάτων και για αυτό το λόγο προκύπτουν και τόσο μεγάλες διακοπτικές απώλειες.

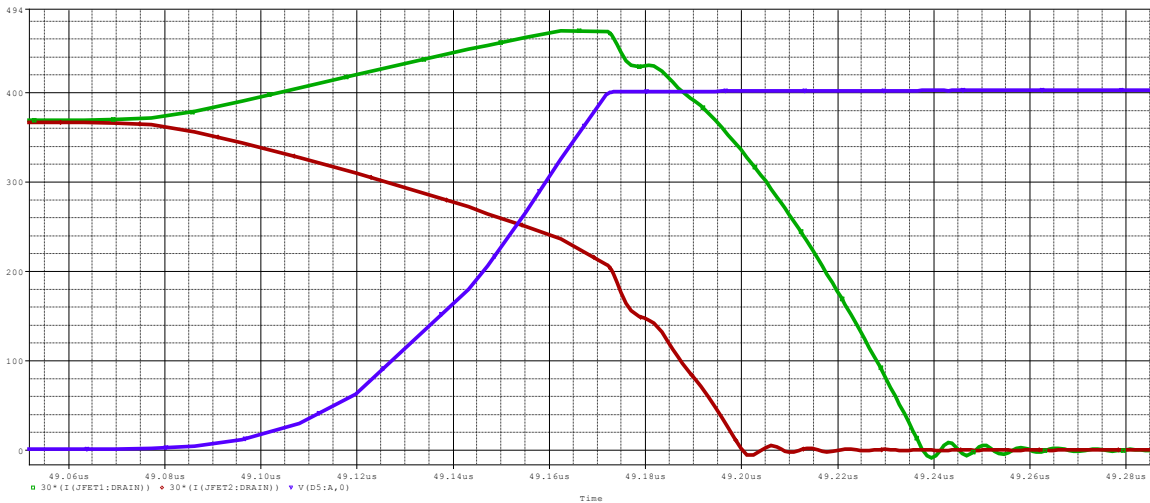
Ύστερα από τη σύγκριση των προηγούμενων κυματομορφών που αντιστοιχούν σε διάφορες τιμές παράσιτων αυτεπαγωγών μπορούμε να καταλήξουμε στο συμπέρασμα ότι οι αυτεπαγωγές της πηγής παίζουν καθοριστικό ρόλο στο διαμορισμό των ρευμάτων των JFETs τόσο στην έναυση όσο και κατά τη σβέση τους. Παρατηρήσαμε ότι αλλάζοντας τις παράσιτες αυτεπαγωγές στην πύλη διατηρώντας όλους τους υπόλοιπους παράγοντες σταθερούς ο διαμορισμός των ρευμάτων άλλαξε σε μικρό βαθμό. Τέλος μεταβάλλοντας την αυτεπαγωγή στην υποδοχή παρατηρήσαμε ότι οι κυματομορφές των ρευμάτων άλλαξαν ελάχιστα.

8.1.2 Εξάρτηση Παράλληλης Λειτουργίας από τη Τάση Κατωφλίου

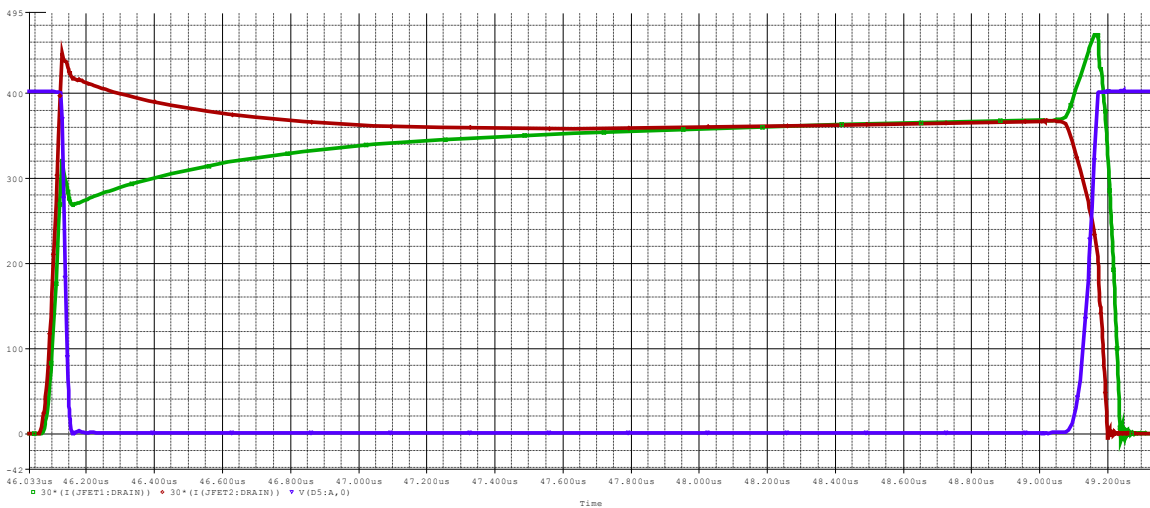
Πολύ σημαντικός κατασκευαστικός παράγοντας που επηρεάζει άμεσα το διαμορισμό ρευμάτων κατά το παραλληλισμό είναι η τάση κατωφλίου κάθε JFET. Είναι σημαντικό να αναφερθεί ότι η τάση κατωφλίου μεταβάλλεται ελαφρώς με τη θερμοκρασία, όμως επειδή μεταβάλλεται σε μικρό βαθμό και μεταβάλλεται με τον ίδιο ρυθμό σε όλα τα JFETs που είναι παραλληλισμένα ο παράγοντας της θερμοκρασίας δεν επηρεάζει τόσο τον παραλληλισμό. Στο σχήμα 8.18 και 8.19 φαίνονται οι κυματομορφές έναυσης και σβέσης αντίστοιχα για δύο normally-off JFETs συνδεδεμένα παράλληλα που έχουν τάσεις κατωφλίου $V_{th1}=+1V$ και $V_{th1}=+1.3V$. Επίσης στο σχήμα 8.20 φαίνεται η συμπεριφορά των JFETs και στις μεταβατικές καταστάσεις αλλά και στην αγωγή.



Σχήμα 8.18: Κυματομορφές έναυσης του ρεύματος JFET1 με $V_{th1}=+1V$ (πράσινο χρώμα), ρεύματος JFET2 με $V_{th1}=+1.3V$ (κόκκινο χρώμα) και τάσης στα άκρα τους (μπλε χρώμα).

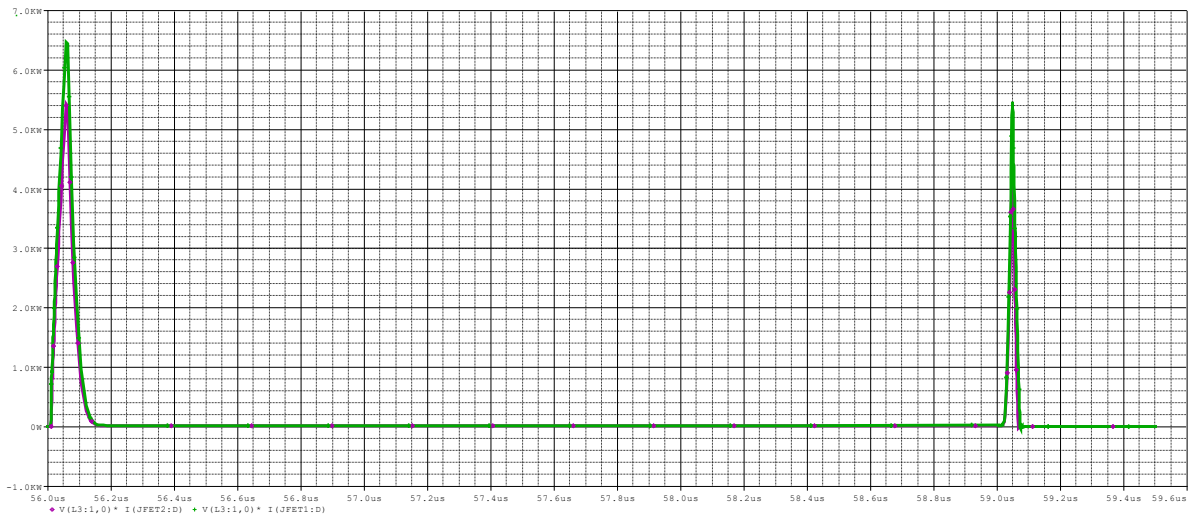


Σχήμα 8.19: Κυματομορφές σβέσης του ρεύματος JFET1 με $V_{th1}=+1V$ (πράσινο χρώμα), ρεύματος JFET2 με $V_{th1}=+1.3V$ (κόκκινο χρώμα) και τάσης στα άκρα τους (μπλε χρώμα).



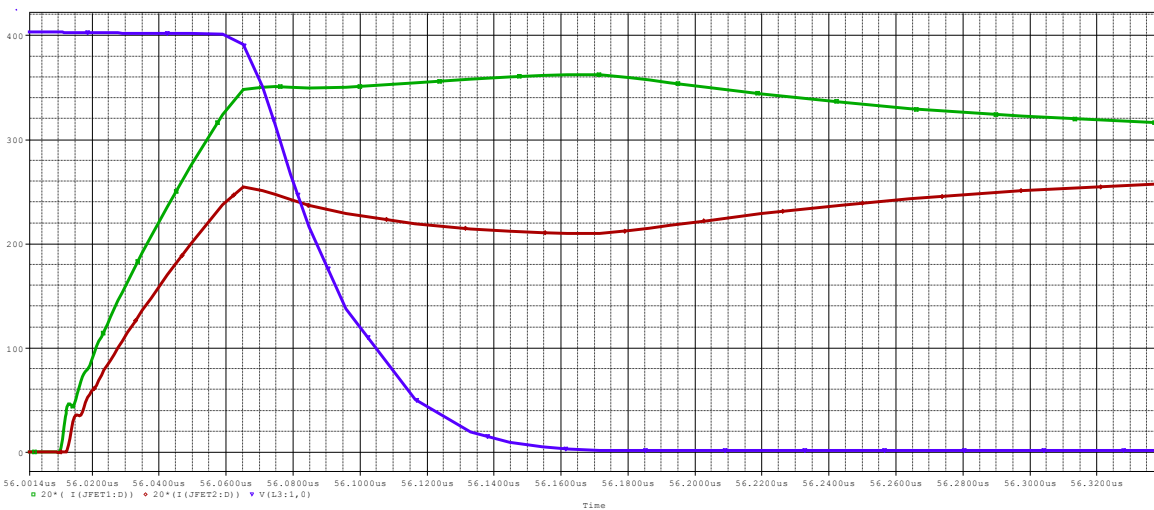
Σχήμα 8.20: Κυματομορφές αγωγής του ρεύματος JFET1 με $V_{th1}=+1V$ (πράσινο χρώμα), ρεύματος JFET2 με $V_{th1}=+1.3V$ (κόκκινο χρώμα) και τάσης στα άκρα τους (μπλε χρώμα).

Φαίνεται από τα σχήματα 8.18 και 8.19 ότι η τάση κατωφλίου παίζει σημαντικό ρόλο στο παραλληλισμό των JFETs καθώς τα συγκεκριμένα JFETs έχουν απόκλιση στη τάση κατωφλίου 0.3V και φαίνεται τόσο κατά την έναυση όσο και κατά τη σβέση ότι τα ρεύματα διαφέρουν σημαντικά μεταξύ τους. Επίσης από τις κυματομορφές αγωγής του σχήματος 8.20 φαίνεται ότι ενώ τα ρεύματα κατά την έναυσης διαφέρουν τείνουν να ισοροπήσουν κατά τη διάρκεια αγωγής λόγω του μηχανισμού διόρθωσης που επιτρέπουν τα SiC JFETs. Στο σχήμα 8.21 φαίνονται και οι διακοπτικές απώλειες που προκύπτουν από αυτή τη διαφορά των τάσεων κατωφλίου.

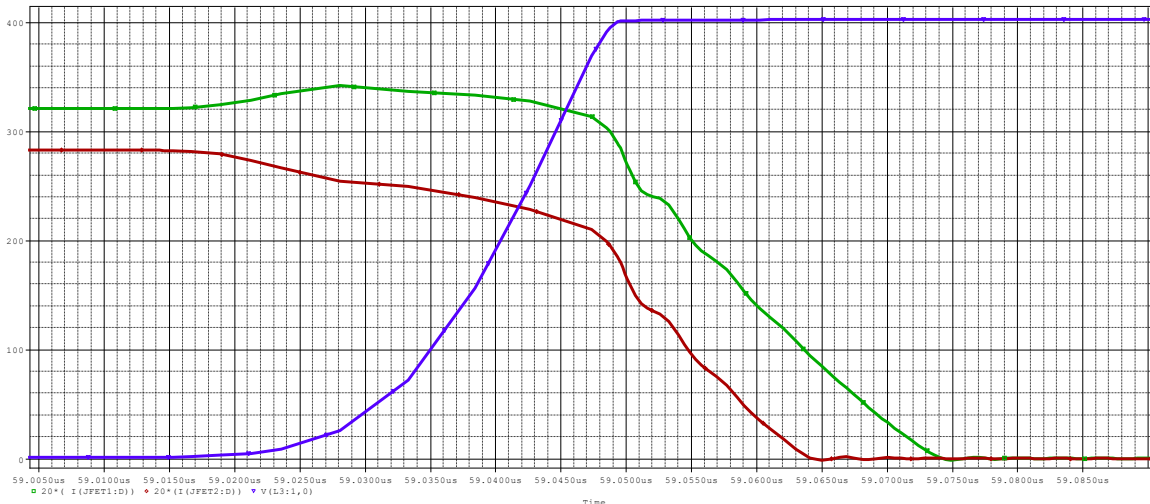


Σχήμα 8.21: Διακοπτικές απώλειες JFET1 (κίτρινο χρώμα) με $V_{th1}=+1V$ και JFET2 (πράσινο χρώμα) με $V_{th2}=+1.3V$.

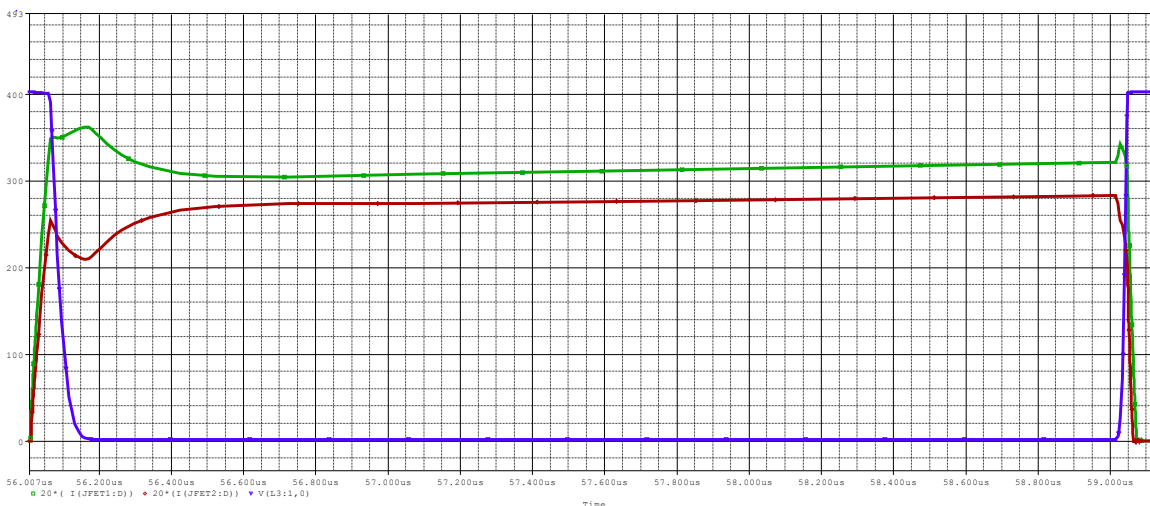
Στη συνέχεια επαναλαμβάνουμε την ίδια προσομοίωση με τη διαφορά ότι μεγαλώνουμε την απόκλιση της τάσης κατωφλίου και έτσι το JFET1 έχει τάση κατωφλίου $V_{th1}=+1V$ και το JFET2 έχει $V_{th1}=+1,5V$. Ομοίως με προηγούμενως στα σχήματα 8.22, 8.23 και 8.24 φαίνονται οι κυματομορφές ρευμάτων και τάσης κατά την έναυση, σβέση και κατά την αγωγή αντίστοιχα.



Σχήμα 8.22: Κυματομορφές έναυσης του ρεύματος JFET1 με $V_{th1}=+1V$ (πράσινο χρώμα), ρεύματος JFET2 με $V_{th1}=+1.5V$ (κόκκινο χρώμα) και τάσης στα άκρα τους (μπλε χρώμα).



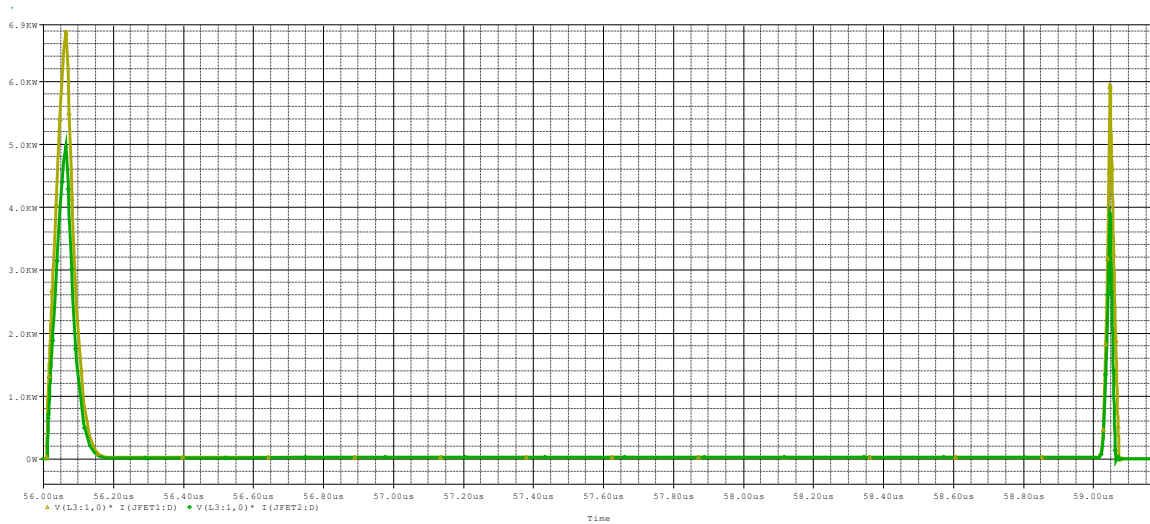
Σχήμα 8.23: Κυματομορφές σβέσης του ρεύματος JFET1 με $V_{th1}=+1V$ (πράσινο χρώμα), ρεύματος JFET2 με $V_{th1}=+1.5V$ (κόκκινο χρώμα) και τάσης στα άκρα τους (μπλε χρώμα).



Σχήμα 8.24: Κυματομορφές αγωγής του ρεύματος JFET1 (πράσινο χρώμα), ρεύματος JFET2 (κόκκινο χρώμα) και τάσης στα άκρα τους (μπλε χρώμα).

Από τα σχήματα 8.22 και 8.24 καταλήγουμε στο ίδιο συμπέρασμα με προηγουμένως δηλαδή ότι η τάση κατωφλίου παίζει πολύ σημαντικό ρόλο στο παραλληλισμό των JFETs. Σε αυτή τη περίπτωση υπάρχει απόκλιση 0.5V στις τάσεις κατωφλίου και τα ρεύματα διαφέρουν σημαντικά. Η διαφορά αυτή μάλιστα φαίνεται και από τις διακοπτικές απώλειες που φαίνονται στο σχήμα 8.25 και είναι εμφανές ότι είναι πολύ μεγαλύτερες σε σχέση με τις προηγούμενες που υπάρχει μικρότερη απόκλιση στη τάση κατωφλίου. Σημαντικό είναι να επισημανθεί ότι όπως φαίνεται και από το σχήμα 8.24 ενώ τα ρεύματα τείνουν να εξισορροπηθούν δεν είναι δυνατό αυτό λόγω της μεγάλης απόκλισης της τάσης κατωφλίου. Επομένως καταλήγουμε στο συμπέρασμα ότι εάν η τάση κατωφλίου διαφέρει σημαντικά είναι δυνατό τα JFETs να μην

μπορούν να παραλληλιστούν. Ακριβώς την ίδια συμπεριφορά παρουσιάζουν και οι ημιαγωγικοί διακόπτες normally-on.



Σχήμα 8.25: Διακοπτικές απώλειες JFET1 (κίτρινο χρώμα) με $V_{th}=+1V$ και JFET2 (πράσινο χρώμα) με $V_{th}=1.5$.

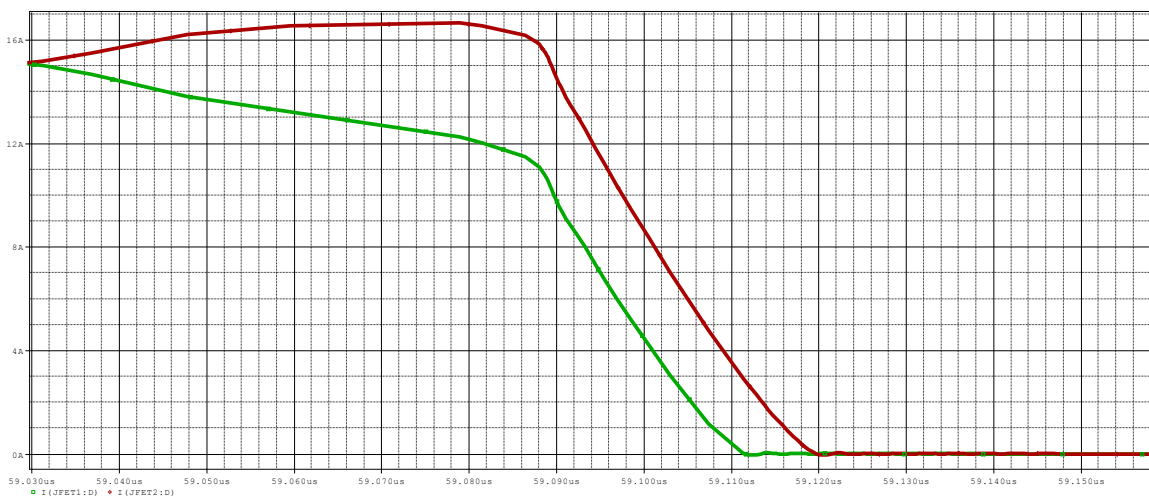
8.1.3 Εξάρτηση Παράλληλης Λειτουργίας από το Κύκλωμα Οδήγησης

Ένας από τους πιο σημαντικούς παράγοντες που επηρεάζει το διαμοιρασμό ρευμάτων είναι ο αριθμός των κυκλωμάτων οδήγησης και η σχεδίαση τους. Για αυτές τις προσομοιώσεις θα χρησιμοποιηθεί και πάλι το κύκλωμα του σχήματος 8.1 με τη διαφορά ότι τώρα εφόσον θέλουμε να προσομοιώσουμε τη λειτουργία με ξεχωριστά κυκλώματα οδήγησης είναι πιθανό να διαφέρουν οι τιμές των παθητικών στοιχείων των κυκλωμάτων οδήγησης. Επίσης μπορεί να διαφέρουν και τα παρασιτικά στοιχεία των πυλών κάθε JFET.

Τη περίπτωση των ξεχωριστών παρασιτικών αυτεπαγωγών στη πύλη τη μελέτησαμε προηγουμένως με ένα κύκλωμα οδήγησης και όπως διαπιστώθηκε δεν επηρεάζει σε τόσο μεγάλο βαθμό το διαμοιρασμό ρευμάτων. Όπως θα φανεί και στη συνέχεια από τα πειραματικά αποτελέσματα μία διαφορά μόνο στις αυτεπαγωγές στη πύλη των JFETs δεν επαρκεί για να αιτιολογήσει την απόκλιση των ρευμάτων στη περίπτωση που χρησιμοποιούνται ξεχωριστά κυκλώματα οδήγησης. Επομένως σε αυτή την ενότητα μελετάται και η προσθήκη παρασιτικής αντίστασης στο κύκλωμα οδήγησης του JFET2. Συγκεκριμένα στο σχήμα 8.26 και 8.27 φαίνονται οι κυματομορφές έναυσης και σβέσης του JFET1 και JFET2 ύστερα από τη προσθήκη μίας αντίστασης 2Ω στην αντίσταση RG2 του κυκλώματος οδήγησης του JFET2.

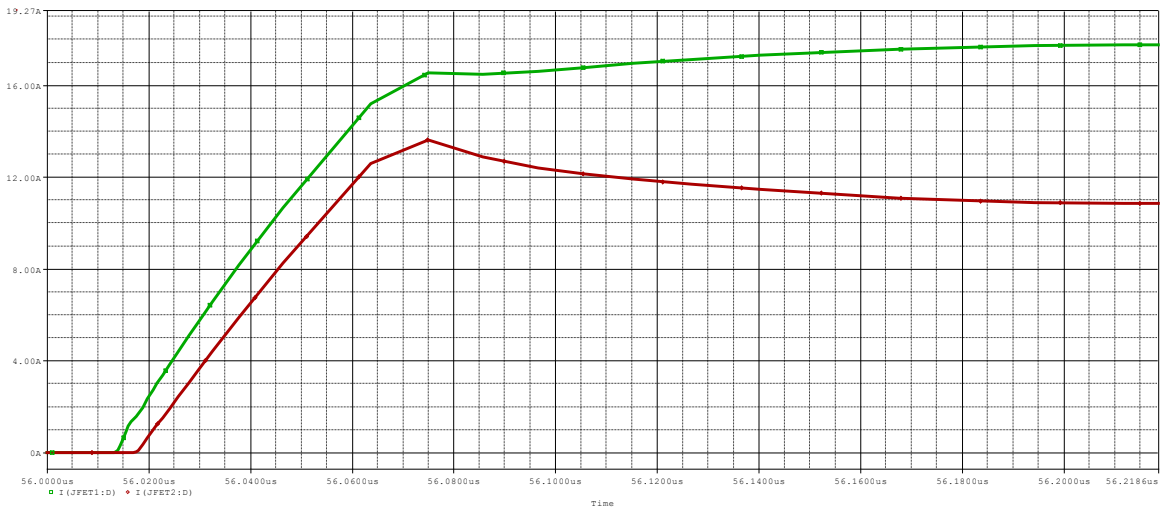


Σχήμα 8.26: Κυματομορφές έναυσης του ρεύματος JFET1 (πράσινο χρώμα), ρεύματος JFET2 (κόκκινο χρώμα) με $\Delta R_G=2\Omega$.

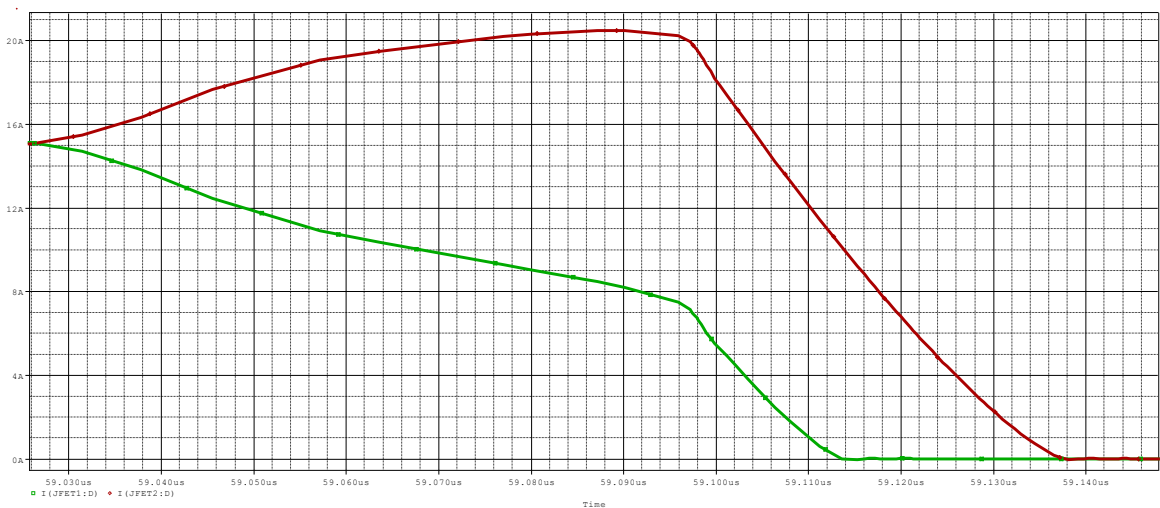


Σχήμα 8.27: Κυματομορφές σβέσης του ρεύματος JFET1 (πράσινο χρώμα), ρεύματος JFET2 (κόκκινο χρώμα) με $\Delta R_G=2\Omega$.

Από τα σχήματα 8.26 και 8.27 φαίνεται και από την έναυση αλλά και από τη σβέση τους ότι η προσθήκη αντίστασης στο κύκλωμα οδήγησης επηρεάζει σχετικά έντονα το διαμοιρασμό ρευμάτων ανάμεσα στα JFETs. Σε αυτή τη περίπτωση είχαμε απόκλιση στις αντιστάσεις απόκλιση $\Delta R_G=2\Omega$ και στη συνέχεια στα σχήματα 8.28 και 8.29 φαίνονται οι ίδιες κυματομορφές έναυσης και σβέσης με διαφορά αντίστασης στη πύλη 5Ω.

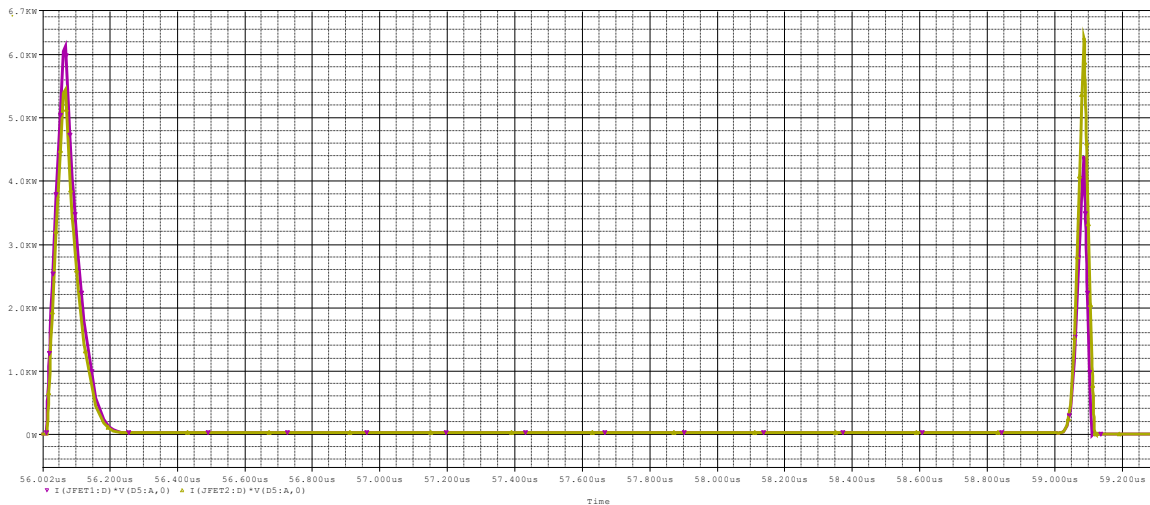


Σχήμα 8.28: Κυματομορφές έναυσης του ρεύματος JFET1 (πράσινο χρώμα), ρεύματος JFET2 (κόκκινο χρώμα) με $\Delta R_G=5\Omega$.

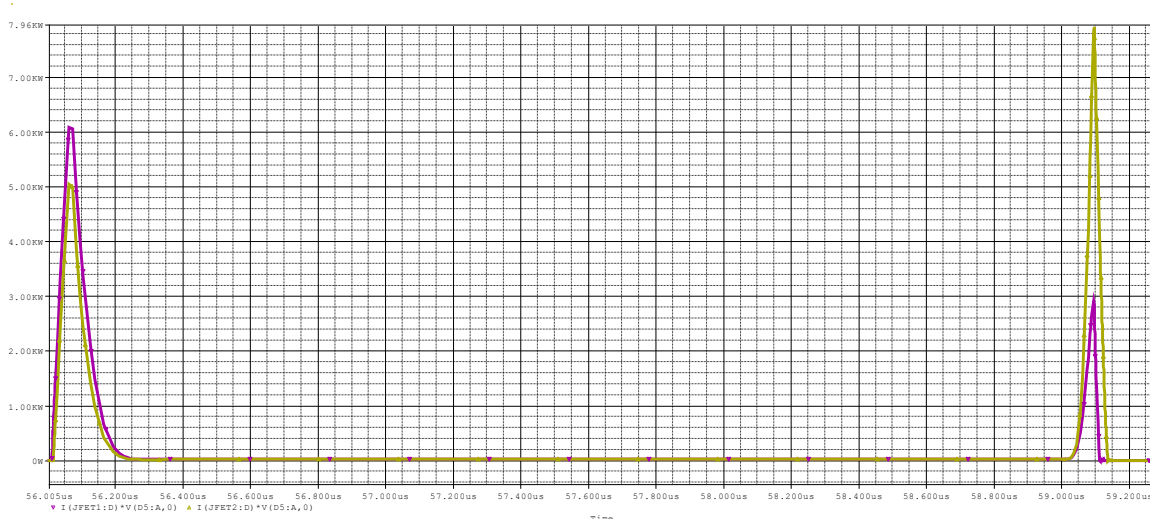


Σχήμα 8.29: Κυματομορφές σβέσης του ρεύματος JFET1 (πράσινο χρώμα), ρεύματος JFET2 (κόκκινο χρώμα) με $\Delta R_G=5\Omega$.

Είναι κατανοητό από τα σχήματα 8.28 και 8.29 ότι μία απόκλιση στη αντίσταση που οδηγεί τα JFETs προκαλεί εξαιρετικά άνισο διαμοιρασμό ρευμάτων κατά το παραλληλισμό τους. Αυτό συμβαίνει διότι με τη προσθήκη αντίστασης στο JFET2 έγινε πιο αργό όπως φαίνεται και από το σχήμα 8.28 το ρεύμα του JFET2 καθυστερεί να αυξηθεί και έτσι το JFET1 αναγκάζεται για μικρό χρονικό διάστημα να άγει το συνολικό ρεύμα. Αυτό έχει ως αποτέλεσμα τις μεγαλύτερες διακοπτικές απώλειες και ακόμα πιο σημαντικό είναι τις άνισες απώλειες ισχύος μεταξύ των JFETs όπως φαίνεται και από τα επόμενα σχήματα 8.30 και 8.31.



Σχήμα 8.30: Απώλειες ισχύος του ρεύματος JFET1 (μωβ χρώμα) και του JFET2 (κίτρινο χρώμα) με $\Delta R_G = 2\Omega$.



Σχήμα 8.31: Απώλειες ισχύος του ρεύματος JFET1 (μωβ χρώμα) και του JFET2 (κίτρινο χρώμα) με $\Delta R_G = 5\Omega$.

Ύστερα από τη σύγκριση των παραπάνω κυματομορφών για διαφορετικές τιμές αντίστασης οδήγησης καταλήγουμε στο συμπέρασμα ότι πάντα είναι επιθυμητό να χρησιμοποιούνται κυκλώματα οδήγησης με τις ίδιες τιμές παθητικών στοιχείων. Επίσης από αυτό το σημείο φαίνεται και ότι η χρήση ενός κυκλώματος οδήγησης είναι περισσότερο αποδοτική καθώς δεν θα υπάρχουν οι διαφορές στις αντιστάσεις στα κυκλώματα οδήγησης των JFETs που όπως είδαμε αλλάζουν σε μεγάλο βαθμό τον διαμορισμό των ρευμάτων.

8.2 Εξαναγκασμένος Διαμοιρασμός Ρευμάτων

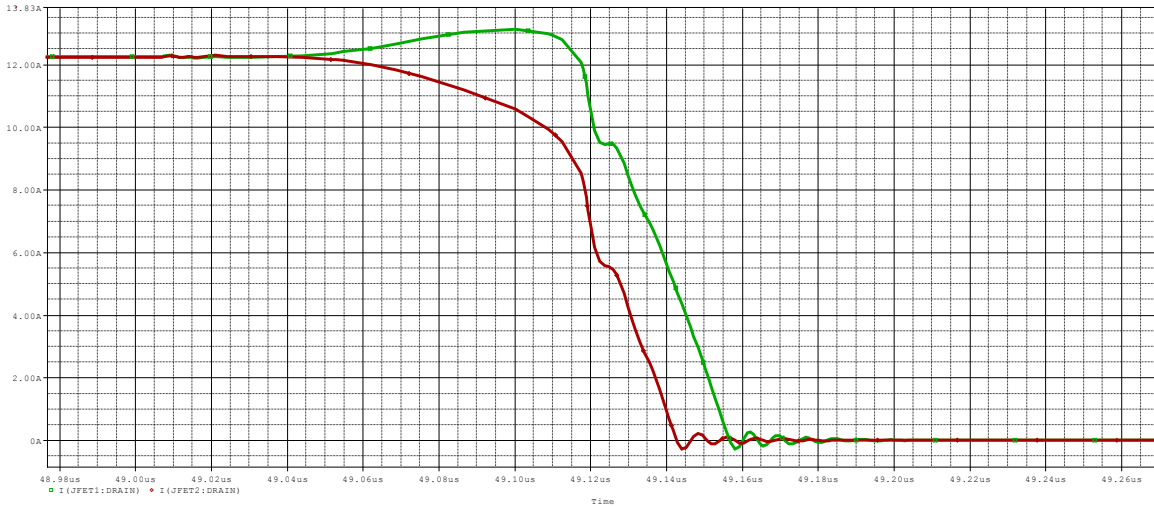
Στις προηγούμενες ενότητες παρουσιάστηκαν προσομοιώσεις που έδειχναν κατά πόσο επηρεαζόταν ο διαμοιρασμός των ρευμάτων από διάφορους παράγοντες, στη συνέχεια με τη μέθοδο ελέγχου των σημάτων ελέγχου των πυλών των JFETs θα αναγκάσουμε τα JFETs να άγουν το ίδιο ρεύμα κατά τον παραλληλισμό τους. Είναι σημαντικό να αναφέρουμε ότι αυτή η μέθοδος δεν ισχύει μόνο για SiC JFETs αλλά και για άλλους ημιαγωγούς πράγμα που κάνει αυτή τη μέθοδο ιδιαίτερα χρήσιμη.

Σύμφωνα με αυτή τη μέθοδο θα μετατοπίσουμε τους παλμούς έναυσης ενός JFET ώστε να ξεκινήσουν να άγουν την ίδια στιγμή και να επιτευχθεί ομοιόμορφος διαμοιρασμός ρευμάτων, πιο συγκεκριμένα θα προσθέσουμε μία μικρή καθυστέρηση κατάλληλης τιμής στο JFET που άγει πρώτο. Αυτή η απόκλιση μπορεί να συμβαίνει από διάφορες αιτίες όπως είναι διαφορετική τιμή τάσης κατωφλίου, διαφορετικές παράσιτες αυτεπαγωγές ή ακόμα κατασκευαστικά χαρακτηριστικά όπως μελετήσαμε προηγουμένως και θα φανεί αργότερα και από τα πειραματικά αποτελέσματα.

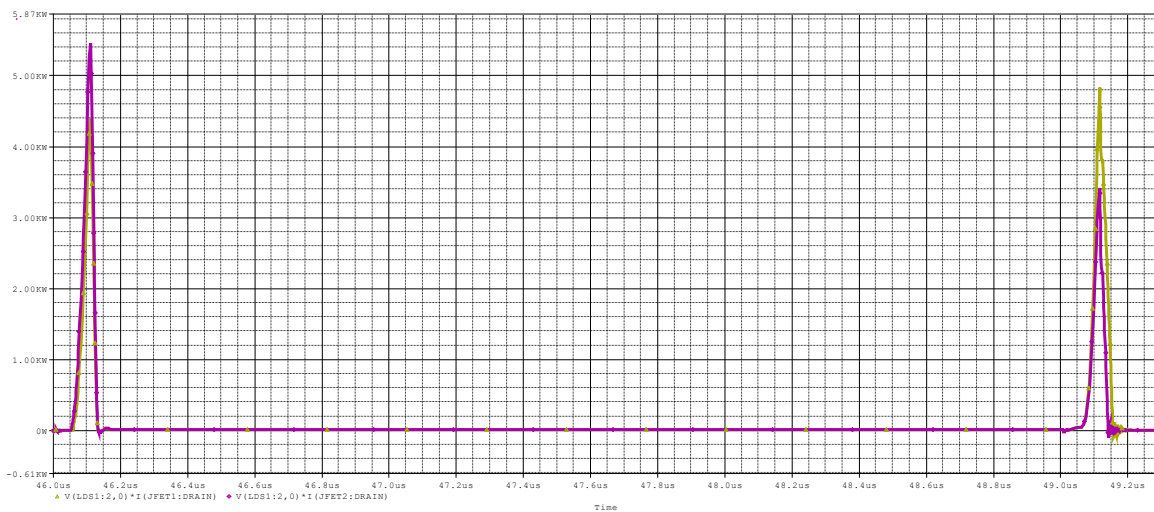
Αρχικά στα σχήματα 8.32 και 8.33 φαίνονται οι κυματομορφές έναυσης και σβέσης αντίστοιχα για normally-on ημιαγωγούς που έχουν διαφορετικές αντιστάσεις στα κυκλώματα οδήγησης. Πιο συγκεκριμένα η αντίσταση οδήγησης του JFET1 είναι $R_{G1}=10\Omega$ και του JFET2 είναι $R_{G2}=9\Omega$. Επιπροσθέτως στο σχήμα 8.34 επισυνάπτονται και οι απώλειες ισχύος που προκύπτουν λόγω της απόκλισης των ρευμάτων.



Σχήμα 8.33: Κυματομορφές έναυσης του ρεύματος JFET1 (πράσινο χρώμα), ρεύματος JFET2 (κόκκινο χρώμα) με $\Delta R_G=1\Omega$.



Σχήμα 8.34: Κυματομορφές σβέσης του ρεύματος JFET1 (πράσινο χρώμα), ρεύματος JFET2 (κόκκινο χρώμα) με $\Delta R_G=1\Omega$.

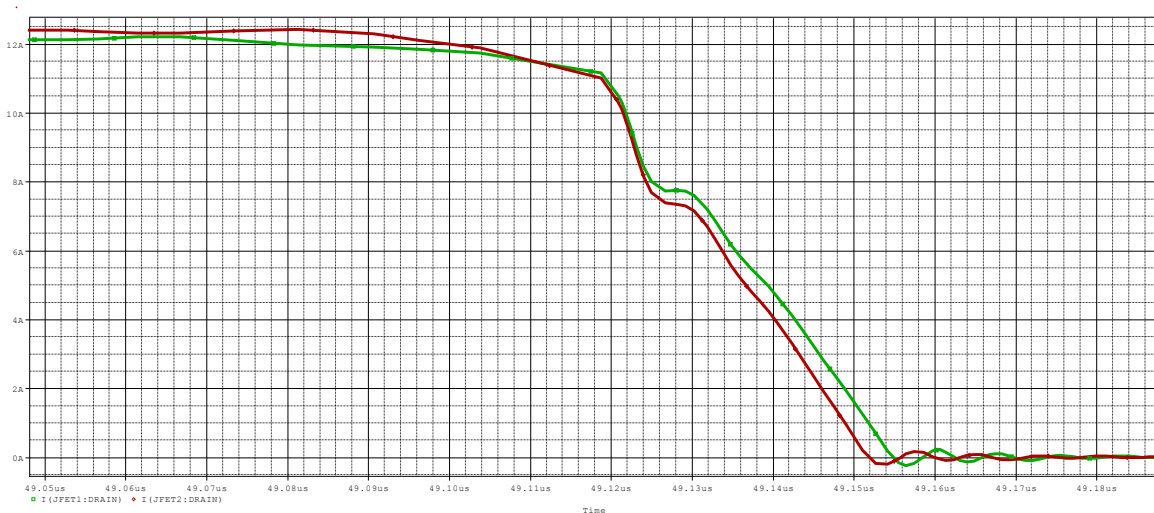


Σχήμα 8.35: Απώλειες ισχύος του ρεύματος JFET1 (μωβ χρώμα) και του JFET2 (κίτρινο χρώμα) με $\Delta R_G=1\Omega$.

Από τα σχήματα 8.33 και 8.34 φαίνεται ότι υπάρχει μία σημαντική διαφορά στο διαμορισμό των ρευμάτων καθώς το JFET2 που έχει μικρότερη αντίσταση οδήγησης κατά την έναυση άγει περισσότερο ρεύμα ενώ συμβαίνει το αντίθετο κατά τη σβέση και κατά συνέπεια προκύπτουν οι υψηλές απώλειες που φαίνονται στο σχήμα 8.35. Προσθέτοντας κατάλληλη καθυστέρηση στο παλμό του JFET2 προκύπτουν οι κυματομορφές των ρευμάτων όπως φαίνονται από τα σχήματα 8.36 και 8.37 για τη έναυση και για τη σβέση αντίστοιχα.

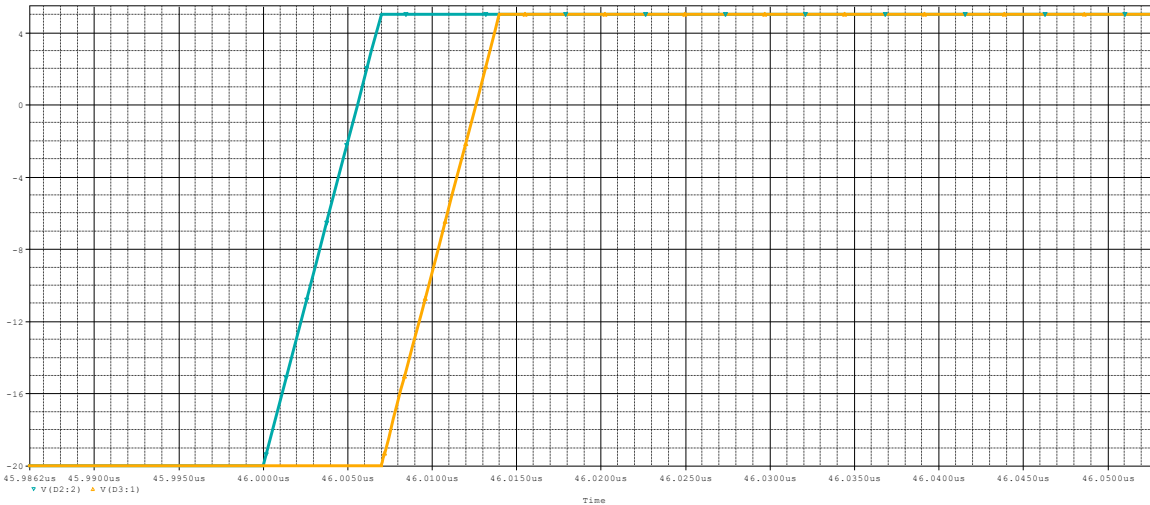


Σχήμα 8.36: Κυματομορφές έναυσης του ρεύματος JFET1 (πράσινο χρώμα), ρεύματος JFET2 (κόκκινο χρώμα) με $\Delta R_G=1\Omega$ μετά την εξισορρόπηση ρευμάτων.

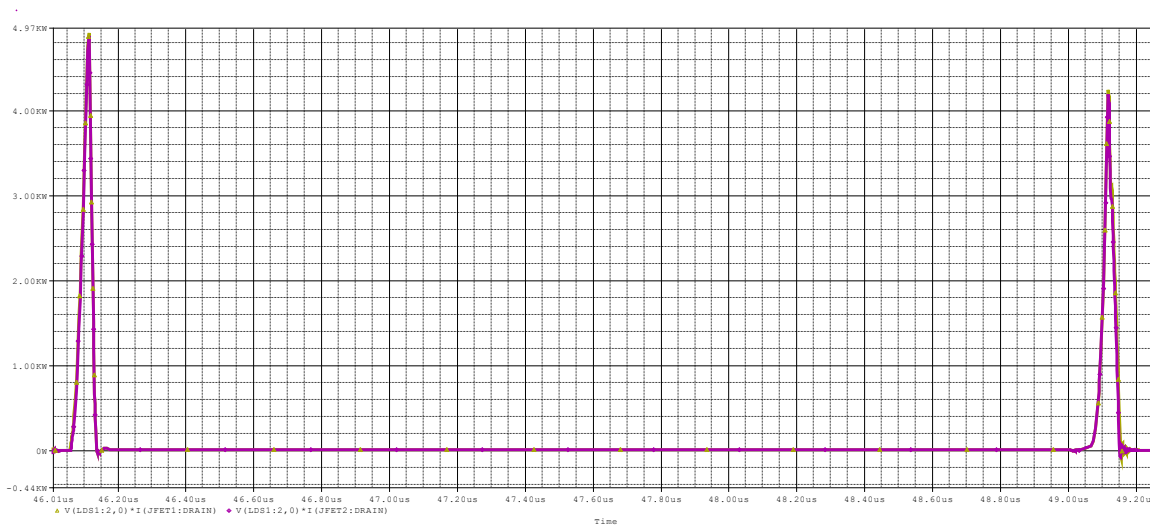


Σχήμα 8.37: Κυματομορφές σβέσης του ρεύματος JFET1 (πράσινο χρώμα), ρεύματος JFET2 (κόκκινο χρώμα) με $\Delta R_G=1\Omega$ μετά την εξισορρόπηση ρευμάτων.

Από τα σχήματα 8.36 και 8.37 είναι εμφανές ότι πετύχαμε σχεδόν τέλειο διαμοιρασμό ρευμάτων μεταξύ των JFET τόσο κατά την έναυση όσο και κατά τη σβέση τους. Προκειμένου να πετύχουμε αυτό το διαμοιρασμό των ρευμάτων καθυστερήσαμε κατάλληλα τον παλμό του JFET2 και αυτό φαίνεται από το σχήμα 8.38 που απεικονίζει τους παλμούς έναυσης των δύο JFETs. Επίσης πολύ σημαντικό είναι να παρατηρήσουμε και να συγκρίνουμε τις διακοπτικές απώλειες των JFETs πριν αλλά και μετά την εξισορρόπηση των ρευμάτων, οι απώλειες μετά τον εξαναγκασμένο διαμοιρασμό ρευμάτων φαίνεται στο σχήμα 8.39.



Σχήμα 8.38: Παλμοί έναυσης των JFET1 (γαλάζιο χρώμα) και JFET2 (κίτρινο χρώμα).

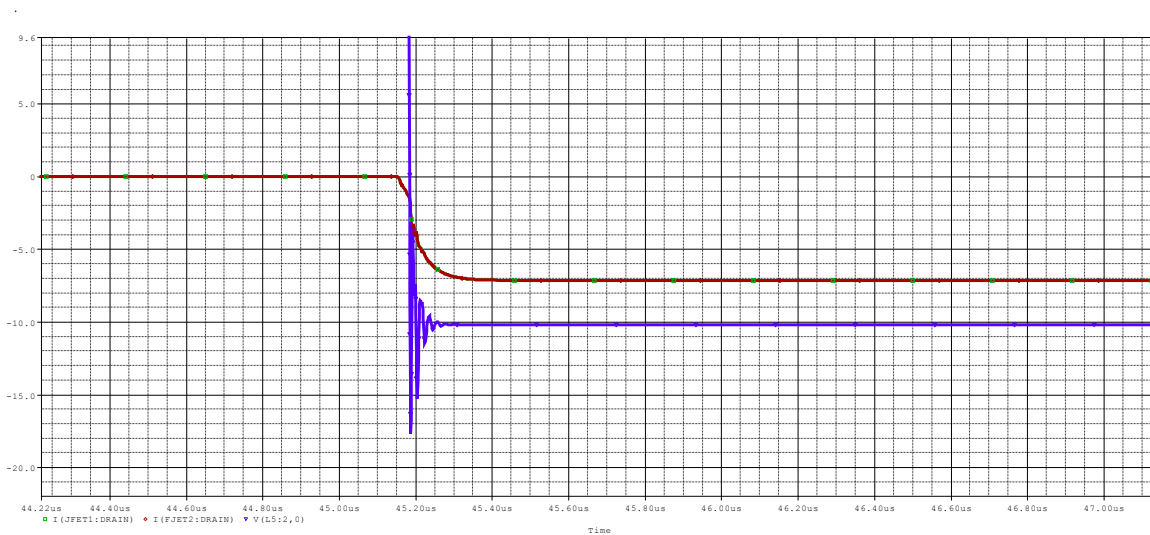


Σχήμα 8.39: Απώλειες ισχύος του ρεύματος JFET1 (μωβ χρώμα) και του JFET2 (κίτρινο χρώμα) με $\Delta R_G=1\Omega$ μετά την εξισορρόπηση ρευμάτων.

Συγκρίνοντας τις απώλειες ισχύος του σχήματος 8.35 και 8.39 συμπεραίνουμε ότι οι απώλειες αφού έχει προστεθεί η καθυστέρηση στους παλμούς οδήγησης είναι λίγο μικρότερες αλλά κυρίως είναι οι ίδιες για τα δύο JFET τόσο στην έναυση όσο και στην σβέση τους. Επομένως συμπεραίνουμε ότι είναι δυνατό να εξισορροπηθούν τα ρεύματα των JFETs κατά το παραλληλισμό σε πολύ ικανοποιητικό βαθμό χρησιμοποιώντας αυτή τη μέθοδο. Έτσι είμαστε σίγουροι ότι θα έχουμε τις ελάχιστες δυνατές διακοπτικές απώλειες καθώς επίσης ότι τα JFETs θα καταπονούνται το ίδιο. Αυτή η μέθοδος εφαρμόστηκε για normally-on JFETs αλλά με τον ίδιο τρόπο είναι εξίσου εφαρμόσιμη και για normally-off JFETs καθώς και για άλλως τύπων ημιαγωγών.

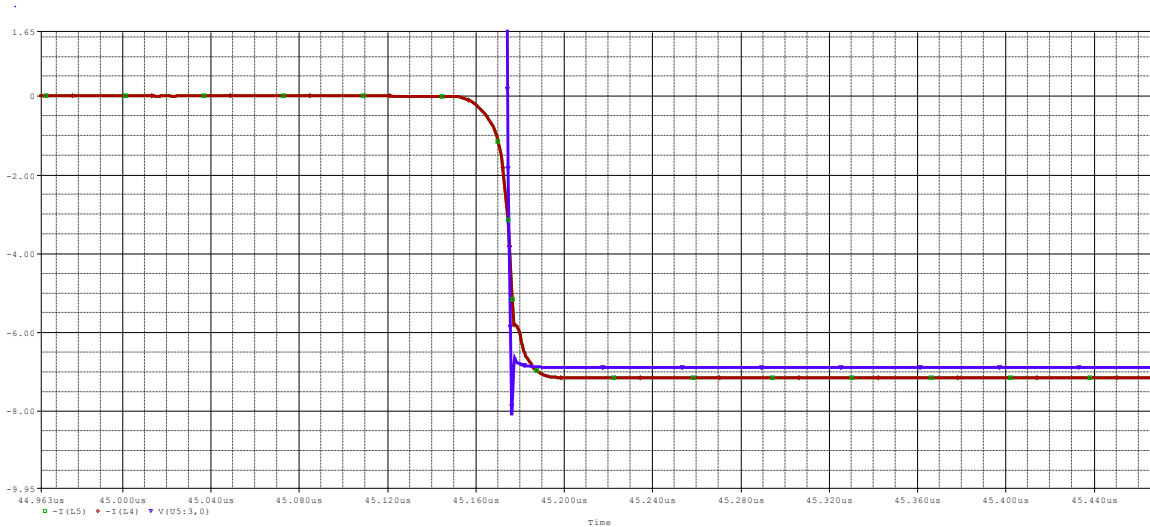
8.3 Μελέτη Συμπεριφοράς Παράλληλης Σύνδεσης σε Ανάστροφη Αγωγή με τα JFETs σε Κατάσταση Αποκοπής

Εκτός από την ορθή αγωγή υπάρχει περίπτωση τα JFETs να χρειαστεί να άγουν ανάστροφα ενώ είναι συνδεδεμένα παράλληλα, για αυτό είναι σημαντικό να μελετήσουμε τη συμπεριφορά τους και σε αυτή τη κατάσταση. Προκειμένου να πραγματοποιήσουμε αυτές τις προσομοιώσεις σχεδιάστηκε το κύκλωμα του σχήματος 8.40 που έχει τα ίδια στοιχεία και αντιστοιχεί με το κύκλωμα που υλοποιήσαμε και τα πραγματικά πειράματα.

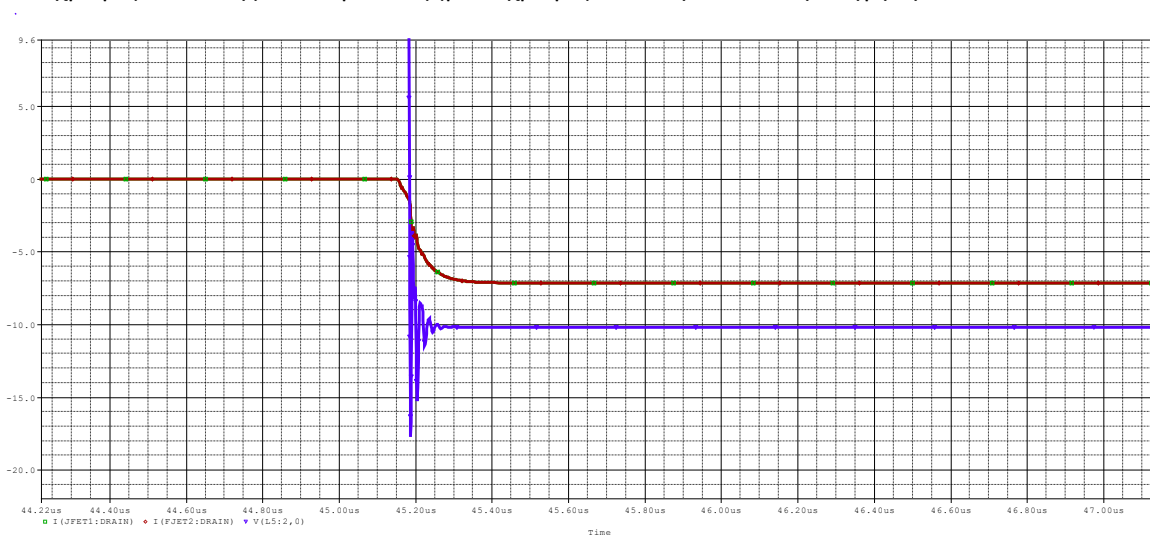


Σχήμα 8.40: Κύκλωμα για τις προσομοιώσεις ανάποδης οδήγησης των JFETs.

Στη συνέχεια παρουσιάζονται στα σχήματα 8.41 και 8.42 οι κυματομορφές για τα normally-off και τα Normally-on αντίστοιχα. Στις κυματομορφές αυτές απεικονίζονται τα ρεύματα του JFET1 με πράσινο χρώμα, του JFET2 με κόκκινο χρώμα καθώς και η τάση που έχουν στα άκρα τους με μπλε χρώμα. Τα JFETs ξεκινούν να άγουν τη στιγμή που αφαιρείται ο παλμός από το SiC MOSFET ενώ πριν από αυτή τη στιγμή το ρεύμα περνούσε εξολοκλήρου μέσα από το πηνίο. Επίσης σε αυτές τις προσομοιώσεις μας ενδιαφέρει η συμπεριφορά των JFETs κατά την ανάποδη οδήγηση όσο αυτά είναι σε αποκοπή έτσι έχουμε πολώσει τα normally-on με -15V και τα normally-off με -2V στη πύλη τους.



Σχήμα 8.41: Κυματομορφές ρευμάτων normally-off JFET1 (πράσινο χρώμα), JFET2 (κόκκινο χρώμα) και τάσης στα άκρα τους (μπλε χρώμα) κατά την ανάποδη οδήγηση.



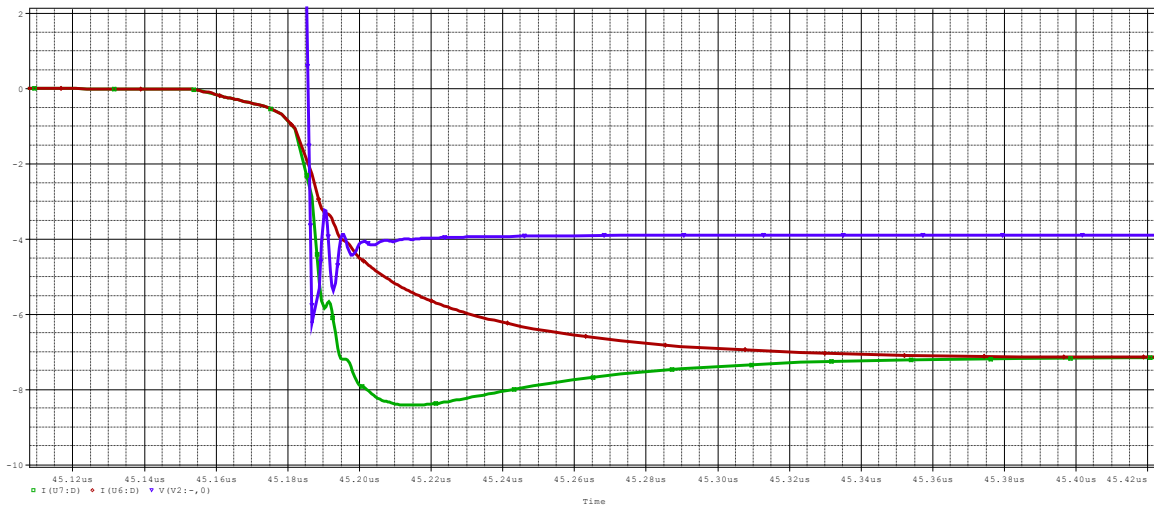
Σχήμα 8.42: Κυματομορφές ρευμάτων normally-on JFET1 (πράσινο χρώμα), JFET2 (κόκκινο χρώμα) και τάσης στα άκρα τους (μπλε χρώμα) κατά την ανάποδη οδήγηση.

Το πιο σημαντικό συμπέρασμα που προκύπτει από τις κυματομορφές των σχημάτων 8.41 και 8.42 είναι ότι η τάση που κρατάνε στα άκρα τους τα normally-on JFETs κατά την ανάποδη οδήγηση είναι σημαντικά υψηλότερη από αυτή των normally-off, καθώς όπως βλέπουμε στα παραπάνω σχήματα για τις τιμές πόλωσης που έχουμε βάλει η τάση στα άκρα των normally-on είναι περίπου 10V ενώ στα normally-off είναι περίπου 7V. Αυτό σημαίνει ότι υπό τις ίδιες συνθήκες θα έχουμε τις πολύ μεγαλύτερες απώλειες αγωγής στη περίπτωση των normally-on ημιαγωγικών διακοπών.

Ομοίως με τη ορθή αγωγή των JFETs και στην ανάποδη οδήγηση τους ο διαμοιρασμός των ρευμάτων εξαρτάται από αρκετούς παράγοντες. Ένας από αυτούς είναι οι παρασιτικές

αυτεπαγωγές που ενδεχομένως να υπάρχουν λόγω της κατασκευής της πλακέτας. Έτσι στις επόμενες προσομοιώσεις θα μελετήσουμε πως επηρεάζεται ο παραλληλισμός των JFETs μεταβάλλοντας κάθε φορά μία από τις αυτεπαγωγές που βρίσκονται στην υποδοχή, πύλη αλλά και στη πηγή των JFETs στοιχείων.

Αρχικά τοποθετήσαμε σε όλες τις παράσιτες αυτεπαγωγές την τιμή 1nH και μεταβάλλαμε κάθε φορά μία από αυτές. Στα σχήματα 8.43 και 8.44 παρουσιάζονται οι κυματομορφές ρευμάτων και τάση των normally-off JFETs ύστερα από προσθήκη αυτεπαγωγών στην υποδοχή του JFET2 5nH και 50nH αντίστοιχα.

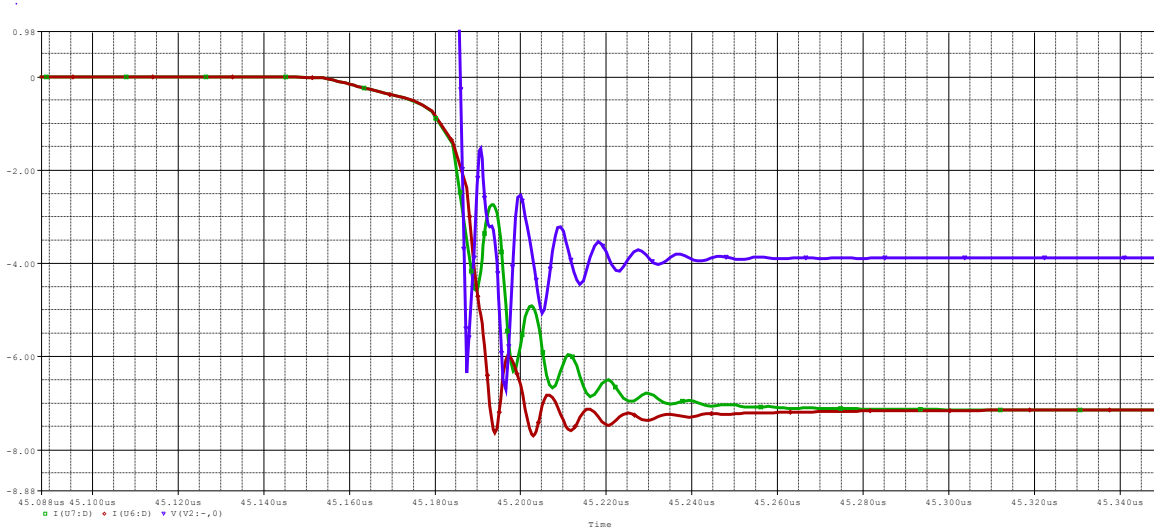


Σχήμα 8.43: Κυματομορφές ρευμάτων normally-off JFET1 (πράσινο χρώμα), JFET2 (κόκκινο χρώμα) και τάσης στα άκρα τους (μπλε χρώμα) κατά την ανάποδη οδήγηση με $L_{DS2}=5nH$.

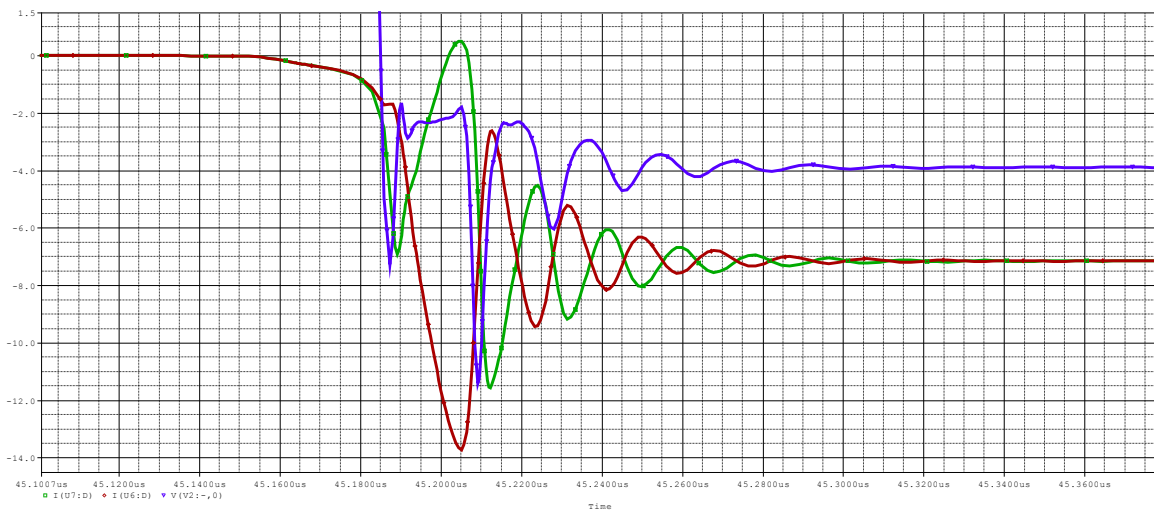


Σχήμα 8.43: Κυματομορφές ρευμάτων normally-off JFET1 (πράσινο χρώμα), JFET2 (κόκκινο χρώμα) και τάσης στα άκρα τους (μπλε χρώμα) κατά την ανάποδη οδήγηση με $L_{DS2}=50nH$.

Μπορεί παρατηρώντας τις κυματομορφές των σχημάτων 8.42 και 8.43 για διαφορετικές παράσιτες αυτεπαγωγές στην υποδοχή ότι η απόκλιση αυτής της τιμής επηρεάζει το διαμοιρασμό των ρευμάτων κατά την ανάποδη οδήγηση αρκετά έντονα. Αυτό έρχεται σε αντίθεση με τα αποτελέσματα κατά την ορθή οδήγηση στην οποία την επηρέαζε ελάχιστα. Στη συνέχεια στα σχήματα 8.44 και 8.45 φαίνονται οι αντίστοιχες κυματομορφές αλλάζοντας αυτή τη φορά τη παράσιτη αυτεπαγωγή πύλης σε τιμές 5nH και 20nH αντίστοιχα.



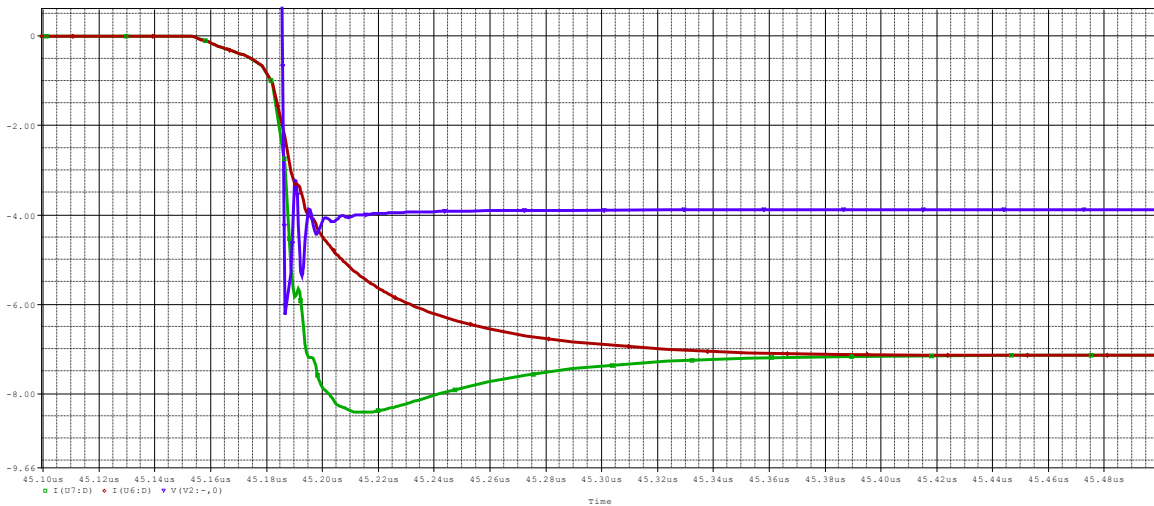
Σχήμα 8.44: Κυματομορφές ρευμάτων normally-off JFET1 (πράσινο χρώμα), JFET2 (κόκκινο χρώμα) και τάσης στα άκρα τους (μπλε χρώμα) κατά την ανάποδη οδήγηση με $L_{GS2}=5nH$.



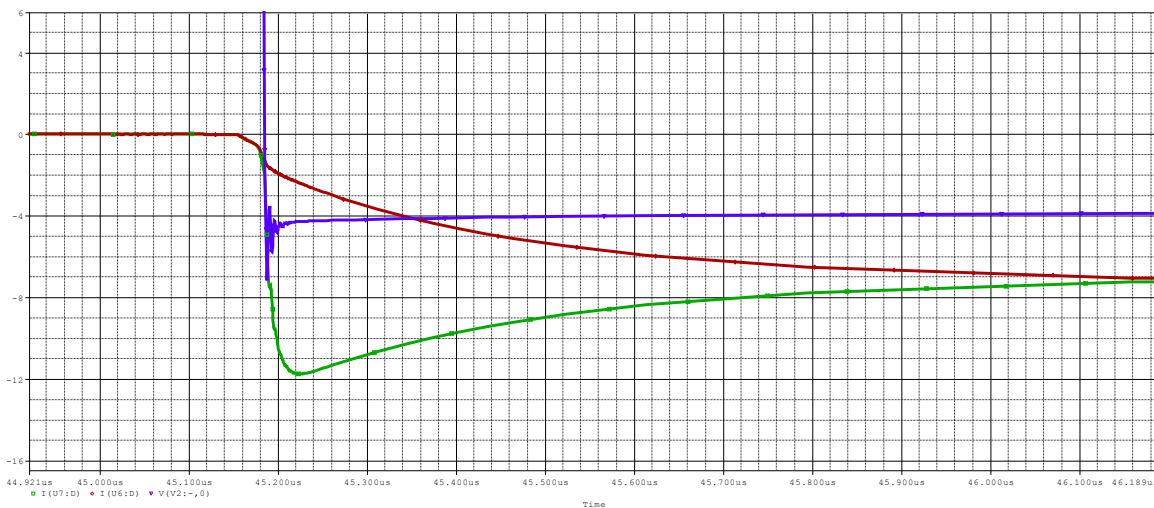
Σχήμα 8.45: Κυματομορφές ρευμάτων normally-off JFET1 (πράσινο χρώμα), JFET2 (κόκκινο χρώμα) και τάσης στα άκρα τους (μπλε χρώμα) κατά την ανάποδη οδήγηση με $L_{GS2}=20nH$.

Εξετάζοντας τις κυματομορφές των ρευμάτων των σχημάτων 8.43 και 8.46 καταλήγουμε στο συμπέρασμα ότι η απόκλιση μεταξύ των παράσιτων αυτεπαγωγών που βρίσκονται στη πύλη

οδηγεί σε πολύ αυξημένες ταλαντώσεις των ρευμάτων. Και αυτή η συμπεριφορά κατά την ανάποδη οδήγηση έρχεται σε αντίθεση με τα αποτελέσματα από την ορθή αγωγή, καθώς κατά την ορθή αγωγή η απόκλιση στη αυτεπαγωγή της πύλης δεν είχε τόσο έντονη επίδραση στις ταλαντώσεις και στο διαμοιρασμό των ρευμάτων. Τέλος προσθέσαμε αυτεπαγωγή τιμής 5nH και 30nH στην πηγή του JFET2 και τα αποτελέσματα αυτών τω προσομοιώσεων φαίνονται στα σχήματα 8.46 και 8.47.



Σχήμα 8.46: Κυματομορφές ρευμάτων normally-off JFET1 (πράσινο χρώμα), JFET2 (κόκκινο χρώμα) και τάσης στα άκρα τους (μπλε χρώμα) κατά την ανάποδη οδήγηση με $L_{SS2}=5nH$.

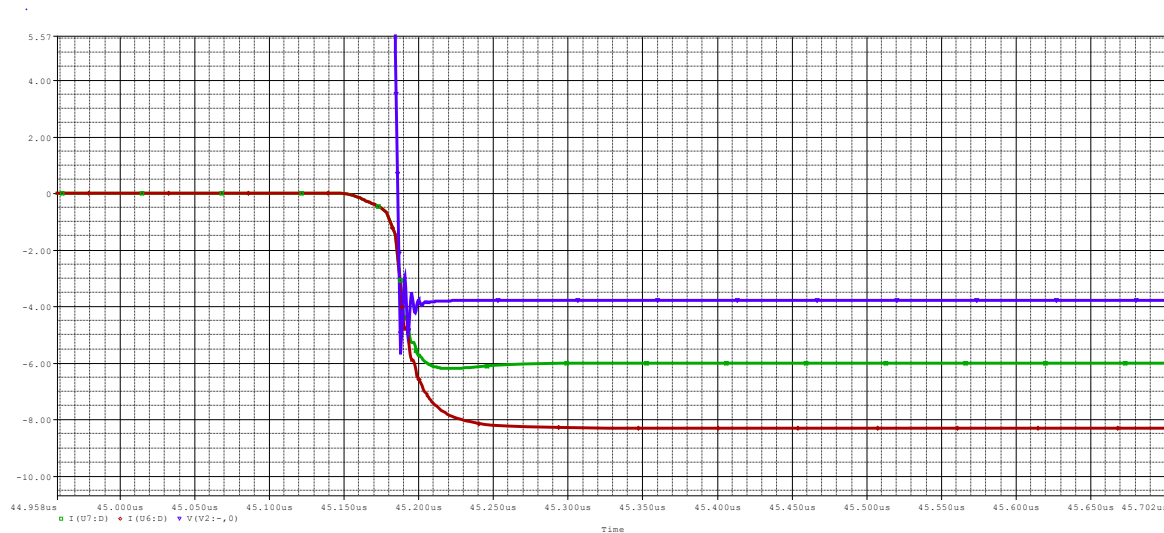


Σχήμα 8.47: Κυματομορφές ρευμάτων normally-off JFET1 (πράσινο χρώμα), JFET2 (κόκκινο χρώμα) και τάσης στα άκρα τους (μπλε χρώμα) κατά την ανάποδη οδήγηση με $L_{SS2}=30nH$.

Εύκολα διαπιστώνεται παρατηρώντας τις κυματομορφές 8.46 και 8.47 ότι η απόκλιση στην αυτεπαγωγή στην πηγή προκαλεί σημαντικές διαφορές στα ρεύματα των JFETs καθώς αυτά ξεκινούν να άγουν ανάστροφα. Φαίνεται πιο έντονα στο σχήμα 8.47 ότι το JFET2 που του

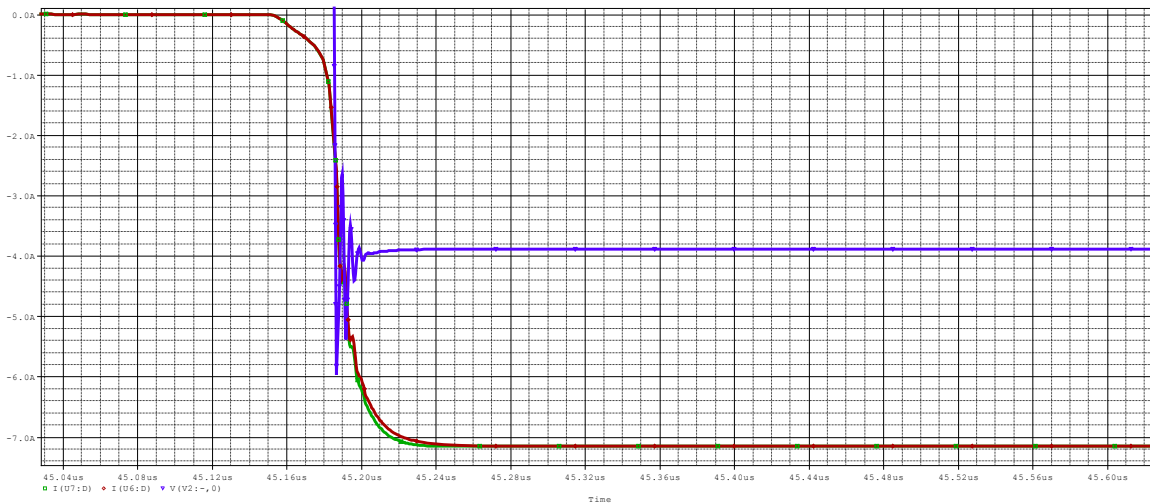
προστέθηκε η παράσιτη αυτεπαγωγή αργεί να μεταβεί σε αγωγή με αποτέλεσμα μέχρι να άγει όλο το ρεύμα να περνάει από το JFET1. Τα προηγούμενα αποτελέσματα προσομοιώσεων αφορούν τα normally-off JFETs όμως και τα normally-on παρουσιάζουν ακριβώς την ίδια συμπεριφορά.

Ένας άλλος παράγοντας από τον οποίο εξαρτάται έντονα ο διαμοιρασμός του ρεύματος είναι οι χαρακτηριστικές κυματομορφές. Ενώ είδαμε ότι στην ορθή οδήγηση στο διαμοιρασμό του ρεύματος καθοριστικό ρόλο παίζει η τάση κατωφλίου στη περίπτωση της ανάποδης οδήγησης καθοριστικό ρόλο παίζει όχι τόσο η τάση κατωφλίου αλλά οι χαρακτηριστικές κυματομορφές των JFETs ή αλλιώς η διαγωγιμότητα τους. Αυτό θα επιβεβαιωθεί αργότερα και από τα πειραματικά αποτελέσματα αλλά φαίνεται και από τις επόμενες προσομοιώσεις. Συγκεκριμένα χρησιμοποιήσαμε τα normally-off και διπλασιάσαμε τη μεταβλητή BETA στο JFET2 όπου μέσω αυτής της μεταβλητής ορίζεται και η διαγωγιμότητα των JFETs. Οι κυματομορφές των ρευμάτων και της τάσεως που προέκυψαν φαίνονται στο σχήμα 8.48, όπου σε αυτή τη κατάσταση και τα δύο JFETs είναι πολωμένα στα -2V.



Σχήμα 8.48: Κυματομορφές ρευμάτων normally-off JFET1 (πράσινο χρώμα), JFET2 (κόκκινο χρώμα) και τάσης στα άκρα τους (μπλε χρώμα) κατά την ανάποδη οδήγηση με διαφορετική διαγωγιμότητα.

Φαίνεται από το σχήμα 8.48 ότι τα ρεύματα διαφέρουν σημαντικά ύστερα από την αλλαγή διαγωγιμότητας του JFET2 το οποίο φαίνεται να τραβάει το μεγαλύτερο ρεύμα σε σχέση με το JFET1. Προκειμένου να ισορροπήσουν τα ρεύματα τους σε αυτή τη κατάσταση πρέπει να εφαρμόσουμε μια εξωτερική πόλωση στο JFET2. Έτσι εφαρμόζοντας κατάλληλη τιμή τάσης προέκυψαν οι κυματομορφές του σχήματος 8.49.

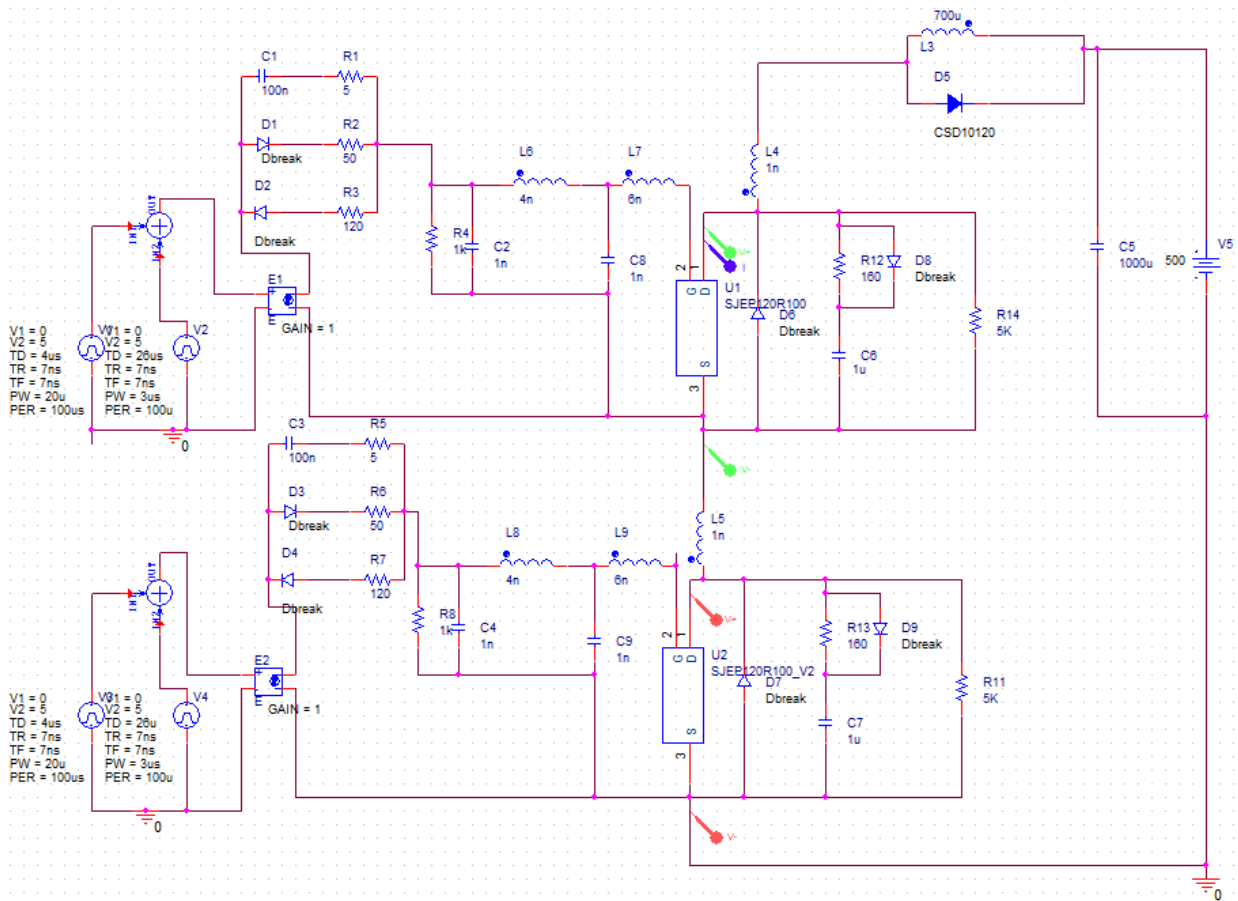


Σχήμα 8.49: Κυματομορφές ρευμάτων normally-off JFET1 (πράσινο χρώμα), JFET2 (κόκκινο χρώμα) και τάσης στα άκρα τους (μπλε χρώμα) κατά την ανάποδη οδήγηση με εφαρμογή τάσης $V_{GS}=-2.195V$

Ύστερα από δοκιμές βρέθηκε ότι με εφαρμογή στη πύλη του μίας τάσης $V_{G2}=-2,195V$ στη πύλη του JFET2 τα ρεύματα ισορροπούν κατά την αγωγή σε συνθήκες ανάστροφης πόλωσης. Επομένως συμπεραίνουμε ότι όποια διαφορά και να έχουν τα JFETs κατά το παραλληλισμό τους είμαστε σε θέση να ισορροπήσουμε τα ρεύματα με εφαρμογή εξωτερικής τάσης στη πύλη τους. Αυτή η μέθοδος μπορεί να είναι περισσότερο επίπονη από ότι στην ορθή οδήγησης, καθώς στην ορθή αγωγή είδαμε ότι με προσθήκη καθυστέρησης στους παλμούς οδήγησης είναι δυνατό να ισορροπήσουν τα ρεύματα και αυτό γίνεται εύκολα με προγραμματισμό του μικροεπεξεργαστή. Όμως σε αυτή στη περίπτωση της ανάστροφης αγωγής είναι απαραίτητη η ύπαρξη εξωτερικής τροφοδοσίας επομένως αναλόγως την εφαρμογή αυτό μπορεί να κρίνεται μη αποδοτικό και έτσι να τοποθετείται αντιπαράλληλη δίοδος.

8.4 Σύνδεση SiC JFET Normally-Off σε Σειρά Προσομοίωση

Στη συνέχεια με τη βοήθεια του προγράμματος Pspice σχεδιάσαμε κατάλληλο κύκλωμα που φαίνεται στο σχήμα 8.49 έτσι ώστε να μελετήσουμε την συμπεριφορά των normally-off SiC JFET SJE120R100 καθώς συνδέονται σε σειρά όπως φαίνεται και από το σχήμα. Στο κύκλωμα αυτού του σχήματος έχει χρησιμοποιηθεί ένα τυπικό κύκλωμα οδήγησης RCD όπως περιεγράφηκε στο τρίτο κεφάλαιο. Επίσης έχουν προστεθεί παρασιτικές χωρητικότητες και αυτεπαγωγές τόσο στην υποδοχή όσο και στη πύλη των JFET έτσι ώστε να προσεγγίσουμε όσο γίνεται καλύτερα τη πραγματική λειτουργία. Επίσης είναι σημαντικό να αναφέρουμε ότι τροποποιήθηκε ελαφρώς το μοντέλο του ενός από τα δύο JFET που είναι σε σειρά έτσι ώστε να προσομοιάσουμε τις μικρές κατασκευαστικές διαφορές που είναι αναπόφευκτες στην πραγματική λειτουργία.



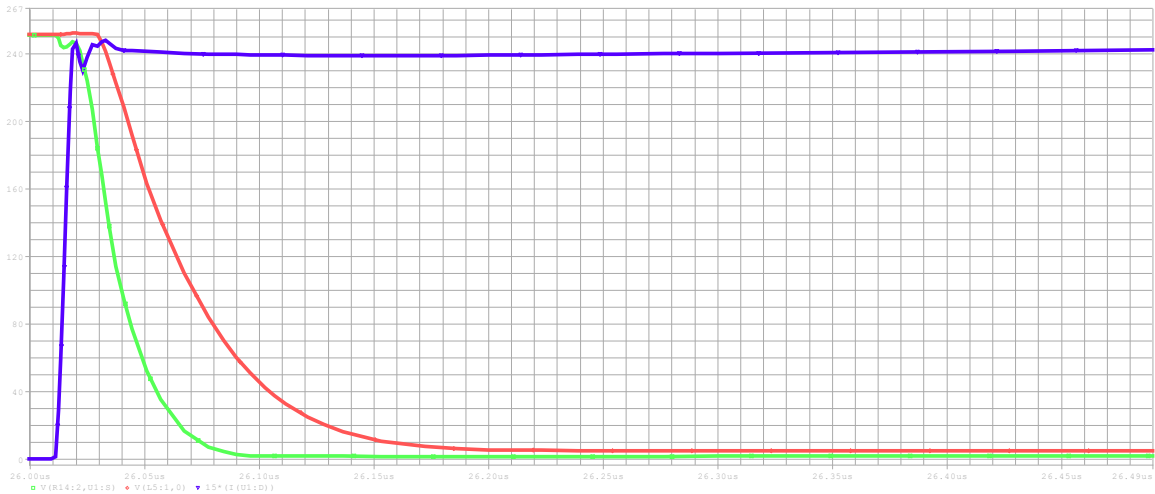
Σχήμα 8.49: Κύκλωμα Pspice δύο SiC normally-off JFET σε σειρά.

Οι τιμές που επιλέχθηκαν για τα κυκλώματα Snubber σύμφωνα με τους τύπους 6.8, 6.9 και 6.15 και μέσω των προσομοιώσεων επιλέχθηκαν οι καταλληλότερες τιμές για το συγκεκριμένο κύκλωμα του σχήματος 8.49. Βλέπουμε ότι για τις τιμές των κυκλωμάτων Snubber έχει επιλεγεί αντίσταση 160Ω και πυκνωτής 1μF για την εξομάλυνση του μεταβατικού φαινομένου και έχει

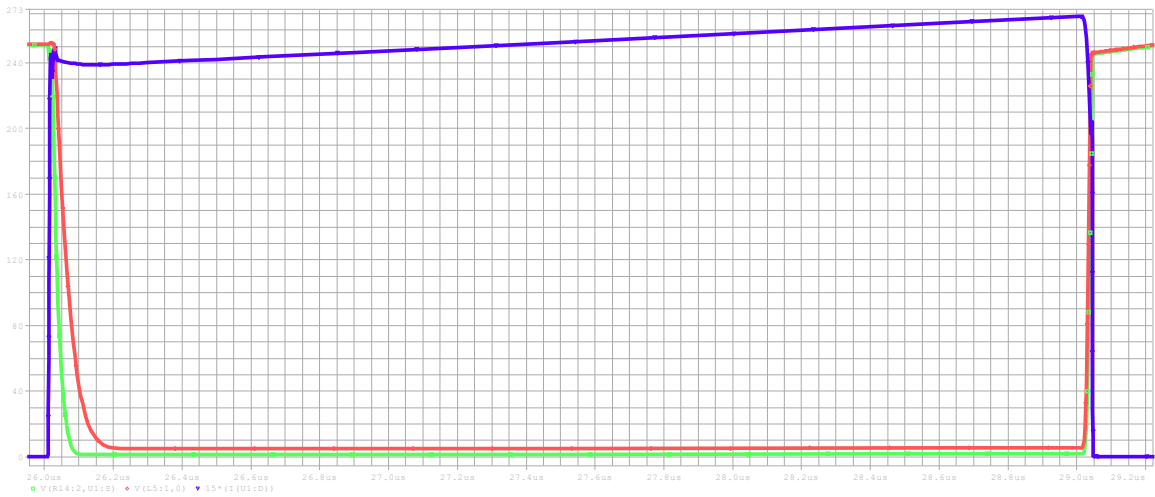
επιλεχθεί για τη μόνιμη κατάσταση αντίσταση 5k ώστε να έχουμε όσο τον δυνατόν λιγότερες απώλειες.

Στο σχήμα 8.50 φαίνονται οι κυματομορφές έναυσης (α), αγωγής (β) και σβέσης (γ) των δύο εν σειρά ημιαγωγών. Βλέπουμε τη τάση που έχουν στα άκρα τους οι δύο ημιαγωγοί καθώς και το ρεύμα που περνάει από αυτούς. Παρατηρούμε ότι οι τάσεις διαμοιράζονται ικανοποιητικά καθώς επιλέχθηκαν κατάλληλες τιμές για τα κυκλώματα Snubber. Μία παρατήρηση που μπορούμε να κάνουμε είναι ότι το JFET No2 (κόκκινο χρώμα) καθυστερεί σε σχέση με το JFET No1 (πράσινο χρώμα) και αυτό οφείλεται κυρίως στις διαφορές που εισαγάγαμε στα μοντέλα. Πιο συγκεκριμένα αυξήσαμε αρκετά την χωρητικότητα της πύλης του JFET No2 οπότε είναι αναμενόμενο να καθυστερεί σε σχέση με το άλλο JFET.

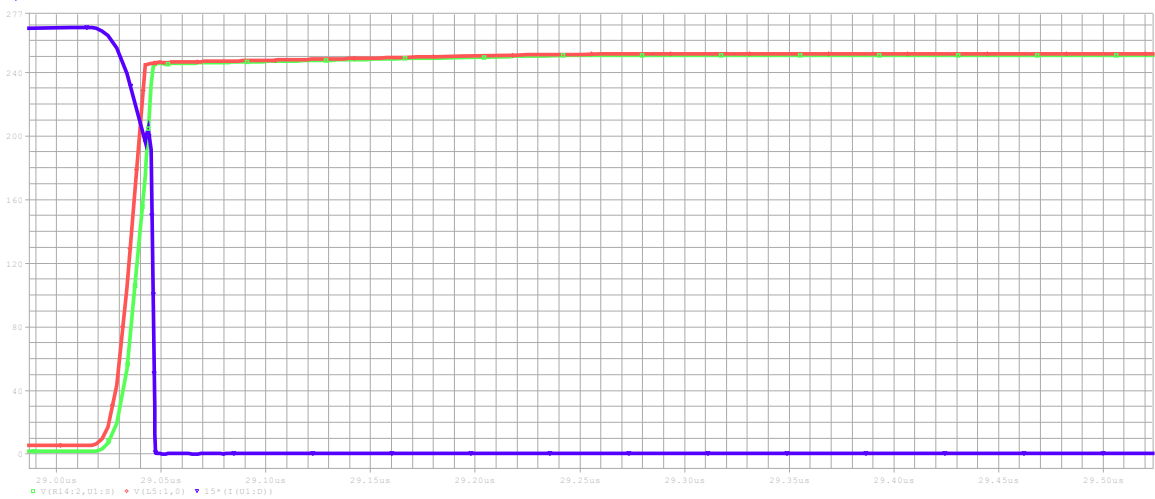
Επίσης παρατηρούμε ότι οι ταλαντώσεις είναι ελάχιστες και αυτό συμβαίνει διότι επιλέξαμε κατάλληλες τιμές για τα κυκλώματα Snubber έτσι ώστε να αποκόβονται οι αιχμές τάσεως και ρεύματος, που θα είχαμε αναπόφευκτα εάν δεν χρησιμοποιούσαμε Snubbers ή εάν επιλέγαμε λανθασμένες τιμές αντιστάσεων και του πυκνωτή.



(α)



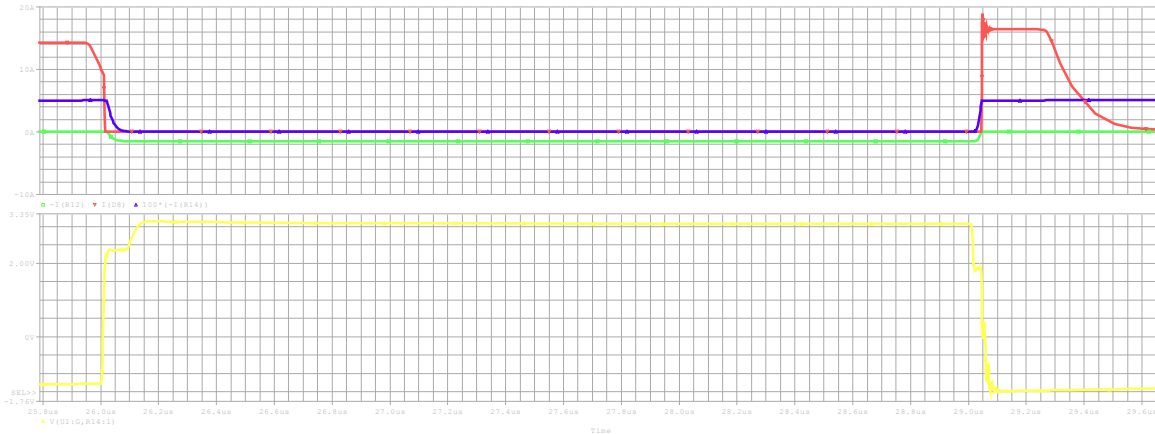
(β)



(γ)

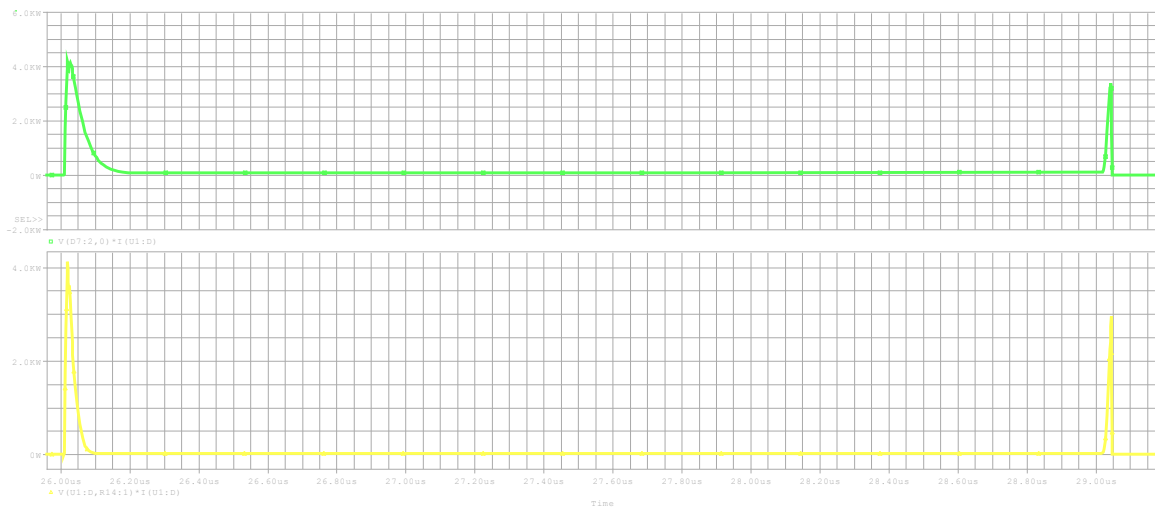
Σχήμα 8.50: Κυματομορφές τάσης V_{DS} JFET 1 (πράσινο χρώμα), V_{DS} JFET 2 (κόκκινο χρώμα) και $I_{DS} \times 15$ ρεύματος (μωβ χρώμα) έναυσης (α), αγωγής (β) και σβέσης (γ) σε σειρά.

Στη συνέχεια στο σχήμα 8.51 βλέπουμε τα ρεύματα που διαρρέουν όλα τα στοιχεία του Snubber και ακριβώς από κάτω το παλμό που φτάνει στη πύλη των SiC Normally-off JFET. Βλέπουμε ότι κατά τη μετάβαση του παλμού από τη κατάσταση αγωγής στη κατάσταση αποκοπής το ρεύμα που διαρρέει τη δίοδο αυξάνεται, φορτίζεται ο πυκνωτής και έτσι δεν έχουμε πολύ υψηλές αιχμές τάσεως οι οποίες θέτουν σε κίνδυνο τον ημιαγωγό.



Σχήμα 8.51: Κυματομορφές ρεύματος αντίστασης I_{RS} (πράσινο χρώμα), I_D διόδου (κόκκινο χρώμα), αντίστασης $I_{RP} \times 100$ (μωβ χρώμα) και τάσης πύλης V_{GS} (κίτρινο χρώμα).

Στο σχήμα 8.52 φαίνονται οι απώλειες των δύο JFET του JFET No1 (πράσινο χρώμα) και του JFET No2 (κίτρινο χρώμα). Όπως μπορούμε να δούμε οι απώλειες του JFET No2 είναι λίγο μεγαλύτερες πράγμα που είναι αναμενόμενο καθώς αλλάξαμε τα χαρακτηριστικά του έτσι ώστε να το κάνουμε λίγο πιο αργό από το JFET No1.

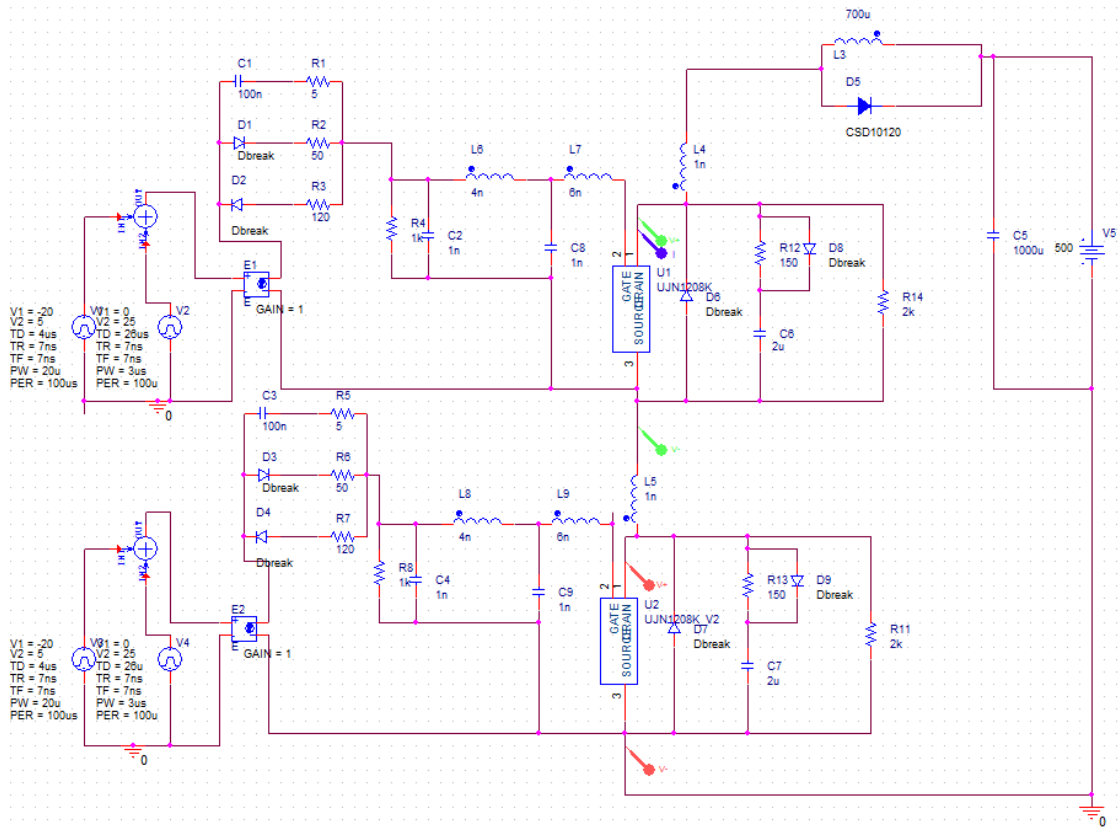


Σχήμα 8.52: Κυματομορφές απωλειών JFET No1 (πράσινο χρώμα) και JFET No2 (κίτρινο χρώμα).

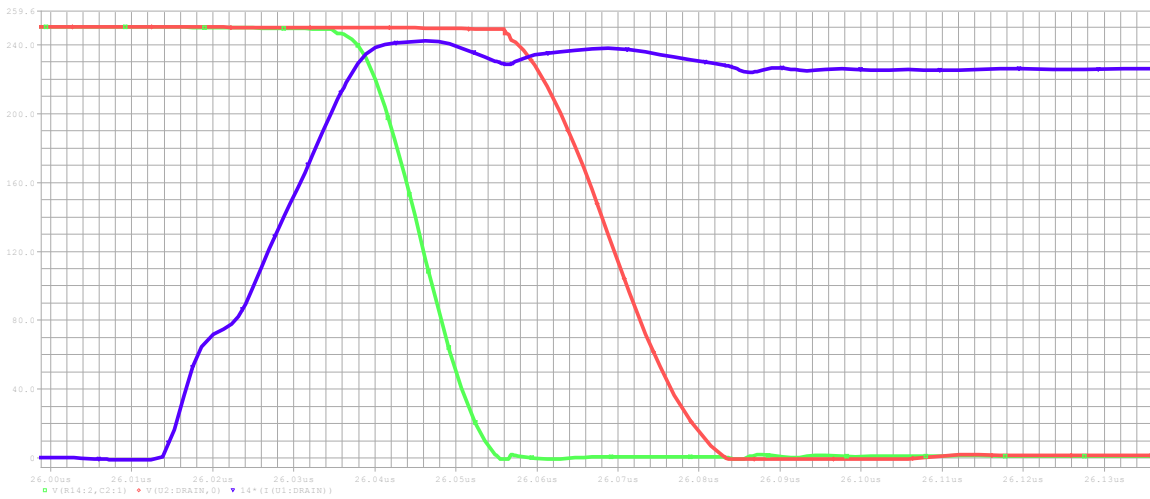
8.5 Σύνδεση SiC JFET Normally-On σε Σειρά Προσομοίωση

Στο σχήμα 8.53 φαίνεται υλοποιημένο το ίδιο κύκλωμα με δύο SiC JFET συνδεδεμένα σε σειρά όπου αυτή τη φορά είναι normally-on. Ομοίως με προηγουμένως η χρήση των κυκλωμάτων Snubbers κρίνεται απαραίτητη όμως αυτή τη φορά υπολογίστηκαν ελαφρώς διαφορετικές τιμές για τις αντιστάσεις και το πυκνωτή. Τοποθετήσαμε μία αντίσταση $R_S=150\Omega$ και ένα πυκνωτή $C_S=2\mu F$ για τον περιορισμό των αιχμών κατά τη διάρκεια της μεταβατικής κατάστασης και μία αντίσταση $R_P=2k$ για το διαμοιρασμό της τάσεως της πηγής στα άκρα των ημιαγωγικών στοιχείων JFET. Σημαντικό είναι να αναφέρουμε ότι πάντα στην επιλογή των αντιστάσεων πρέπει να κάνουμε ένα συμβιβασμό ανάμεσα στις απώλειες και στην εξάλειψη των αιχμών ρεύματος και τάσης.

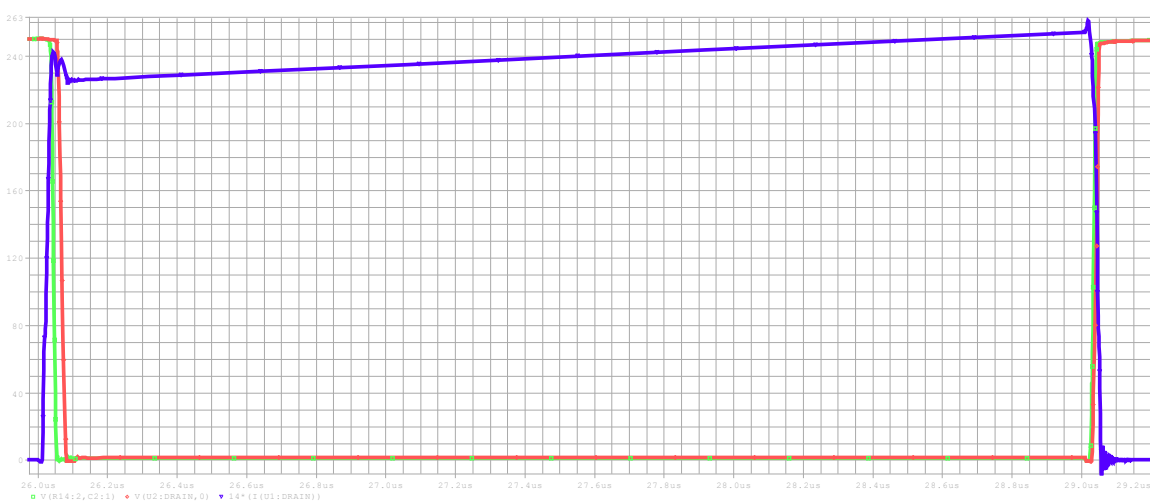
Στο σχήμα 8.54 ακολουθούν οι κυματομορφές τάσεων των JFET No1 (πράσινο χρώμα), JFET No2 (κόκκινο χρώμα) και του ρεύματος που τα διαρρέει (μωβ χρώμα). Βλέπουμε από τις κυματομορφές ότι ενώ κατά τη κατάσταση αγωγής οι τάσεις εξισορροπούνται σε ικανοποιητικό βαθμό διαφέρουν αρκετά οι κυματομορφές τους κατά την έναυση και τη σβέση και αυτό οφείλεται στις διαφορές στα μοντέλα τους καθώς αυξήσαμε τη τάση κατωφλίου και τη χωρητικότητα πύλης του JFET No2 (κόκκινο χρώμα) με αποτέλεσμα να είναι πιο αργό από το πρώτο JFET.



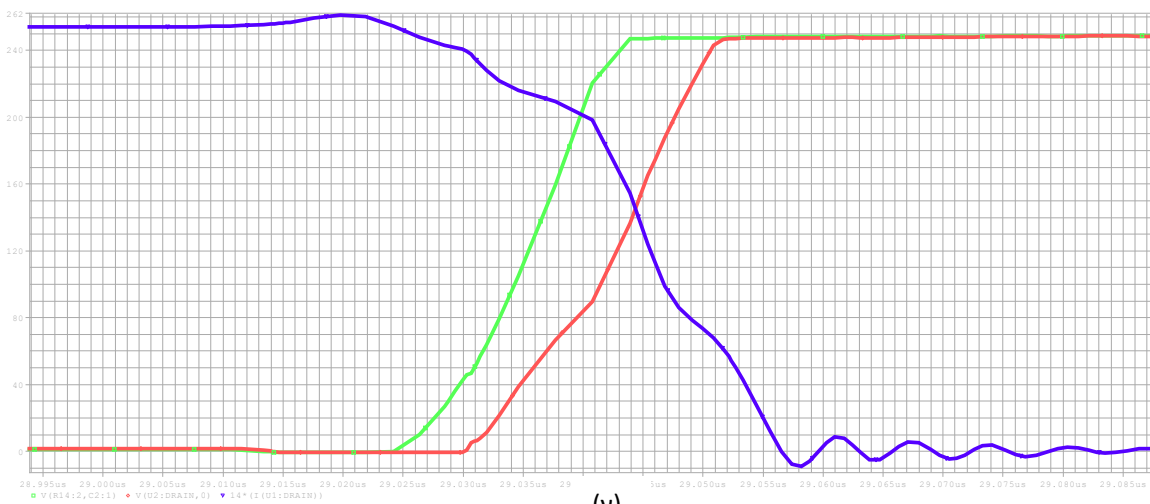
Σχήμα 8.53: Κύκλωμα Pspice δύο SiC normally-on JFET σε σειρά.



(α)



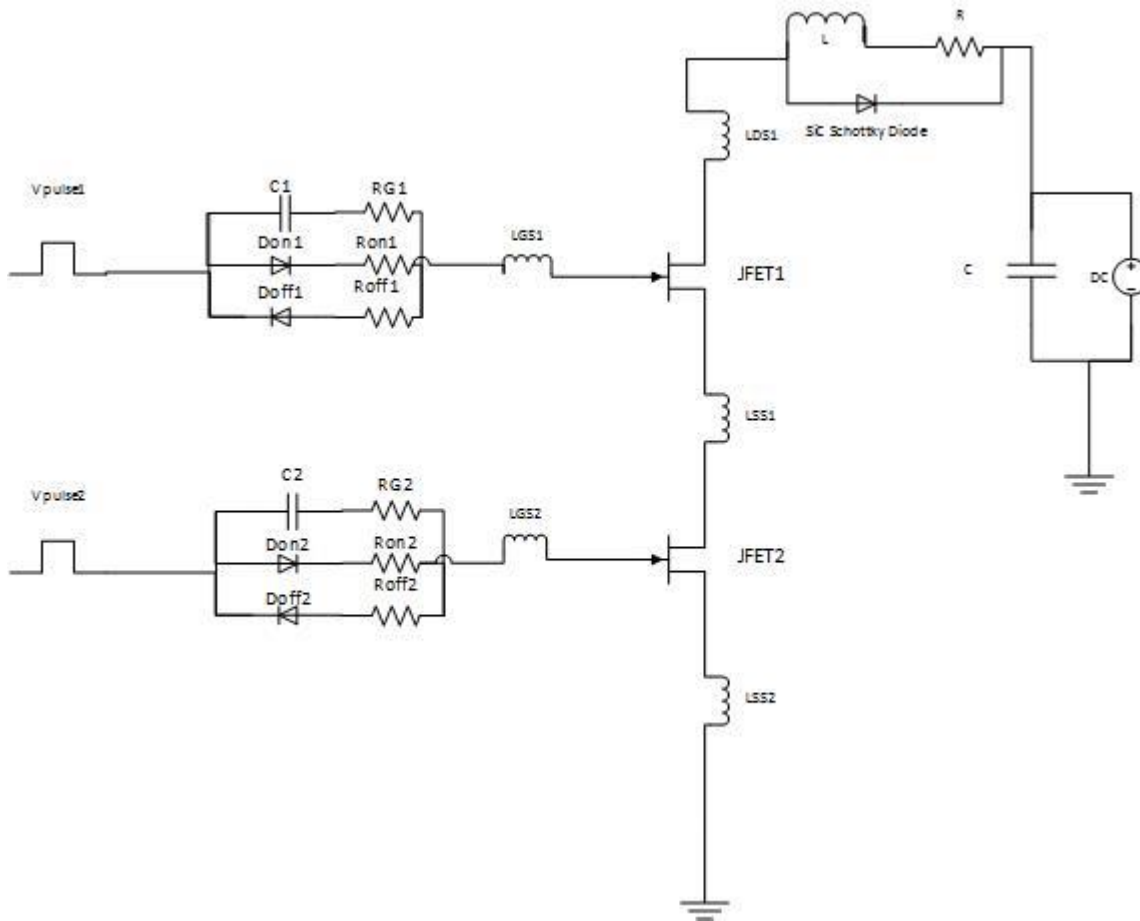
(β)



(γ)

Σχήμα 8.54: Κυματομορφές τάσης V_{DS} JFET 1 (πράσινο χρώμα), V_{DS} JFET 2 (κόκκινο χρώμα) και $I_{DS} \times 15$ ρεύματος (μωβ χρώμα) έναυσης (α), αγωγής (β) και σβέσης (γ) σε σειρά.

Ομοίως με τη περίπτωση των ημιαγωγών συνδεδεμένων παράλληλα και στη σύνδεση σε σειρά το κύκλωμα οδήγησης αλλά και οι παράσιτες αυτεπαγωγές του συνολικού κυκλώματος επηρεάζουν το διαμορισμό της τάσης στα άκρα των JFETs. Για να εξακριβώσουμε ποιες αυτεπαγωγές επηρεάζουν το διαμορισμό της τάσης χρησιμοποιώντας το κύκλωμα του σχήματος 8.55 διατηρούμε σταθερές όλες τις παράσιτες αυτεπαγωγές εκτός από εκείνες που εξετάζουμε κάθε φορά.



Σχήμα 8.55: Κύκλωμα με τα JFETs συνδεδεμένα σε σειρά μαζί με τις παρασιτικές αυτεπαγωγές τους.

Αρχικά στα σχήματα 8.56 και 8.57 επισυνάπτονται οι κυματομορφές έναυσης και σβέσης των δύο JFETs χωρίς καμία αλλαγή στις παράσιτες αυτεπαγωγές έτσι ώστε να τις συγκρίνουμε έπειτα με τις αντίστοιχες αφού έχουμε μεταβάλει τις αυτεπαγωγές τους LDS1, LSS1 και LSS2.

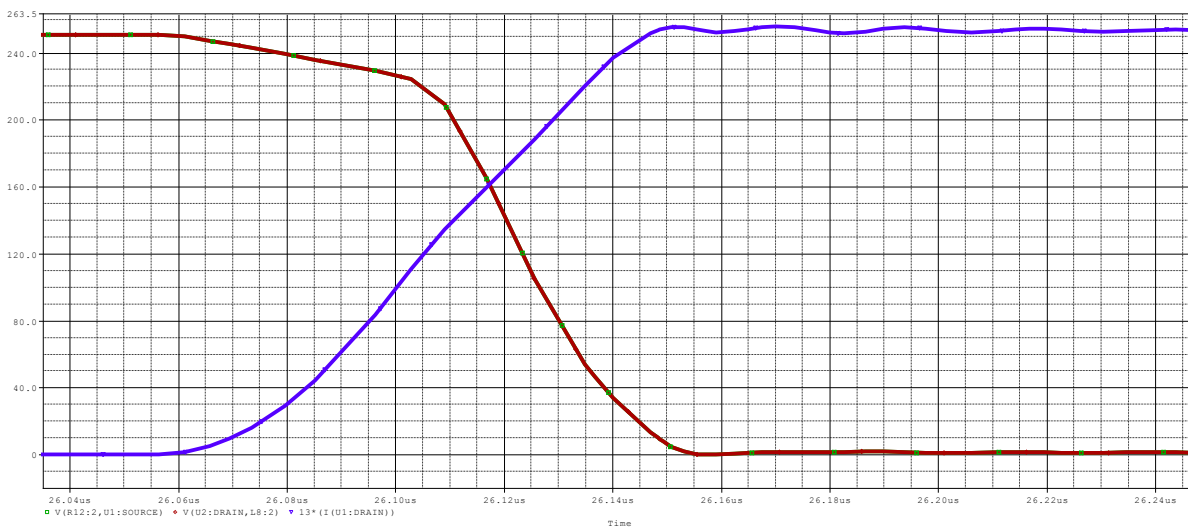


Σχήμα 8.56: Κυματομορφές έναυσης τάσης JFET1 (πράσινο χρώμα), τάσης JFET2 (κόκκινο χρώμα) και ρεύματος τους (μωβ χρώμα) για ίδιες παράσιτες αυτεπαγωγές των JFETs.

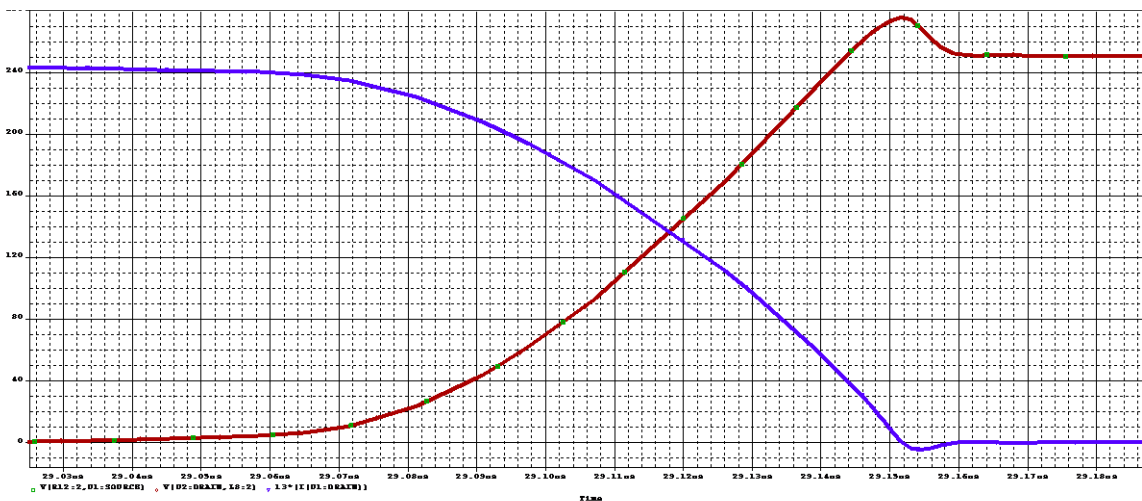


Σχήμα 8.57: Κυματομορφές σβέσης τάσης JFET1 (πράσινο χρώμα), τάσης JFET2 (κόκκινο χρώμα) και ρεύματος τους (μωβ χρώμα) για ίδιες παράσιτες αυτεπαγωγές των JFETs.

Στη συνέχεια διατηρώντας όλες τις παράσιτες αυτεπαγωγές σταθερές μεταβάλλουμε τις αυτεπαγωγές LDS1, LSS1 και LSS2 κάθε φορά βάζοντας τους την τιμή 150nH. Από τις προσομοιώσεις παρατηρούμε η αλλαγή των παράσιτων αυτεπαγωγών έχουν το ίδιο αποτέλεσμα στις κυματομορφές έναυσης και σβέσης που φαίνονται στα σχήματα 8.58 και 8.59 αντίστοιχα.



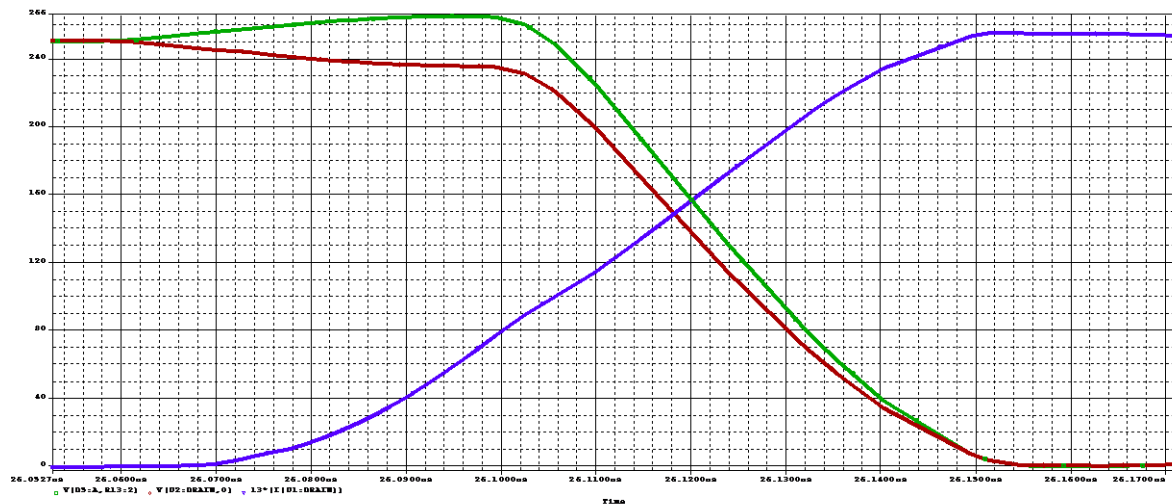
Σχήμα 8.58: Κυματομορφές έναυσης τάσης του JFET1 (πράσινο χρώμα), τάσης του JFET2 (κόκκινο χρώμα) και ρεύματος (μωβ χρώμα) για διαφορετικές παράσιτες αυτεπαγωγές στην υποδοχή και πηνή των JFETs.



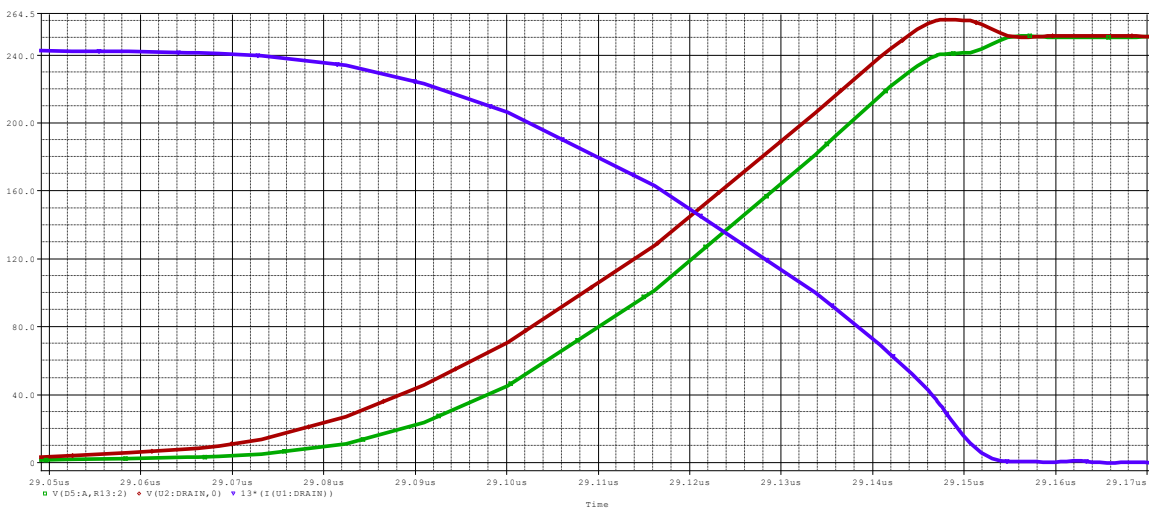
Σχήμα 8.59: Κυματομορφές σβέσης τάσης του JFET1 (πράσινο χρώμα), τάσης του JFET2 (κόκκινο χρώμα) και ρεύματος (μωβ χρώμα) για διαφορετικές παράσιτες αυτεπαγωγές στην υποδοχή και πηνή των JFETs.

Από τα σχήματα 8.58 και 8.59 παρατηρούμε ότι στις τάσεις κατά την έναυση ενώ ο διαμορισμός δεν επηρεάζεται αυξάνεται ο χρόνος που μεταβαίνουν σε αγωγή. Αυτό το αποτέλεσμα είναι αναμενόμενο καθώς μία πρόσθετη αυτεπαγωγή των 150nH θα αυξήσει τους διακοπτικούς χρόνους, από το σχήμα 8.58 φαίνεται ότι ο χρόνος αυτός αυξήθηκε περίπου κατά 40ns. Επιπροσθέτως από το σχήμα 8.59 φαίνεται ότι ο διαμορισμός και εδώ είναι ίδιος και παρατηρείται επίσης μία καθυστέρηση στη σβέση του σε σύγκριση με τις κυματομορφές του σχήματος 8.57. Σε αυτό το σχήμα φαίνεται επίσης ότι λόγω της αυτεπαγωγής παρουσιάστηκε και μία αιχμή τάσης, η οποία μπορεί να εξαλειφθεί με αλλαγή των τιμών των κυκλωμάτων Snubber.

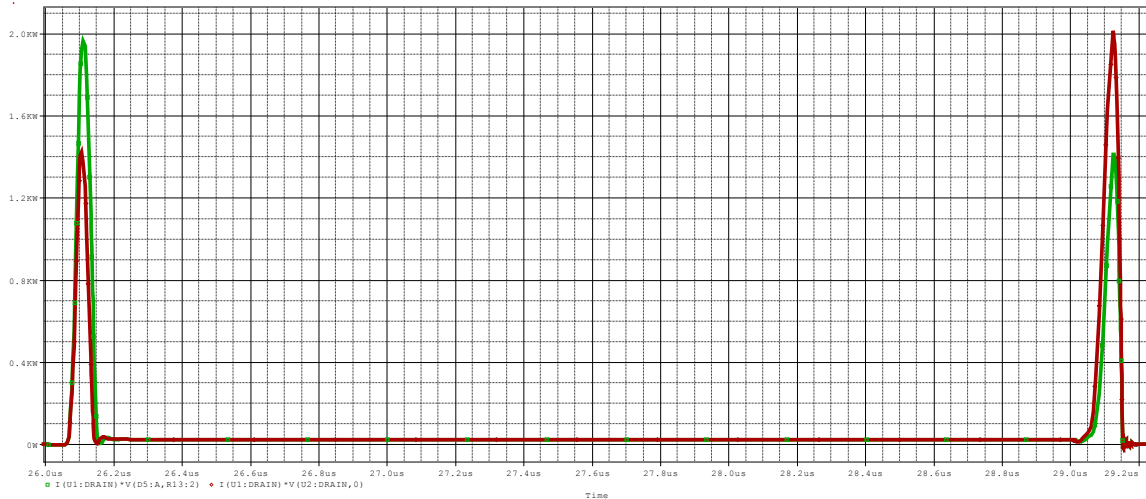
Έπειτα μεταβάλλαμε τις παράσιτες αυτεπαγωγές που βρίσκονται στη πύλη των JFETs. Συγκεκριμένα διατηρώντας όλες τις αυτεπαγωγές σε χαμηλή τιμή αυξήσαμε την αυτεπαγωγή LGS1 στη τιμή των 150nH και οι κυματομορφές έναυσης σβέσης καθώς και οι απώλειες φαίνονται στα σχήματα 8.60, 8.61 και 8.62 αντίστοιχα.



Σχήμα 8.60: Κυματομορφές έναυσης τάσης του JFET1 (πράσινο χρώμα), τάσης του JFET2 (κόκκινο χρώμα) και ρεύματος (μωβ χρώμα) για διαφορετικές παράσιτες αυτεπαγωγές στις πύλες των JFETs.



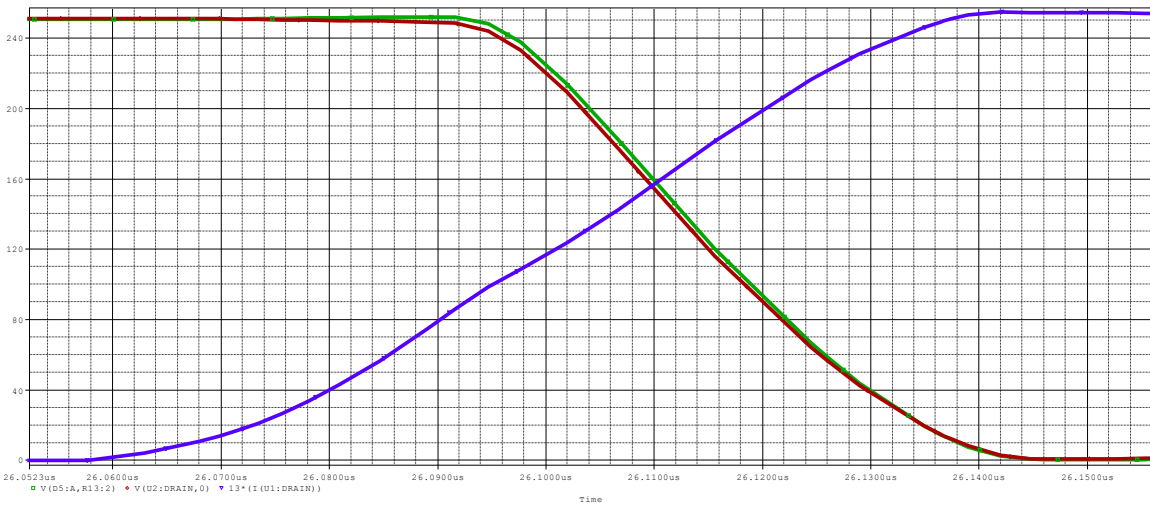
Σχήμα 8.61: Κυματομορφές σβέσης τάσης του JFET1 (πράσινο χρώμα), τάσης του JFET2 (κόκκινο χρώμα) και ρεύματος (μωβ χρώμα) για διαφορετικές παράσιτες αυτεπαγωγές στις πύλες των JFETs.



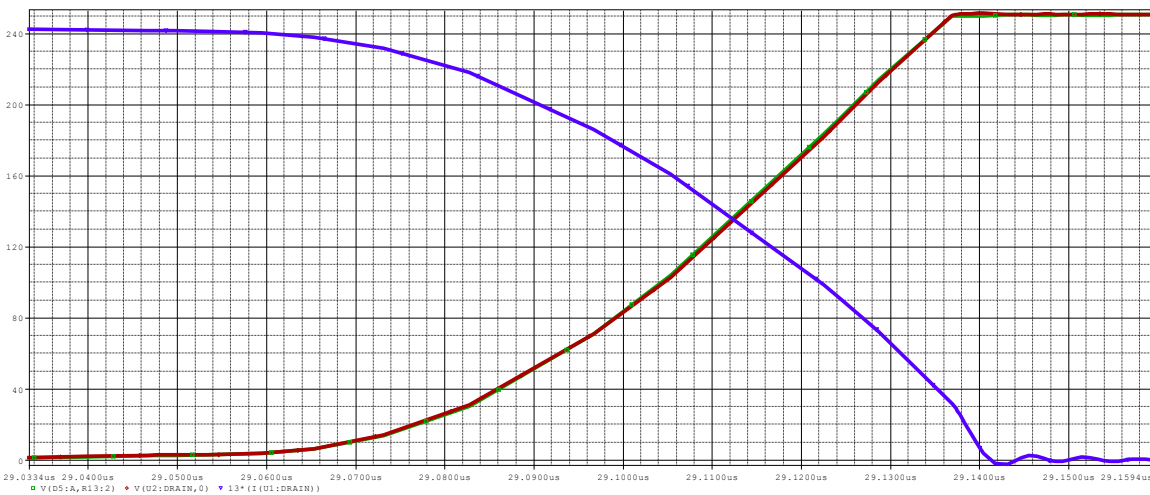
Σχήμα 8.62: Διακοπτικές απώλειες ισχύος για το JFET1 (πράσινο χρώμα) και για το JFET2 (κόκκινο χρώμα).

Συμπεραίνουμε παρατηρώντας τα σχήματα 8.60 και 8.61 ότι το JFET1 καθυστερεί σε σχέση με το JFET2 καθώς σε αυτό έχει προστεθεί η πρόσθετη παράσιτη αυτεπαγωγή και για αυτό το λόγο προκύπτουν και οι διαφορές που φαίνονται στις τάσεις τους κατά τη έναυση αλλά και τη σβέση. Επίσης φαίνεται και από το σχήμα 8.62 ότι διαφέρουν οι διακοπτικές τους απώλειες όπως ήταν αναμενόμενο καθώς διαφέρουν και οι τάσεις στα άκρα τους.

Χρησιμοποιώντας την ίδια τεχνική που χρησιμοποιήσαμε και στη παράλληλη σύνδεση των JFETs είμαστε και εδώ σε θέση να εξασφαλίσουμε το διαμοιρασμό των τάσεων στα άκρα των JFETs κατά τη διάρκεια της έναυσης αλλά και της σβέσης. Αυτό επιτυγχάνεται προσαρμόζοντας το παλμό κατάλληλα έως ότου να ισοσταθμιστούν οι τάσεις στα άκρα των JFETs. Τα αποτελέσματα της προσομοίωσης ύστερα από τη προσαρμογή του παλμού φαίνονται στα σχήματα 8.63, 8.64 και 8.65.

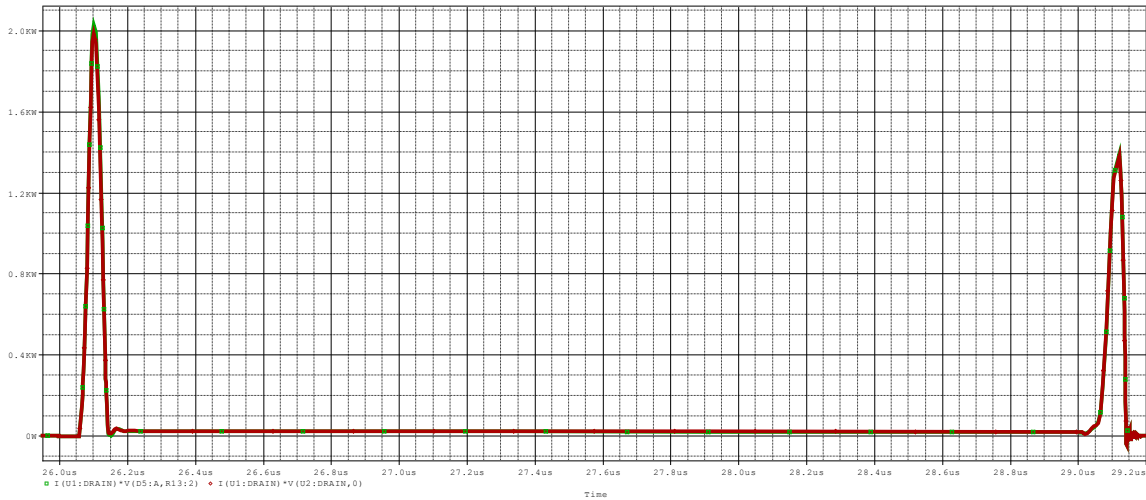


Σχήμα 8.63: Κυματομορφές έναυσης τάσης του JFET1 (πράσινο χρώμα), τάσης του JFET2 (κόκκινο χρώμα) και ρεύματος (μωβ χρώμα) για διαφορετικές παράσιτες αυτεπαγωγές στις πύλες των JFETs.



Σχήμα 8.64: Κυματομορφές σβέσης τάσης του JFET1 (πράσινο χρώμα), τάσης του JFET2 (κόκκινο χρώμα) και ρεύματος (μωβ χρώμα) για διαφορετικές παράσιτες αυτεπαγωγές στις πύλες των JFETs.

Όπως φαίνεται και από τις παραπάνω κυματομορφές οι τάσεις στα άκρα των JFETs είναι πλέον ίδιες. Αυτό πραγματοποιήθηκε αφού καθυστερήσαμε το παλμό που φτάνει στη πύλη του JFET2 εφόσον αυτό ήταν το πιο γρήγορο. Συγκεκριμένα χρειάστηκε να το καθυστερήσουμε περίπου 20ns ώστε να έχουμε ικανοποιητικό διαμοιρασμό τάσεων.



Σχήμα 8.65: Διακοπτικές απώλειες ισχύος για το JFET1 (πράσινο χρώμα) και για το JFET2 (κόκκινο χρώμα).

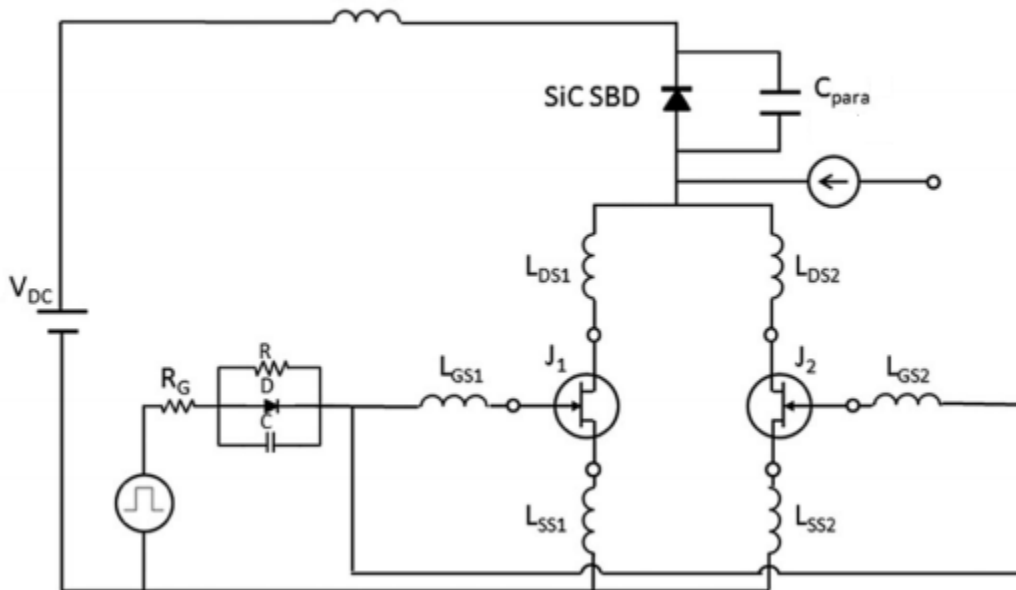
Από το σχήμα 8.65 είναι σαφές ότι οι διακοπτικές απώλειες είναι πλέον ίδιες και στα δύο JFET που είναι συνδεδεμένα σε σειρά. Αυτό είναι πολύ σημαντικό διότι αυξάνεται η αξιοπιστία του συστήματος κατά μεγάλο ποσοστό εφόσον και οι δύο ημιαγωγικοί διακόπτες καταπονούνται το ίδιο. Φυσικά αυτή η μέθοδος μπορεί να εφαρμοστεί σε οποιοδήποτε αριθμό συνδεδεμένων JFETs, στη παρούσα διπλωματική τον εφαρμόσαμε για δύο ημιαγωγούς για λόγους απλότητας. Επίσης εφαρμόζεται το ίδιο εύκολα και σε άλλους τύπους ημιαγωγικών διακοπών εκτός από JFETs. Τέλος οι παραπάνω προσομοιώσεις πραγματοποιήθηκαν χρησιμοποιώντας μοντέλα Pspice για normally-on JFETs όμως το ίδιο ισχύει και για τα normally-off στοιχεία.

Κεφάλαιο 9

Πειραματικά Αποτελέσματα στο Παραλληλισμό Normally-On και Normally-Off JFETs σε Κατάσταση Ορθής Αγωγής

9.1 Πειραματική Διάταξη

Σε αυτό το κεφάλαιο πρόκειται να αναλύσουμε και να περιγράψουμε τα πειράματα που έγιναν στο εργαστήριο και θα εξάγουμε τα ανάλογα συμπεράσματα. Για τη εκτέλεση των πειραμάτων συνδέθηκαν παράλληλα τα SiC SJEP120R100 που είναι normally-off ημιαγωγικοί διακόπτες και το datasheet τους συνάπτεται στο τέλος αυτής της εργασίας στο παράρτημα Α. Επιπροσθέτως πραγματοποιήθηκαν πειράματα και με τους διακόπτες UJN1208K οι οποίοι είναι normally-on στοιχεία. Για την πραγματοποίηση των πειραμάτων χρησιμοποιήθηκε ένα δοκιμαστικό κύκλωμα διπλού παλμού (double pulse tester), το οποίο φαίνεται στο σχήμα 9.1. Τα σχηματικά διαγράμματα του τυπωμένου κυκλώματος που χρησιμοποιήθηκε έχουν επισυναφτεί στο Παράρτημα Γ.



Σχήμα 9.1: Κυκλωματική διάταξη χρησιμοποιώντας ένα DRC κύκλωμα οδήγησης.

Στο δοκιμαστικό κύκλωμα χρησιμοποιήθηκαν 8 πυκνωτές που είναι ικανοί να διοχετεύσουν πολύ μεγάλο ρεύμα στα JFET που είναι παραπάνω από αρκετό για να φτάσουμε στα επίπεδα ρεύματος που μας ενδιαφέρουν για τη παρούσα διπλωματική. Στο τέλος της διπλωματικής στο παράρτημα Β επισυνάπτονται τα φύλλα προδιαγραφών τους.

Για το κύκλωμα οδήγησης που χρησιμοποιήθηκε και αναλύθηκε προηγουμένως τα στοιχεία που χρησιμοποιήθηκαν στο κύκλωμα οδήγησης είναι ένας πυκνωτής $C32=C33=100\text{nF}$

εν σειρά με μία αντίσταση $R_{38}=R_{39}=5\Omega$, στο παράλληλο κλάδο αντιστάσεις $R_{36}=R_{37}=(120//100)\Omega$ και τέλος $R_{40}=R_{41}=120\Omega$. Αυτές οι τιμές επιλέχθηκαν προσεχτικά έτσι ώστε να λειτουργούν τα JFET σε μεγάλες σχετικά ταχύτητες αλλά όχι τόσο γρήγορα ώστε να έχουμε έντονες ταλαντώσεις. Επίσης προσθέσαμε πυκνωτές τιμής $C_{34}=C_{35}=1nF$ στις επαφές πύλης πηγής των JFET έτσι ώστε να μειώσουμε και άλλο τις κυματώσεις και να έχουμε καλύτερες μετρήσεις. Τα στοιχεία που προαναφέρθηκαν χρησιμοποιήθηκαν στα πειράματα με ξεχωριστό κύκλωμα οδήγησης. Είναι σημαντικό να αναφερθεί ότι στα πειράματα όπου οδηγήθηκαν και τα δύο JFETs με το ίδιο κύκλωμα οδήγησης αλλάξαμε κατάλληλα τα στοιχεία αυτά προκειμένου να έχουμε ίδιους χρόνους έναυσης και στις δύο τοπολογίες και έτσι να είμαστε σε θέση να τις συγκρίνουμε.

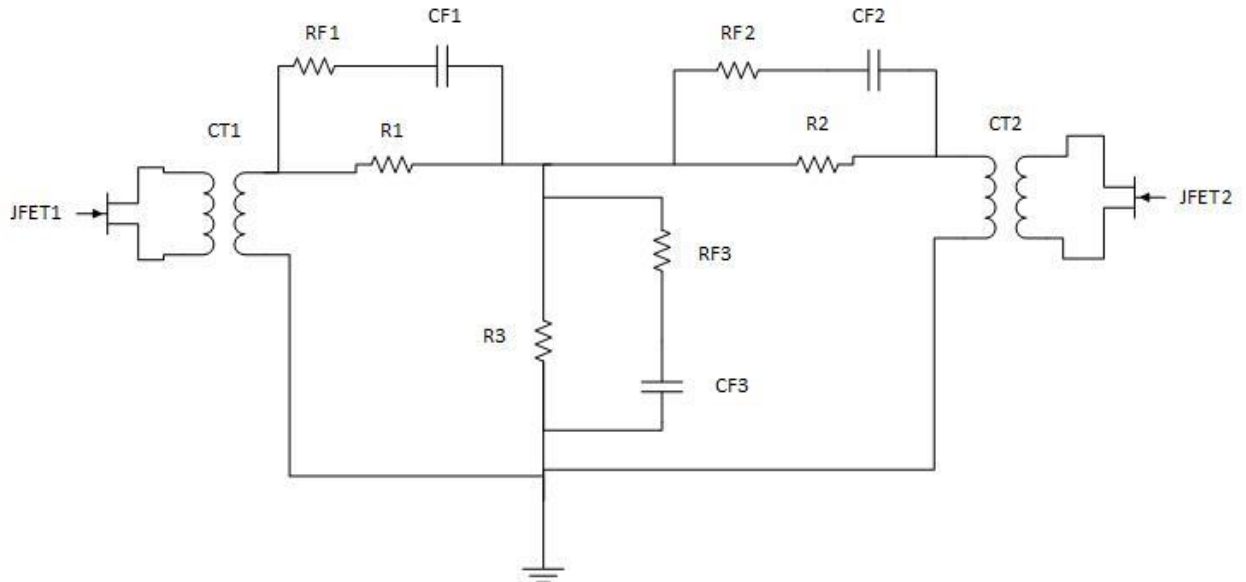
Για να τροφοδοτούνται τα κυκλώματα οδήγησης επιλέχθηκαν τα στοιχεία IXDD_609 όπου μεταβάλλουν τη τάση τροφοδοσίας ανάμεσα στα 0 και στα -15V. Τέλος απομονώσαμε το κύκλωμα οδήγησης με το επεξεργαστή που χρησιμοποιούμε για να στέλνουμε τους παλμούς χρησιμοποιώντας ένα οπτοζεύκτη τον ADUM2210, έτσι ώστε να μπορούμε να χειριζόμαστε με ασφάλεια το επεξεργαστή καθώς είναι απομονωμένος από τη υψηλή τάση.

Τοποθετούνται τα ολοκληρωμένα THN 20-4823W1 και LM317AEMP ώστε να παράγονται όλες οι τάσεις που χρειαζόμαστε για τη τροφοδότηση των στοιχείων. Προγραμματίζοντας κατάλληλα το μικροεπεξεργαστή DSPIC33FJ16GS502 στέλναμε τους επιθυμητούς παλμούς στα κυκλώματα οδήγησης που οδηγούσαν τα JFETs, καθώς επίσης και στα SiC MOSFET τα οποία είναι συνδεδεμένα σε σειρά με τα SiC JFETs και χρησιμοποιούνται στα πειράματα που αφορούν την μελέτη των JFETs κατά την κατάσταση ανάποδης οδήγησης. Έχουμε τη δυνατότητα ύστερα από προγραμματισμό του μικροεπεξεργαστή να στέλνουμε κατάλληλους παλμούς αναλόγως τη λειτουργία που θέλουμε να υλοποιήσουμε. Στα πειράματα που διεξήχθησαν για τη παρούσα διπλωματική προγραμματίστηκε να στέλνει δύο παλμούς ένα μεγάλης διάρκειας και ένα δεύτερο μικρής διάρκειας έτσι ώστε να πραγματοποιηθούν τα πειράματα διπλού παλμού. Η τιμή της διάρκειας του πρώτου παλμού καθορίζει και τη μέγιστη τιμή του ρεύματος που μπορούμε να φτάσουμε. Σε όλη τη διάρκεια των πειραμάτων χρησιμοποιήθηκε ο παλμογράφος Etronix TDS 2024C. Τέλος στο πίνακα 9.1 απαριθμήθηκαν όλα τα SiC JFETs που μετρήθηκαν στο εργαστήριο με τις αντίστοιχες τιμές των τάσεων κατωφλίου τους.

9.2 Κύκλωμα Μέτρησης Ρευμάτων των JFETs

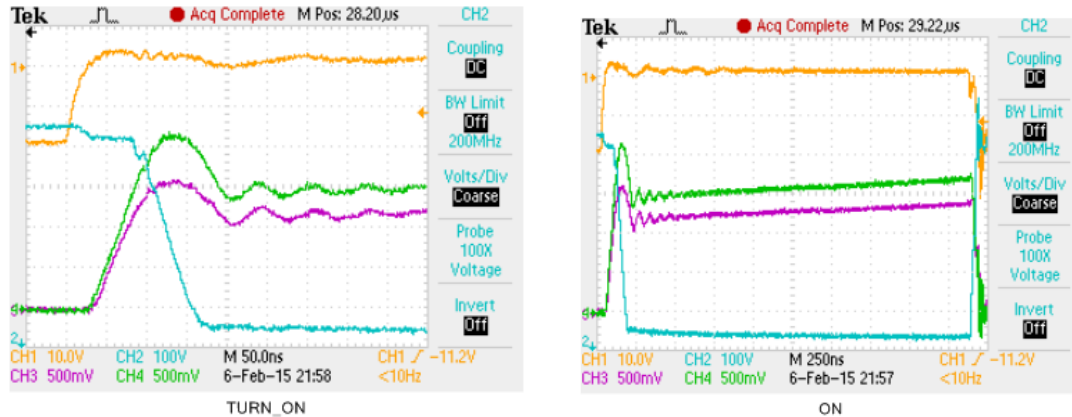
Ένα καινοτόμο στοιχείο που προστέθηκε στη πειραματική διάταξη είναι ένα ειδικό κύκλωμα που είχε ως σκοπό την μέτρηση των ρευμάτων που περνούσε κάθε στιγμή από τα JFET που ήταν συνδεδεμένα παράλληλα και φαίνεται στο σχήμα 9.2. Στα δύο SiC JFET μπήκαν πολύ μικροί μετασχηματιστές όπου με τη βοήθεια τους λήφθηκαν οι απαραίτητες μετρήσεις των ρευμάτων. Όσο αφορά τη λήψη των μετρήσεων είναι σημαντικό να αναφέρουμε ότι οι σπείρες των μετασχηματιστών τυλίχθηκαν στο εργαστήριο ώστε να είναι γνωστός ο ακριβής αριθμός των σπειρών τους και έχουμε όσο το δυνατό πιο αξιόπιστες μετρήσεις. Επίσης είναι πολύ μικροί όσο αφορά το μέγεθος έτσι ώστε και να χωράνε χωρίς πρόβλημα στη πλακέτα αλλά κυρίως δεν

επηρεάζουν το υπόλοιπο σύστημα που καλούμαστε να μετρήσουμε. Όπως φαίνεται και από το σχήμα 9.2 παράλληλα στις αντιστάσεις του κυκλώματος έχουν τοποθετηθεί και μικρά R-C φίλτρα έτσι ώστε να εξαλειφθεί το μεγαλύτερο μέρος των ταλαντώσεων.



Σχήμα 9.2: Κύκλωμα μέτρησης ρευμάτων JFET1 και JFET2 και της διαφοράς αυτών.

Είμαστε βέβαιοι ότι οι μετρήσεις που λάβαμε χρησιμοποιώντας αυτό το σύστημα είναι ακριβείς διότι συγκρίναμε τη ποιότητα των μετρήσεων με ίδιες μετρήσεις που πήραμε χρησιμοποιώντας το Rogowski coil. Αυτό πραγματοποιήθηκε περνώντας το ίδιο ρεύμα από τα JFET και κατόπιν το μετρήσαμε και με τα δύο συστήματα μέτρησης και όπως φαίνεται και από το σχήμα 9.3 οι μετρήσεις είναι σχεδόν πανομοιότυπες. Οι μετρήσεις με το Rogowski coil που φαίνονται με το πράσινο χρώμα έχουν ακριβώς την ίδια μορφή με αυτές που λάβαμε με τη χρήση των μικρών μετασχηματιστών που τυλίξαμε. Διαφέρουν ελαφρώς διότι δεν συμπίπτουν οι κλίμακες μετρήσεων τους γεγονός που δεν μας ενδιαφέρει κατά για το υπολογισμό των ρευμάτων. Για τον υπολογισμό των ρευμάτων ο παλμογράφος ήταν ρυθμιζόμενος έτσι ώστε το ένα αμπερ που μετράει το Rogowski Coil να αντιστοιχεί σε 100mV του παλμογράφου. Επιπροσθέτως εφόσον οι μετασχηματιστές που τυλίξαμε είχαν 80 σπείρες και λόγω της συνδεσμολογίας που χρησιμοποιήσαμε το μετρούμενο ρεύμα είναι 16 φορές η τιμή της τάσεως που δείχνει ο παλμογράφος.

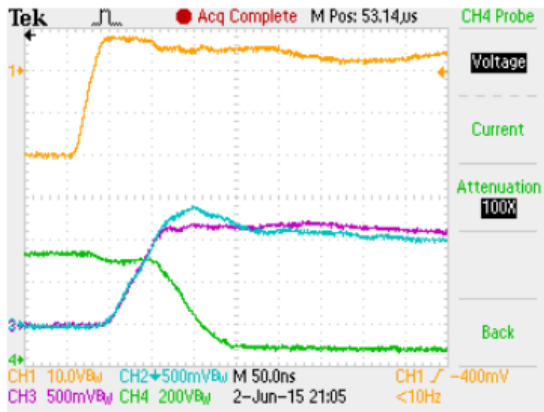


Σχήμα 9.3: Σύγκριση μέτρησης του ίδιου ρεύματος με Rogowski coil(πράσινο χρώμα) και με μετασχηματιστές(κόκκινο χρώμα)

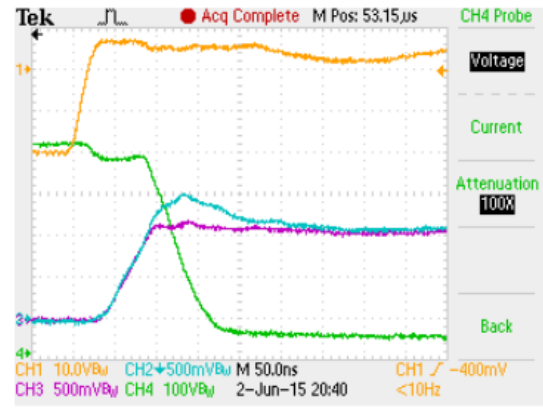
9.3 Επηρεασμός Παράλληλης Λειτουργίας από τη Διάταξη

Στα πειράματα που διεξήχθησαν και παρουσιάζονται σε αυτό το κεφάλαιο μελετήσαμε κυρίως πως επηρεάζει η θέση των JFETs πάνω στη πλακέτα τη συμπεριφορά τους στη παράλληλη σύνδεση. Τα ίδια πειράματα διεξήχθησαν τόσο για τους ημιαγωγικούς διακόπτες normally-on όσο και για τους normally-off. Στη πρώτη σειρά μετρήσεων επιλέχθηκαν δύο normally-off JFETs με την ίδια τιμή τάσης κατωφλίου, συγκεκριμένα χρησιμοποιήθηκαν το JFET No1 με τάση κατωφλίου $V_{th}=1.09V$ και το JFET No3 με τάση κατωφλίου $V_{th}=1.08V$. Επίσης πρέπει να τονιστεί ότι σε αυτές τις μετρήσεις χρησιμοποιήθηκε ένα κύκλωμα οδήγησης για την οδήγηση της πύλης των JFETs προκειμένου να μην επηρεάσει αυτός ο παράγοντας τη συμπεριφορά τους. Στο σχήμα 9.4 (α),(γ) και (ε) φαίνονται οι κυματομορφές έναυσης, αγωγής και σβέσης των JFETs με τάση τροφοδοσίας 550V έχοντας τοποθετήσει το JFET No1 στη θέση DUT No1 και το JFET No3 στη θέση DUT No2 . Έπειτα έχοντας ανταλλάξει τις θέσεις των JFETs, επομένως βρίσκεται το JFET No1 στη θέση DUT2 και το JFET3 No στη θέση DUT1 και λήφθηκαν οι ίδιες μετρήσεις οι οποίες απεικονίζονται στο σχήμα 9.4 (β),(δ) και (ζ).

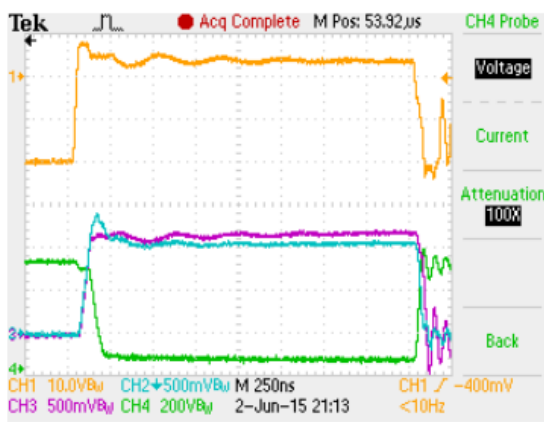
Στη συνέχεια υλοποιήθηκαν τα ίδια πειράματα για τη μελέτη επίδρασης της διάταξης με τους ημιαγωγικούς διακόπτες normally-on. Για αυτά τα πειράματα αυτά χρησιμοποιήθηκαν τα JFET No3 και JFET No5 όπου αρχικά τοποθετήθηκαν στις θέσεις DUT No1 και DUT No2 αντίστοιχα και οι κυματομορφές τους έναυσης, αγωγής αλλά και αποκοπής φαίνονται στο σχήμα 9.5 (α),(γ) και (ε). Έπειτα έγινε αλλαγή θέσεων αυτών και έτσι τοποθετήθηκε το JFET No3 στη θέση DUT No2 και το JFET No5 στη θέση DUT No1. Οι αντίστοιχες κυματομορφές αυτού του πειράματος φαίνονται στο σχήμα 9.5 (β),(δ) και (ζ).



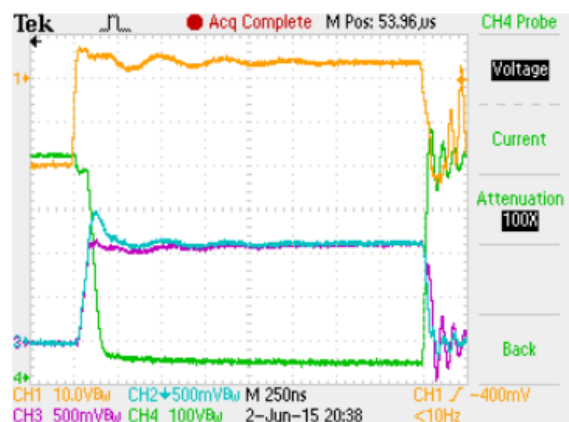
(α)



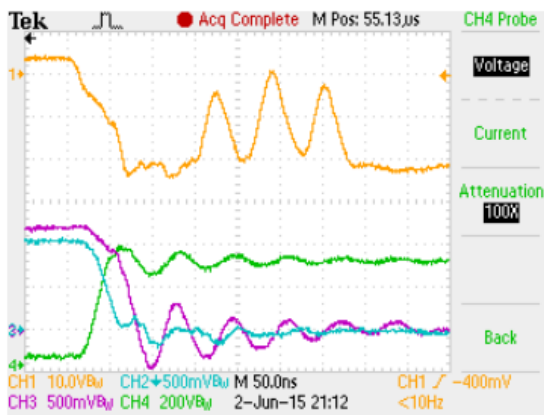
(β)



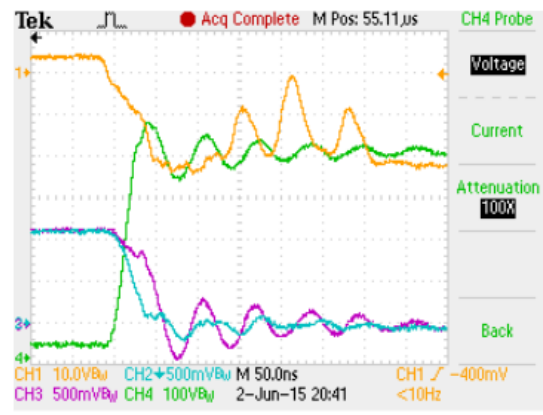
(γ)



(δ)

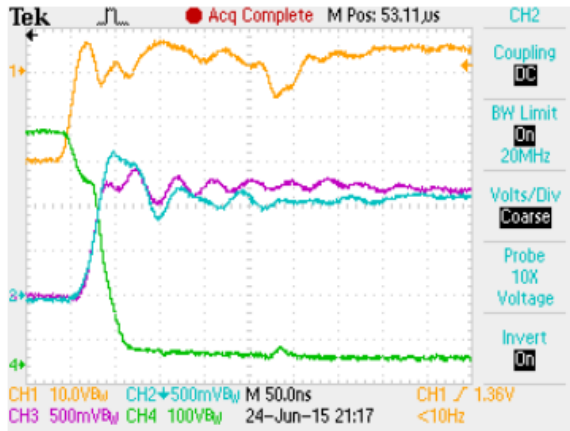


(ε)

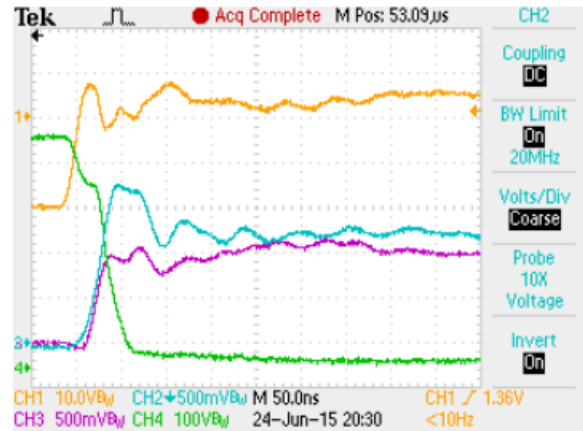


(ζ)

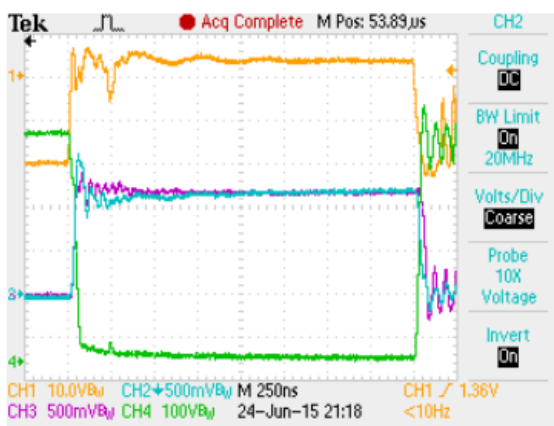
Σχήμα 9.4: Κυματομορφές ρεύματος JFET3 (μωβ χρώμα), ρεύματος JFET5 (μπλε χρώμα), τάσεως στη πύλη τους (κίτρινο χρώμα) και τάσης στα άκρα τους (πράσινο χρώμα) ενώ στο JFET3 βρίσκεται στη θέση DUT1 και το JFET5 στη θέση DUT2 κατά την έναυση (α), αγωγή (γ) και σβέση (ε). Αντίστοιχες κυματομορφές έναυσης (β), αγωγής (δ) και σβέσης (ζ) ύστερα από ανταλλαγή θέσεων των normally-off JFETs.



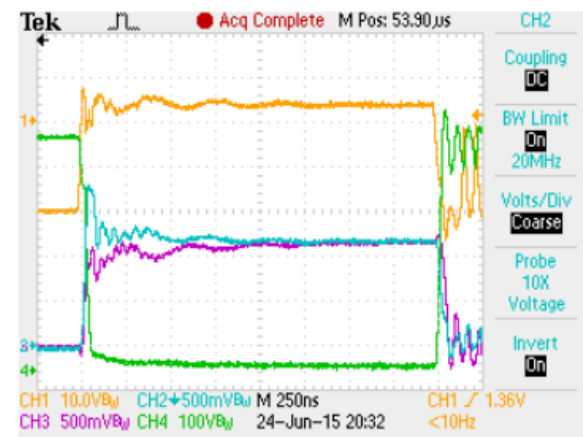
(α)



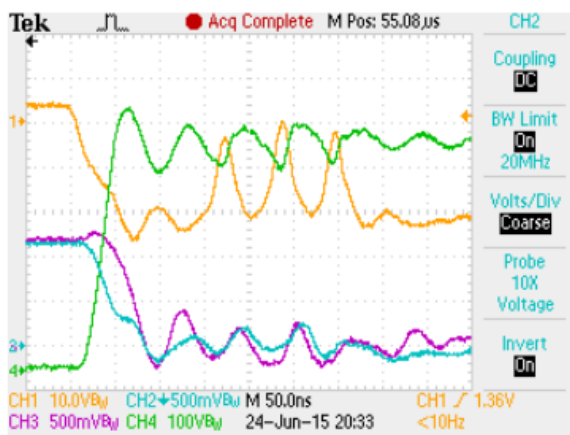
(β)



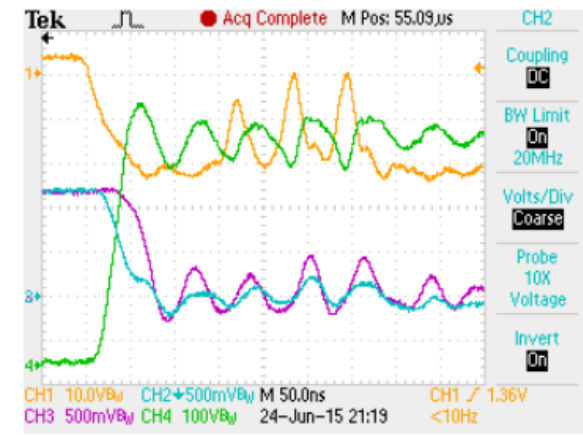
(γ)



(δ)



(ε)



(ζ)

Σχήμα 9.5: Κυματομορφές ρεύματος JFET3 (μωβ χρώμα), ρεύματος JFET5 (μπλε χρώμα), τάσεως στη πύλη τους (κίτρινο χρώμα) και τάσης στα άκρα τους (πράσινο χρώμα) ενώ στο JFET3 βρίσκεται στη θέση DUT1 και το JFET5 στη θέση DUT2 κατά την έναυση (α), αγωγή (γ) και σβέση (ε). Αντίστοιχες κυματομορφές έναυσης (β), αγωγής (δ) και σβέσης (ζ) ύστερα από ανταλλαγή θέσεων των normally-on JFETs.

Από τα παραπάνω σχήματα 9.4 και 9.5 παρατηρούνται μικρές διαφορές μεταξύ των κυματομορφών καθώς ανταλλάζουμε θέσεις στα JFETs πάνω στη πλακέτα. Αυτό συμβαίνει διότι τα αγώγιμα μονοπάτια των θέσεων DUT No1 και DUT No2 δεν είναι πανομοιότυπα αλλά χαρακτηρίζονται από ελαφρώς διαφορετικές τιμές παρασιτικών αυτεπαγωγών και διαφορετικών αντιστάσεων. Βέβαια οι διαφορές των κυματομορφών είναι αρκετά μικρές γεγονός που σημαίνει ότι η σχεδίαση της πλακέτας είναι αρκετά καλή εφόσον έχει επιτευχθεί ικανοποιητική συμμετρία, άρα οι διαφορές στις παράσιτες αυτεπαγωγές είναι μικρές. Επιπροσθέτως μία ακόμη σημαντική παρατήρηση είναι ότι παρουσιάζεται μία αιχμή τάσης πάντα στην έναυση για τη τιμή του ρεύματος με το μπλε χρώμα αυτό σημαίνει ότι στη συγκεκριμένη θέση λόγω παρασιτικών φαινομένων θα εμφανίζεται σε όλα τα πειράματα αυτή η αιχμή. Επιπλέον συγκρίνοντας τα παραπάνω σχήματα βλέπουμε ότι τα normally-on παρουσιάζουν παρόμοια συμπεριφορά με αυτή των normally-off JFETs.

Τέλος από τις κυματομορφές διαπιστώνουμε ότι και στα normally-on αλλά και στα normally-off JFETs στη δεύτερη διάταξη, δηλαδή όταν τους αλλάζουμε θέση πάνω στην πλακέτα, οι κυματομορφές της τάσης στα άκρα τους αλλά και των ρευμάτων τους είναι χειρότερες όσο αφορά το διαμοιρασμό του ρεύματος. Από αυτό συμπεραίνουμε ότι παρόλο που έγινε προσεκτική σχεδίαση της πλακέτας υπάρχουν ασυμμετρίες στα αγώγιμα μονοπάτια των JFETs. Επίσης σημαντικό ρόλο παίζουν και οι αλλοιώσεις που υπέστη η πλακέτα κατά τη διάρκεια των πειραμάτων. Είναι σαφές ότι λόγω των μικρών ασυμμετριών στη δεύτερη διάταξη που τοποθετήσαμε τα JFETs θα έχουμε μεγαλύτερες διακοπτικές απώλειες.

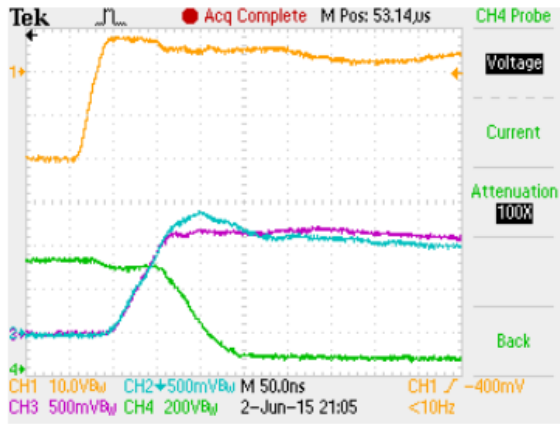
9.4 Επηρεασμός Παράλληλης Λειτουργίας από τη Τάση Κατωφλίου

Στις επόμενες μετρήσεις μελετήσαμε πόσο καθοριστική είναι η τιμή της τάσης κατωφλίου των JFETs στη παράλληλη σύνδεση τους. Όπως έχει ήδη αναφερθεί η τάση κατωφλίου είναι ένας από τους κυριότερους κατασκευαστικούς παράγοντες που επηρεάζουν τη συμπεριφορά της παράλληλης σύνδεσης στους ημιαγωγικούς διακόπτες SiC JFETs. Τα πειράματα αυτά πραγματοποιήθηκαν σε δύο σκέλη στο πρώτο επιλέχθηκαν JFETs με παρόμοια τιμή τάσης κατωφλίου ενώ στο δεύτερο επιλέχθηκαν δύο όπου να διαφέρουν αυτές οι τιμές τόσο για normally-on όσο και για normally-off JFETs.

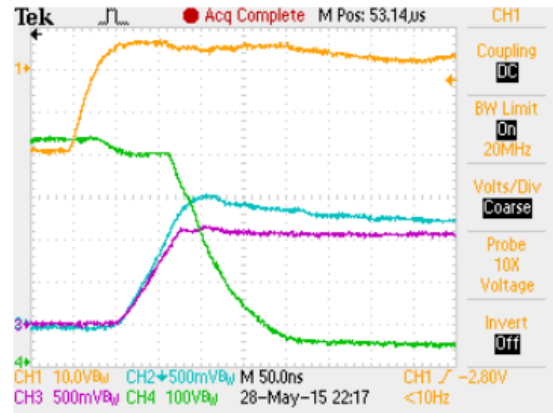
Στο σχήμα 9.6 φαίνονται οι κυματομορφές της τάσης στα άκρα των JFETs και των ρευμάτων για δύο ζευγάρια normally-off JFETs. Το πρώτο ζευγάρι αποτελείται από τα JFETs No1 και No3 που βρίσκονται στις θέσεις DUT No2 και DUT No1 και έχουν τάσεις κατωφλίου $V_{th}=+1.09V$ και $V_{th}=+1.08V$ αντίστοιχα. Συγκεκριμένα στο σχήμα 9.6 (α),(γ) και (ε) φαίνονται οι κυματομορφές τάσης και ρευμάτων στη κατάσταση έναυσης, αγωγής και σβέσης για αυτό το ζευγάρι. Το δεύτερο ζευγάρι που επιλέχθηκε είναι το JFET No5 και No4 τοποθετημένα στις θέσεις DUT No1 DUT No2 και έχουν τάσεις έναυσης $V_{th}=+1.15V$ και $V_{th}=+1.05V$ αντίστοιχα. Οι κυματομορφές φαίνονται στο σχήμα 9.6 (β),(δ) και (ζ).

Στα σχήματα 9.7 (α),(γ) και (ε) φαίνονται οι κυματομορφές έναυσης, αγωγής και σβέσης των normally-on JFETs No6 και No7 με $V_{th}=-7.87V$ και $V_{th}=-7.87V$ αντίστοιχα. Επιπροσθέτως στα

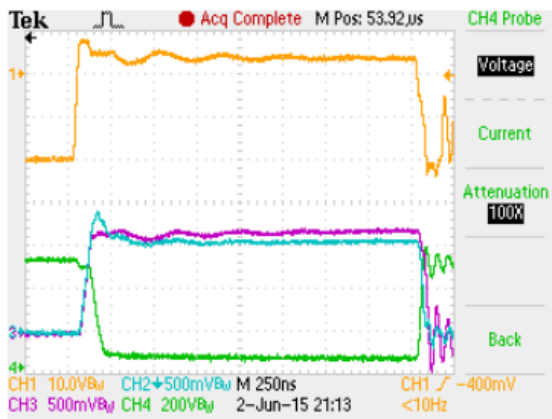
σχήματα 9.7 (β),(δ) και (ζ) βρίσκονται οι κυματομορφές των JFET Νο2 και Νο5 με $V_{th}=-8.96V$ και $V_{th}=-7.82V$ που βρίσκονται στις θέσεις DUT2 και DUT1 αντίστοιχα.



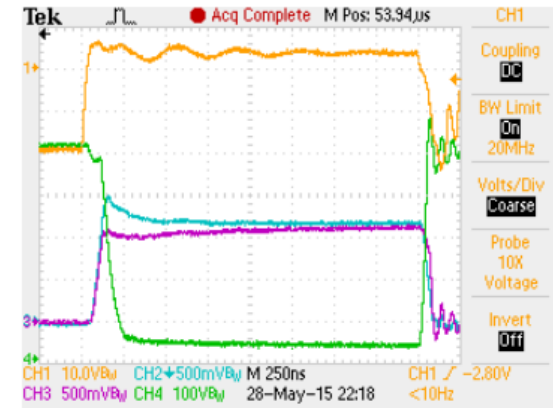
(α)



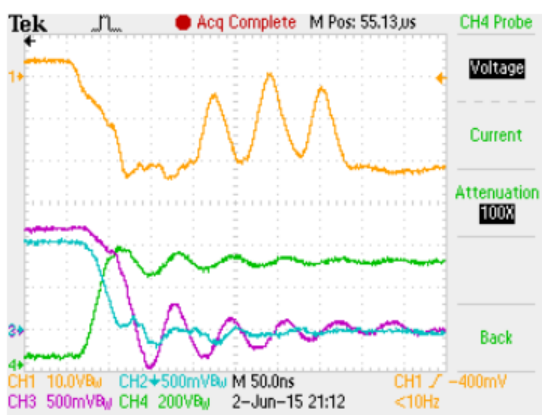
(β)



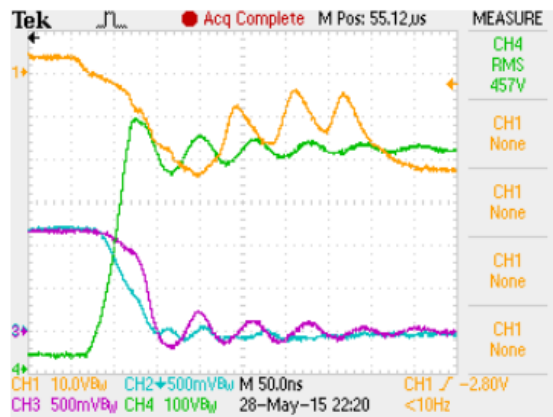
(γ)



(δ)

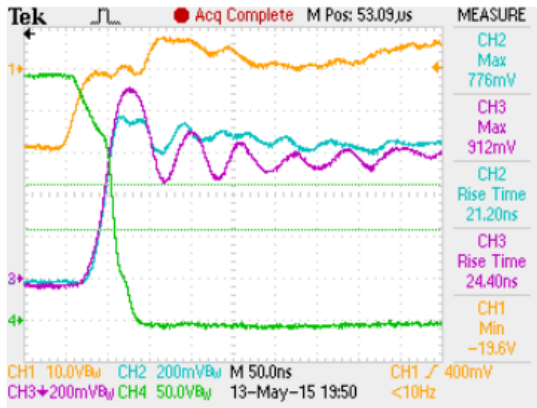


(ε)

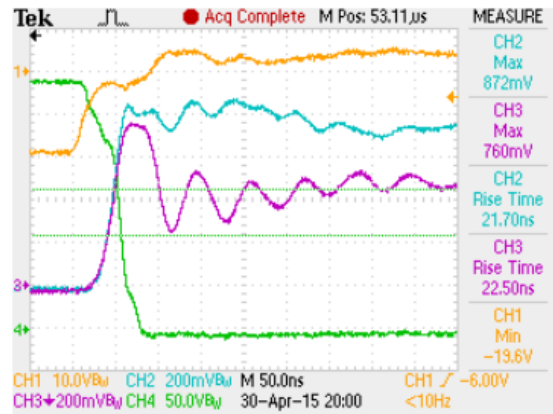


(ζ)

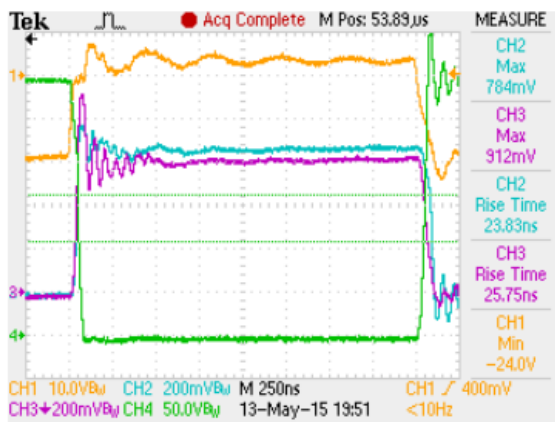
Σχήμα 9.6: Κυματομορφές ρεύματος JFET3 (μωβ χρώμα), ρεύματος JFET1 (μπλε χρώμα), τάσεως στη πύλη τους (κίτρινο χρώμα) και τάσης στα άκρα τους (πράσινο χρώμα) κατά την έναυση (α), αγωγή (γ) και σβέση (ε). Αντίστοιχες κυματομορφές για το ζευγάρι normally-off JFET4 (μπλε χρώμα) και JFET5 (μωβ χρώμα) έναυσης (β), αγωγής (δ) και σβέσης (ζ).



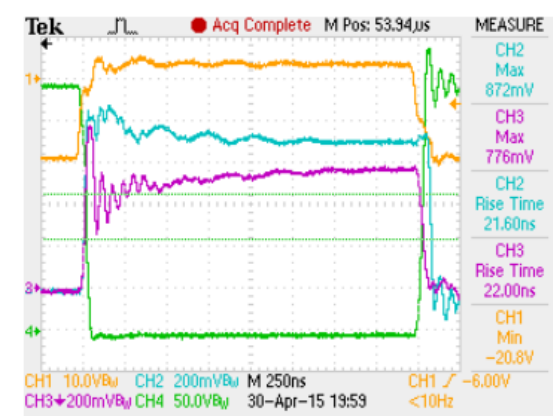
(α)



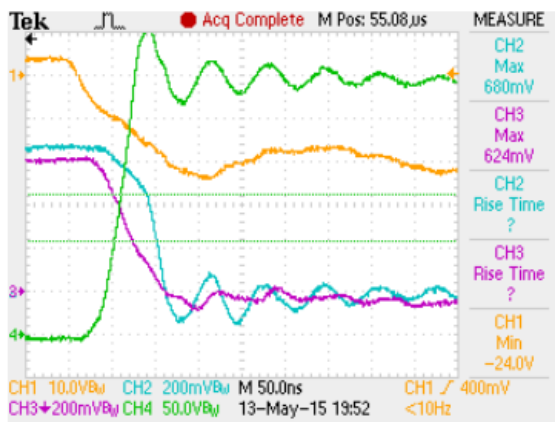
(β)



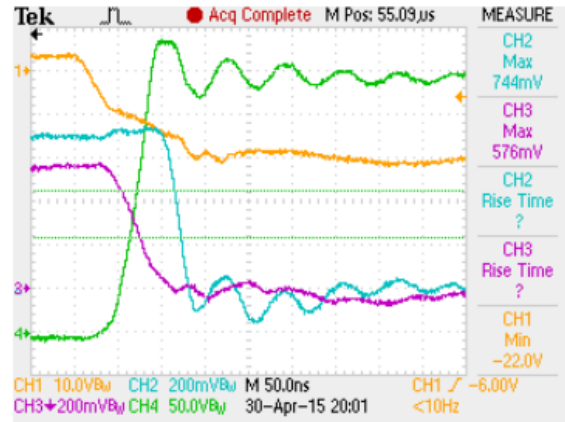
(γ)



(δ)



(ε)



(ζ)

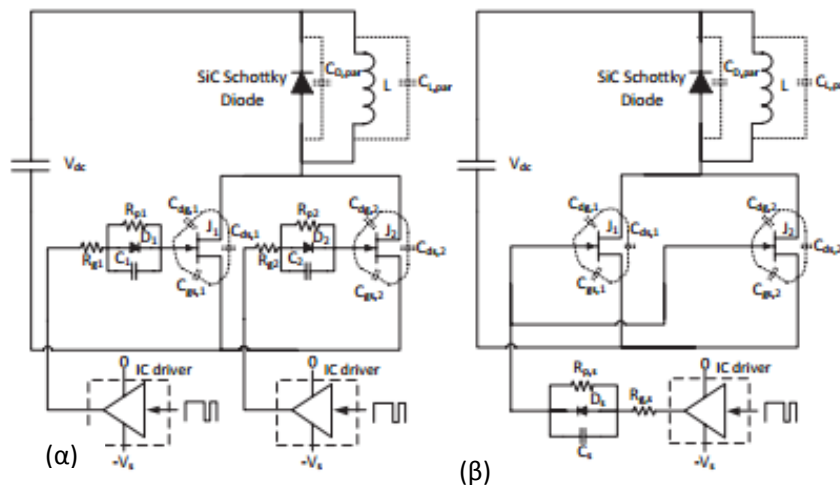
Σχήμα 9.7: Κυματομορφές ρεύματος JFET6 (μωβ χρώμα), ρεύματος JFET7 (μπλε χρώμα), τάσεως στη πύλη τους (κίτρινο χρώμα) και τάσης στα άκρα τους (πράσινο χρώμα) κατά την έναυση (α), αγωγή (γ) και σβέση (ε). Αντίστοιχες κυματομορφές για το ζευγάρι normally-on JFET2 (μπλε χρώμα) και JFET5 (μωβ χρώμα) έναυσης (β), αγωγής (δ) και σβέσης (ζ).

Αρχικά στο σχήμα 9.6 συμπεραίνουμε, συγκρίνοντας τις κυματομορφές των ζευγαριών JFETs με διαφορετικές τιμές κατωφλίου, ότι παρουσιάζουν μικρές διαφορές. Είναι φανερό πως η παράλληλη λειτουργία τους εξαρτάται από τη τιμή της τάσης κατωφλίου που έχει το καθένα. Αυτό το συμπέρασμα γίνεται εμφανές στο σχήμα 9.7 όπου φαίνεται ότι τα normally-on JFETs που έχουν χαμηλότερη τιμή τάσης κατωφλίου άγουν μεγαλύτερο ρεύμα τόσο κατά την έναυση όσο και κατά την αγωγή. Από αυτές τις κυματομορφές είναι εμφανές ότι ο διαμοιρασμός του ρεύματος στα JFETs εξαρτάται έντονα από την τάση κατωφλίου. Ακόμη μία σημαντική παρατήρηση είναι ότι οι κυματομορφές σβέσεις δεν διαφέρουν μεταξύ τους, όπου αυτό είναι αναμενόμενο καθώς η σβέση των JFETs δεν εξαρτάται από τη τάση κατωφλίου αλλά κυρίως από τις παρασιτικές χωρητικότητες τους που δεν διαφέρουν στα JFETs που προέχονται από τον ίδιο κατασκευαστή.

Επομένως κατά τη διάρκεια της σχεδίασης πρέπει να λαμβάνεται σοβαρά υπόψη η τιμή της τάσης κατωφλίου καθώς αν υπάρχει μεγάλη διασπορά αυτής της τιμής μπορεί να είναι μέχρι και αδύνατο να συνδεθούν παράλληλα οι ημιαγωγικοί διακόπτες. Επίσης στη περίπτωση που διαφέρουν πολύ αυτές οι τιμές όπως συμβαίνει στη περίπτωση του σχήματος 9.7 των normally-on θα προκύψουν πολύ μεγάλες απώλειες διακοπτικές και αγωγής, γεγονός που καθιστά μη αποδοτικό το συνολικό σύστημα. Παρότι γνωρίζουμε ότι τα SiC JFETs χαρακτηρίζονται από θετικό θερμοκρασιακό συντελεστή επομένως παρέχουν μία διόρθωση του διαμοιρασμού των ρευμάτων τους, στη περίπτωση που οι κατασκευαστικές διαφορές είναι αρκετά μεγάλες αυτός ο μηχανισμός διόρθωσης δεν είναι πλέον αρκετός για να επιτύχουμε τις επιθυμητές απώλειες.

9.5 Επηρεασμός Παράλληλης Λειτουργίας από τα Κυκλώματα Οδήγησης

Στη συνέχεια εξετάστηκε πόσο επηρεάζουν τη συμπεριφορά της παράλληλης λειτουργίας των SiC JFETs τα κυκλώματα οδήγησης. Σε αυτό το σημείο πραγματοποιήθηκαν αρχικά πειράματα οδηγώντας τα JFETs με το ίδιο κύκλωμα οδήγησης όπως φαίνεται και από το σχηματικό διάγραμμα του σχήματος 9.8 (α) και στη συνέχεια με ξεχωριστό όπως φαίνεται από το 9.8(β). Όπως φαίνεται από το σχηματικό 9.8 (α) στη περίπτωση που οδηγούνται τα JFETs με το ίδιο κύκλωμα οδήγησης αναμένονται βελτιωμένα αποτελέσματα σε σύγκριση με εκείνα που οδηγούνται με ξεχωριστό. Αυτό είναι αναμενόμενο κυρίως διότι χρησιμοποιώντας ένα κύκλωμα οδήγησης μειώνονται οι πιθανότητες της ύπαρξης ασυμμετριών στο κύκλωμα οδήγησης των JFETs, επομένως θα έχουμε καλύτερο διαμοιρασμό του ρεύματος μεταξύ των ημιαγωγικών διακοπτικών.

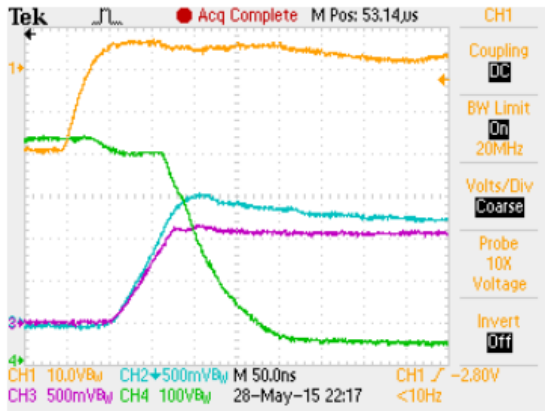


Σχήμα 9.8: Σχηματικά διαγράμματα για κύκλωμα δοκιμών με ξεχωριστό κύκλωμα οδήγησης (α) και για το ίδιο κύκλωμα οδήγησης JFETs (β).

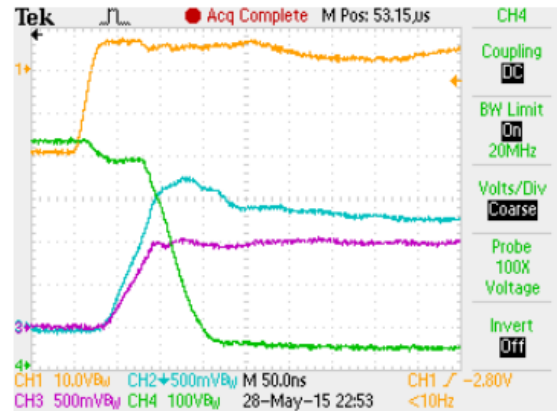
Στα σχήματα 9.9 (α),(γ) και (ε) ακολουθούν οι κυματομορφές της τάσης της πύλης, της τάσης στα άκρα των normally-off JFETs και των ρευμάτων που περνάν από αυτά. Σε αυτές τις κυματομορφές η τάση τροφοδοσίας είναι 550V και χρησιμοποιούνται τα JFETs No5 και No4 τοποθετημένα στις θέσεις DUT No1 και DUT No2 αντίστοιχα. Επιπροσθέτως αυτά τα JFETs χαρακτηρίζονται το No5 με $V_{th}=+1.15V$ και το No4 με $V_{th}=+1.05V$. Σε αυτό το ζευγάρι JFETs χρησιμοποιήθηκε μόνο ένα κύκλωμα οδήγησης (single gate drive) που οδηγεί και τα δύο. Έπειτα στα σχήματα 9.9 (β),(δ) και (ζ) φαίνονται οι κυματομορφές των ίδιων JFETs No4 και No5 όμως αυτή τη φορά οδηγούνται από δύο ξεχωριστά κυκλώματα οδήγησης.

Στα σχήματα 9.10 (α),(γ) και (ε) φαίνονται οι κυματομορφές που αντιστοιχούν στα Normally-on JFETs No3 και No5 ,με τιμές κατωφλίου $V_{th}=-8.95V$ και $V_{th}=-7.82V$ αντίστοιχα και οδηγούνται με το ίδιο κύκλωμα οδήγησης. Ενώ στα σχήματα 9.10 (β),(δ) και (ζ) απεικονίζονται

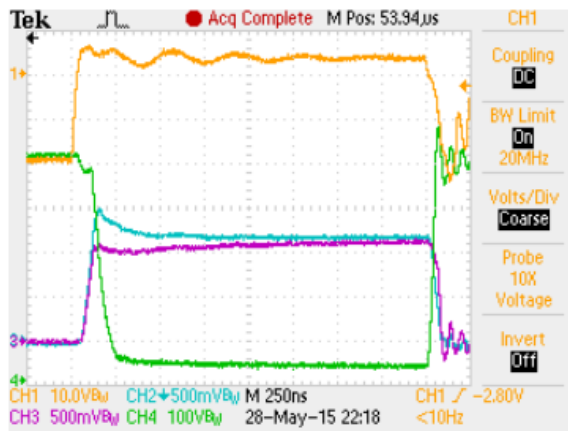
οι κυματομορφές των ίδιων JFETs που οδηγούνται με ξεχωριστά κυκλώματα οδήγησης (double gate driver).



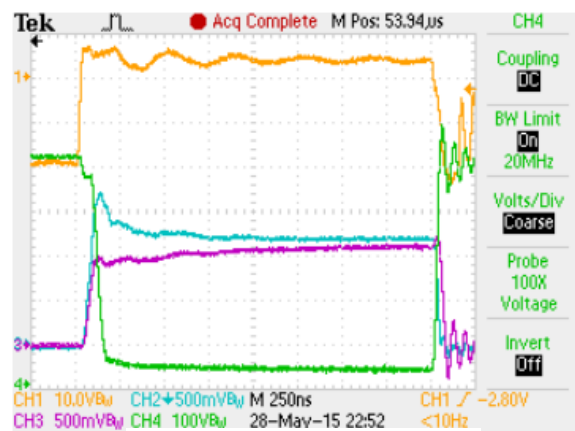
(α)



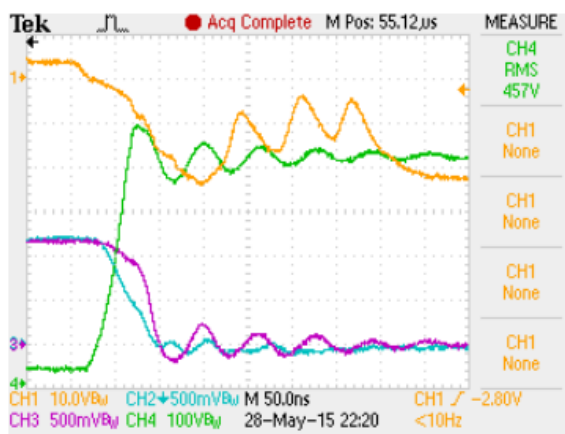
(β)



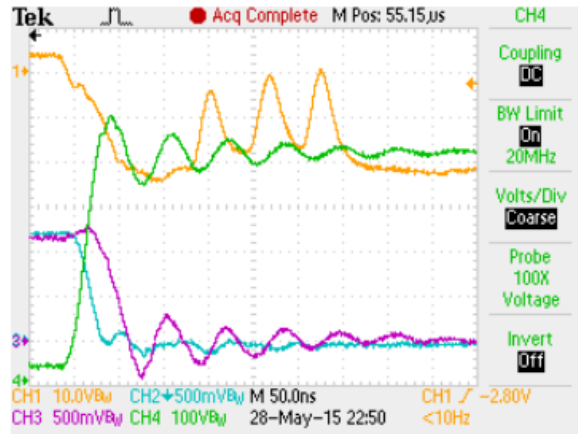
(γ)



(δ)

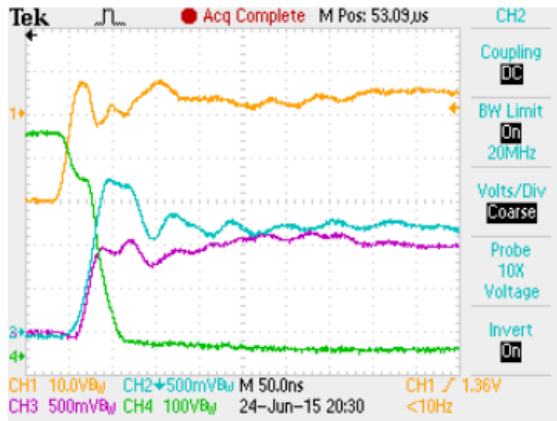


(ε)

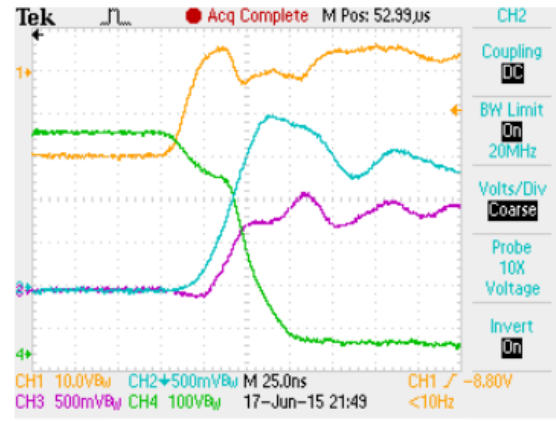


(ζ)

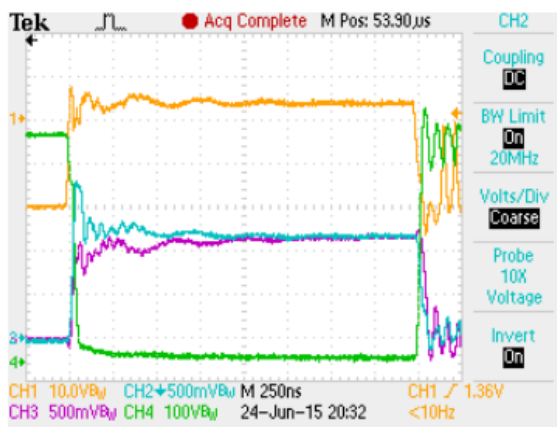
Σχήμα 9.9: Κυματομορφές ρεύματος JFET5 (μωβ χρώμα), ρεύματος JFET4 (μπλε χρώμα), τάσεως στη πύλη τους (κίτρινο χρώμα) και τάσης στα άκρα τους (πράσινο χρώμα) κατά την έναυση (α), αγωγή (γ) και σβέση (ε) με ένα κύκλωμα οδήγησης. Αντίστοιχες κυματομορφές των ίδιων normally-on JFETs για ξεχωριστό κύκλωμα οδήγησης κατά την έναυση (β), αγωγή (δ) και σβέση (ζ).



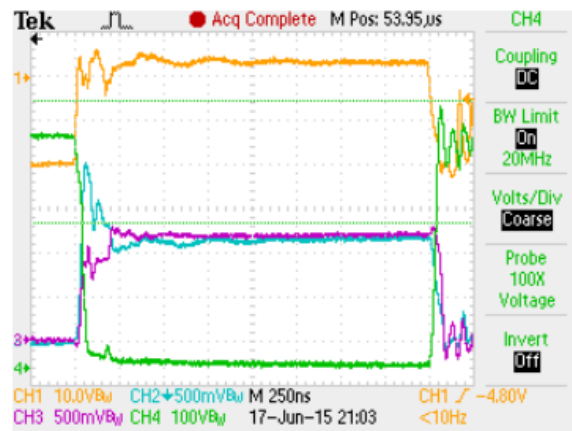
(α)



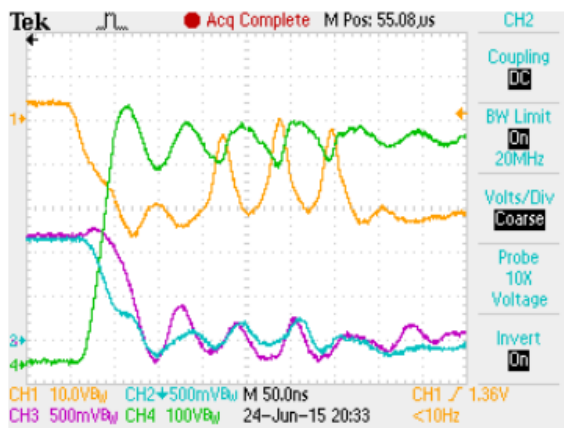
(β)



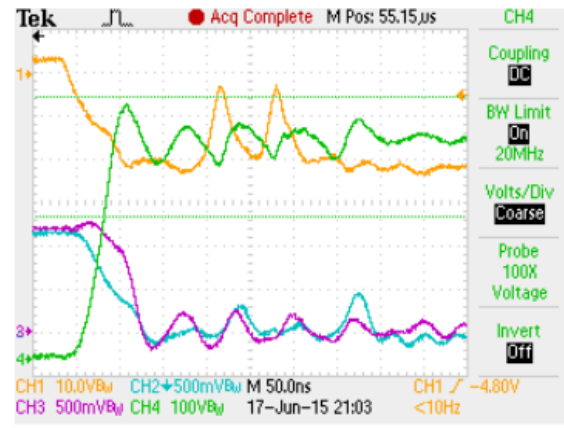
(γ)



(δ)



(ε)



(ζ)

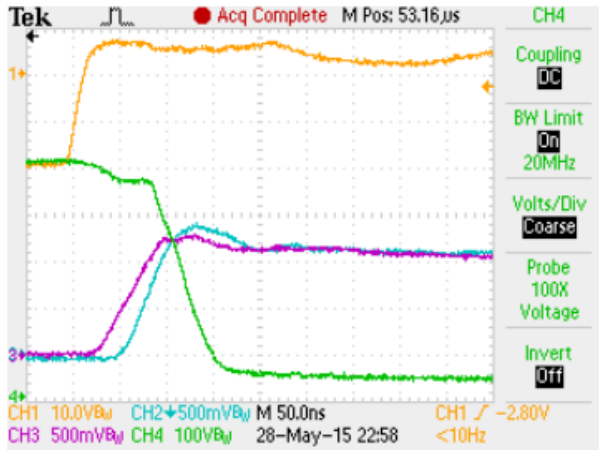
Σχήμα 9.10: Κυματομορφές ρεύματος JFET5 (μωβ χρώμα), ρεύματος JFET3 (μπλε χρώμα), τάσεως στη πύλη τους (κίτρινο χρώμα) και τάσης στα άκρα τους (πράσινο χρώμα) κατά την έναυση (α), αγωγή (γ) και σβέση (ε) με ένα κύκλωμα οδήγησης. Αντίστοιχες κυματομορφές των ίδιων normally-on JFETs για ξεχωριστό κύκλωμα οδήγησης κατά την έναυση (β), αγωγή (δ) και σβέση (ζ).

Παρατηρώντας τις κυματομορφές του σχήματος 9.9 καταλήγουμε σε αρκετά σημαντικά συμπεράσματα. Το πιο σημαντικό που πρέπει να τονίσουμε είναι ότι είναι εμφανές ότι με χρήση ενός κυκλώματος οδήγησης προκύπτουν βελτιωμένες κυματομορφές σε σύγκριση με τη χρήση ξεχωριστών κυκλωμάτων. Όπως αναφέρθηκε και προηγουμένως αυτό ήταν αναμενόμενο καθώς είμαστε βέβαιοι ότι υπάρχουν ίδιες παράσιτες αυτεπαγωγές στην πύλη τους. Και σε αυτή τη περίπτωση παρατηρούμε ότι οι διαφορές στις κυματομορφές σβέσης είναι μικρές ενώ είναι αισθητές στις κυματομορφές έναυσης και αγωγής.

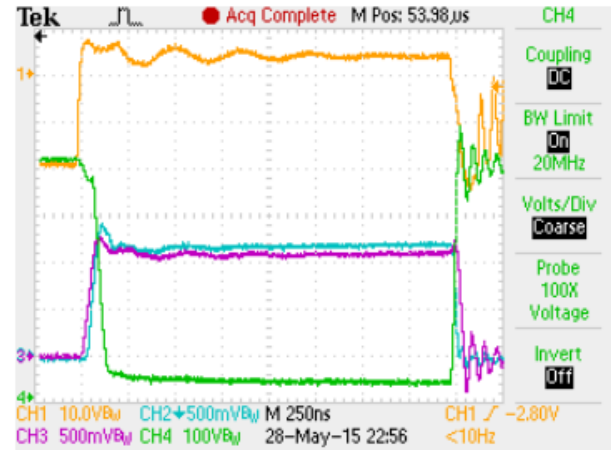
Από ότι συμπεραίνουμε η χρήση ενός κυκλώματος οδήγησης βελτιώνει την συνολική απόδοση του συστήματος εφόσον μειώνονται σημαντικά οι διακοπτικές απώλειες. Ταυτόχρονα με αυτό το συμπέρασμα πρέπει να λαμβάνεται υπόψη ότι καθώς αυξάνεται ο αριθμός των ημιαγωγικών στοιχείων καθίσταται πολύ δύσκολο να τοποθετηθούν συμμετρικά τα κυκλώματα οδήγησης καθώς η σχεδίαση γίνεται αρκετά πιο πολύπλοκη. Επιπλέον χρησιμοποιώντας το ίδιο κύκλωμα οδήγησης παρουσιάζεται και το μειονέκτημα το ότι δεν έχουμε τη δυνατότητα να επέμβουμε ξεχωριστά στη πύλη κάθε JFET και έτσι να καθίσταται το συνολικό σύστημα πιο ευέλικτο, όπως θα γίνει και πιο κατανοητό στη συνέχεια.

9.6 Εξαναγκασμένη Εξισορρόπηση Ρευμάτων των JFETs

Έχοντας μελετήσει τους παράγοντες που μπορούν να επηρεάσουν την συμπεριφορά στη παράλληλη σύνδεση των JFETs στο επόμενο πείραμα πραγματοποιείται εξαναγκασμένος διαμοιρασμός ρευμάτων στα JFETs. Αυτό το πείραμα έχει μεγάλη σημασία καθώς δεν έχει μελετηθεί σε βάθος κάτι αντίστοιχο στο παρελθόν. Έχουν γίνει μελέτες πάνω στο θέμα του διαμοιρασμού του ρεύματος σε SiC MOSFET όμως αντίστοιχες μελέτες είναι περιορισμένες. Σε αυτό το πείραμα που αρχικά υλοποιήθηκε για τους normally-off διακόπτες επιλέχθηκαν τα JFETs No4 και No5 με τιμές κατωφλίου +1.05 και +1.15 αντίστοιχα. Επιλέχθηκαν οι συγκεκριμένοι ημιαγωγοί διότι όπως είδαμε και προηγουμένως στο σχήμα 9.6 τα ρεύματα αυτών των στοιχείων διέφεραν κατά τη παράλληλη σύνδεση τους λόγω των διαφορετικών τιμών των τάσεων κατωφλίου. Έτσι προσθέτοντας μία μικρή καθυστέρηση κατάλληλης τιμής στη πύλη του JFET με τη μικρότερη τάση κατωφλίου, δηλαδή σε αυτό που τραβάει το μεγαλύτερο ρεύμα κατά την έναυση, καταφέρνουμε να το καθυστερήσουμε όσο χρειάζεται έτσι ώστε να διαμοιραστούν σε ικανοποιητικό βαθμό τα ρεύματα των δύο JFETs κατά την έναυση. Τα πειραματικά αποτελέσματα αυτού του πειράματος φαίνονται στο σχήμα 9.11, στο οποίο απεικονίζονται οι τάσεις πύλης και στα άκρα των JFETs, καθώς και τα ρεύματα τους κατά την έναυση στο σχήμα 9.11 (α) και κατά την αγωγή στο σχήμα 9.11 (β). Σε αυτές τις κυματομορφές βλέπουμε τη τάση που εφαρμόζεται στη πύλη των JFETs με κίτρινο χρώμα, την τάση στα άκρα του με πράσινο χρώμα, το ρεύμα του JFET No4 με μπλε χρώμα και το ρεύμα του JFET No5 με μωβ χρώμα.



(α)

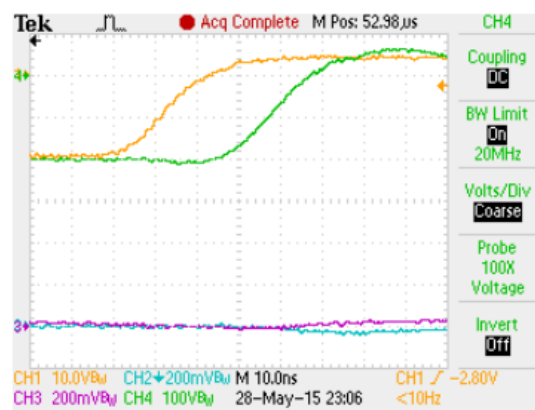


(β)

Σχήμα 9.11: Κυματομορφές ρεύματος JFET5 (μωβ χρώμα), ρεύματος JFET4 (μπλε χρώμα), τάσεως στη πύλη τους (κίτρινο χρώμα) και τάσης στα άκρα τους (πράσινο χρώμα) κατά την έναυση (α) και αγωγή (β) ύστερα από εξισορρόπηση των ρευμάτων τους.

Από το σχήμα 9.11 (α) και (β) παρατηρούμε από την κατάσταση έναυσης αλλά και αγωγής των normally-off JFETs φαίνεται ότι τα ρεύματα είναι σχεδόν τέλεια διαμοιρασμένα στα JFETs και ως αποτέλεσμα έχουμε μειωμένες διακοπτικές απώλειες. Αυτό επιτεύχθηκε προγραμματίζοντας κατάλληλα το μικροεπεξεργαστή για να καθυστερήσει το σήμα έναυσης στο JFET No4 καθώς αυτό είναι που έχει τη μικρότερη τιμή κατωφλίου και κατά συνέπεια παρατηρούμε την ίδια τιμή ρεύματος στα JFETs. Λόγω των μετασηματιστών που χρησιμοποιούνται για τις μετρήσεις για να πάρουμε τη πραγματική τιμή του ρεύματος πρέπει να πολλαπλασιάσουμε τη τιμή του ρεύματος που φαίνεται από το παλμογράφο με τη τιμή 16 επομένως το ρεύμα των JFET φθάνει περίπου τα 16A για το καθένα.

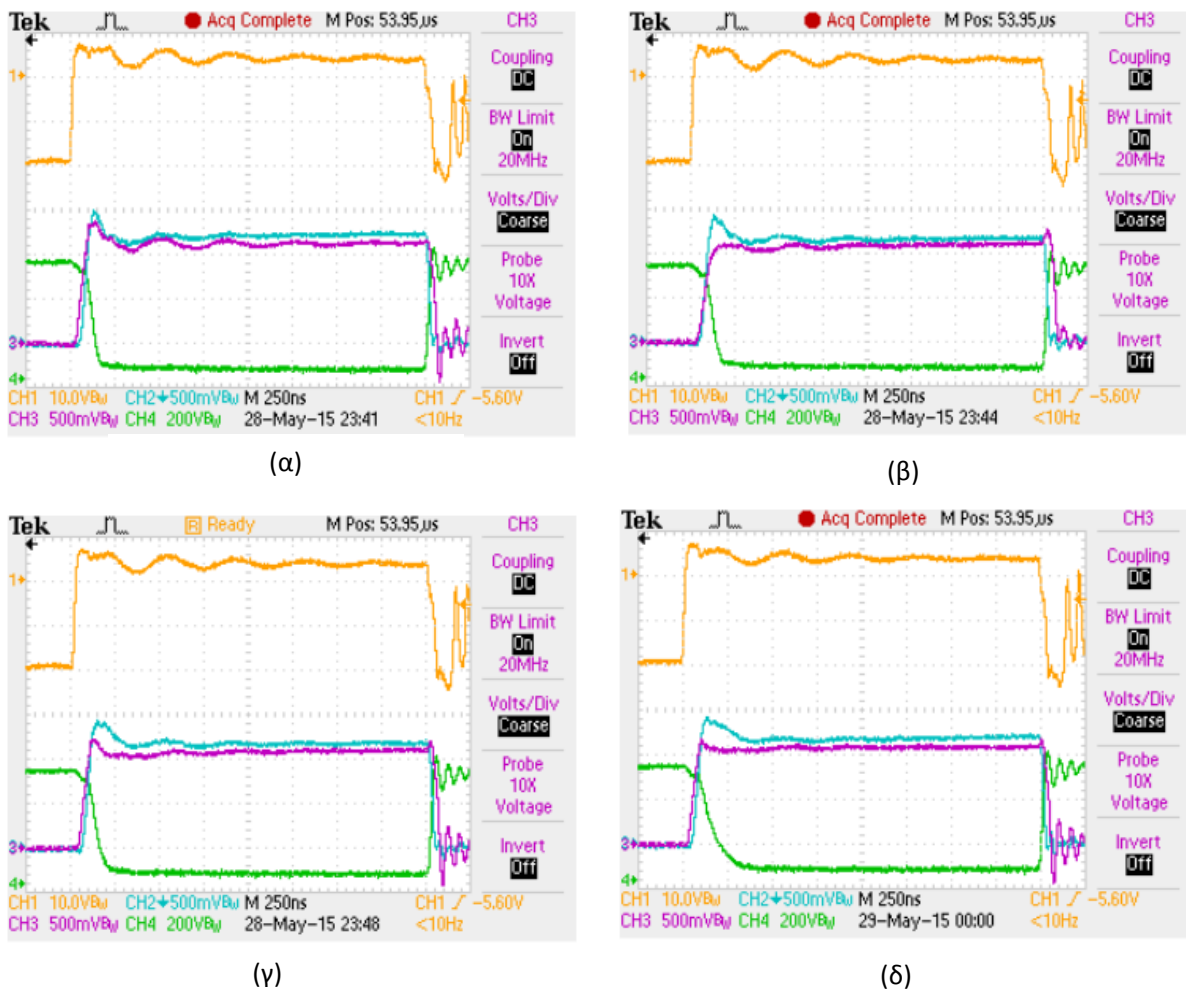
Στο σχήμα 9.12 φαίνονται οι κυματομορφές των τάσεων που φτάνουν στις πύλες των JFETs ύστερα από τη προθήκη μίας μικρής καθυστέρησης.



Σχήμα 9.12: Κυματομορφές τάσης έναυσης της πύλης του JFET No5 (κίτρινο χρώμα) και του No4 (πράσινο χρώμα).

Από το σχήμα 9.12 φαίνεται ότι για να εξισορροπηθούν τα ρεύματα των JFETs στη παράλληλη σύνδεση σε συνθήκες ορθής πόλωσης χρειάστηκε να προσθέσουμε μία καθυστέρηση περίπου της τάξεως των 20ns στο παλμό οδήγησης του JFET No4. Επίσης στο ίδιο σχήμα απεικονίζονται και τα ρεύματα του JFET No4 με μπλε χρώμα και του JFET No5 με μωβ χρώμα και φαίνεται ότι ξεκινούν να άγουν ταυτόχρονα.

Ένας σημαντικός παράγοντας που πρέπει να ληφθεί υπόψη είναι ο παράγοντας της θερμοκρασίας. Στο σχήμα 9.13 φαίνονται οι κυματομορφές αγωγής των JFETs No4 και No5, αφού έχουμε πετύχει ικανοποιητικό διαμοιρασμό του ρεύματος τους, για διάφορες τιμές θερμοκρασίας. Συγκεκριμένα λήφθηκαν μετρήσεις για 25°C, 75 °C, 100 °C και 150 °C που φαίνονται στα σχήματα 9.13(α),(β),(γ) και (δ) αντίστοιχα.



Σχήμα 9.13: Κυματομορφές ρεύματος JFET5 (μωβ χρώμα), ρεύματος JFET4 (μπλε χρώμα), τάσεως στη πύλη τους (κίτρινο χρώμα) και τάσης στα άκρα τους (πράσινο χρώμα) κατά την έναυση (α) και αγωγή (β) ύστερα από εξισορρόπηση των ρευμάτων τους για θερμοκρασίες 25°C (α), 75 °C (β), 100 °C (γ) και 150 °C (δ).

Προκύπτουν πολύ σημαντικά συμπεράσματα όσο αφορούν το παραλληλισμό από τη παρατήρηση των κυματομορφών 9.13. Συγκεκριμένα βλέπουμε ότι με την αύξηση της θερμοκρασίας οι τιμές των ρευμάτων των JFETs δεν παρουσιάζουν μεγάλη αλλαγή αντιθέτως παραμένουν σχεδόν αμετάβλητες. Αυτό το συμπέρασμα είναι εξαιρετικής σημασίας διότι υποδεικνύει ότι κατά τη διάρκεια λειτουργίας των JFETs εάν από την αρχή διαμοιράζεται ικανοποιητικά το ρεύμα μεταξύ τους, τότε δεν θα διαταραχθεί αυτός ο διαμοιρασμός εφόσον δεν εξαρτάται έντονα από τη θερμοκρασία. Επομένως μας δίνεται η δυνατότητα να τα αναγκάσουμε να διαμοιράζονται το ρεύμα, ύστερα από κατάλληλο προγραμματισμό, μόνο μία φορά στη πρώτη λειτουργία τους χωρίς να είναι ανάγκη να τα παρακολουθούμε συνεχώς. Αυτό είναι πολύ χρήσιμο σε εφαρμογές όπου το κόστος αλλά και ο όγκος είναι σημαντικά κριτήρια διότι δεν χρειαζόμαστε το σύστημα μέτρησης του ρεύματος που χρησιμοποιήθηκε σε αυτά τα πειράματα.

Βέβαια από την άλλη μεριά στη περίπτωση που έχουμε ως απαίτηση το σύστημα μας να είναι πιο αξιόπιστο έχουμε τη δυνατότητα να πραγματοποιούμε συνεχή έλεγχο στις τιμές των ρευμάτων που περνούν από τα JFETs και έτσι να είμαστε σε θέση να διορθώνουμε συνεχώς τον διαμοιρασμό τους και επομένως να πετύχουμε τη μέγιστη δυνατή απόδοση. Επιπροσθέτως με αυτό τον ενεργό έλεγχο μας δίνεται επιπλέον η δυνατότητα προστασίας του κυκλώματος με ελάχιστο κόστος. Αυτό επιτυγχάνεται διότι εφόσον παρακολουθούμε συνεχώς τις τιμές των ρευμάτων μπορούμε εύκολα σε ψηφιακό επίπεδο πλέον μέσω του επεξεργαστή να θέσουμε εκτός λειτουργίας όλα τα JFETs.

Κεφάλαιο 10

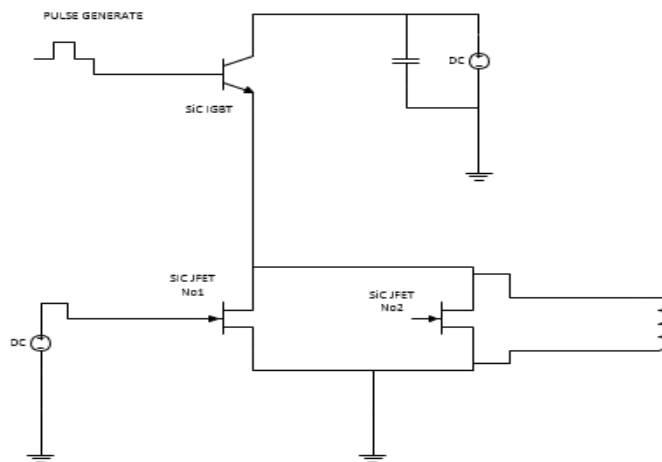
Ανάποδη Οδήγηση SiC JFET Normally-On, Off JFETs

10.1 Εισαγωγή

Όπως έχει αναφερθεί και προηγουμένως τα SiC JFET έχουν τη δυνατότητα ανάστροφης αγωγής, στην οποία μάλιστα συμπεριφέρονται διαφορετικά από τη ορθή πόλωση και για αυτό έχει ενδιαφέρον να μελετήσουμε τη συμπεριφορά τους στα πλαίσια του παραλληλισμού των ημιαγωγών. Σε αυτό το κεφάλαιο θα παραθέσουμε τα πειραματικά αποτελέσματα που προέκυψαν στο εργαστήριο στο παραλληλισμό normally-on και normally-off υπό συνθήκες ανάστροφης πόλωσης. Τα πειραματικά αποτελέσματα χωρίζονται σε δύο κύριο σκέλη στο πρώτο μελετάται η συμπεριφορά τους σε συνθήκες ανάστροφης αγωγής ενώ τα JFETs βρίσκονται σε κατάσταση αποκοπής. Στο δεύτερο σκέλος μετρήσεων μελετάται η συμπεριφορά τους στην ανάστροφη αγωγή ενώ είναι στη κατάσταση αγωγής, όπως θα φανεί και από τα αποτελέσματα παρουσιάζουν σημαντικές διαφορές.

10.2 Πειραματική Διάταξη

Για τη εκτέλεση των πειραμάτων υλοποιήσαμε τη διάταξη που φαίνεται στο σχήμα 10.1. Όπως φαίνεται και από το σχήμα συνεχίζουμε και έχουμε την ίδια πόλωση όμως τα JFET είναι βρίσκονται είτε σε κατάσταση αγωγής είτε σε κατάσταση αποκοπής αναλόγως την τάση που τους εφαρμόζουμε στη πύλη τους μέσω εξωτερικού τροφοδοτικού. Από το μικροεπεξεργαστή στέλνουμε παλμούς έναυσης στο SiC MOSFET και τη στιγμή που άγει το ρεύμα διαρρέεται δια μέσου του MOSFET και του πηνίου και όχι από το SiC JFET. Όταν όμως διακόπτεται ο παλμός που στέλνουμε στο MOSFET τότε πηγαίνει σε αποκοπή και έτσι λόγω του πηνίου που είναι παράλληλα συνδεδεμένο στο SiC JFET το ρεύμα διαρρέεται ανάμεσα στο πηνίο και στο JFET όμως με αντεστραμμένη φορά.

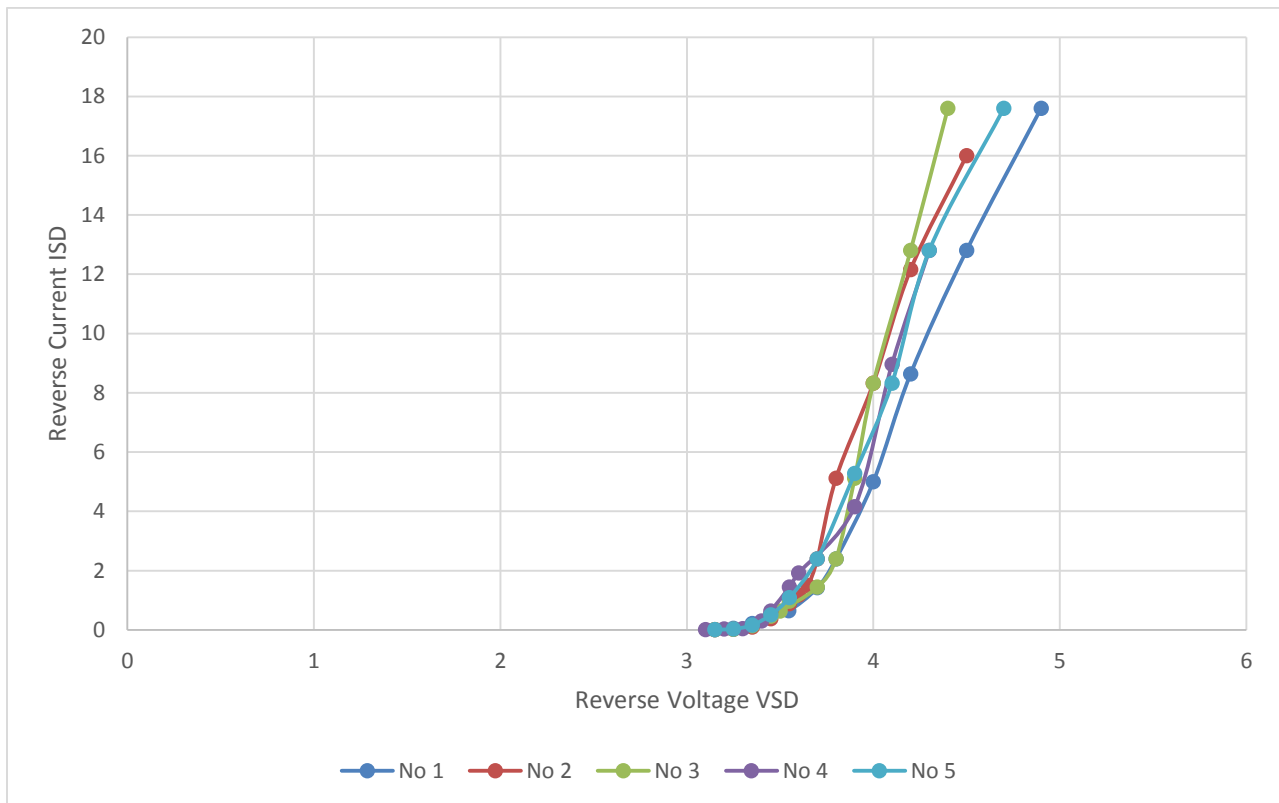


Σχήμα 10.1: Σχηματικό διάγραμμα για τα πειράματα ανάποδης οδήγησης.

Στη παρούσα διπλωματική αποσκοπούμε να επικεντρωθούμε στο παραλληλισμό των JFETs οπότε δώσαμε μεγαλύτερη βαρύτητα στις κυματομορφές των ρευμάτων καθώς ξεκινούσαν να άγουν ανάστροφα για να εξάγουμε συμπεράσματα για το διαμοιρασμό των ρευμάτων τους. Εκτελέσαμε τα ίδια πειράματα και με τα SJEP120R100 normally-off JFETs και με τα UJN1208K normally-on JFETs. Για την εκτέλεση αυτών των πειραμάτων αλλάξαμε το κώδικα του μικροεπεξεργαστή ώστε να στέλνει κατάλληλους παλμούς τόσο στα JFETs όσο και στο MOSFET. Επίσης χρησιμοποιήθηκε ένα πηνίο με αυτεπαγωγή 715μH.

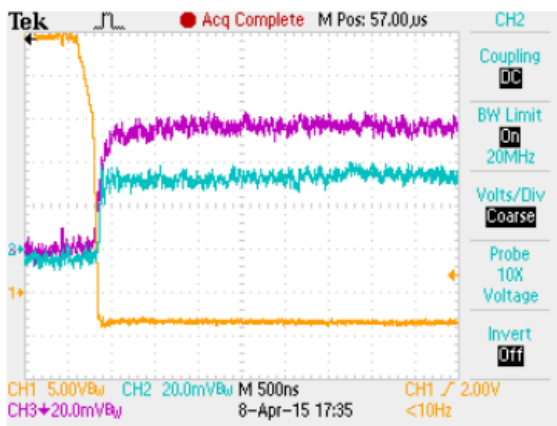
10.3 Παραλληλισμός JFETs με Ανάστροφη Πόλωση σε Κατάσταση Αποκοπής

Αρχικά μελετήθηκε η συμπεριφορά των normally-off JFET σε παράλληλη σύνδεση και ανάστροφη αγωγή ενώ αυτά βρίσκονται σε συνθήκες αποκοπής. Αυτό επιτεύχθηκε χρησιμοποιώντας την διάταξη που περιεγράφηκε στο σχήμα 10.1, διατηρώντας τα JFETs μονίμως σε κατάσταση αποκοπής εφαρμόζοντας στη πύλη τους εξωτερική τάση σταθερή στη τιμή -2V. Στο σχήμα 10.2 φαίνονται οι χαρακτηριστικές κυματομορφές τάσης στα άκρα των ημιαγωγικών διακοπών και ρεύματος ($V_{DS}-I_{DS}$) για κάθε normally-off JFET.

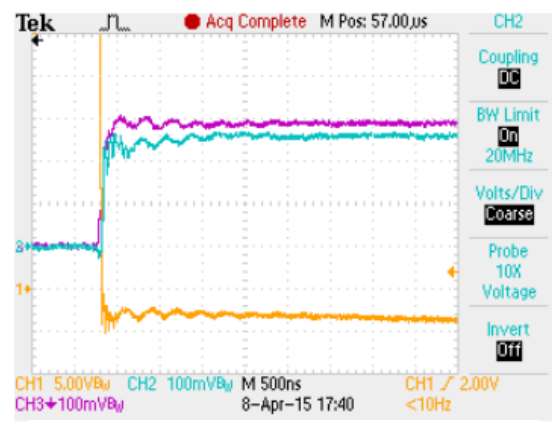


Σχήμα 10.2: Χαρακτηριστικές κυματομορφές τάσης-ρεύματος ($V_{SD}-I_{SD}$) σε συνθήκες ανάποδης οδήγησης για normally-off JFETs.

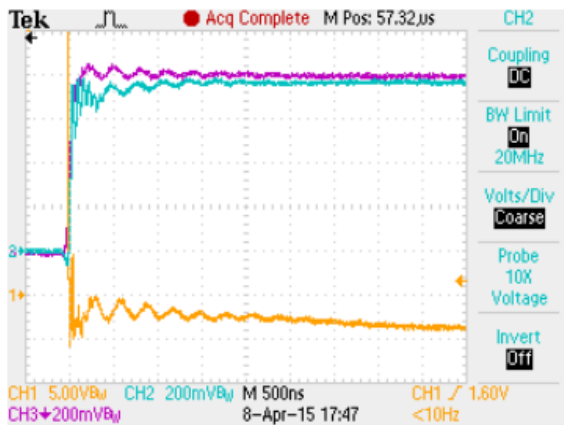
Για τα πειράματα των normally-off SiC JFET επιλέχθηκαν δύο JFETs που έχουν ελαφρώς διαφορετική τιμή V_{th} συγκεκριμένα το JFET No1 έχει $V_{th}=+1,1V$ και το JFET No5 έχει $V_{th}=+1,15V$. Η τιμή της τάσης κατωφλίου τους δεν διαφέρει πολύ, όμως διαφέρουν όπως φαίνεται και από το σχήμα 10.2 οι χαρακτηριστικές τους $V_{DS}-I_{DS}$, επομένως χαρακτηρίζονται και από διαφορετική τιμή αντίστασης αγωγής. Στο σχήμα 10.3 φαίνονται οι κυματομορφές τάσης και ρευμάτων των JFETs σε κατάσταση ανάποδης αγωγής για διάφορες τιμές τάσεως V_{ds} . Συγκεκριμένα φαίνονται κυματομορφές για τάσεις 30,150 και 300V στα σχήματα 10.3 (α),(β) και (γ) αντίστοιχα. Στο σχήμα 10.3 (δ) φαίνεται η ίδια κυματομορφή σε μικρότερο χρόνο ώστε να παρατηρηθεί η διαδικασία της μετάβασης.



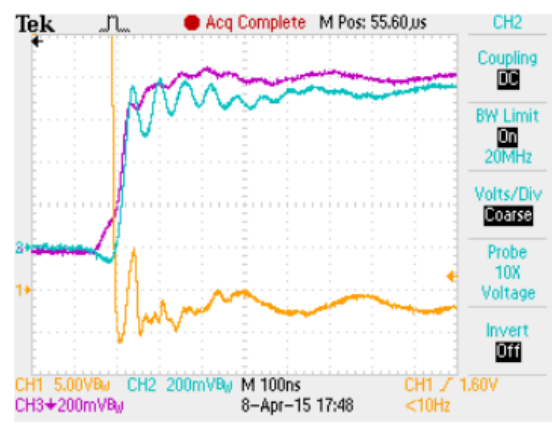
(α)



(β)



(γ)



(δ)

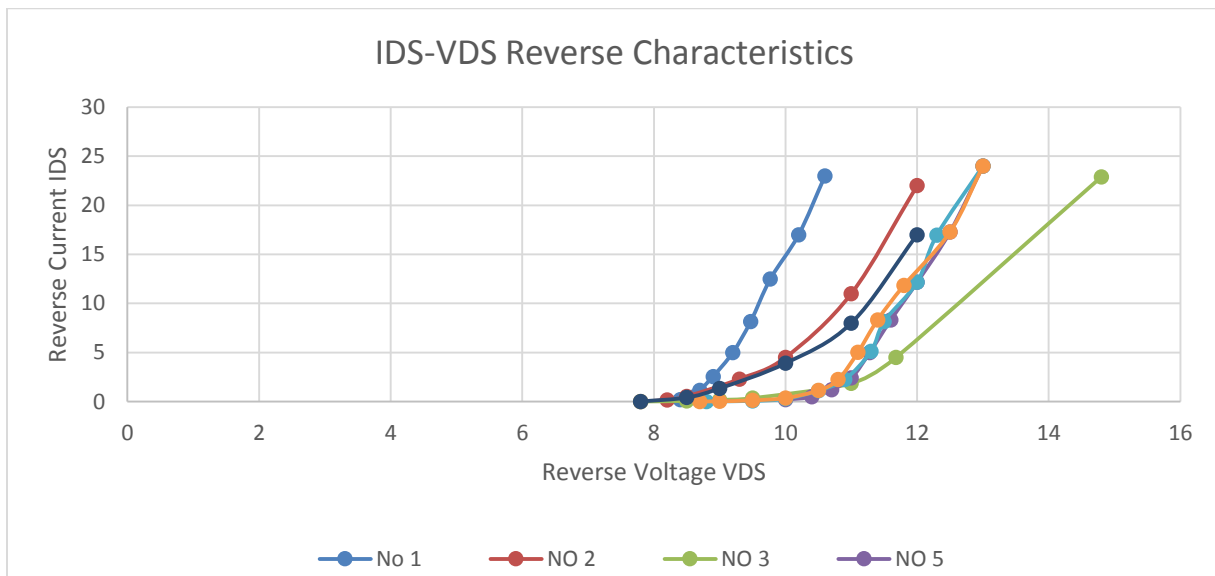
Σχήμα 10.3: Κυματομορφές τάσεως V_{ds} (κίτρινο χρώμα), το ρεύμα του JFET1(μωβ χρώμα) και του JFET2(μπλε χρώμα) κατά την ανάποδη οδήγηση normally-off JFET για διάφορες τιμές τάσεως τροφοδοσίας 30V (α), 150V (β), και 300V (γ) και σε μικρότερο χρόνο (δ).

Από τις κυματομορφές του σχήματος 10.3 παρατηρούμε ότι υπάρχει μία διαφορά στα ρεύματα που διαμοιράζονται ελαφρώς ανομοιόμορφα στα JFET. Μία πολύ σημαντική

παρατήρηση είναι ότι κατά τη διάρκεια των πειραμάτων επιβάλλουμε το ίδιο δυναμικό στις πύλες των JFET που είναι της τιμής των $-2V$. Από αυτό συμπεραίνουμε ότι εφόσον έχουμε επιβάλλει ίδιες τάσεις στις πύλες τους και η τάση κατωφλίου τους δεν διαφέρει σημαντικά, ότι ο διαμοιρασμός ρευμάτων στην ανάποδη οδήγηση δεν εξαρτάται μόνο από τη τάση που εφαρμόζεται στη πύλη αλλά εξαρτάται και από άλλους παράγοντες που δεν έχουν μελετηθεί πλήρως. Επιπροσθέτως μία ακόμα σημαντική παρατήρηση είναι ότι κατά τη μετάβαση των JFETs σε αγωγή παρατηρείται ότι η τάση στα άκρα τους είναι σημαντικά υψηλή καθώς φτάνει και τα $+8V$. Επομένως κατά την ανάστροφη αγωγή τους θα εμφανίζονται και πολύ υψηλές απώλειες. Βέβαια είναι προφανές ότι αποφεύγουμε αυτές τις δυσκολίες τοποθετώντας παράλληλα με τα JFET μία δίοδο, όμως στη παρούσα διπλωματική έχουμε ως σκοπό να μελετήσουμε τη συμπεριφορά τους και το παραλληλισμό υπό συνθήκες ανάποδης οδήγησης.

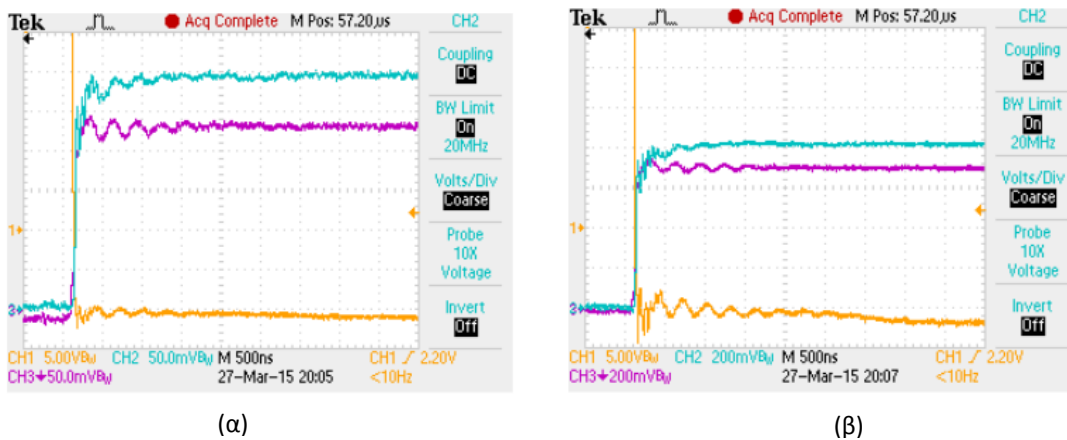
Σε αυτό το θέμα έχουν πραγματοποιηθεί ορισμένες μελέτες βέβαια δεν είναι στα πλαίσια του παραλληλισμού των SiC JFETs. Επίσης σημαντικό πόρισμα που προκύπτει από τις κυματομορφές 10.3, συγκρίνοντας τις τιμές των ρευμάτων των JFETs είναι ότι η συμπεριφορά τους εξαρτάται εκτός από τη τάση στη πύλη τους που είναι ίδια σε αυτά τα πειράματα και από τη τάση στα άκρα τους. Όπως φαίνεται και από τις χαρακτηριστικές του σχήματος 10.2 το JFET No5 για την ίδια τιμή τάσεως στα άκρα τους έχει ελαφρώς μεγαλύτερο ρεύμα και όπως φαίνεται από το σχήμα 10.3 αυτό είναι και το JFET που τραβάει το μεγαλύτερο ρεύμα κατά την μετάβαση σε αγωγή.

Στη συνέχεια υλοποιήσαμε στην ίδια συνδεσμολογία για τα normally-off το ίδιο πείραμα αυτή τη φορά για normally-on SiC JFETs. Στο σχήμα 10.4 φαίνονται οι χαρακτηριστικές κυματομορφές τάσης και ρεύματος ($V_{DS}-I_{DS}$) που αφορούν τα normally-on JFETs.



Σχήμα 10.4: Χαρακτηριστικές κυματομορφές τάσης V_{SD} και ρεύματος I_{SD} σε συνθήκες ανάστροφης οδήγησης για normally-on JFETs.

Σε αυτό το πείραμα έχουμε διαλέξει να παραλληλίσουμε δύο JFETs με σχεδόν ίδια τιμή τάσης κατωφλίου που είναι περίπου ίση με $-7,87V$ το JFET Νο6 και Νο7. Παρατηρούμε όμως από το τις χαρακτηριστικές του σχήματος 10.2 ότι για τις ίδιες τιμές ρεύματος το JFET Νο7 παρουσιάζει ελαφρώς μεγαλύτερη τάση στα άκρα του. Επομένως σύμφωνα με τα αποτελέσματα των normally-off JFETs αναμένουμε το JFET Νο7 να παρουσιάσει μεγαλύτερη τιμή ρεύματος σε σχέση με το Νο6 κατά την μετάβαση σε αγωγή. Στο σχήμα 10.5 φαίνονται οι κυματομορφές της τάσης υποδοχής-πηγής με κίτρινο χρώμα και των ρευμάτων των JFET Νο7 με το μπλε χρώμα και του JFET Νο 6 με το μωβ χρώμα. Τα πειράματα διεξήχθησαν σε τάση 150V στο σχήμα 10.5 (α) και 300V στο 10.5 (β).



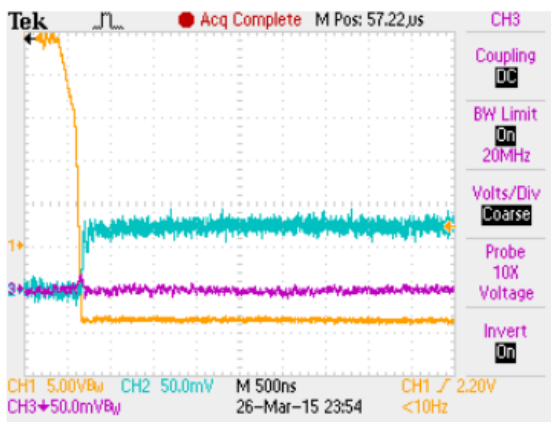
Σχήμα 10.5: Κυματομορφές τάσεως V_{ds} (κίτρινο χρώμα), το ρεύμα του JFET6 (μωβ χρώμα) και του JFET7(μπλε χρώμα) κατά την ανάποδη οδήγηση normally-off JFET για τάσεις τροφοδοσίας 150V (α) και 300V (β).

Από τις κυματομορφές του σχήματος 10.5 επιβεβαιώνεται το αποτέλεσμα που προέκυψε και από τις κυματομορφές του σχήματος 10.3 που αφορούσαν τα normally-off JFETs, δηλαδή ότι ο διαμοιρασμός του ρεύματος εξαρτάται και από τη τάση που έχουν στα άκρα τους οι ημιαγωγικοί διακόπτες δηλαδή από τις χαρακτηριστικές κυματομορφές τους. Και σε αυτή τη περίπτωση φαίνεται από τις χαρακτηριστικές τάσης ρεύματος των normally-on του σχήματος 10.4 ότι για την ίδια τιμή ρεύματος το JFET Νο7 παρουσιάζει μεγαλύτερη τάση στα άκρα του.

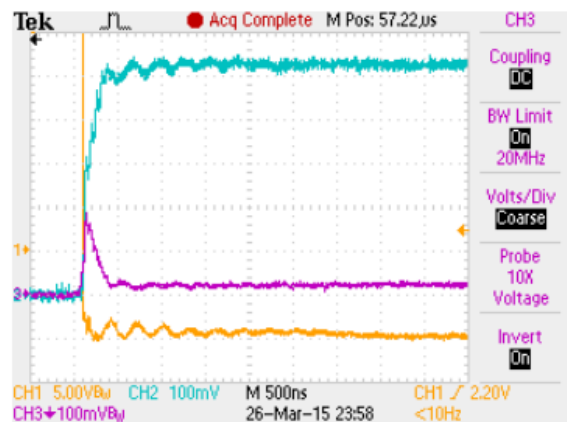
Σημαντική παρατήρηση που πρέπει να κάνουμε σε αυτό το σημείο είναι ότι η τάση που κρατάνε στα άκρα τους τα normally-on JFET είναι διπλάσια περίπου από τη τάση που κρατάνε στα άκρα τους τα normally-off κατά τη διάρκεια της ανάποδης οδήγησης. Αυτό σημαίνει ότι αν κατά τη διάρκεια λειτουργίας τους τα normally-on JFET χρειαστεί να οδηγηθούν ανάποδα θα έχουν μεγαλύτερες απώλειες από τα αντίστοιχα normally-off JFETs. Αυτό το αποτέλεσμα έρχεται σε αντίθεση με τα αποτελέσματα προηγούμενων μελετών [22] όπου σύμφωνα με αυτή τα normally-off έχουν τη μεγαλύτερη τάση στα άκρα τους επομένως και τις μεγαλύτερες απώλειες. Αυτή η απόκλιση οφείλεται στις διαφορετικές συνθήκες πόλωσης των ημιαγωγών. Σύμφωνα με

τη σχέση $V_{DS} = V_{GS} - V_{GD_TH}$ η τάση που έχουν στα άκρα τους οι ημιαγωγοί εξαρτάται από τη τάση που εφαρμόζεται στη πύλη τους έτσι μπορούμε με κατάλληλη τάση στη πύλη τους να καθορίσουμε έως ένα σημείο και τη τάση στα άκρα τους επομένως και τις απώλειες. Στα συγκεκριμένα πειράματα εφαρμόσαμε τάση στη πύλη επαρκώς μικρή ώστε να μην έχουμε μεγάλες απώλειες αλλά επαρκώς μεγάλη ώστε να είμαστε σίγουρα ότι θα γίνει σωστά η μετάβαση από την αγωγή στην αποκοπή.

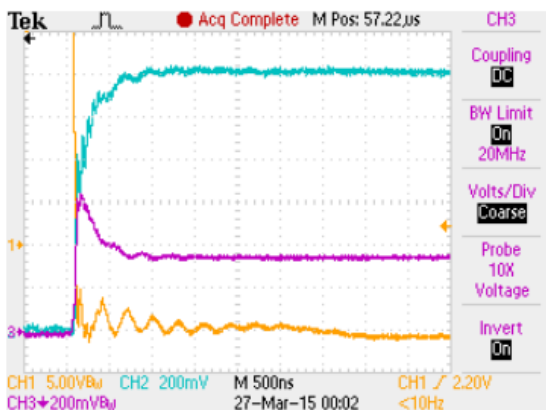
Στο σχήμα 10.6 φαίνονται τα αποτελέσματα αντίστοιχων πειραμάτων με διαφορετικό ζευγάρι JFETs για τάση 25V, 150V και 300V στα σχήματα 10.6 (α),(β) και (γ) αντίστοιχα. Στο σχήμα 10.6 (δ) φαίνεται καλύτερα η μετάβαση στην αγωγή. Σε αυτό το πείραμα έχουν επιλεγθεί τα JFETs No1 και No5 με τιμές κατωφλίου $V_{th}=-9.2V$ και $V_{th}=-7.82V$ αντίστοιχα. Όπως φαίνεται από το 10.4 έχουν πολύ μεγάλη διαφορά αυτά τα δύο JFETs όσο αφορά τις χαρακτηριστικές τους. Στα πειράματα αυτά διατηρούμε τα JFETs σε κατάσταση αποκοπής εφαρμόζοντας στη πύλη τους τάση -16.4V από εξωτερικό τροφοδοτικό.



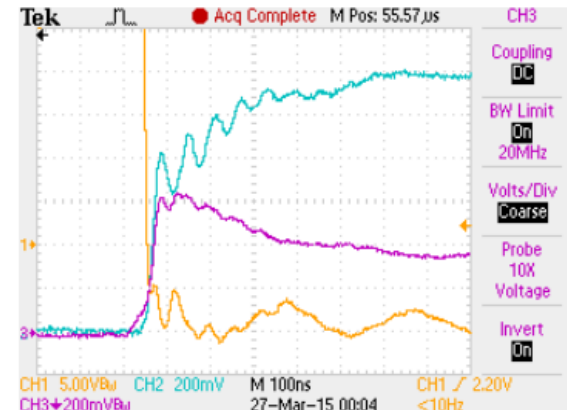
(α)



(β)



(γ)



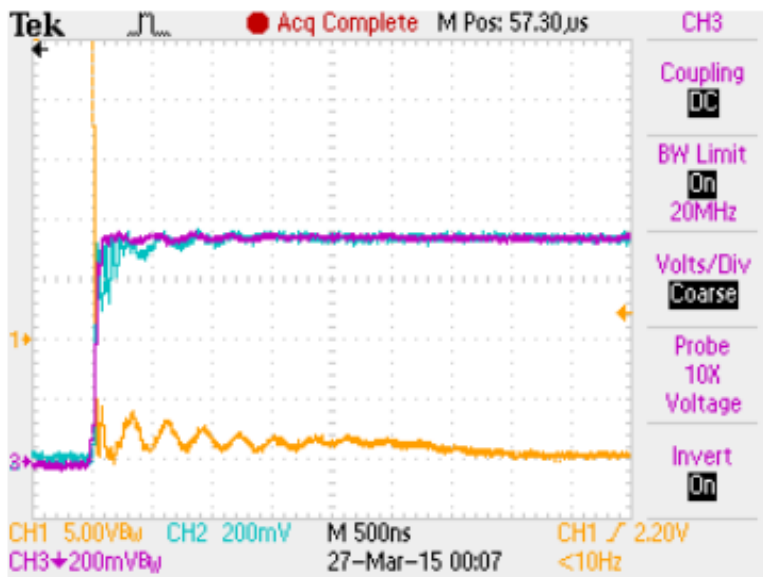
(δ)

Σχήμα 10.6: Κυματομορφές τάσεως V_{ds} (κίτρινο χρώμα), το ρεύμα του JFET1(μωβ χρώμα) και του JFET2(μπλε χρώμα) κατά την ανάποδη οδήγηση normally-on JFET για διάφορες τιμές τάσεως τροφοδοσίας 25V (α), 150V (β) και 300V (γ) καθώς και σε μικρότερο χρόνο (δ).

Από το σχήμα 10.6 είναι πλέον εμφανές ότι ο διαμοιρασμός του ρεύματος κατά την ανάποδη οδήγηση ενώ τα JFETs βρίσκονται σε κατάσταση αποκοπής εξαρτάται έντονα από τις χαρακτηριστικές κυματομορφές των JFETs. Καθώς βλέπουμε συγκρίνοντας τα ρεύματα του JFET No1 με το μπλε χρώμα και του JFET No5 με το μωβ χρώμα ότι το No1 έχει πολύ μεγαλύτερο ρεύμα με αποτέλεσμα την μεγάλη απώλεια ισχύος και κατά την έναυση αλλά και κατά την αγωγή καθώς φαίνεται ότι η διαφορά τους είναι πολύ μεγάλη της τάξεως των 13A.

10.3.1 Εξαναγκασμένος Διαμοιρασμός Ρευμάτων των JFETs

Στα πλαίσια της παρούσας διπλωματικής κύριος στόχος είναι να μελετήσουμε αν είναι δυνατός και σε τι βαθμό ο διαμοιρασμός του ρεύματος των JFETs σε παράλληλη σύνδεση. Έτσι στο επόμενο πείραμα επιτεύχθηκε ικανοποιητικός διαμοιρασμός των ρευμάτων των JFET No1 και No5 κατά την ανάποδη αγωγή. Όπως φαίνεται από τις κυματομορφές του σχήματος 10.6 τα ρεύματα αυτών των ημιαγωγικών διακοπών διαφέρουν σε μεγάλο βαθμό. Στο επόμενο σχήμα 10.7 φαίνονται τα ρεύματα των JFETs ύστερα από την επιβολή κατάλληλης εξωτερικής τάσης στη πύλη του JFET No5.



Σχήμα 10.7: Κυματομορφές τάσεως V_{ds} (κίτρινο χρώμα), το ρεύμα του JFET1(μωβ χρώμα) και του JFET5 (μπλε χρώμα) κατά την ανάποδη οδήγηση normally-on ύστερα από την εφαρμογή εξωτερικής τάσης στη πύλη του JFET5.

Είναι εμφανές ότι έχει επιτευχθεί πολύ ικανοποιητικός ο διαμοιρασμός των ρευμάτων καθώς παρατηρείται ότι και τα δύο JFETs άγουν ρεύμα της τιμής των 11.5A. Προκυμμένου να διαμοιραστούν σωστά τα ρεύματα επιβλήθηκε μία εξωτερική τάση στη πύλη του JFET No5 ώστε να άγει μεγαλύτερο ρεύμα. Έτσι με την εφαρμογή τάσεων -16.4V και -13.9V στα JFETs No1 και No5 αντίστοιχα επιτεύχθηκαν ίδιες τιμές ρεύματος όπως φαίνεται από το σχήμα 10.7.

Τελικά καταλήγουμε στο συμπέρασμα ότι είναι δυνατός ο εξαναγκασμένος διαμοιρασμός ρεύματος και κατά την ανάστροφη αγωγή αν και δεν είναι τόσο απλός όσο είναι στην ορθή. Διότι για τον εξαναγκασμένο διαμοιρασμό ρευμάτων πρέπει να εφαρμόσουμε μία εξωτερική τροφοδοσία πράγμα, γεγονός που δεν είναι εφικτό ούτε πρακτικό σε όλες τις εφαρμογές. Επίσης δεν πρέπει να ξεχνάμε ότι ακόμα και αν ο διαμοιρασμός είναι ικανοποιητικός η τάση στα άκρα των JFETs είναι πολύ υψηλότερη από την αντίστοιχη μίας διόδου επομένως θα έχουμε και πολύ μεγαλύτερες απώλειες ισχύος. Συμπερασματικά στη πλειοψηφία των εφαρμογών συνιστάται η χρήση αντιπαράλληλης διόδου στους ημιαγωγικούς διακόπτες.

10.4 Παραλληλισμός JFETs με Ανάστροφη Πόλωση σε Κατάσταση Αγωγής

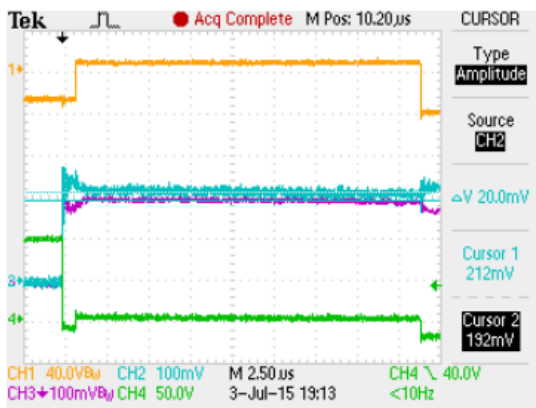
Για να αποτελεί η παρούσα διπλωματική εργασία μία ολοκληρωμένη μελέτη πάνω στο θέμα του παραλληλισμού των SiC JFETs είναι απαραίτητο να μελετηθεί και η συμπεριφορά τους σε συνθήκες ανάστροφης αγωγής ενώ αυτά βρίσκονται σε κατάσταση αγωγής. Αυτό θα μελετηθεί στο παρόν κεφάλαιο τόσο για τα normally-off όσο και για τα normally-on JFETs.

Για να υλοποιήσουμε αυτά τα πειράματα χρησιμοποιήθηκε η ίδια τοπολογία που φαίνεται και στο σχήμα 10.1 με τη διαφορά ότι προγραμματίστηκε κατάλληλα ο μικροεπεξεργαστής ώστε να στέλνει δύο παλμούς. Στέλνει το πρώτο παλμό στο SiC MOSFET οπότε και αυτό ξεκινάει να άγει και το ρεύμα διαρρέει κυρίως μέσω αυτού και του πηνίου. Στη συνέχεια διακόπτεται αυτός ο παλμός και στέλνεται ο δεύτερος παλμός στα SiC JFETs που βρίσκονται κάθε φορά υπό δοκιμή και με αυτό τον τρόπο αρχικά άγουν ανάστροφο ρεύμα ενώ βρίσκονται σε αποκοπή και τη στιγμή που τους έρθει ο παλμός μεταβαίνουν σε κατάσταση αγωγής ενώ συνεχίζουν να άγουν ανάστροφο ρεύμα. Είναι πολύ σημαντικό να τονιστεί ότι μεταξύ αυτών των δύο παλμών μεσολαβεί ένας νεκρός χρόνος (dead time) ο οποίος είναι σχετικά μεγάλος έτσι ώστε να είναι βέβαιο ότι δεν θα έρθουν σε αγωγή ταυτόχρονα και τα JFETs και το MOSFET.

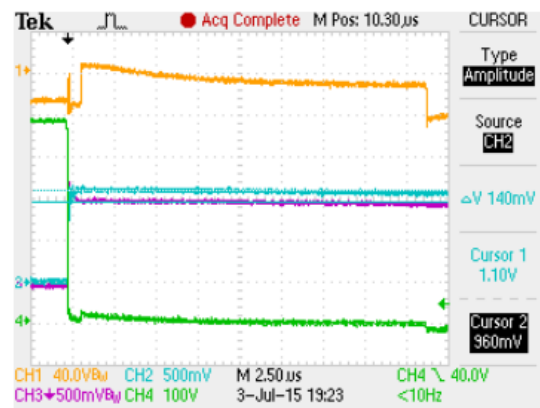
10.4.1 Παραλληλισμός Χωρίς τη Χρήση Αντιπαράλληλης Διόδου

Αρχικά για τα πρώτα πειράματα επιλέχθηκαν τα JFETs No2 και No4 που είναι normally-off στοιχεία. Στο σχήμα 10.8 φαίνονται οι κυματομορφές του παλμού έναυσης των JFETs με κίτρινο χρώμα, η τάση στα άκρα τους με πράσινο χρώμα, το ρεύμα του JFET No2 με μωβ χρώμα και το ρεύμα του JFET No4 με μπλε χρώμα. Στο σχήμα 10.8 (α) απεικονίζονται οι κυματομορφές με τάση τροφοδοσίας στα 100V και στο σχήμα 10.8 (β) στα 500V.

Στη συνέχεια στο σχήμα 10.9 (α) και (β) φαίνονται και οι κυματομορφές που προκύπτουν τα ίδια πειράματα χρησιμοποιώντας αυτή τη φορά τα normally-on JFETs No4 και No6 με τάσεις κατωφλίου $V_{th}=-8.83V$ και $V_{th}=-7.87V$ αντίστοιχα. Πρέπει να παρατηρήσουμε ότι οι διαφορές που εμφανίζουν τα normally-on JFETs μεταξύ τους είναι μεγαλύτερες επομένως το ίδιο αναμένεται να απεικονιστεί και στα πειραματικά αποτελέσματα.

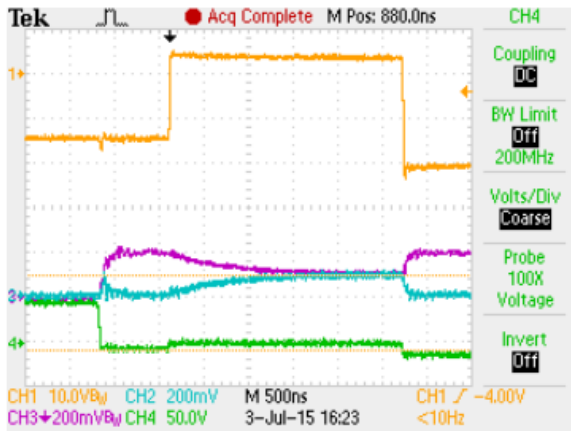


(α)

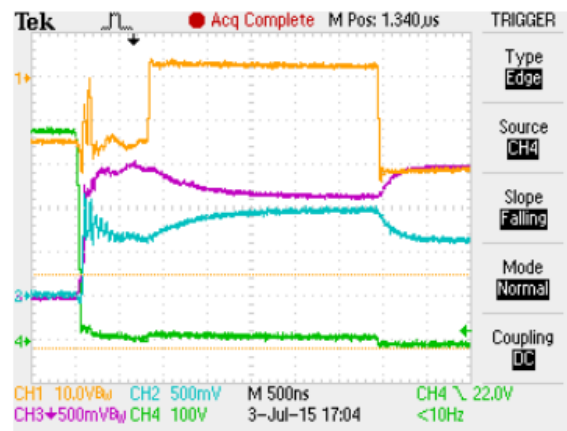


(β)

Σχήμα 10.8: Κυματομορφές normally-off ρεύματος JFET2 (μωβ χρώμα), ρεύματος JFET4 (μπλε χρώμα), τάσης στη πύλη τους (κίτρινο χρώμα) και τάση στα άκρα τους (πράσινο χρώμα) σε συνθήκες ανάστροφης αγωγής χωρίς τη χρήση αντισυμπάλληλης διόδου.



(α)



(β)

Σχήμα 10.9: Κυματομορφές normally-on ρεύματος JFET4 (μωβ χρώμα), ρεύματος JFET6 (μπλε χρώμα), τάσης στη πύλη τους (κίτρινο χρώμα) και τάση στα άκρα τους (πράσινο χρώμα) σε συνθήκες ανάστροφης αγωγής χωρίς τη χρήση αντισυμπάλληλης διόδου.

Από το σχήμα 10.8 καταρχάς είναι φανερό ότι τόσο τα normally-off όσο και τα normally-on JFETs παρουσιάζουν την ίδια συμπεριφορά. Στο σχήμα 10.8 φαίνεται ότι τη στιγμή που αποκόπτεται ο παλμός από το SiC MOSFET τα JFETs έρχονται σε ανάστροφη αγωγή ενώ ακόμα βρίσκονται σε κατάσταση αποκοπής. Σε αυτή τη κατάσταση φαίνεται από τα σχήματα 10.8 (α) και (β) ότι τα ρεύματα των JFETs διαφέρουν, όπως δείχθηκε και στο προηγούμενο κεφάλαιο λόγω των διαφορών των χαρακτηριστικών κυματομορφών μεταξύ των JFETs. Βέβαια οι διαφορές δεν είναι σημαντικές καθώς δεν υπήρχαν στη διάθεση μας normally-off JFETs που να διέφεραν πολύ ούτε στις τιμές των τάσεων κατωφλίου αλλά ούτε και στις χαρακτηριστικές τους.

Ενώ οι διαφορές είναι έντονες όσο αφορά τα Normally-on όπως φαίνεται και από το σχήμα 10.9 (α) και (β).

Στη συνέχεια από τη στιγμή που φτάσει ο παλμός στα JFETs είναι εμφανές ότι ο διαμοιρασμός των ρευμάτων είναι πολύ ικανοποιητικός. Από αυτό μπορούμε να καταλήξουμε στο σημαντικό συμπέρασμα ότι ο διαμοιρασμός των ρευμάτων στη παράλληλη σύνδεση σε συνθήκες ανάστροφης πόλωσης ενώ τα JFETs βρίσκονται σε κατάσταση αγωγής δεν εξαρτάται το ίδιο έντονα από τους ίδιους παράγοντες από όταν βρίσκονται σε κατάσταση αποκοπής. Αντιθέτως στη περίπτωση όπου τα JFETs βρίσκονται σε κατάσταση αγωγής χωρίς να χρειαστεί να επέμβουμε στους παλμούς έναυσης τους παραλληλίζονται αρκετά ικανοποιητικά ενώ δεν ισχύει το ίδιο στη περίπτωση όπου βρίσκονται σε κατάσταση αποκοπής όπως φάνηκε και από πειραματικά αποτελέσματα παρόλο που τα πειράματα εκτελούνται κάτω από τις ίδιες συνθήκες. Επιπροσθέτως κατά τη κατάσταση αγωγής όπως ήταν αναμενόμενο τα JFETs παρουσιάζουν πολύ χαμηλότερη τάση στα άκρα τους που σημαίνει ότι θα παρουσιάζουν και μικρότερες απώλειες σε αυτή τη κατάσταση.

Μία σημαντική παρατήρηση είναι ότι τη στιγμή που τα JFETs μεταβαίνουν σε αγωγή παρατηρείται ότι τείνουν τα ρεύματα τους να έρθουν σε ισορροπία όμως εάν η διαφορά τους κατά τη μετάβαση είναι μεγάλη αυτό μπορεί να μην είναι δυνατό, όπως φαίνεται και από τα πειραματικά αποτελέσματα των SiC normally-on.

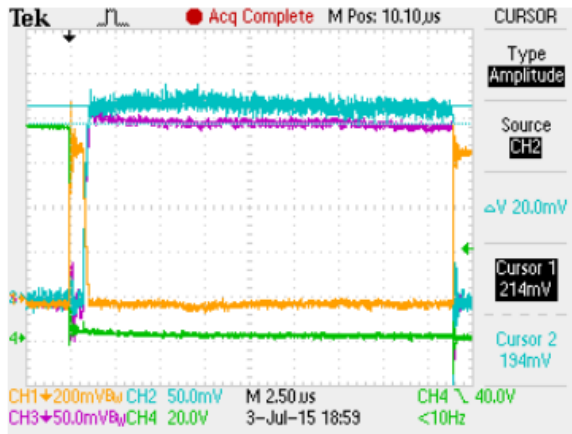
10.4.2 Παραλληλισμός με τη προσθήκη Αντιπαράλληλης Διόδου

Για να ξεπεραστούν όλα τα προβλήματα που μπορεί να προκύψουν στη περίπτωση που τα JFETs άγουν ανάστροφο ρεύμα μπορούν να αποφευχθούν με τη προσθήκη μίας αντιπαράλληλης διόδου. Έτσι στα σχήματα 10.10 και 10.11 φαίνονται τα πειραματικά αποτελέσματα κατά το παραλληλισμό δύο JFETs σε συνθήκες ανάστροφης πόλωσης ενώ αυτά μεταβαίνουν σε κατάσταση αγωγής. Στα σχήματα 10.10 (α) και (β) φαίνονται οι κυματομορφές των normally-off JFETs No2 και No4 στα 100V και στα 500V αντίστοιχα, ενώ τα σχήματα 10.10 (γ) και (δ) παρουσιάζουν τις κυματομορφές που προκύπτουν από τα normally-on JFETs No4 και No6 σε τάσεις 50V και 500V αντίστοιχα.

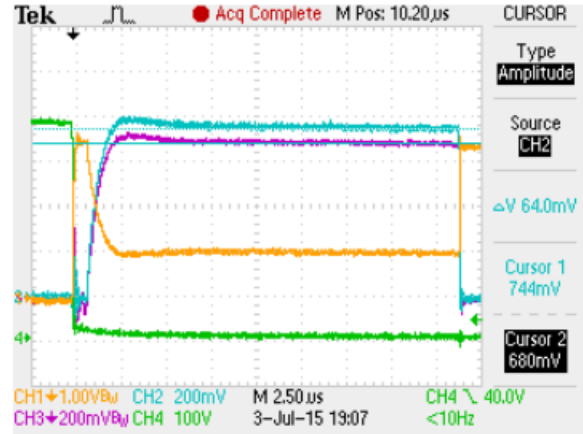
Στα σχήματα 10.10 (α) και (β) φαίνονται το ρεύμα της αντιπαράλληλης διόδου με κίτρινο χρώμα, τη τάση στα άκρα των JFETs με πράσινο χρώμα, το ρεύμα του JFET No4 με μπλε χρώμα και το ρεύμα του JFET No2 με μωβ χρώμα. Αντίστοιχα στα σχήματα 10.11 (α) και (β) απεικονίζονται οι ίδιες κυματομορφές με το μωβ χρώμα να δείχνει το ρεύμα του JFET No4 και το μπλε χρώμα του No6. Λαμβάνοντας υπόψη αυτά τα πειραματικά αποτελέσματα είναι εμφανές ότι τα normally-off αλλά και τα Normally-on JFETs παρουσιάζουν την ίδια συμπεριφορά.

Όπως φαίνεται από τα σχήματα 10.8 και 10.9 τα JFETs δεν άγουν ρεύμα πλέον στη διάρκεια που είναι σε κατάσταση αποκοπής λόγω της αντιπαράλληλης διόδου, από την οποία άγει το συνολικό ρεύμα. Έπειτα τη στιγμή που φτάνει παλμός έναυσης στα JFETs αυτά

μεταβαίνουν σε κατάσταση αγωγής και έτσι παρουσιάζουν μικρότερη πτώση τάσης από αυτή της αντιπαράλληλης διόδου και έτσι το ρεύμα άγει μέσω αυτών. Επίσης φαίνεται από τις κυματομορφές του σχήματος 10.9 τα ρεύματα των JFETs διαμοιράζονται σε ικανοποιητικό βαθμό κατά τη έναυση και παρουσιάζουν μικρές διαφορές κατά τη διάρκεια της αγωγής λόγω των διαφορετικών τους κατασκευαστικών χαρακτηριστικών όπως είναι οι χαρακτηριστικές τους της τάσης και ρεύματος ($V_{DS}-I_{DS}$) οι οποίες διαφέρουν στα συγκεκριμένα JFETs που επιλέχθηκαν.

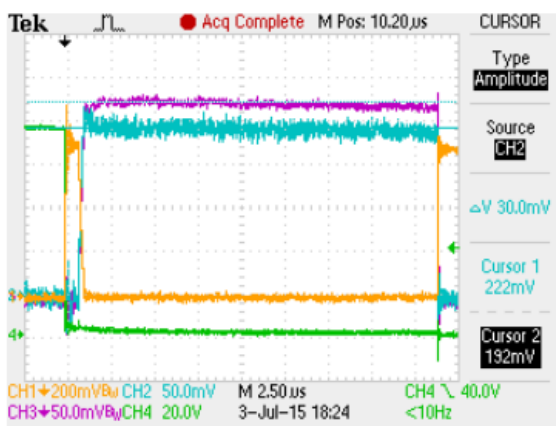


(α)

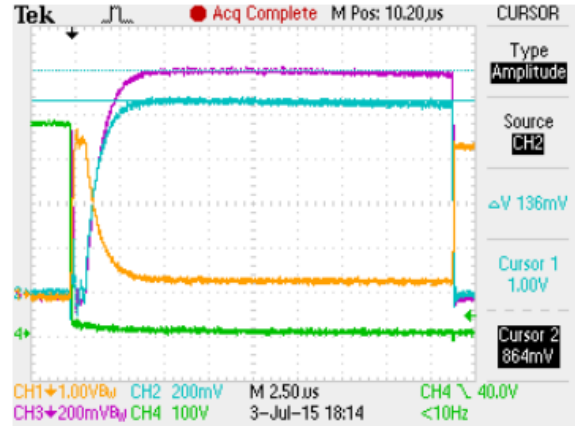


(β)

Σχήμα 10.10: Κυματομορφές normally-off ρεύματος JFET4 (μπλε χρώμα), ρεύματος JFET2 (μωβ χρώμα), ρεύμα διόδου (κίτρινο χρώμα) και τάσης στα άκρα τους (πράσινο χρώμα) για τάσεις 100V (α) και 500V (β).



(α)



(β)

Σχήμα 10.11: Κυματομορφές normally-on ρεύματος JFET6 (μπλε χρώμα), ρεύματος JFET4 (μωβ χρώμα), ρεύμα διόδου (κίτρινο χρώμα) και τάσης στα άκρα τους (πράσινο χρώμα) για τάσεις 100V (α) και 500V (β).

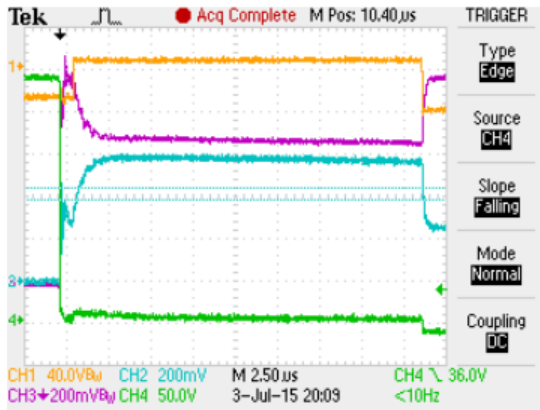
Τελικά εξάγεται το συμπέρασμα ότι η προσθήκη αντιπαράλληλης διόδου στα JFETs βελτιώνει σε σημαντικό βαθμό τη λειτουργία τους κατά τη παράλληλη σύνδεση. Καθώς άγει για πολύ μικρό χρονικό διάστημα στο οποίο εάν ήγαγαν τα JFETs θα παρουσιαζόντουσαν υψηλές διακοπτικές απώλειες λόγω της μη ευνοϊκής συμπεριφοράς τους στο παραλληλισμό με ανάποδη οδήγηση ενώ βρίσκονται σε κατάσταση αποκοπής. Αυτό είναι πολύ σημαντικό συμπέρασμα διότι σε αρκετές εφαρμογές υπάρχει η περίπτωση τα JFETs να πολωθούν ανάστροφα και να χρειαστεί να άγουν ανάστροφο ρεύμα ακόμη και για μικρό χρονικό διάστημα, επομένως κρίνεται επιθυμητή έως και αναγκαία η προσθήκη διόδου για την επίτευξη ενός αποδοτικού συστήματος.

10.4.3 Εξάρτηση Παράλληλης Σύνδεσης από τη Θερμοκρασία

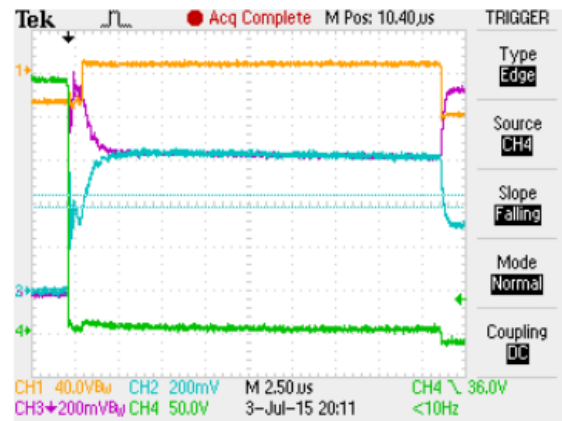
Θεωρείται επίσης πολύ σημαντική η μελέτη της συμπεριφοράς των JFETs σε διάφορες θερμοκρασίες καθώς καλούνται να λειτουργήσουν σε συνθήκες πολύ υψηλής θερμοκρασίας εάν το απαιτεί η εκάστοτε εφαρμογή. Σε αυτό το πείραμα έχοντας διατηρήσει τη διάταξη για την ανάστροφη πόλωση των JFETs θα μελετήσουμε το παραλληλισμό τους μεταβάλλοντας τη θερμοκρασία τους χωρίς τη προσθήκη αντιπαράλληλης διόδου.

Στο σχήμα 10.12 φαίνονται οι κυματομορφές του παλμού έναυσης με κίτρινο χρώμα, της τάσης στα άκρα των ημιαγωγικών διακοπών με πράσινο χρώμα, του ρεύματος του JFET No 6 με μπλε χρώμα και του ρεύματος του JFET No4 με μωβ χρώμα. Επιλέχθηκαν normally-on στοιχεία για την διεξαγωγή αυτού του πειράματος καθώς και τα Normally-off παρουσιάζουν την ίδια συμπεριφορά. Αυξάνοντας σταδιακά τη θερμοκρασία λειτουργίας μόνο στο JFET4 προκύπτουν οι κυματομορφές 10.12 για θερμοκρασίες 25°C (α), 50 °C (β), 100 °C και 150 °C (δ).

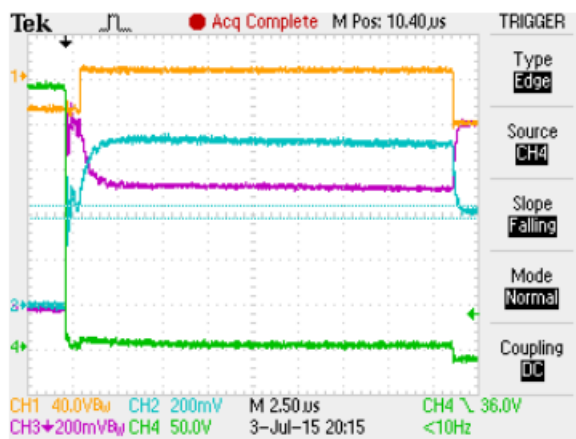
Όπως φαίνεται από τις κυματομορφές του σχήματος 10.10 καθώς αυξάνεται η θερμοκρασία ο διαμοιρασμός του ρεύματος στη κατάσταση αγωγής αλλάζει έντονα. Αυτό είναι αναμενόμενο καθώς είναι γνωστό ότι η αντίσταση αγωγής των JFETs εξαρτάται έντονα από τη θερμοκρασία. Όπως φαίνεται στο σχήμα 10.10 (β) στους 50 βαθμούς κελσίου οι αντιστάσεις έχουν μεταβληθεί έτσι ώστε να επιτευχθεί ικανοποιητικός διαμοιρασμός των ρευμάτων. Είναι σημαντικό επίσης ότι κατά τη διάρκεια που τα JFETs βρίσκονται σε κατάσταση αποκοπής ανεξάρτητα της θερμοκρασίας ο διαμοιρασμός του ρεύματος δεν είναι ικανοποιητικός και έτσι οδηγούμαστε σε αύξηση απωλειών. Αυτό συμβαίνει διότι όπως αναφέρθηκε ο διαμοιρασμός του ρεύματος στη διάρκεια όπου τα JFETs βρίσκονται σε αποκοπή δεν εξαρτάται τόσο από την αντίσταση αγωγής και από τη τάση κατωφλίου όσο από τις χαρακτηριστικές τους και της τάσης στα άκρα τους.



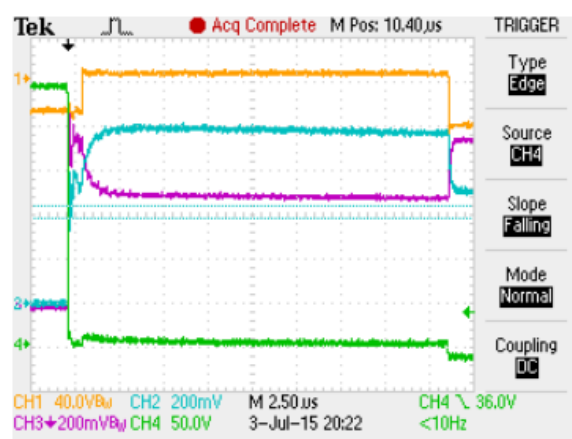
(α)



(β)



(γ)



(δ)

Σχήμα 10.10: Κυματομορφές normally-on ρεύματος JFET6 (μπλε χρώμα), ρεύματος JFET4 (μωβ χρώμα), τάσης στη πύλη τους (κίτρινο χρώμα) και τάσης στα άκρα τους (πράσινο χρώμα) για θερμοκρασίες του JFET4 25°C (α), 50°C (β), 100°C και 150°C (δ).

Καταλήγουμε στο συμπέρασμα ότι υπάρχει δυνατότητα να διαμοιραστεί το ρεύμα στους ημιαγωγικούς διακόπτες που είναι συνδεδεμένοι παράλληλα και σε κατάσταση ορθής πόλωσης αλλά και ανάστροφης. Ενώ είναι δυνατός ο διαμοιρασμός κατά τη κατάσταση ανάστροφης πόλωσης δεν συνιστάται καθώς παρουσιάζονται αυξημένες απώλειες και ενδεχομένως να είναι πολύπλοκος ο σωστός παραλληλισμός τους. Αντιθέτως στη πλειοψηφία των εφαρμογών κρίνεται αναγκαίο να συνδεθεί μία αντιπαράλληλη διάδος στα άκρα των JFETs για να βελτιωθεί η αξιοπιστία του συστήματος αλλά και να μειωθούν οι απώλειες ισχύος.

Κεφάλαιο 11

Συμπεράσματα

11.1 Συμβολή Έρευνας και Μελλοντική Έρευνα

Γενικά η μελέτη των χαρακτηριστικών και των ιδιοτήτων των ημιαγωγικών διακοπών ισχύος καρβιδίου του πυριτίου βρίσκεται ακόμα σε αρχικό στάδιο και ειδικότερα η συμπεριφορά των ημιαγωγών αυτών σε συγκεκριμένες τοπολογίες, όπως είναι η παράλληλη ή και η σε σειρά σύνδεση. Έτσι στο πλαίσιο αυτό η συμβολή αυτής της διπλωματικής εργασίας είναι αρκετά αξιόλογη, παρουσιάζοντας μία συλλογική εικόνα για τις ιδιότητες και τα χαρακτηριστικά των σχετικά νέων στην αγορά ημιαγωγών καρβιδίου του πυριτίου. Στη παρούσα διπλωματική μελετήθηκε εκτενώς η συμπεριφορά και τα χαρακτηριστικά του τρανζίστορ ένωσης επίδρασης πεδίου από καρβίδιο του πυριτίου (SiC JFETs), τόσο στη μόνιμη όσο και στη μεταβατική τους κατάσταση.

Ειδικότερα στη παρούσα διπλωματική παρουσιάστηκαν ορισμένοι ημιαγωγοί πυριτίου καθώς και τα χαρακτηριστικά αυτών και στη συνέχεια οι αντίστοιχοι ημιαγωγοί καρβιδίου πυριτίου και έγινε η μεταξύ τους σύγκριση. Επίσης έγινε αναφορά στη πληθώρα των πλεονεκτημάτων που προσφέρουν οι ημιαγωγοί καρβιδίου του πυριτίου έναντι των αντίστοιχων του πυριτίου. Έγινε κατανοητό ότι στις περισσότερες εφαρμογές ηλεκτρονικών ισχύος είναι ιδιαίτερα ωφέλιμο να χρησιμοποιούμε ημιαγωγούς καρβιδίου του πυριτίου εκμεταλλευόμενοι τα ανώτερα τους χαρακτηριστικά.

Κύριος στόχος της διπλωματικής είναι τόσο να περιγράψει τη συμπεριφορά των ημιαγωγών JFETs κατά τη παράλληλη και σε σειρά σύνδεση τους, όσο και τους παράγοντες που επηρεάζουν αυτή. Για να πραγματοποιηθεί αυτό χρησιμοποιήθηκε ένα τυπικό κύκλωμα οδήγησης αφού πρώτα περιεγράφηκε αναλυτικά η λειτουργία του. Επιβεβαιώθηκε και από τα πειραματικά αποτελέσματα αλλά και από τις προσομοιώσεις για τη κατάσταση της ορθής οδήγησης ότι πολύ κρίσιμο ρόλο για το σωστό παραλληλισμό των JFETs παίζουν η θέση τους πάνω στο κύκλωμα, η σχεδίαση του κυκλώματος οδήγησης τους αλλά και τα κυκλώματα Snubber που χρησιμοποιούμε. Επίσης μελετήθηκε κυρίως μέσω προσομοιώσεων και επιβεβαιώθηκε μέσω των πειραμάτων ότι σημαντικό ρόλο παίζουν οι παράσιτες αυτεπαγωγές πάνω στη πλακέτα και κυρίως αυτή που βρίσκεται στην πηγή των JFETs. Επιπλέον ο ιδανικός διαμοιρασμός ρεύματος αλλά και τάσης μεταξύ των ημιαγωγών εξαρτάται έντονα και από τα κατασκευαστικά τους χαρακτηριστικά, όπου το πιο σημαντικό από αυτά να κρίνεται η τάση κατωφλίου και η αντίσταση αγωγής. Επίσης καταφέραμε με τον έλεγχο των σημάτων έναυσης των JFETs να τα αναγκάσουμε να παραλληλιστούν σωστά, δηλαδή να υπάρχει ένας ικανοποιητικός διαμοιρασμός του ρεύματος τους. Με αυτό τον τρόπο όχι μόνο ελαχιστοποιήσαμε τις διακοπτικές απώλειες αλλά καταπονούνται τα JFETs το ίδιο βελτιώνοντας την αξιοπιστία του συστήματος. Είναι επίσης σημαντικό να αναφέρουμε ότι αυτός ο τρόπος

εξισορρόπησης ρευμάτων είναι εύκολα εφαρμόσιμος σε πολλών τύπων ημιαγωγών με μόνο μικρές μετατροπές, γεγονός που δίνει κίνητρο για την περαιτέρω μελέτη του θέματος αυτού.

Ένας λόγος που η συνεισφορά αυτής της διπλωματικής είναι σημαντική είναι ότι μελετήθηκε και η ανάποδη οδήγηση των JFETs και με την προσθήκη αντιπαράλληλης διόδου αλλά και χωρίς αυτής, κάτι που έχει ερευνηθεί ελάχιστα μέχρι σήμερα. Συμπεράναμε ότι κατά την ανάποδη οδήγηση διατηρώντας τους ημιαγωγικούς διακόπτες σε αποκοπή παρατηρούνται πολύ μεγαλύτερες απώλειες αγωγής οι οποίες σχεδόν εξαλείφονται με τη προσθήκη αντιπαράλληλης διόδου. Και σε αυτή τη περίπτωση καταφέραμε να διαμοιράσουμε τα ρεύματα με την εφαρμογή εξωτερικής τάσης κάτι που μπορεί να μην είναι πάντα πρακτικό. Όλα τα πειράματα που διεξήχθησαν αλλά και οι προσομοιώσεις έγιναν χρησιμοποιώντας SiC normally-on και normally-off JFETs και έτσι έγινε σύγκριση μεταξύ αυτών.

Όλα τα παραπάνω συμπεράσματα θα μπορούσαν να αποτελέσουν βάση για πληθώρα εφαρμογών πάνω στο τομέα των ηλεκτρονικών ισχύος, καθώς όπως αναφέρθηκε οι σημερινές απαιτήσεις της βιομηχανίας έχουν αυξηθεί σε μεγάλο βαθμό και έτσι κρίνεται άκρως απαραίτητο να έχουμε τη δυνατότητα να διαχειριζόμαστε μεγάλες ποσότητες ισχύος, συνδέοντας κατάλληλο αριθμό ημιαγωγικών στοιχείων είτε παράλληλα είτε σε σειρά. Επιπροσθέτως κρίνεται αναγκαία η χρήση ημιαγωγών καρβιδίου πυριτίου και σε περιπτώσεις ακραίων συνθηκών όπως είναι οι πολύ υψηλές θερμοκρασίες στις οποίες δεν μπορούν πλέον να λειτουργήσουν ημιαγωγοί πυριτίου. Ένας ακόμη λόγος που κάνει τα SiC ιδιαίτερα ελκυστικά είναι οι χαμηλές απώλειες ισχύος που έχουν όπως έχουμε δει και από τα αντίστοιχα πειράματα. Η παρούσα διπλωματική εργασία θα μπορούσε να επεκταθεί υλοποιώντας μία εφαρμογή όπως είναι ένας μετατροπέας Boost όπου θα χρησιμοποιούσαμε συνδεσμολογία ημιαγωγών συνδεδεμένων παράλληλα και να αξιοποιεί τόσο την ορθή τους αγωγή αλλά όσο και την ανάστροφη.

Η ευρεία χρήση ημιαγωγικών διακοπών καρβιδίου του πυριτίου έχει βελτιώσει και προβλέπεται να βελτιώσει ακόμα περισσότερο τη λειτουργία πολλών συστημάτων στο τομέα των ηλεκτρονικών ισχύος. Με τη χρήση αυτών των ημιαγωγών θα είμαστε σε θέση να διαχειριστούμε ακόμη μεγαλύτερα ποσά ισχύος και ταυτόχρονα το σύστημα θα είναι σε θέση να λειτουργεί σε πολύ υψηλές διακοπτικές συχνότητες. Επιπλέον είναι δυνατός ο σχεδιασμός καινοτόμων συστημάτων με τη χρήση αυτών των ημιαγωγών καθώς είναι σε θέση να λειτουργήσουν σε υψηλές θερμοκρασίες, μια τέτοια εφαρμογή είναι τα ηλεκτρικά αυτοκίνητα. Συμπερασματικά, τα SiC-JFETs μπορεί στο μέλλον να αποτελούν κυρίαρχη επιλογή για την υλοποίηση μετατροπέων ισχύος, οι οποίοι θα έχουν αισθητά πιο βελτιωμένες προδιαγραφές από ότι έχουν οι μετατροπείς που έχουν ως βάση το στοιχείο του πυριτίου.

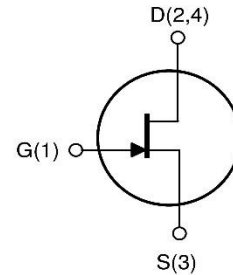
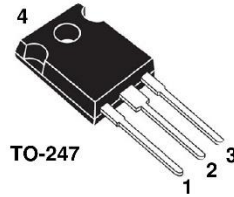
ΠΑΡΑΤΗΜΑ Α
Φύλλα Προδιαγραφών Ημιαγωγών

Normally-OFF Trench Silicon Carbide Power JFET

Product Summary		
BV_{DS}	1200	V
$R_{DS(ON)max}$	0.100	Ω
$E_{TS,typ}$	170	μJ

Features:

- Compatible with Standard Gate Driver ICs
- Positive Temperature Coefficient for Ease of Paralleling
- Extremely Fast Switching with No "Tail" Current at 150 °C
- 150 °C Maximum Operating Temperature
- $R_{DS(on)max}$ of 0.100 Ω
- Voltage Controlled
- Low Gate Charge
- Low Intrinsic Capacitance



Internal Schematic

Applications:

- Solar Inverter
- SMPS
- Power Factor Correction
- Induction Heating
- UPS
- Motor Drive

MAXIMUM RATINGS

Parameter	Symbol	Conditions	Value	Unit
Continuous Drain Current	$I_{D, T_j=100}$	$T_j = 100\text{ °C}$	17	A
	$I_{D, T_j=150}$	$T_j = 150\text{ °C}$	10	
Pulsed Drain Current ⁽¹⁾	I_{DM}	$T_j = 25\text{ °C}$	30	A
Short Circuit Withstand Time	t_{SC}	$V_{DD} < 800\text{ V}, T_C < 125\text{ °C}$	50	μs
Power Dissipation	P_D	$T_C = 25\text{ °C}$	114	W
Gate-Source Voltage	V_{GS}	AC ⁽²⁾	-15 to +15	V
Operating and Storage Temperature	T_j, T_{slg}		-55 to +150	$^{\circ}C$
Lead Temperature for Soldering	T_{sold}	1/8" from case < 10 s	260	$^{\circ}C$

⁽¹⁾ Limited by pulse width

⁽²⁾ $R_{gEXT} = 1\text{ ohm}, t_o \leq 200ns$, see Figure 5 for static conditions

THERMAL CHARACTERISTICS

Parameter	Symbol	Value		Unit
		Typ	Max	
Thermal Resistance, junction-to-case	$R_{th JC}$	-	1.1	$^{\circ}C / W$
Thermal Resistance, junction-to-ambient	$R_{th JA}$	-	50	

ELECTRICAL CHARACTERISTICS

Parameter	Symbol	Conditions	Value			Unit
			Min	Typ	Max	

Off Characteristics

Drain-Source Blocking Voltage	BV_{DS}	$V_{GS} = 0\text{ V}, I_D = 600\ \mu\text{A}$	1200	-	-	V
Total Drain Leakage Current	I_{DSS}	$V_{DS} = 1200\text{ V}, V_{GS} = 0\text{ V}, T_J = 25^\circ\text{C}$	-	100	600	μA
		$V_{DS} = 1200\text{ V}, V_{GS} = 0\text{ V}, T_J = 150^\circ\text{C}$	-	300	-	
		$V_{DS} = 1200\text{ V}, V_{GS} \leq -15\text{ V}, T_J = 25^\circ\text{C}$	-	1	-	
		$V_{DS} = 1200\text{ V}, V_{GS} \leq -15\text{ V}, T_J = 150^\circ\text{C}$	-	10	-	
Total Gate Reverse Leakage	I_{GSS}	$V_{GS} = -15\text{ V}, V_{DS} = 0\text{V}$	-	-0.1	-0.3	mA
		$V_{GS} = -15\text{ V}, V_{DS} = 1200\text{V}$	-	-0.1	-	

On Characteristics

Drain-Source On-resistance	$R_{DS(on)}$	$I_D = 10\text{ A}, V_{GS} = 3\text{ V}, T_J = 25^\circ\text{C}$	-	0.08	0.1	Ω
		$I_D = 10\text{ A}, V_{GS} = 3\text{ V}, T_J = 100^\circ\text{C}$	-	0.2	-	
Gate Threshold Voltage	$V_{GS(th)}$	$V_{DS} = 1\text{ V}, I_D = 34\text{ mA}$	0.75	1.00	1.25	V
Gate Forward Current	I_{GFWD}	$V_{GS} = 3\text{ V}$	-	220	-	mA
Gate Resistance	R_G	$f = 1\text{ MHz}, \text{ drain-source shorted}$	-	6	-	Ω
	$R_{G(ON)}$	$V_{GS} > 2.7\text{V}; \text{ See Figure 5}$	-	0.5	-	Ω

Dynamic Characteristics

Input Capacitance	C_{ISS}	$V_{DD} = 100\text{ V}$	-	670	-	pF
Output Capacitance	C_{OSS}		-	103	-	
Reverse Transfer Capacitance	C_{RSS}		-	97	-	
Effective Output Capacitance, energy related	$C_{o(er)}$	$V_{DS} = 0\text{ V to } 600\text{ V}, V_{GS} = 0\text{ V}$	-	60	-	

Switching Characteristics

Turn-on Delay	t_{on}	$V_{DS} = 600\text{ V}, I_D = 12\text{ A}, \text{ Inductive Load}, T_J = 25^\circ\text{C}, \text{ Gate Driver} = +15\text{V}, -15\text{V},$	-	10	-	ns
Rise Time	t_r		-	12	-	
Turn-off Delay	t_{off}		-	30	-	
Fall Time	t_f		-	25	-	
Turn-on Energy	E_{on}		-	68	-	
Turn-off Energy	E_{off}	See Figure 15 and application note for gate drive recommendations	-	87	-	μJ
Total Switching Energy	E_{ts}		-	155	-	
Turn-on Delay	t_{on}		$V_{DS} = 600\text{ V}, I_D = 12\text{ A}, \text{ Inductive Load}, T_J = 150^\circ\text{C}, \text{ Gate Driver} = +15\text{V}, -15\text{V},$	-	10	
Rise Time	t_r	-		15	-	
Turn-off Delay	t_{off}	-		30	-	
Fall Time	t_f	-		25	-	
Turn-on Energy	E_{on}	-		82	-	
Turn-off Energy	E_{off}	See Figure 15 and application note for gate drive recommendations	-	94	-	μJ
Total Switching Energy	E_{ts}		-	176	-	
Total Gate Charge	Q_g		$V_{DS} = 600\text{ V}, I_D = 5\text{ A}, V_{GS} = +2.5\text{ V}$	-	30	
Gate-Source Charge	Q_{GS}	-		1	-	
Gate-Drain Charge	Q_{gd}	-		24	-	

Figure 1. Typical Output Characteristics

$I_D = f(V_{DS}); T_J = 25\text{ }^\circ\text{C}; \text{parameter: } V_{GS}$

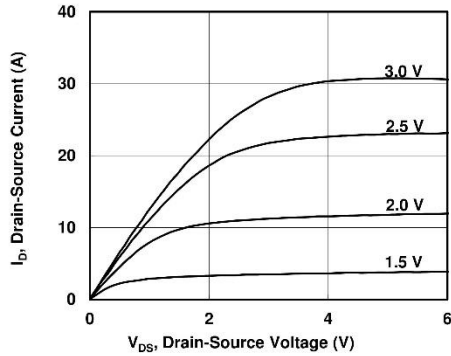


Figure 2. Typical Output Characteristics

$I_D = f(V_{DS}); T_J = 100\text{ }^\circ\text{C}; \text{parameter: } V_{GS}$

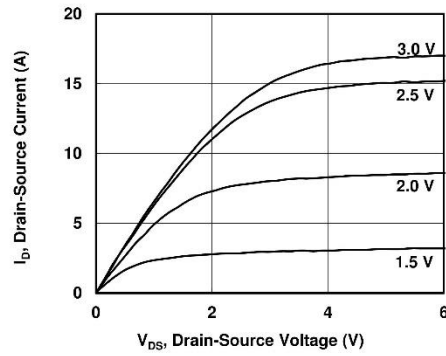


Figure 3. Typical Output Characteristics

$I_D = f(V_{DS}); T_J = 150\text{ }^\circ\text{C}; \text{parameter: } V_{GS}$

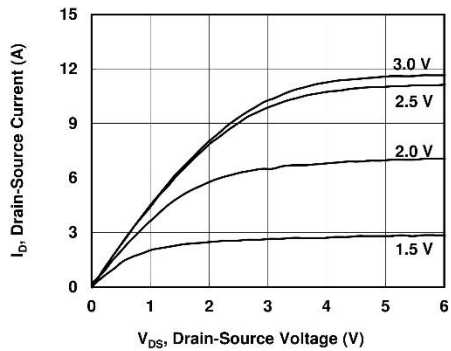


Figure 4. Typical Transfer Characteristics

$I_D = f(V_{GS}); V_{DS} = 5\text{ V}$

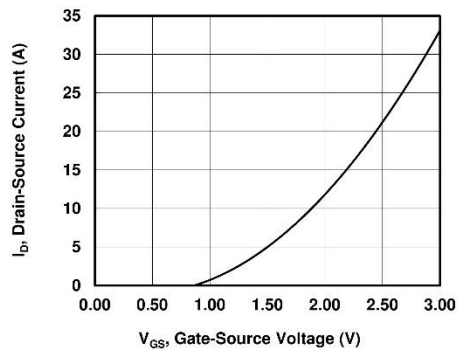


Figure 5. Gate-Source Current

$I_{GS} = f(V_{GS}); \text{parameter: } T_J$

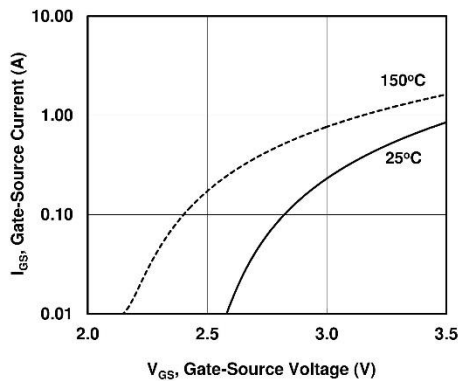


Figure 6. Drain-Source On-resistance

$R_{DS(on)} = f(I_D); V_{GS} = 3.0; \text{parameter: } T_J$

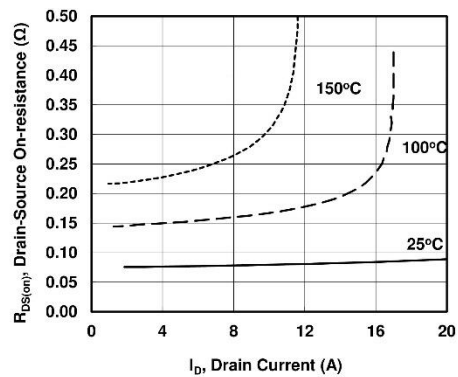


Figure 7. Drain-Source On-resistance

$R_{DS(ON)} = f(T_J)$; $I_D = 10A$; parameter: I_{GS}

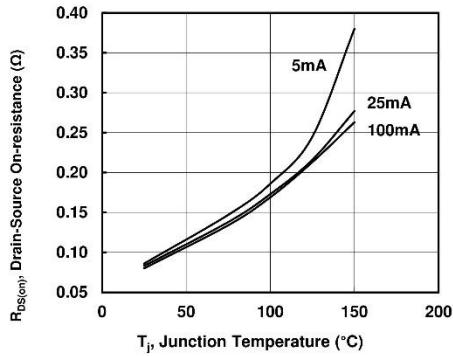


Figure 8. Drain-Source On-resistance

$R_{DS(ON)} = f(I_{GS})$; $I_D = 10A$; $T_J = 25^\circ C$

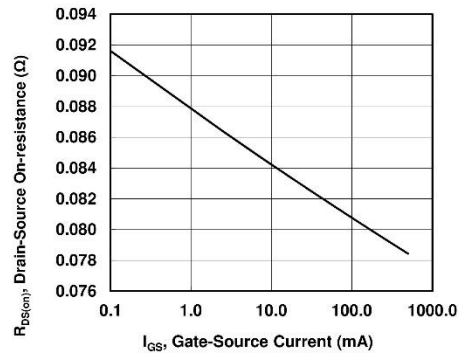


Figure 9. Typical Capacitance

$C = f(V_{DS})$; $V_{GS} = 0V$; $f = 1MHz$

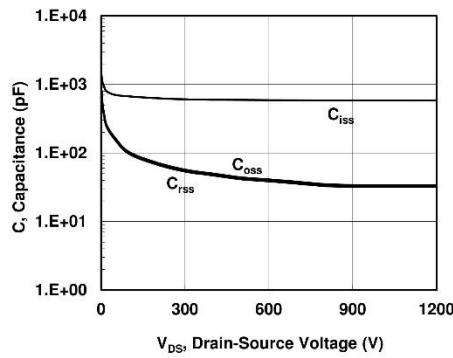


Figure 10. Gate Charge

$Q_g = f(V_{GS})$; $V_{DS} = 600V$; $I_D = 5A$; $T_J = 25^\circ C$

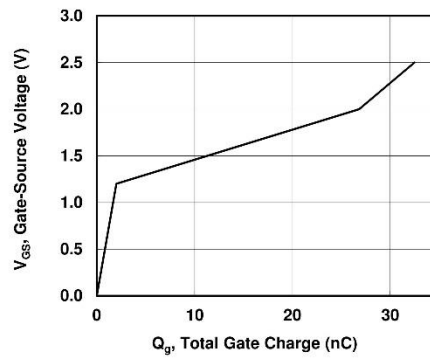


Figure 11. Gate Threshold Voltage

$V_{th} = f(T_J)$

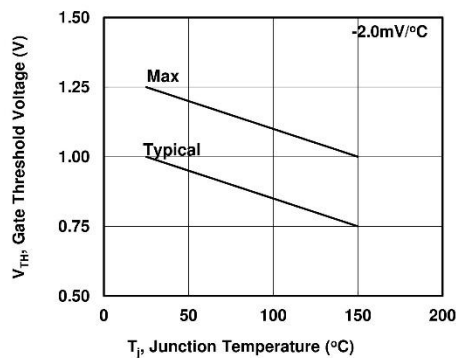


Figure 12. Drain-Source Leakage

$I_D = f(V_{DS})$; $V_{GS} = 0V$; parameter: T_J

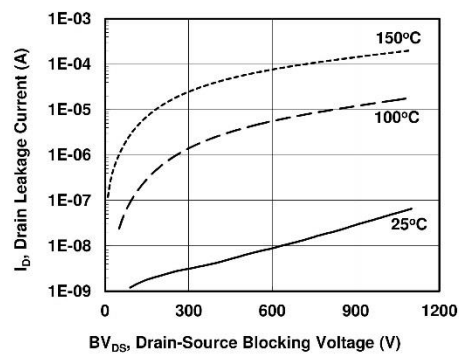


Figure 13. Switching Energy Losses

$E_s = f(I_D)$; $V_{DS} = 600V$; $GD = +15V/-15V$, $R_{GEXT} = 50\Omega$

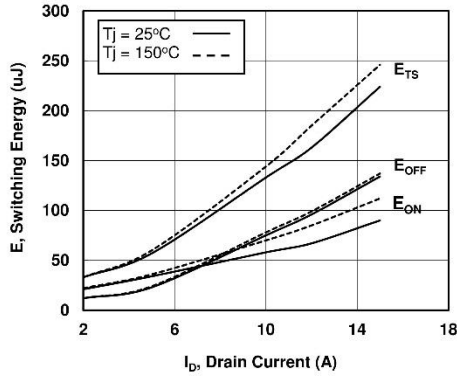


Figure 14. Switching Energy Losses

$E_s = f(R_{GEXT})$; $V_{DS} = 600V$; $I_D = 12A$, $GD = +15V/-15V$

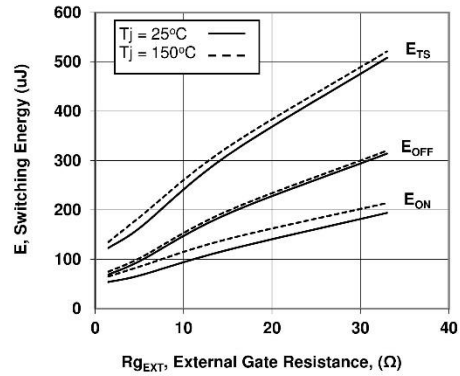


Figure 15. Gate Driver & Switching Test Circuit

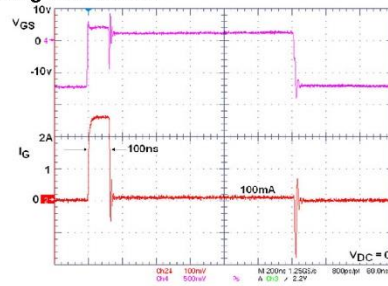
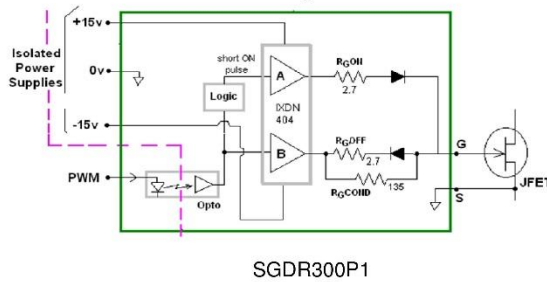
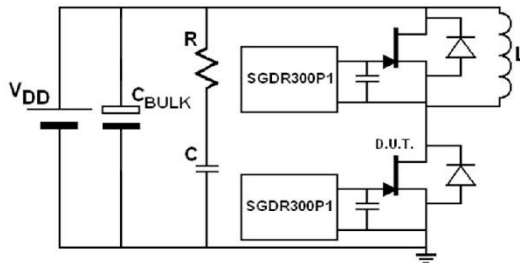


Figure 16. Test Circuit & Test Conditions

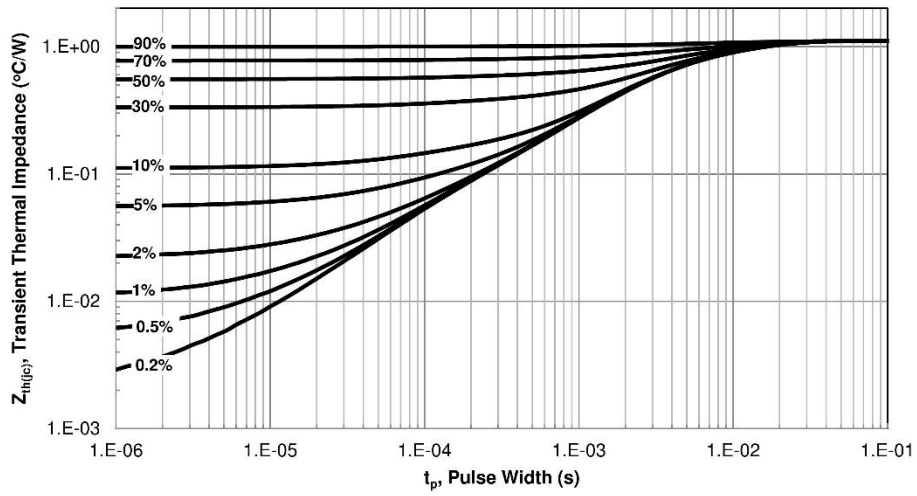


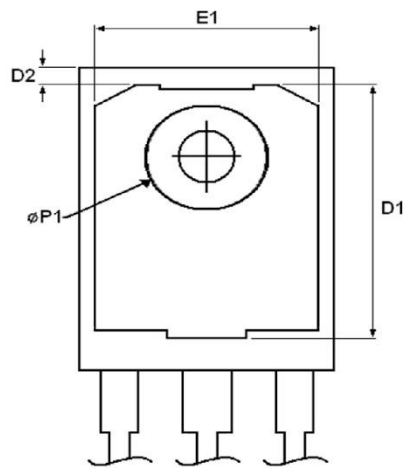
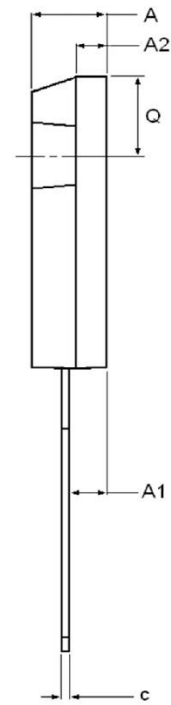
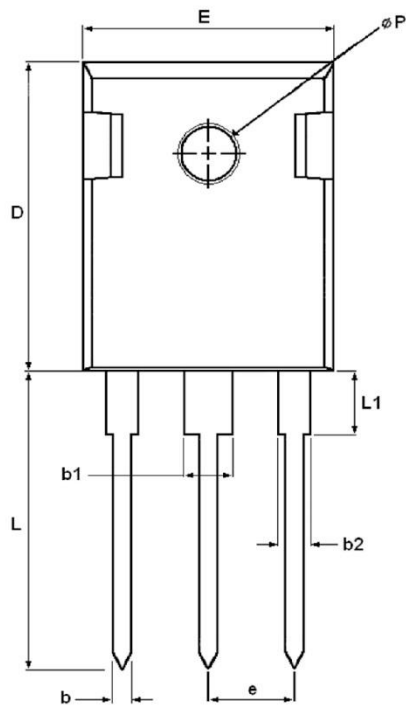
Test Conditions

- Single Device configuration
- $V_{DD} = 600V$, $I_{LPK} = 12A$, $T_A = 25^\circ C$
- RC snubber: $R = 22$ and $C = 4.7nF$
- 400uH load inductance
- Each device driven by separate SGDR300P1
- Gate driver approx. 5mm from gate terminal
- 3.3nF gate-source capacitive clamp

The SGDR300P1 is a gate driver reference design available for purchase from SemiSouth. See applications note AN-SS2 for full circuit description, test results, schematics, and bill of materials. Gerber files also available upon request.

Figure 17. Transient Thermal Impedance
 $Z_{th(jc)} = f(t_p)$; parameter: Duty Ratio





DIM	MILLIMETERS		INCHES	
	MIN	MAX	MIN	MAX
A	4.903	5.157	0.193	0.203
A1	2.273	2.527	0.090	0.100
A2	1.853	2.108	0.073	0.083
b	1.073	1.327	0.042	0.052
b1	2.873	3.381	0.113	0.133
b2	1.903	2.386	0.042	0.052
c	0.600	0.752	0.024	0.029
D	20.823	21.077	0.820	0.830
D1	17.393	17.647	0.685	0.695
D2	1.063	1.317	0.042	0.052
e	5.450		0.215	
E	15.773	16.027	0.621	0.631
E1	13.893	14.147	0.547	0.557
L	20.053	20.307	0.789	0.799
L1	4.168	4.472	0.165	0.175
Q	6.043	6.297	0.238	0.248
ØP	3.560	3.660	0.140	0.144
ØP1	7.063	7.317	0.278	0.288

Published by
SemiSouth Laboratories, Inc.
201 Research Boulevard
Starkville, MS 39759 USA
© SemiSouth Laboratories, Inc. 2011

Information in this document supersedes and replaces all information previously supplied.

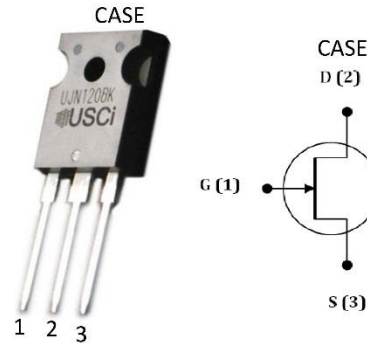
Information in this document is provided solely in connection with SemiSouth products. SemiSouth Laboratories, Inc. reserves the right to make changes, corrections, modifications or improvements, to this document without notice.

No license, express or implied to any intellectual property rights is granted under this document.

Unless expressly approved in writing by an authorized representative of SemiSouth, SemiSouth products are not designed, authorized or warranted for use in military, aircraft, space, life saving, or life sustaining applications, nor in products or systems where failure or malfunction may result in personal injury, death, or property or environmental damage.

Features

- Low On-Resistance $R_{DS(on)max}$ of 0.080Ω
- Voltage controlled
- Maximum operating temperature of 175°C
- Extremely fast switching not dependent on temperature
- Low gate charge
- Low intrinsic capacitance



Typical Applications

- Over Current Protection Circuits
- DC-AC Inverters
- Switch Mode Power Supplies
- Power Factor Correction Modules
- Motor Drives
- Induction Heating

Part Number	Package	Marking
UJN1208K	TO-247	UJN1208K

Descriptions

United Silicon Carbide, Inc offers the **xJ series** of high-performance SiC normally-on JFET transistors. This series exhibits ultra-low on resistance ($R_{DS(ON)}$) and gate charge (Qg) allowing for low conduction and switching loss. The device normally-on characteristics with low $R_{DS(ON)}$ at $V_{GS} = 0V$ is also ideal for current protection circuits without the need for active control, as well as for cascode operation.

Absolute Maximum Ratings

Parameter	Symbol	Test Conditions	Value	Units
Drain-Source Voltage	V_{DS}		1200	V
Gate-Source Voltage	V_{GS}	DC	-20 to +3	V
		AC ⁽¹⁾	-20 to +20	
Continuous Drain Current	I_D	$T_C = 25^\circ C, V_{GS} = 0V$	21	A
Continuous Drain Current	I_D	$T_C = 125^\circ C, V_{GS} = 0V$	13	A
Pulsed Drain Current	I_{DM}	$T_j = 125^\circ C, V_{GS} = 0V$	41	A
		$T_j = 175^\circ C, V_{GS} = 0V$	35	
Power Dissipation	P_{tot}	$T_C = 25^\circ C$	136	W
Operating and Storage Temperature	T_j, T_{STG}		-55 to 175	°C
Max Lead Temperature for Soldering, 1/8" from Case for 5 Seconds	T_L		250	°C

(1) +20V AC rating applies for turn-on pulses <200ns applied with external $R_G > 1\Omega$.

Rev 1.0

1

Electrical Characteristics ($T_J = +25^\circ\text{C}$ unless otherwise specified)

Typical Performance - Static

Parameter	Symbol	Test Conditions	Value			Units
			Min	Typ	Max	
Drain-Source Breakdown Voltage	BV_{DS}	$V_{GS} = -20V, I_D = 1mA$	1200			V
Total Drain Leakage Current	I_D	$V_{DS} = 1200V,$ $V_{GS} = -20V, T_J = 25^\circ\text{C}$		40	250	μA
		$V_{DS} = 1200V,$ $V_{GS} = -20V, T_J = 175^\circ\text{C}$		120	750	
Total Gate Leakage Current	I_G	$V_{GS} = -20V, T_J = 25^\circ\text{C}$		0.3	125	μA
		$V_{GS} = -20V, T_J = 175^\circ\text{C}$		3		
Drain-Source On-Resistance	$R_{DS(on)}$	$V_{GS} = 2V, I_f = 20A,$ $T_J = 25^\circ\text{C}$		67	80	$m\Omega$
		$V_{GS} = 0V, I_f = 20A,$ $T_J = 25^\circ\text{C}$		77	95	
		$V_{GS} = 2V, I_f = 20A,$ $T_J = 175^\circ\text{C}$		200	240	
		$V_{GS} = 0V, I_f = 20A,$ $T_J = 175^\circ\text{C}$		230	285	
Gate Threshold Voltage	$V_{G(th)}$	$V_{DS} = 5V, I_D = 70mA$	-10	-7	-4	V
Gate Resistance	R_G	$V_{GS} = 0V, f = 1MHz$		6		Ω

Typical Performance - Dynamic

Parameter	symbol	Test Conditions	Value			Units
			Min	Typ	Max	
Input Capacitance	C_{ISS}	$V_{DS} = 100V,$ $V_{GS} = -20V,$ $f = 100kHz$		500		pF
Output Capacitance	C_{OSS}			94		
Reverse Transfer Capacitance	C_{RSS}			93		
Effective Output Capacitance, Energy Related	$C_{oss(er)}$	$V_{DS} = 0V$ to 600V, $V_{GS} = -20V$		53		pF
Total Gate Charge	Q_G	$V_{DS}=600V, I_D = 20A,$ $V_{GS}=-15V$ to 2.5V		62		nC
Gate-Drain Charge	Q_{GD}			44		
Gate-Source Charge	Q_{GS}			6		
Turn-on Delay Time	$t_{d(on)}$	$V_{DS}=600V, I_D=20A,$ Gate Driver = -15V to +5V, $R_{G,EXT} = 2.5\Omega,$ Inductive Load, $T_J = 25^\circ C$		11		ns
Rise Time	t_r			30		
Turn-off Delay Time	$t_{d(off)}$			23		
Fall Time	t_f			26		
Turn-on Energy	E_{ON}			202		
Turn-off Energy	E_{OFF}		210			
Total Switching Energy	E_{TOTAL}		412			
Turn-on Delay Time	$t_{d(on)}$	$V_{DS}=600V, I_D=20A,$ Gate Driver = -15V to +5V, $R_{G,EXT} = 2.5\Omega,$ Inductive Load, $T_J = 150^\circ C$		11		ns
Rise Time	t_r			33		
Turn-off Delay Time	$t_{d(off)}$			22		
Fall Time	t_f			23		
Turn-on Energy	E_{ON}			220		μJ
Turn-off Energy	E_{OFF}			174		
Total Switching Energy	E_{TOTAL}			394		

Thermal characteristics

Parameter	symbol	Test Conditions	Value			Units
			Min	Typ	Max	
Thermal Resistance, Junction-to-Case	$R_{\theta JC}$				1.1	$^\circ C/W$

Typical Performance Diagrams

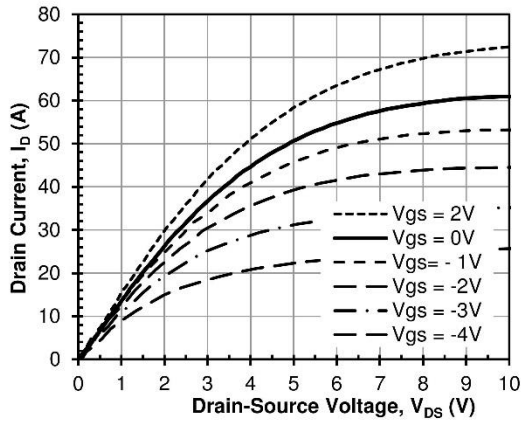


Figure 1 Typical output characteristics at $T_j = 25^\circ\text{C}$

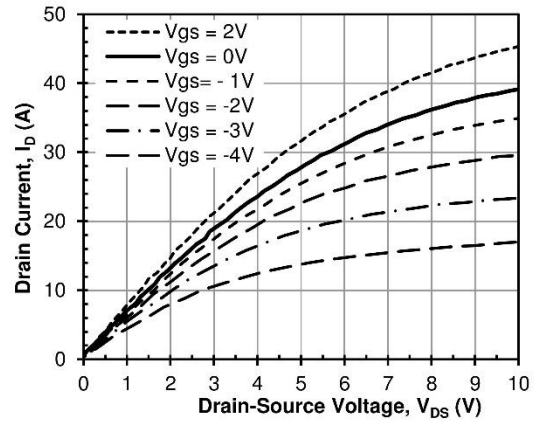


Figure 2 Typical output characteristics at $T_j = 125^\circ\text{C}$

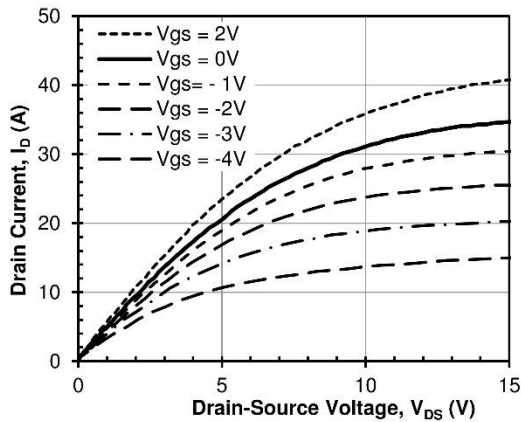


Figure 3 Typical output characteristics at $T_j = 175^\circ\text{C}$

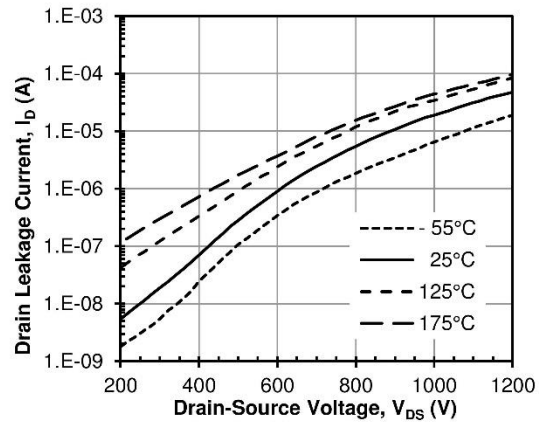


Figure 4 Typical drain-source leakage at $V_{GS} = -20\text{V}$

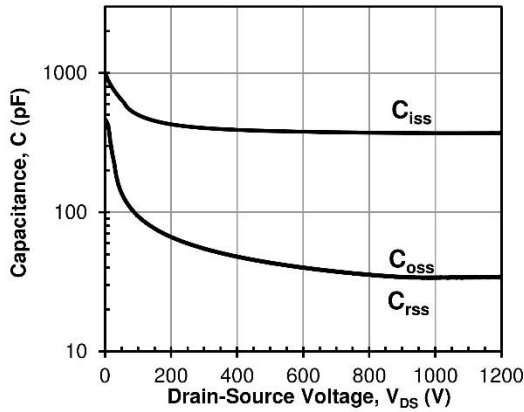


Figure 5 Typical capacitances at 100kHz and $V_{GS} = -20V$

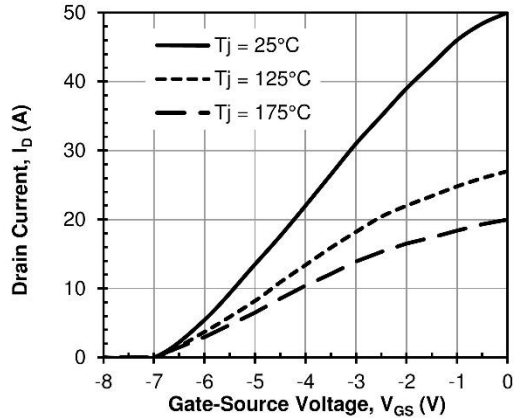


Figure 6 Typical transfer characteristics at $V_{DS} = 5V$

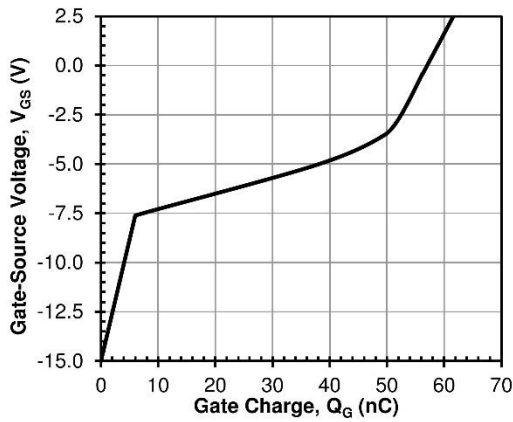


Figure 7 Typical gate charge at $V_{DS} = 600V$ and $I_D = 20A$

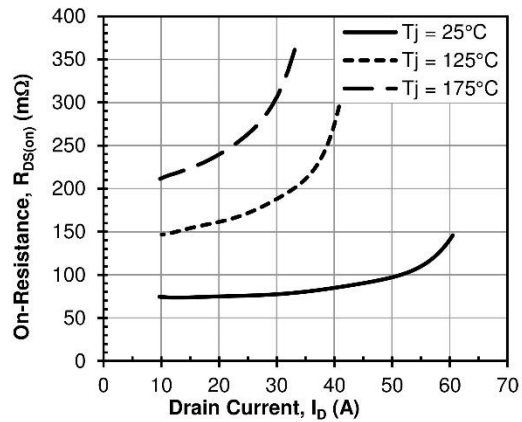


Figure 8 Typical drain-source on-resistance at $V_{GS} = 0V$

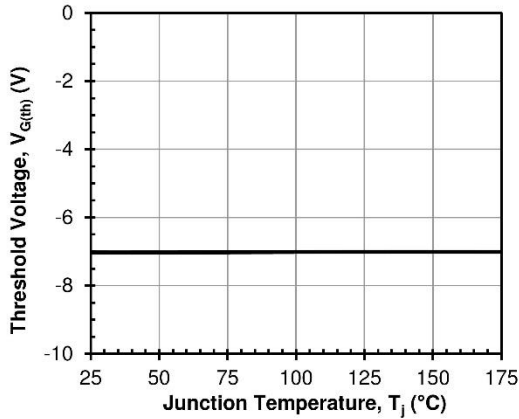


Figure 9 Threshold voltage vs. T_J
at $V_{DS} = 5V$ and $I_D = 70mA$

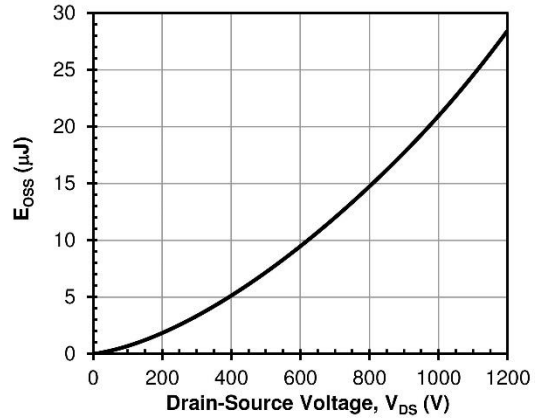


Figure 10 Typical stored energy in C_{OSS}
at $V_{GS} = -20V$

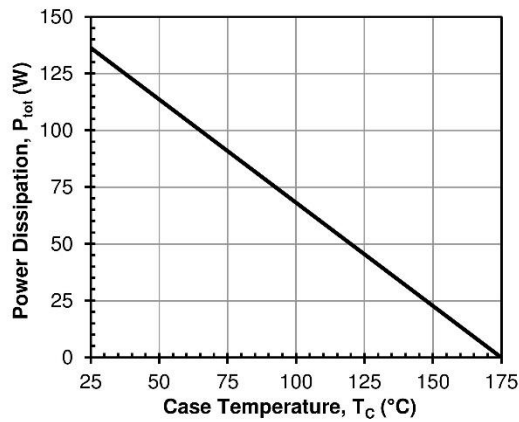


Figure 11 Total power Dissipation

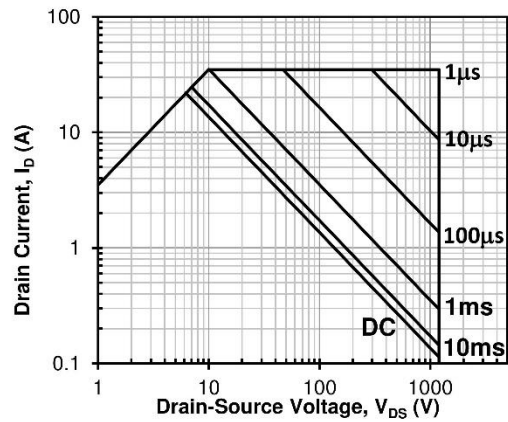


Figure 12 Safe operation area
 $T_C = 25^\circ C$, Parameter t_p

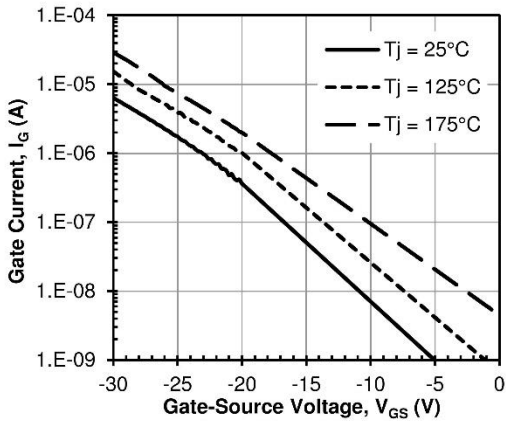


Figure 13 Typical gate leakage current at $V_{DS} = 0V$

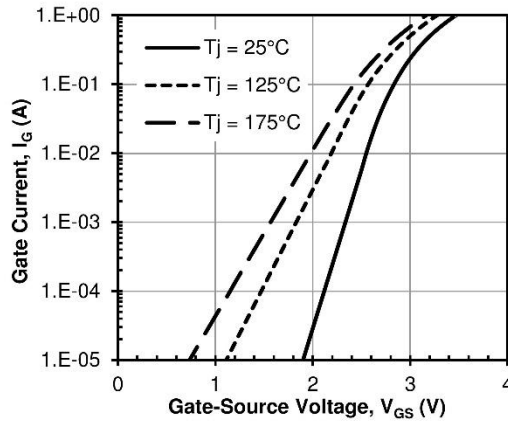


Figure 14 Typical gate forward current at $V_{DS} = 0V$

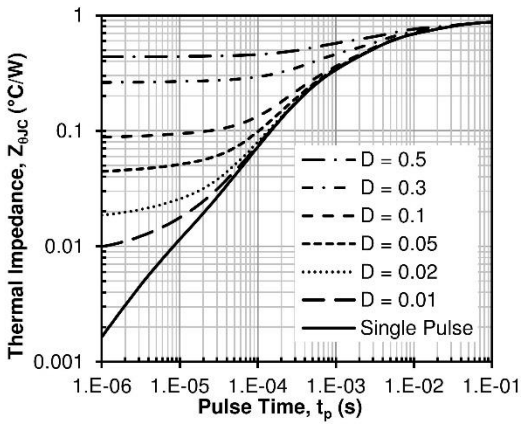
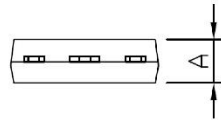
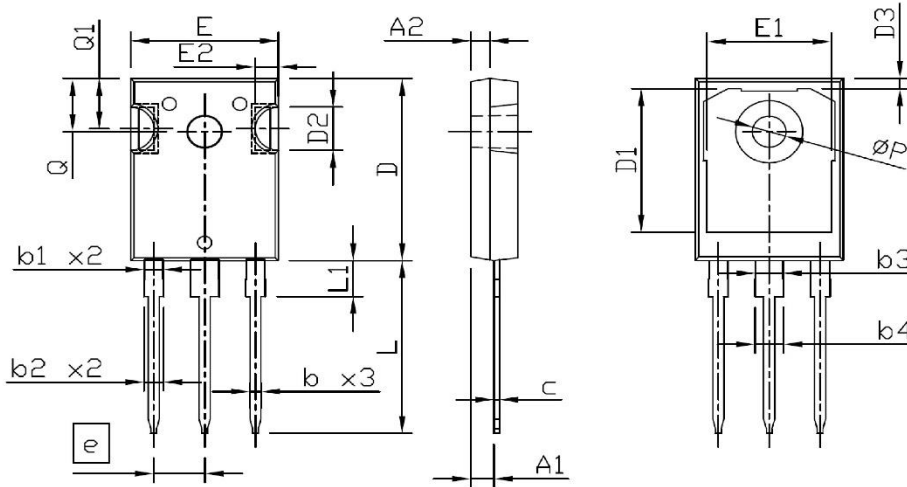
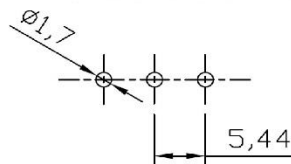


Figure 15 Typical transient thermal impedance

Mechanical Characteristics



RECOMMENDED LAND PATTERN



UNIT: mm

SYMBOLS	DIMENSIONS IN MILLIMETERS			DIMENSIONS IN INCHES		
	MIN	NDM	MAX	MIN	NDM	MAX
A	4.90	5.00	5.10	0.193	0.197	0.201
A1	2.31	2.42	2.52	0.091	0.095	0.099
A2	1.90	2.00	2.10	0.075	0.079	0.083
b	1.16	1.22	1.27	0.046	0.048	0.050
b1	1.96	2.02	2.07	0.078	0.080	0.081
b2	2.00	2.10	2.20	0.079	0.083	0.087
b3	2.96	3.02	3.07	0.117	0.119	0.121
b4	3.00	3.10	3.20	0.118	0.122	0.126
c	0.59	0.62	0.66	0.023	0.024	0.026
D	20.90	21.00	21.10	0.823	0.827	0.831
D1	16.25	16.55	16.85	0.640	0.652	0.663
D2	5.00 TYP			0.197 TYP		
D3	1.05	1.20	1.35	0.041	0.047	0.053
e	5.44 BSC			0.214 BSC		
E	15.70	15.80	15.90	0.618	0.622	0.626
E1	13.06	13.26	13.50	0.514	0.522	0.530
E2	2.50 TYP			0.098 TYP		
L	19.72	19.92	20.12	0.776	0.784	0.792
L1	---	---	4.30	---	---	0.169
q	6.15 BSC			0.242 BSC		
q1	5.60	5.80	6.00	0.220	0.228	0.236
phi P	3.55	3.60	3.70	0.140	0.142	0.146

Disclaimer

United Silicon Carbide, Inc. reserves the right to change or modify any of the products and their inherent physical and technical specifications without prior notice. United Silicon Carbide, Inc. assumes no responsibility or liability for any errors or inaccuracies within.

Information on all products and contained herein is intended for description only. No license, express or implied, to any intellectual property rights is granted within this document.

United Silicon Carbide, Inc. assumes no liability whatsoever relating to the choice, selection or use of the United Silicon Carbide, Inc. products and services described herein.

ΠΑΡΑΤΗΜΑ Β

Μοντέλα Spice Ημιαγωγικών Διακοπών

B.1 Μοντέλο Spice SJEP120R100

*** JFET DC Parameters ***

- * Rd, Rs: drain and source series Rs (no tempco)
- * Vto: zero current gate threshold voltage
- * Beta: amps per volt² over Vto
- * B: sharpness of Beta transistion
- * Lambda: $I_d = \text{Beta} \cdot (V_{gs} - V_{to})^2 \cdot (1 + \text{Lambda} \cdot V_{ds})$
- * Vk: knee voltage for onset of drain HV avalanche
- * Alpha: runaway Id at $V_k + 1/\text{Alpha}$ (ctrls strength of aval.)
- * Is: gate junction reverse saturation current
- * N: gate junction emission coefficient
- * Isr: gate junction reverse recombination current
- * Nr: emission coefficient for Isr (s/b >2x N)

*** JFET AC Parameters ***

- * Cgd, Cgs: nonlinear junction capacitances
- * Pb: gate junction potential (s/b ~2.6 for SiC)
- * M: junction grading coef. (ctrls cap. v-change rate)
- * Fc: fwd bias depletion cap. coef. (leave at 0.5)

*** JFET Noise Parameters ***

- * noise comes from Rs, Rd and channel shot & flicker
- * Kf: flicker noise coefficient
- * Af: flicker noise exponent

*** JFET Temperature Coefficients ***

- * VtoTC: Vto tempco ($V/\text{Å}^\circ\text{C}$)
- * BetaTCe: Beta exponential tempco ($\%/ \text{Å}^\circ\text{C}$)
- * Xti: Is, Isr tempco

*** TO-247 Typical Lead Impedances ***

- * L_d-tab: 5nH Rser=1m Rpar=10 (mounting tab)
- * L_drain: 10nH Rser=2m Rpar=20
- * L_source: 12nH Rser=2m Rpar=20

```

* L_gate: 13nH Rser=4m Rpar=20
* http://semisouth.com/wp-content/uploads/2011/05/DS_SJEP120R100_rev2.1.pdf
.subckt SJEP120R100 D G S ; 1200V 100mohm TO-247
Rd D Di 45m tc=12m, 20u ; requires tempco
Rs S Si 20m tc=12m, 20u ; requires tempco
Rg G Gi 530m tc=-3m ; requires negative tempco
Csd S Di 3p ; direct Csd is almost zero
Cgd G Di 13p ; Cgd overlap capacitance
Ji Di Gi Si SJEP120R100
.model SJEP120R100 njf; Rd, Rs not used (no tempco)
+ Vto=0.9 Beta=16 ;B=1 ; dc curves
+ Lambda=200u Vk=2k5 Alpha=20u ; voltage influence
+ Is=1f N=3.4 ; sets fwd GS diode curves
+ Isr=1n Nr=6.8 ; sets rev leakage
+ Cgd=1n Cgs=610p Pb=2.6 M=0.92 ; nonlinear Cs
+ Kf=100f Af=1 ; flicker noise
+ VtoTC=-2m2 BetaTCe=-1.15 Xti=86 ; tempcos
.ends SJEP120R100

```

B.2 Μοντέλο Spice UJN1208K

```

.SUBCKT ujn1208k Drain Gate Source PARAMS:
+ beta=3.16 beta_tce=-30 vth=-7.892 vth_tc=4.0e-4
+ npow=1.4480 npow_tc=-0.800e-04 lambda0=0.045 lambda1=-9.500e-02
+ alpha=1.800 alpha_tc=-3.000e-03
+ cdsa0=4e-12 cds0=4.1e-12 is0g=0.7000e-14
+ cgda0=19e-12 cgd0=500e-12 cgd_FC=0.94 cgd_M=0.70 cgd_VJ=2.7
+ cgsa0=14e-12 cgs0=550e-12 cgs_FC=0.94 cgs_M=0.53 cgs_VJ=2.7
*Parasitics
LD Drain D 5n
R_RD D Dint 0.001
LS Source S 13n
R_RS S Sint 0.001
LG Gate G 13n
R_RG G Gint 0.5

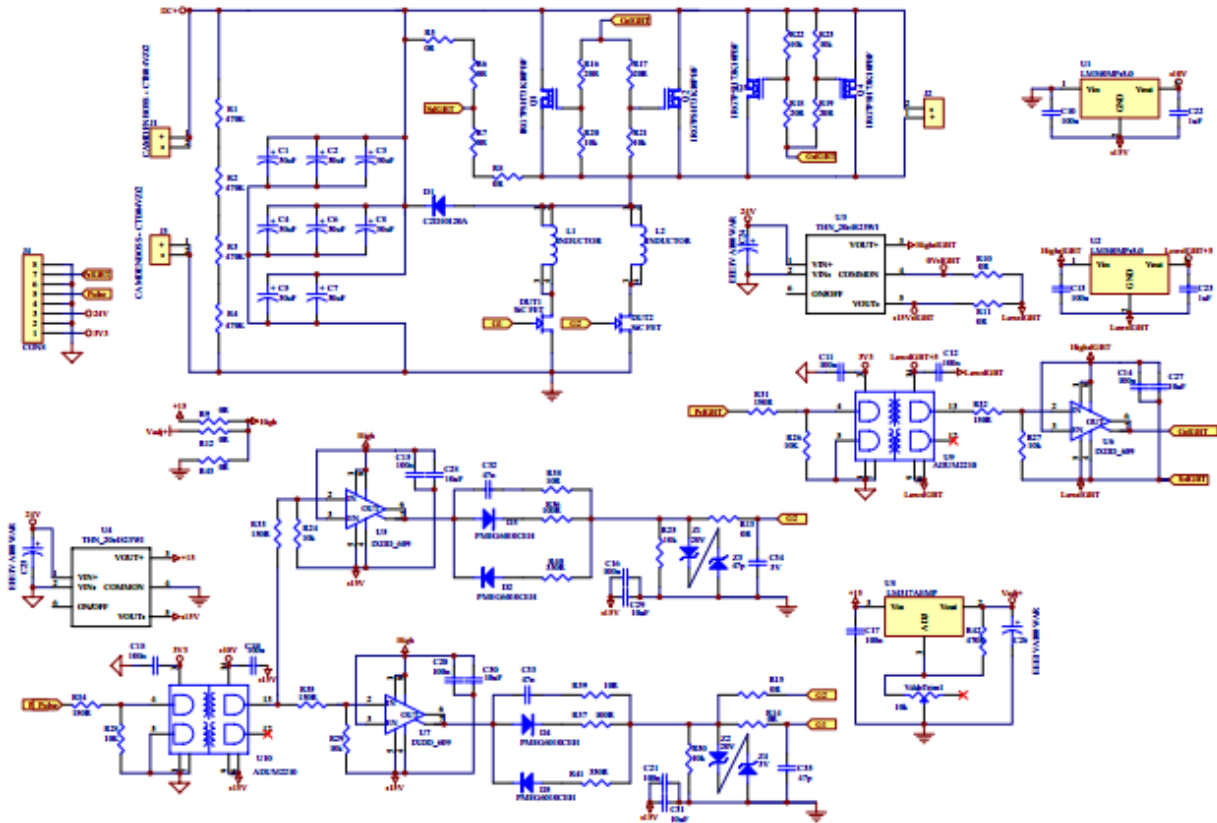
```

```

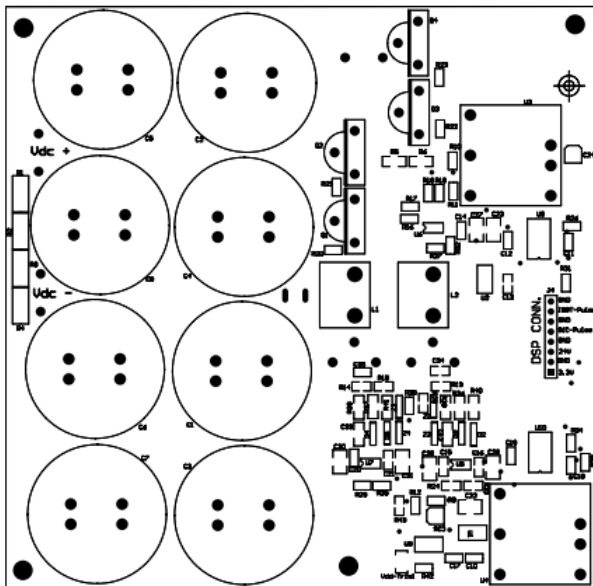
R_RGAC1      Gint Gjd 1.5
R_RGAC2      Gjd Gjs 2.75
X_IDS   Gjd Dint Sint IDJFET PARAMS: beta={beta} lambda0={lambda0} lambda1={lambda1}
X_IGS   Gint Gjd Sint IGATETOSOURCE
*Current
DBDD Gjd Dint DDBRKDOWN
DBDS Gjd Sint DSBRKDOWN
DDGI Gjd Dint DGI
DDGSI Gjd Sint DGSI
*Capacitance
DGD Gjd Dint Diodecgd
CGDa Gjd Dint {0.5*cgda0}
DGD2 Gjs Dint Diodecgd
CGDb Gjs Dint {0.5*cgda0}
DGS Gjs Sint Diodecgs
CGSa Gjs Sint {0.5*cgda0}
DGS2 Gjd Sint Diodecgs
CGSb Gjd Sint {0.5*cgda0}
CDSint Dint Sint {cdsa0}
CGSint Gint Sint 1e-13
CDS D S 1e-13
CGD   G D 1e-13
CGS G S 1e-13
.MODEL DGI D IS=5.6e-20 N=5.8 XTI=7 ISR=0 NR=2.9 VJ=12.7 CJO=0 Rs=.9
.MODEL DGSI D EG=3.26 IS=0.700e-14 N=3.71 XTI=15 ISR=0 CJO=0 Rs=.1
.MODEL DDBRKDOWN D IS=1e-40 ISR=0 N=1000 IBV=1.133 NBV=4.004e2 BV=1600 TBV1=1e-6 Rs=0.2
.MODEL DSBRKDOWN D EG=3.26 IS=1e-40 XTI=1 N=1000 ISR=0 IBV=1.823e-6 NBV=87.54 BV=45 Rs=0.2
.MODEL Diodecgd D IS=1e-40 XTI=1 N=1000 ISR=0 CJO={cgd0} EG=3.26 FC={cgd_FC} M={cgd_M} VJ={cgd_VJ} IKF=0
RS=0.2
.MODEL Diodecgs D IS=1e-40 XTI=1 N=1000 ISR=0 CJO={cgs0} EG=3.26 FC={cgs_FC} M={cgs_M} VJ={cgs_VJ} RS=0.2
.ENDS ujn1208k

```

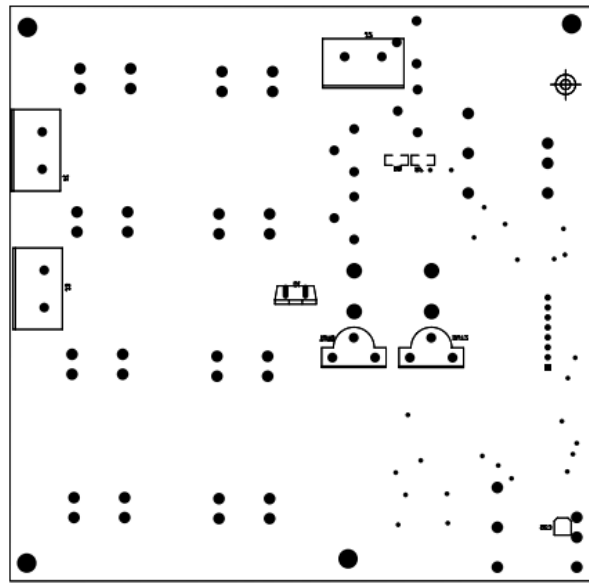
Παράρτημα Γ Πειραματική Διάταξη



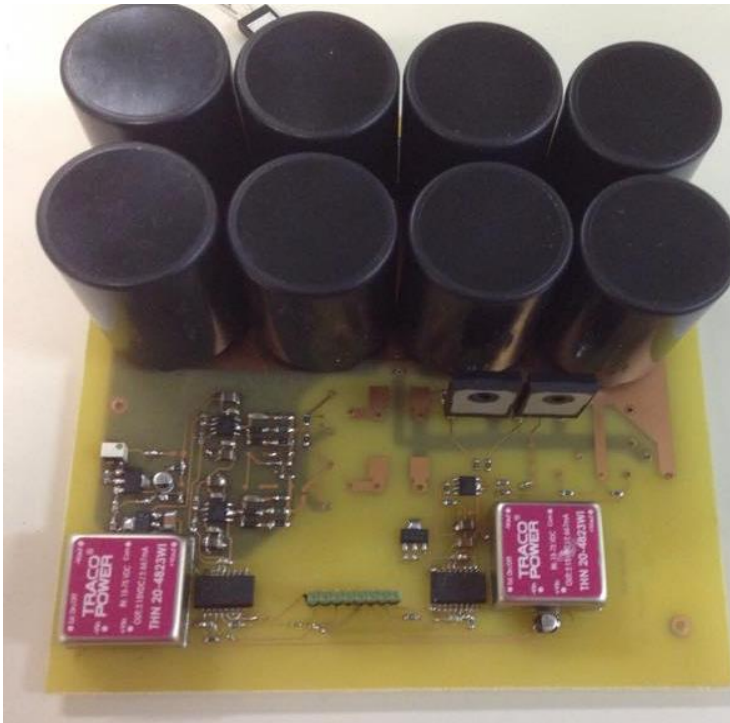
Σχήμα Γ.1: Σχηματικό διάγραμμα κυκλώματος για τα πειράματα παραλληλισμού JFET



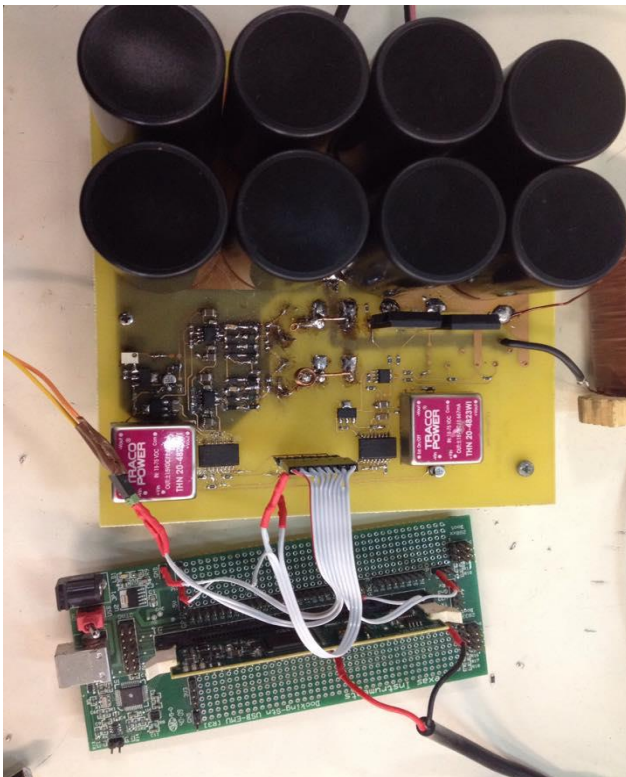
Σχήμα Γ.2: Άνω όψη της πλακέτας



Σχήμα Γ.3: Κάτω όψη της πλακέτας



Σχήμα Γ.4: Φυσική διάταξη της πλακέτας άνω όψη



Σχήμα Γ.5: Φυσική διάταξη της πλακέτας άνω όψη συνδεδεμένη με το μικροεπεξεργαστή

Βιβλιογραφία

- [1] Silicon doping: <http://encyclopedia2.thefreedictionary.com/n-type+silicon>.
- [2] <http://el.wikipedia.org/wiki/%CE%A0%CF%85%CF%81%CE%AF%CF%84%CE%B9%CE%BF>
- [3] Στέφανος Ν.Μανιάς “Ηλεκτρονικά Ισχύος”, Εκδόσεις Συμμεών, Αθήνα 2012.
- [4] Power diode: <http://en.wikipedia.org/wiki/Diode>.
- [5] Power diode:http://www.electronics-tutorials.ws/diode/diode_3.html.
- [6] Silicon carbide: http://en.wikipedia.org/wiki/Silicon_carbide.
- [7] <http://spectrum.ieee.org/semiconductors/materials/silicon-carbide-smaller-faster-tougher/0>.
- [8] P. G. Neudeck, "SiC Technology," The VLSI Handbook, The Electrical Engineering Handbook Series, W.-K. Chen, Ed. Boca Raton, Florida: CRC Press and IEEE Press, 2000.
- [9] Stephen E. Sadow, Anant Agarwal, “Advances in Silicon Carbide Processing and Applications”, Artech House, Inc.
- [10] J. Biela, M. Schweizer, S. Waffler, B. Wrzecionko, and J.W. Kolar, “SiC vs Si – Evaluation of Potentials for Performance Improvement of Power Electronics Converter Systems by SiC Power Semiconductors”, Power Electronic Systems Laboratory, ETH Zurich.
- [11] https://www.infineon.com/dgdl/Infineon-IJW120R100T1-DS-v02_00en.pdf?fileId=db3a304341e0aed001420353f03a0e4b.
- [12] The field Effect Transistor :http://www.electronics-tutorials.ws/transistor/tran_5.html.
- [13] JFET animation : http://www.learnabout-electronics.org/fet_03.php.
- [14] Adel S. Sedra-Kenneth C. Smith, “Μικροηλεκτρονικά κυκλώματα, Εκδόσεις παπασωτηρίου”, Αθήνα 1994.
- [15] Dimosthenis Pefititsis “On Gate Drivers and Applications of Normally-ON SiC JFETs” 2013.
- [16] Veliadis, V., McNutt, T. ;Snook, M. ;Hearne, H. ;Potyraj,P. Scozzie, C.” A 1680-V (at 1 \hbox {mA/cm}^2) 54-A (at 780 \hbox {W/cm}^2) Normally ON 4H-SiC JFET With 0.143-\hbox {cm}^2 Active Area “ 2008.
- [17] Stewart, E.J. ; Hearne, H. ; Snook, M. ; Lelis, A. ; Scozzie, C. “A 9-kV Normally-on Vertical-Channel SiC JFET for Unipolar Operation”, Electron Device Letters, IEEE (Volume:31 , Issue: 5).

- [18] Zhao, J.H. ; Fursin, L. ; Alexandrov, P. ; Weiner, M. " 4H-SiC normally-off vertical junction field-effect transistor with high current density", Electron Device Letters, IEEE (Volume:24 , Issue: 7).
- [19] Andrew Ritenour, David C. Sheridan, Volodymyr Bondarenko, Jeff B. Casady , "Performance of 15 mm 1200V Normally-off SiC VJFET with 120A Saturation Current", Materials Science Forum (Volumes 645-648) April 2010.
- [20] Undeland, T., Abuishmais, I. "Dynamic characterization of 63 mQ, 1.2 kV, normally-off SiC VJFET", Power Electronics and ECCE Asia (ICPE & ECCE), 2011.
- [21] Sheridan, D.C. Chatty, K. ; Bondarenko, V. ; Casady, J.B. " Reverse conduction properties of vertical SiC trench JFETs" Power Semiconductor Devices and ICs (ISPSD), 2012.
- [21] Cai, C., Zhou, W. ; Sheng, K. "Characteristics and Application of Normally-Off SiC-JFETs in Converters Without Antiparallel Diodes" Power Electronics, IEEE Transactions on (Volume:28 , Issue: 10) 2013.
- [22] Kampitsis, G., Stefan, P. ; Chrysogelos, N. ; Papathanassiou, S. ; Manias, S. "Assessment of the reverse operational characteristics of SiC JFETs in a diode-less inverter " Industrial Electronics Society, IECON 2013 - 39th Annual Conference of the IEEE 2013.
- [23] Shillington, R., Gaynor, P. ; Harrison, M. ; Heffernan, W. "Silicon carbide JFET reverse conduction characteristics and use in power converters" 2012
- [24] Διπλωματική εργασία Κωνσταντίνος Δ. Γεωργόπουλος "Ημιαγωγικοί διακόπτες-JFETs καρβιδίου πυριτίου" 2012.
- [25] Παντελής Στέφας "Κυκλώματα οδήγησης ημιαγωγικών διακοπών Normally-on και Normally-off καρβιδίου του πυριτίου: Εφαρμογή σε μετατροπέα ανύψωσης τάσης για φωτοβολταϊκά συστήματα", 2013.
- [26] Χρίστος Χαράλαμπος διπλωματική εργασία " Μελέτη του ημιαγωγικού στοιχείου ισχύος SiC JFET και εφαρμογή του στην κατασκευή μετατροπέα ισχύος ανύψωσης τάσης τύπου boost ".
- [27] Lai, J.-S., Yu, H. ; Zhang, J. ; Alexandrov, P. ; Li, Y. ; Zhao, J.H. ; Sheng, K. ; Hefner, A. "Characterization of normally-off SiC vertical JFET devices and inverter circuits " Industry Applications Conference, 2005. Fourtieth IAS Annual Meeting. Conference Record of the 2005
- [28] Kampitsis, G. Papathanassiou, S. ; Manias, S. "Performance consideration of an AC coupled gate drive circuit with forward bias for normally-on SiC JFETs" Energy Conversion Congress and Exposition (ECCE), 2013 IEEE.
- [29] Franke, W.-T. "Comparison of switching and conducting performance of SiC-JFET and SiC-BJT with a state of the art IGBT " Power Electronics and Applications, 2009.

- [30] Pefitisis, D., Baburske, R. ; Rabkowski, J. ; Lutz, J. ; Tolstoy, G. ; Nee, H.-P. "Challenges regarding parallel-connection of SiC JFETs " Power Electronics, IEEE Transactions on (Volume:28 , Issue: 3) 2012.
- [31] Κυρίκος Ευθύμιος διπλωματική εργασία "Κατασκευαστική Μελέτη Ημιαγωγικών διακοπών Ισχύος", 2014.
- [32] Jang-Kwon Lim, Pefitisis, D. ; Rabkowski, J. ; Bakowski, M. ; Nee, H.-P. "Analysis and Experimental Verification of the Influence of Fabrication Process Tolerances and Circuit Parasitics on Transient Current Sharing of Parallel-Connected SiC JFETs " Power Electronics, IEEE Transactions on (Volume:29 , Issue: 5) 2014.
- [33] Pefitisis, D., Baburske, R. ; Rabkowski, J. ; Lutz, J. ; Tolstoy, G. ; Nee, H.-P. "Challenges Regarding Parallel Connection of SiC JFETs ", Power Electronics, IEEE Transactions on (Volume:28 , Issue: 3) 2011.
- [34] "Joseph Brandon Witcher, "Methodology for Switching Characterization of Power Devices and Modules", Virginia Tech Power Electronics, January 2002.
- [35] Datasheet - Semisouth SJDP120R085 SiC JFET.
- [36] Datasheet - Semisouth SJEP120R100 SiC JFET.
- [37] Datasheet - USCi UJN1208K.
- [38] Robin Kelley, Fenton Rees, and Dan Schwob, "Optimized Gate Driver for Enhancement-mode SiC JFET", SemiSouth Laboratories Inc.
- [39] J.B. Casady, D.C. Sheridan, R. Kelley, V. Bondarenko and A. Ritenour, "A Comparison of 1200V Normally-OFF & Normally-ON Vertical Trench SiC Power JFET Devices", SemiSouth Laboratories Inc.
- [40] B. Wrzcionko, D. Bortis, J. Biela, and J. Kolar, "Novel AC-Coupled Gate Driver for Ultrafast Switching of Normally Off SiC JFETs," IEEE Transactions on Power Electronics, vol. 27, pp. 3452–3463, Jul. 2012., vol. 27, pp. 3452–3463, Jul. 2012.
- [41] Power electronics handbook: devices, circuits and applications handbook/edited by Muhammad H.Rashid-3rd edition ISBN 978-0-12-382036-5.
- [42] Harold M. Stillman, IGCTs - megawatt power switches for medium-voltage applications, ABB Zurich, Switzerland, Reprint from ABB Review 3/97.
- [43] Thomas Setz, Matthias Lüscher, Applying IGCTs, ABB Switzerland Ltd Semiconductors, October 2007.
- [44] Peter Steimer, Oscar Apeldoorn, Eric Carroll, IGCT Devices - Applications and Future Opportunities, IEEE PES, July 2000, Seattle, USA.

- [45] Björn Backlund, Raffael Schnell, Ulrich Schlapbach, Roland Fischer, Evgeny Tsyplakov, Applying IGBTs, Application Note, ABB Switzerland Ltd Semiconductors, May 2012.
- [46] SILICA_ROHM-Handbook_Power_Device-2015.
- [47] D.A. Marckx, "Breakthrough in Power Electronics from SiC", National Renewable Energy Laboratory, 2005.
- [48] Jacek Rabkowski, Dimosthenis Peftitsis and Hans-Peter Nee, "Silicon Carbide Power Transistors", IEEE Industrial Electronics Magazine, June 2012.
- [49] Round S. , Heldwein M. , Kolar J. , Holfstjater I. , Friedrichs P. , "A SiC JFET driver for a 5 kW, 150 kHz three-phase PWM converter" IEEE Industrial Electronics Magazine, June 2005.
- [50] Διπλωματική εργασία Απόλλων Χρίστου Χαραλάμπους, "Μελέτη του ημιαγωγικού στοιχείου ισχύος SiC JFET και εφαρμογή του στην κατασκευή μετατροπέα ισχύος ανύψωσης τάσης τύπου boost".
- [51] Bin Zhao, Haihong Qin, Jiaopu Wen, Yangguang Yan , "Characteristics, Applications and Challenges of SiC Power Devices for Future Power Electronic System" Power Electronics and Motion Control Conference (IPEMC), 2012.
- [52] Hui Zhang, L. M. Tolbert, Jung Hee Han, M. S. Chinthavali, F. Barlow, "18 kW three phase inverter system using hermetically sealed SiC phase-leg power modules," Applied Power Electronics Conference and Exposition (APEC), 2010 25th Annual IEEE, 2010, pp. 1108–1112.
- [53] Platania Elisa, Zhiyang Chen, Filippo Chimento, Member, IEEE, Alexander E. Grekov, Ruiyun Fu, Liqing Lu, Angelo Raciti, Hudins, Mantooth, Sheridan, Cassady "A Physics-Based Model for a SiC JFET Accounting for Electric-Field-Dependent Mobility" Industry Applications, IEEE Transactions on (Volume:47 , Issue: 1), 2011.
- [54] Nagel, A. Bernet, S. Bruckner, T. Steimer, P.K. Apeldoorn, O. "Characterization of IGCTs for Series Connected Operation" Industry Application Conference, 2000.
- [55] Young-Chul Shin, Bongseong Kim, Kwang-Cheol Ko, "An active voltage clamping method on series connected power semiconductors for pulsed hard switching application" Power Modulator and High Voltage Conference (IPMHVC), 2010 IEEE International.