



ΕΘΝΙΚΟ ΜΕΤΣΟΒΙΟ ΠΟΛΥΤΕΧΝΕΙΟ

ΣΧΟΛΗ ΜΗΧΑΝΟΛΟΓΩΝ ΜΗΧΑΝΙΚΩΝ

ΤΟΜΕΑΣ Μ.Κ. & Α.Ε.

Εργαστήριο Αυτομάτου Ελέγχου

Μεταπτυχιακή Εργασία

Σχεδιασμός και Κατασκευή Ηλεκτρικών και Ηλεκτρονικών Υποσυστημάτων

Τετράποδου Ρομπότ

Κωνσταντίνος Δ. Ασημακόπουλος

Επιβλέπων Καθηγητής: Ε. Γ. Παπαδόπουλος

ΑΘΗΝΑ 2017

Περίληψη

Στην παρούσα εργασία περιγράφεται ο σχεδιασμός και η κατασκευή των απαραίτητων ηλεκτρικών και ηλεκτρονικών υποσυστημάτων για τη λειτουργία ενός τετράποδου ρομπότ. Παρουσιάζεται η διαδικασία σχεδιασμού των εξής υποσυστημάτων:

- a) Τροφοδοσία
- b) Διασύνδεση συστήματος ελέγχου και ρομπότ

Αναλύεται η λειτουργία κάθε υποσυστήματος, επεξηγούνται οι λόγοι για τους οποίους σχεδιάστηκε κάθε ένα από αυτά και περιγράφονται οι αποφάσεις που ελήφθησαν με στόχο την αντιμετώπιση προβλημάτων που προέκυψαν κατά τον σχεδιασμό αλλά και κατά τη λειτουργία του ρομπότ. Τα προβλήματα κατά το σχεδιασμό και τη λειτουργία των ηλεκτρικών και ηλεκτρονικών υποσυστημάτων υποδεικνύουν επίσης δυνατές μελλοντικές τροποποιήσεις τους.

Abstract

The aim of this Master's thesis is to describe the design and construction of the necessary electrical and electronic subsystems to operate a four-legged robot. The following subsystems of the designed system are presented:

- a) Power Supply
- b) Interface of control system and robot

The function of each subsystem is analyzed along with the reasons that led to its design. Special mention is made to the decisions taken to address the problems encountered during the design phase and during operation of the robot. The problems encountered during the design process along with remarks from the operation of the electrical and electronic subsystems lead to possible future amendments.

Περιεχόμενα

1	Εισαγωγή.....	15
1.1	Σκοπός Εργασίας	15
1.2	Ανασκόπηση Βιβλιογραφίας	16
1.3	Δομή Εργασίας	18
2	Στοιχεία Θεωρίας	19
2.1	Εισαγωγή	19
2.2	Ηλεκτρικοί κινητήρες και οδήγηση αυτών	19
2.3	Μπαταρίες.....	22
2.4	Ηλεκτρικός θόρυβος	23
2.5	Γραμμικά και διακοπτικά τροφοδοτικά τάσης	25
3	Σχεδιασμός Υποσυστημάτων Ρομπότ	30
3.1	Εισαγωγή	30
3.2	Συνολικό σχέδιο του συστήματος	30
3.3	Τροφοδοσία	31
3.3.1	Προστασία πηγής.....	32
3.3.2	Πλακέτα υψηλής ισχύος	36
3.3.3	Πλακέτα χαμηλής ισχύος.....	40
3.4	Έλεγχος – Σύνδεση με το PC/104	43
3.5	Οδήγηση κινητήρων	48
4	Μελλοντική Εργασία	61
4.1	Εισαγωγή	61
4.2	Αυτόματη προστασία μπαταρίας από υπέρταση.....	61
4.3	Αναγεννητική πέδηση	62
4.4	Σύνδεση οδήγησης σε δίκτυο Ethernet.....	63
5	Βιβλιογραφία.....	70
6	Παράρτημα Α – Σχεδιασμός Τυπωμένων Πλακετών Για Εφαρμογές Υψηλής Τάσης / Ρεύματος.....	72
7	Παράρτημα Β – Κατασκευή Πλακετών	74
8	Παράρτημα Γ – Ενδεικτικός κώδικας σύνδεσης με το Si8900	86

Κατάλογος Εικόνων

Σχήμα 1-1.	Φωτογραφία τελικού ρομπότ όπως κατασκευάστηκε με τα ηλεκτρονικά συστήματα στο πάνω μέρος. Δεν εμφανίζονται οι πλακέτες τροφοδοσίας υψηλής ισχύος.	15
Σχήμα 1-2.	Το ρομπότ BigDog της εταιρείας Boston Dynamics.	16
Σχήμα 1-3.	Το ρομπότ Cheetah του MIT.....	17
Σχήμα 2-1.	Ηλεκτρικό κύκλωμα κινητήρα.....	20
Σχήμα 2-2.	Χαρακτηριστική καμπύλη ροπής / στροφών κινητήρα που λειτουργεί και στα 4 τεταρτημόρια.	21
Σχήμα 2-3.	Καμπύλες εκφόρτισης διαφόρων τύπων μπαταριών. Πηγή: http://www.mpoweruk.com/performance.htm	23
Σχήμα 2-4.	Διαχωρισμός αναλογικού και ψηφιακού μέρους συστήματος. Κάθε μέρος έχει δική του τροφοδοσία, οι οποίες ενώνονται σε ένα κεντρικό σημείο.	24
Σχήμα 2-5.	Παράδειγμα θωρακισμένου καλωδίου. Φαίνεται η θωράκιση και τα πεπλεγμένα ζεύγη καλωδίων. Πηγή: https://rubimages-liberty.netdna-ssl.com/hi-res/LLINX-HD.png	25
Σχήμα 2-6.	Χαρακτηριστικό παράδειγμα γραμμικού τροφοδοτικού τάσης (εδώ το ολοκληρωμένο LM7805).	25
Σχήμα 2-7.	Χαρακτηριστικό παράδειγμα διακοπτικού τροφοδοτικού με το ολοκληρωμένο LM2596 και τα απαραίτητα για τη λειτουργία του ηλεκτρονικά εξαρτήματα.....	26
Σχήμα 2-8.	Γραμμικό τροφοδοτικό.	27
Σχήμα 2-9.	Κύκλωμα διακοπτικού τροφοδοτικού τύπου Buck. Το στοιχείο ελέγχου (διακόπτης εδώ) μπορεί να είναι transistor ή και MOSFET.	28
Σχήμα 2-10.	Κύκλωμα διακοπτικού τροφοδοτικού τύπου Boost. Το στοιχείο ελέγχου(διακόπτης εδώ) μπορεί να είναι transistor ή και MOSFET.	29
Σχήμα 3-1.	Το ρομπότ με τις πλακέτες τοποθετημένες επάνω του.	30
Σχήμα 3-2.	Συνολικό σχέδιο ηλεκτρικού / ηλεκτρονικού συστήματος ρομπότ. Εμφανίζεται το υποσύστημα ενός μόνο ποδιού.	31
Σχήμα 3-3.	Τροφοδοτικό Agilent N8737A.	31
Σχήμα 3-4.	Τροφοδοτικό Agilent U8002a.....	32
Σχήμα 3-5.	Ηλεκτρικό σχέδιο συστήματος ιδανικής διόδου για προστασία πηγής.	33
Σχήμα 3-6.	Σχέδιο πλακέτας συστήματος ιδανικής διόδου για προστασία πηγής.	34
Σχήμα 3-7.	Τελική κατασκευή στο LPKF του συστήματος ιδανικής διόδου για προστασία πηγής. .	34
Σχήμα 3-8.	Σταθεροποίηση τάσης με χρήση διόδου τύπου Zener.....	35
Σχήμα 3-9.	Αναπαράσταση οθόνης LED 4 ψηφίων, 7 κομματιών (LED).....	37
Σχήμα 3-10.	Ηλεκτρικό σχέδιο κυκλώματος τροφοδοσίας υψηλής ισχύος. Στην εικόνα εμφανίζεται το διακοπτικό τροφοδοτικό των 5V, καθώς επίσης και οι ασφάλειες και οι σύνδεσμοι των κινητήρων.....	37
Σχήμα 3-11.	Ηλεκτρικό σχέδιο κυκλώματος τροφοδοσίας υψηλής ισχύος. Εμφανίζεται η διάταξη μέτρησης εισερχόμενης τάσης. Χρησιμοποιείται οθόνη ψηφίων τύπου LED με οδήγηση μέσω transistor από τον μικροελεγκτή ATTINY 88.	38
Σχήμα 3-12.	Σχέδιο πλακέτας τροφοδοσίας υψηλής ισχύος.	38
Σχήμα 3-13.	Δύο συνδεδεμένες πλακέτες τροφοδοσίας υψηλής ισχύος εν λειτουργία. Δεν έχουν συγκολληθεί ακόμα οι διατάξεις μέτρησης τάσης εισόδου.....	39
Σχήμα 3-14.	Ηλεκτρικό σχέδιο πλακέτας τροφοδοσίας χαμηλής ισχύος.	41
Σχήμα 3-15.	Σχέδιο πλακέτας τροφοδοσίας χαμηλής ισχύος.	41
Σχήμα 3-16.	Πλακέτα τροφοδοσίας χαμηλής ισχύος από το LPKF. Κάτω αριστερά φαίνεται το ανεμιστήράκι για ψύξη του γραμμικού τροφοδοτικού.	42

Σχήμα 3-17.	Ηλεκτρικό σχέδιο μίας από τις τέσσερις ομάδες συνδέσεων στην πλακέτα σύνδεσης με το PC104. Η τελική πλακέτα έχει 4 ίδιες τέτοιες ομάδες.	44
Σχήμα 3-18.	Ηλεκτρικό σχέδιο μίας από τις τέσσερις ομάδες συνδέσεων στην πλακέτα σύνδεσης με το PC104. Η τελική πλακέτα έχει 4 ίδιες τέτοιες ομάδες.	45
Σχήμα 3-19.	Σχέδιο πλακέτας σύνδεσης με το PC104.	45
Σχήμα 3-20.	Σχέδιο πλακέτας σύνδεσης με PC/104 με συμπληρωμένες περιοχές χαλκού (copper pour).	46
Σχήμα 3-21.	Πλακέτα σύνδεσης PC/104. Δεν συγκολλήθηκαν όλοι οι σύνδεσμοι για τους διακόπτες τερματισμού.	46
Σχήμα 3-22.	Συνολικός πύργος PC/104 με τις 2 πλακέτες σύνδεσης που κατασκευάστηκαν στις δύο πλευρές του.	47
Σχήμα 3-23.	Σύστημα οδήγησης κινητήρων της εταιρείας AMC, μοντέλο AZBDC12A8.	49
Σχήμα 3-24.	Σύμβολο ortocoupler σε ηλεκτρονικά σχέδια.	49
Σχήμα 3-25.	Ηλεκτρικό σχέδιο του κυκλώματος που χρησιμοποιήθηκε στο LTSPICE.	50
Σχήμα 3-26.	Σήμα εισόδου και σήμα εξόδου στο κύκλωμα οπτικής απομόνωσης.	51
Σχήμα 3-27.	Κύκλωμα για την αλλαγή εύρους σήματος. Προσομοίωση μέσω SPICE.	52
Σχήμα 3-28.	Προσομοίωση συμπεριφοράς κυκλώματος αλλαγής εύρους τάσης από το SPICE. Τα χρώματα των κυματομορφών αντιστοιχούν στα χρώματα των σημείων δειγματοληψίας στην εικόνα του κυκλώματος με πράσινο να είναι το σήμα εισόδου και κόκκινο το σήμα εξόδου.	52
Σχήμα 3-29.	Σχέδιο κυκλώματος πλακέτας οδήγησης κινητήρων.	54
Σχήμα 3-30.	Σχέδιο πλακέτας οδήγησης κινητήρων.	55
Σχήμα 3-31.	Πρωτότυπο πλακέτας οδήγησης κινητήρων όπως κατασκευάστηκε στο LPKF του εργαστηρίου.	55
Σχήμα 3-32.	Τελική πλακέτα οδήγησης κινητήρων.	56
Σχήμα 3-33.	Κυματομορφή των τριών καναλιών αισθητήρα Hall κατά την φυσιολογική κίνηση κινητήρα.	59
Σχήμα 3-34.	Κυματομορφή των τριών καναλιών αισθητήρα Hall κατά την μη φυσιολογική κίνηση κινητήρα.	60
Σχήμα 4-1.	Ηλεκτρικό σχέδιο συστήματος προστασίας από υπέρταση.	62
Σχήμα 4-2.	Ultracapacitor εμπορίου. Πηγή: http://www.apc-hero.co.uk/news/36/69/New-loxus-iMOD-s-Deliver-Higher-Power-Energy-Densities/	63
Σχήμα 4-3.	Πρώτο φύλλο ηλεκτρικού σχεδίου πλακέτας σύνδεσης οδήγησης σε δίκτυο Ethernet. Εμφανίζεται η συνδεσμολογία μικροελεγκτή και θύρας δικτύου.	65
Σχήμα 4-4.	Δεύτερο φύλλο ηλεκτρικού σχεδίου πλακέτας σύνδεσης οδήγησης σε δίκτυο Ethernet. Εμφανίζεται η συνδεσμολογία της τροφοδοσίας του μικροελεγκτή και των κρυστάλλων του.	66
Σχήμα 4-5.	Τρίτο φύλλο ηλεκτρικού σχεδίου πλακέτας σύνδεσης οδήγησης σε δίκτυο Ethernet. Εμφανίζεται η συνδεσμολογία για μετατροπή διαφορικού σήματος του encoder.	67
Σχήμα 4-6.	Τέταρτο φύλλο ηλεκτρικού σχεδίου πλακέτας σύνδεσης οδήγησης σε δίκτυο Ethernet. Εμφανίζεται η συνδεσμολογία μικροελεγκτή και οδήγησης κινητήρα.	68
Σχήμα 4-7.	Πάνω πλευρά πλακέτας σύνδεσης οδηγού σε δίκτυο Ethernet.	69
Σχήμα 4-8.	Κάτω πλευρά πλακέτας σύνδεσης οδηγού σε δίκτυο Ethernet.	69
Σχήμα 6-1.	Διάγραμμα ρεύματος - διατομής για αγωγούς χαλκού με διάφορες πιθανές αυξήσεις θερμοκρασίας κατά την λειτουργία.	73
Σχήμα 7-1.	Επιλογή template στο software του LPKF.	74
Σχήμα 7-2.	Εισαγωγή αρχείων.	75
Σχήμα 7-3.	Αντιστοίχιση αρχείων σε layers.	75

Σχήμα 7-4.	Κεντρική οθόνη προγράμματος μετά την εισαγωγή αρχείων.....	76
Σχήμα 7-5.	Μενού για εισαγωγή Fiducials.....	77
Σχήμα 7-6.	Εισαγωγή Fiducials.....	78
Σχήμα 7-7.	Μενού για την δημιουργία toolpath κατεργασίας.	78
Σχήμα 7-8.	Παράθυρο ρυθμίσεων για τη δημιουργία toolpath. Εμφανίζονται οι προτεινόμενες ρυθμίσεις.....	79
Σχήμα 7-9.	Ολοκλήρωση υπολογισμού και δημιουργίας toolpath.....	80
Σχήμα 7-10.	Επιλογή και εισαγωγή εργαλείων στο σύστημα συγκράτησης.	81
Σχήμα 7-11.	Μενού για την εκτέλεση του οδηγού δημιουργίας πλακέτας.....	81
Σχήμα 7-12.	Οδηγός δημιουργίας πλακέτας.....	82
Σχήμα 7-13.	Μήνυμα σφάλματος λόγω μη τοποθέτησης εργαλείων.	82
Σχήμα 7-14.	Ρυθμίσεις υλικού.....	83
Σχήμα 7-15.	Ρύθμιση θέσης πλακέτας στο υλικό και προαιρετικά ρύθμιση δημιουργίας πολλαπλών αντιγράφων.....	84
Σχήμα 7-16.	Κατασκευή πλακέτας.....	84
Σχήμα 7-17.	Μήνυμα σφάλματος λόγω έλλειψης εργαλείου στον εργαλειοφορέα.....	85
Σχήμα 7-18.	Μήνυμα για την περιστροφή της πλακέτας κατά την κατασκευή πλακετών 2 επιπέδων.....	85

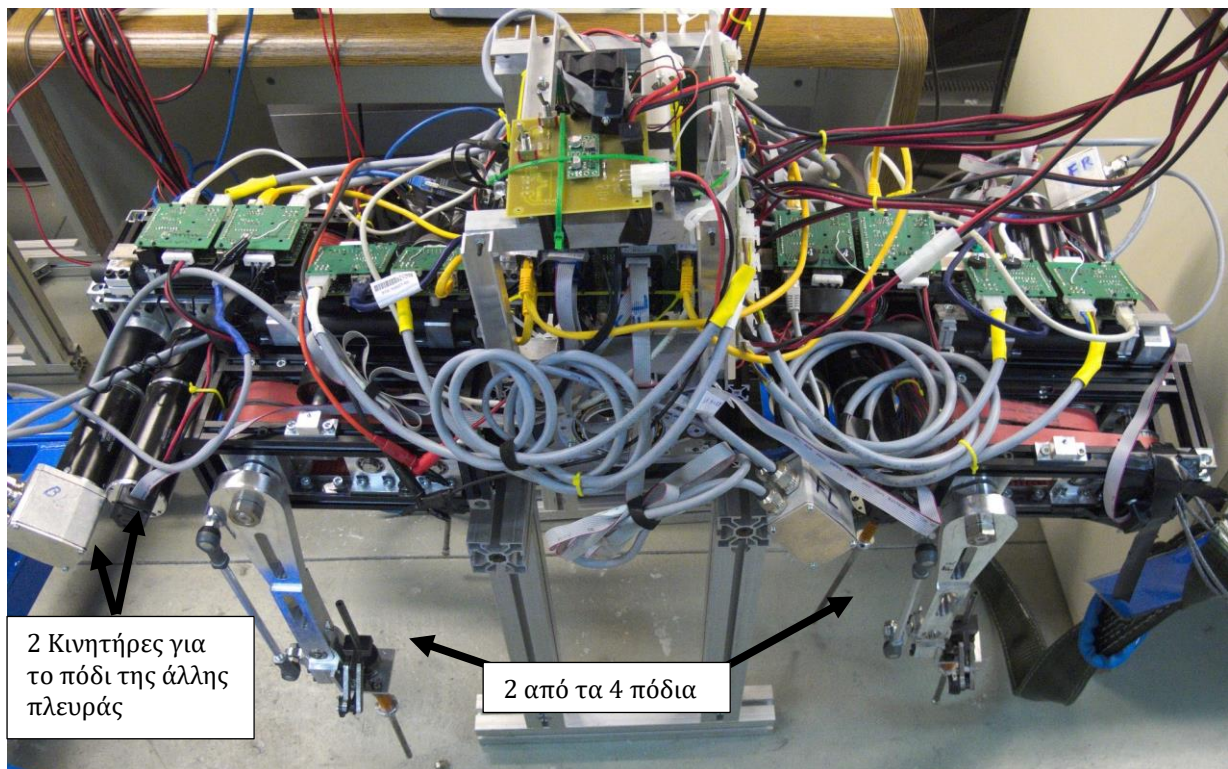
Κατάλογος Πινάκων

Πίνακας 2-1. Σύγκριση χαρακτηριστικών κυριότερων τύπων επαναφορτιζόμενων μπαταριών.	22
Πίνακας 3-1. Εξαρτήματα που χρησιμοποιήθηκαν στην πλακέτα προστασίας πηγής.	35
Πίνακας 3-2. Εξαρτήματα για την πλακέτα τροφοδοσίας υψηλής ισχύος.	39
Πίνακας 3-3. Εξαρτήματα για την πλακέτα τροφοδοσίας χαμηλής ισχύος.	42
Πίνακας 3-4. Εξαρτήματα που απαιτούνται για την κατασκευή της πλακέτας σύνδεσης PC/104 στον σύνδεσμο CN10.	47
Πίνακας 3-5. Εξαρτήματα που απαιτούνται για την κατασκευή της πλακέτας σύνδεσης PC/104 στον σύνδεσμο CN11.	48
Πίνακας 3-6. Ηλεκτρικές συνδέσεις πλακέτας οδήγησης drive.	53
Πίνακας 3-7. Απαιτούμενα εξαρτήματα για κάθε πλακέτα οδήγησης κινητήρα.	56
Πίνακας 3-8. Απαιτούμενα εξαρτήματα για την κατασκευή των καλωδίων σύνδεσης της πλακέτας οδήγησης κινητήρα.	57

1 Εισαγωγή

1.1 Σκοπός Εργασίας

Σκοπός της παρούσας εργασίας ήταν ο σχεδιασμός και η κατασκευή των ηλεκτρικών και ηλεκτρονικών υποσυστημάτων που απαιτούνται για τη λειτουργία ενός τετράποδου ρομπότ. Το συγκεκριμένο ρομπότ είναι ένας μηχανισμός με τέσσερα άκρα (πόδια) κάθε ένα εκ των οποίων φέρει μία άρθρωση στην ένωση του με το κύριο σώμα του ρομπότ (γοφός - hip) και μία άρθρωση στο μέσο του άκρου (γόνατο), η οποία και το διαχωρίζει σε δύο τμήματα (Σχήμα 1-1). Και οι δύο αρθρώσεις κινούνται από ηλεκτρικούς κινητήρες με κατάλληλο σύστημα μετάδοσης κίνησης ούτως ώστε να μεταδίδεται η κίνηση σε αυτές χωρίς να πρέπει οι κινητήρες να τοποθετηθούν πάνω στο πόδι.



Σχήμα 1-1. Φωτογραφία τελικού ρομπότ όπως κατασκευάστηκε με τα ηλεκτρονικά συστήματα στο πάνω μέρος. Δεν εμφανίζονται οι πλακέτες τροφοδοσίας υψηλής ισχύος.

Ο εν λόγω μηχανισμός παρουσιάζει σειρά σημαντικών δυσκολιών στο σχεδιασμό των ηλεκτρονικών του υποσυστημάτων, κυρίως λόγω των υψηλών ροπών και ταχυτήτων που πρέπει να αναπτύσσουν οι κινητήρες, προκειμένου το ρομπότ να κινείται με τις απαιτούμενες ταχύτητες. Για την επίτευξη των αναγκαίων συνθηκών λειτουργίας, χρησιμοποιείται υψηλή τάση τροφοδοσίας και μεγάλα ρεύματα, παράγοντες με σημαντική επίδραση στη μορφή των ηλεκτρονικών υποσυστημάτων. Επίσης, καθώς το ρομπότ πρέπει να είναι πλήρως αυτόνομο, γίνεται προσπάθεια ελαχιστοποίησης της ενεργειακής κατανάλωσης των υποσυστημάτων του και ιδιαίτερα του βάρους αυτών καθώς η μείωση του βάρους οδηγεί σε μείωση του φορτίου και άρα της ενεργειακής κατανάλωσης όλων των κινητήρων.

Τέλος, ιδιαίτερη προσοχή δίνεται στη δυνατότητα επιδιόρθωσης και αντικατάστασης οποιουδήποτε τμήματος του συστήματος, στην περίπτωση που παρουσιάσει βλάβη, μέσω του σχεδιασμού όλων των υποσυστημάτων σε μορφή αυτοτελών τμημάτων, τα οποία μπορούν να αντικατασταθούν με

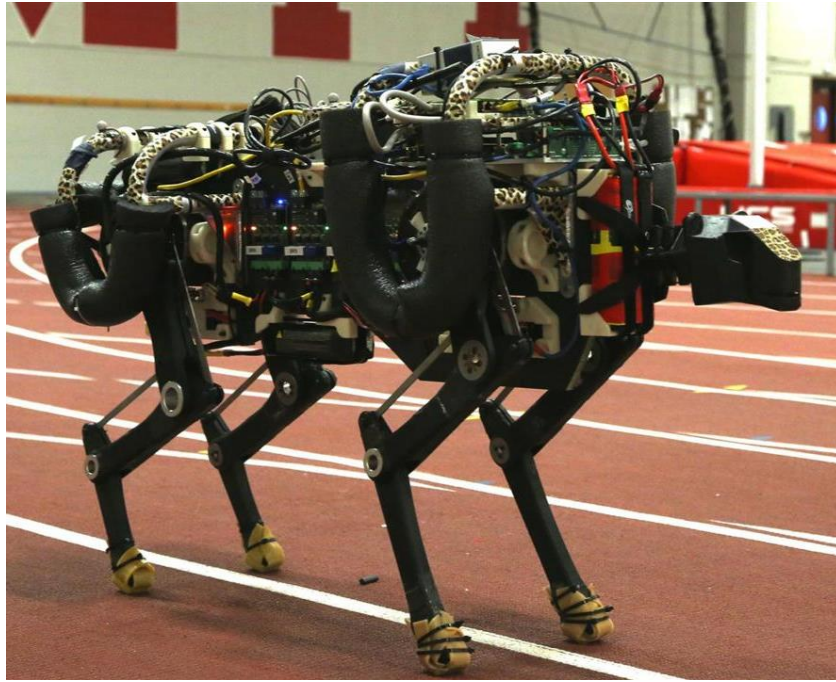
μεγαλύτερη ευκολία. Σε αυτό συνεισφέρει επίσης σημαντικά η χρήση διαφορετικών ηλεκτρικών συνδέσμων ασφαλείας, οι οποίοι αντέχουν σε κραδασμούς, επιτρέποντας παράλληλα την εύκολη και γρήγορη αντικατάσταση των ελαττωματικών στοιχείων.

1.2 Ανασκόπηση Βιβλιογραφίας

Τα τελευταία χρόνια υπάρχει έντονο ερευνητικό ενδιαφέρον για την ανάπτυξη τετράποδων ρομπότ. Ειδικότερα ρομπότ όπως το “BigDog” της εταιρείας Boston Dynamics [1] (Σχήμα 1-2) ή το τετράποδο Cheetah του MIT [2] (Σχήμα 1-3) είναι ιδιαίτερα γνωστά. Όμως δεν πρόκειται για καινούργιο ερευνητικό τομέα. Ήδη το 1984 ο Shigeo Hirose ασχολήθηκε με το πρόβλημα του σχεδιασμού και κατασκευής ενός τετράποδου ρομπότ αναφερόμενος μάλιστα στην μεγαλύτερη ευκολία κίνησης σε ανώμαλο έδαφος από άλλα ρομπότ (πχ με ρόδες) [3]. Επίσης, το 1986, οι Tsu-Tian Lee et al ανέλυσαν τον έλεγχο βαδίσματος σε τετράποδα ρομπότ [4].



Σχήμα 1-2. Το ρομπότ BigDog της εταιρείας Boston Dynamics.



Σχήμα 1-3. Το ρομπότ Cheetah του MIT.

Σημαντική είναι επίσης η εργασία του Daniel John DiLorenzo η οποία αν και αρκετά παλαιά (1987) παρέχει σημαντικές πληροφορίες για την κατασκευή του ηλεκτρονικού συστήματος ελέγχου, χωρίς όμως να παρουσιάζει τα τελικά σχέδια των πλακετών [5]. Χωρίς τη χρήση ολοκληρωμένων συστημάτων και κυρίως με χρήση αναλογικών ηλεκτρονικών διατάξεων και απλών ψηφιακών ολοκληρωμένων της οικογένειας 74LSXXX, δημιουργήθηκε σύστημα ηλεκτρονικού ελέγχου κινητήρων το οποίο επέτρεπε την ελεγχόμενη κίνηση του ρομπότ. Το κατώτερο στρώμα ελέγχου δηλαδή η ελεγχόμενη κίνηση των κινητήρων έγινε χωρίς μικροεπεξεργαστές ενώ ο συνολικός έλεγχος έγινε με χρήση ηλεκτρονικού υπολογιστή και κατάλληλου προγράμματος σε αυτόν.

Η ερευνητική δραστηριότητα στον τομέα συνεχίστηκε τα επόμενα χρόνια με δημοσιεύσεις για όλο και πιο εξελιγμένα τετράποδα. Το ρομπότ TITAN - VIII το 1996 [6] μελετήθηκε σε μεγάλο βαθμό από τους κατασκευαστές του ενώ δίνονται και δείκτες για την ενεργειακή του κατανάλωση. Τετράποδο ρομπότ κατασκεύασαν και μελέτησαν επίσης, οι Karsten Berns et al το 1999 [7]. Στην εργασία τους μελετούν την κίνηση του τετραπόδου ενώ κάνουν και συνοπτική αναφορά στον σχεδιασμό του ηλεκτρονικού συστήματος του τετραπόδου τους. Αναφέρουν ότι χρησιμοποιούν συστοιχία μικροελεγκτών σε συνδυασμό με έναν κεντρικό υπολογιστή. Οι μικροελεγκτές χρησιμοποιούνται για τον έλεγχο των κινητήρων και την επικοινωνία με αισθητήρες ενώ ο κεντρικός υπολογιστής είναι υπεύθυνος για τον συνολικό έλεγχο του ρομπότ μέσω της χρήσης δικτύου CAN με τους μικροελεγκτές. Καθώς χρησιμοποίησαν έτοιμες πλακέτες για τους μικροελεγκτές και τον υπολογιστή δεν παρουσιάζονται περαιτέρω λεπτομέρειες σχετικά με το ηλεκτρονικό σύστημα ελέγχου.

Το 2003 οι Taehun Kang et al [8] παρουσίασαν το ρομπότ που κατασκεύασαν το οποίο είχε την δυνατότητα πέρα από το βάδισμα να μπορεί και να σκαρφαλώνει σε κάθετες επιφάνειες και να ξεπερνά εμπόδια. Το ρομπότ κατασκευάστηκε για αυτοματοποιημένο μη καταστροφικό έλεγχο σε δυσπρόσιτες περιοχές. Στην εργασία τους αναφέρονται στην χρήση διπλού συστήματος ελέγχου αποτελούμενο από δύο ξεχωριστούς ελεγκτές διαφορετικής αρχιτεκτονικής. Ο πρώτος ελεγκτής είναι υπολογιστής σε

μορφή μονής πλακέτας (Single Board Computer) εξοπλισμένος με δυνατότητες ασύρματης δικτύωσης και λειτουργικό πραγματικού χρόνου. Δεν δίνονται πληροφορίες για τη μορφή του δεύτερου ελεγκτή πέρα από το ότι χρησιμοποιείται για τον έλεγχο της κάμερας ενός βαθμού ελευθερίας που χρησιμοποιείται για οπτικό έλεγχο και του αισθητήρα μη καταστροφικού ελέγχου με υπέρηχους. Συνολικά όμως, δεν γίνεται αναφορά στο σχεδιασμό του ηλεκτρονικού συστήματος ελέγχου, αναφερόμενοι απλά στην μορφή του.

Στα τετράποδα ρομπότ προστέθηκε επίσης το ρομπότ των Se-Hoon Park et al [9] το οποίο χρησιμοποιούσε επίσης και άρθρωση στην μέση, προκειμένου η κίνηση του να προσομοιάσει ακόμα περισσότερο στην φυσική κίνηση των ζώων. Τέλος το 2007 δημοσιεύτηκε από τους John R. Rebula et al [10] η εργασία τους για κίνηση τετράποδου ρομπότ σε γνωστή ανώμαλη επιφάνεια.

Αναφορά στα ηλεκτρονικά συστήματα ελέγχου γίνεται στην εργασία των Goldfarb et al [11] οι οποίοι παρουσιάζουν μεταξύ άλλων τις ηλεκτρονικές διατάξεις που ανέπτυξαν για την κατάλληλη οδήγηση του ρομπότ που δημιούργησαν. Στην εργασία τους όμως δεν εμφανίζονται τα σχέδια των ηλεκτρονικών αυτών διατάξεων που σχεδίασαν και κατασκεύασαν παρά μόνο η γενική λειτουργία, οι διαστάσεις, και το βάρος αυτών.

Συνολικά, αν και έχει υπάρξει σημαντικός αριθμός δημοσιεύσεων για το θέμα τετράποδων ρομπότ, πολύ λίγες από αυτές αναφέρονται στις ηλεκτρονικές διατάξεις που χρησιμοποιήθηκαν ή/και τα προβλήματα που αντιμετωπίστηκαν. Οι εργασίες στις οποίες αναφέρονται και περιγράφονται τα ηλεκτρονικά υποσυστήματα που χρησιμοποιήθηκαν, δεν αναφέρουν με μεγάλη λεπτομέρεια τις διατάξεις που αναπτύχθηκαν και χρησιμοποιήθηκαν ή χρησιμοποιήθηκαν έτοιμες διατάξεις.

1.3 Δομή Εργασίας

Στο Κεφάλαιο 2, αναλύονται οι βασικές θεωρητικές αρχές για τα τμήματα του ρομπότ που επηρέασαν άμεσα το μετέπειτα σχεδιασμό των ηλεκτρονικών υποσυστημάτων. Γίνεται αναφορά στους ηλεκτρικούς κινητήρες και ειδικά στους τύπους που χρησιμοποιήθηκαν, στις επαναφορτιζόμενες μπαταρίες, στον ηλεκτρομαγνητικό θόρυβο και σε διάφορες τεχνικές αντιμετώπισής του. Τέλος περιγράφονται οι δύο κυριότεροι τύποι τροφοδοτικών που χρησιμοποιήθηκαν.

Στο κύριο μέρος της εργασίας παρουσιάζεται αρχικά το συνολικό ηλεκτρικό και ηλεκτρονικό σύστημα του ρομπότ. Στη συνέχεια, αναλύεται σε μεγαλύτερο βάθος το κάθε κύριο υποσύστημα, παρουσιάζονται οι κύριες απαιτήσεις του συνολικού συστήματος του ρομπότ που καθοδήγησαν τον σχεδιασμό του, αναφέρονται αποτελέσματα προσομοιώσεων της συμπεριφοράς των ηλεκτρονικών κυκλωμάτων κατά τον σχεδιασμό όπου αυτά απαιτήθηκαν και επεξηγούνται οι λόγοι που καθόρισαν τις όποιες επιλογές έγιναν κατά τον σχεδιασμό και την κατασκευή των υποσυστημάτων. Τέλος παρατίθενται και αναλύονται τα σχέδια που δημιουργήθηκαν ενώ παρουσιάζονται και φωτογραφίες των τελικών υποσυστημάτων που κατασκευάστηκαν.

Στο τελευταίο μέρος της εργασίας, γίνεται αναφορά σε μελλοντικές τροποποιήσεις που μπορούν να γίνουν στο ρομπότ, με σκοπό τη βελτίωση της λειτουργίας του όσον αφορά τα ηλεκτρονικά υποσυστήματα.

2 Στοιχεία Θεωρίας

2.1 Εισαγωγή

Κατά το σχεδιασμό και την κατασκευή των ηλεκτρονικών υποσυστημάτων του τετραπόδου έγιναν διάφορες επιλογές με σκοπό την καλύτερη αντιμετώπιση περιορισμών που σχετίζονται με την λειτουργία και κίνηση του τετράποδου ρομπότ. Προκειμένου να επεξηγηθούν οι επιλογές αυτές στη συνέχεια, κρίνεται απαραίτητη η ανάλυση των βασικών στοιχείων της θεωρίας στην οποία βασίστηκε ο σχεδιασμός του συνόλου των ηλεκτρικών και ηλεκτρονικών υποσυστημάτων του ρομπότ.

2.2 Ηλεκτρικοί κινητήρες και οδήγηση αυτών

Ηλεκτρικοί κινητήρες ονομάζονται οι συσκευές, οι οποίες μετατρέπουν την ηλεκτρική ενέργεια σε μηχανική. Η λειτουργία τους βασίζεται στη δημιουργία ηλεκτρομαγνητικού πεδίου από την εξωτερική τροφοδοσία και την αλληλεπίδραση αυτού είτε με μαγνητικό πεδίο μόνιμου μαγνήτη, είτε με δεύτερο ηλεκτρομαγνητικό πεδίο αντίθετης φοράς. Οι ηλεκτρικοί κινητήρες μπορούν να τροφοδοτηθούν με συνεχές ή εναλλασσόμενο ρεύμα.

Επιπλέον διαχωρισμός των ηλεκτρικών κινητήρων γίνεται βάσει της εσωτερικής κατασκευής τους. Έτσι, οι ηλεκτρικοί κινητήρες συνεχούς ρεύματος διαχωρίζονται περαιτέρω σε κινητήρες με ή χωρίς ψήκτρες. Η κάθε μία από της δύο κατηγορίες μπορεί να χωριστεί σε περαιτέρω υποκατηγορίες, ανάλογα με τον τρόπο δημιουργίας μαγνητικού πεδίου στο εσωτερικό του κινητήρα [12]. Στην εργασία αυτή χρησιμοποιούνται μόνο κινητήρες συνεχούς ρεύματος με μόνιμο μαγνήτη και ειδικότερα:

1. Με ψήκτρες (brushed)
2. Χωρίς ψήκτρες (brushless)

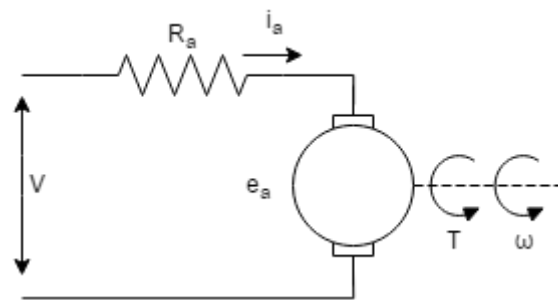
Οι παραπάνω τύποι κινητήρων λειτουργούν με παρόμοιο τρόπο. Αποτελούνται από περιστρεφόμενο πυρήνα (δρομέας) και το σταθερό σώμα του κινητήρα (στάτης). Το ηλεκτρομαγνητικό πεδίο δημιουργείται μέσω διέγερσης πηνίου με συνεχές ρεύμα και αλληλοεπιδρά με το μαγνητικό πεδίο ενός μόνιμου μαγνήτη. Η διαφορά μεταξύ των δύο τύπων κινητήρων έγκειται κυρίως στον τρόπο με τον οποίο το ηλεκτρομαγνητικό πεδίο αλλάζει φορά για να βρίσκεται πάντοτε σε αντίθεση με το μαγνητικό πεδίο του μαγνήτη και να καθίσταται δυνατή η κίνηση του κινητήρα.

Στους κινητήρες με ψήκτρες ο στάτης αποτελείται από μόνιμους μαγνήτες. Ο δρομέας αποτελείται από πηνία των οποίων τα άκρα τροφοδοτούνται μέσω διάταξης, η οποία με μηχανικό τρόπο μεταβάλλει κατά την περιστροφή την πολικότητα του ρεύματος στα άκρα του κάθε πηνίου. Η διάταξη αυτή αποτελείται από σειρά επαφών πάνω στο δρομέα οι οποίες περιστρέφονται μαζί του, και σταθερών επαφών στο στάτη. Κατά την περιστροφή του δρομέα διαφορετικά ζεύγη επαφών επάνω του εφάπτονται με τις επαφές του στάτη, με αποτέλεσμα την κατάλληλη τροφοδοσία των πηνίων για τη συνέχιση της κίνησης.

Στους κινητήρες χωρίς ψήκτρες, ο δρομέας αποτελείται από μόνιμους μαγνήτες και τα πηνία βρίσκονται στο στάτη. Αποφεύγεται έτσι η ανάγκη χρήσης επαφών οι οποίες φθείρονται και οδηγούν στη μειωμένη σχετικά διάρκεια ζωής του κινητήρα. Καθώς όμως δεν γίνεται μηχανικά πλέον η περιστροφή του ηλεκτρομαγνητικού πεδίου ώστε να λειτουργεί ο κινητήρας, απαιτείται η χρήση ηλεκτρονικού συστήματος για την τροφοδοσία του κινητήρα το οποίο μεταβάλλει κατάλληλα την

πολικότητα των πηνίων και άρα το παραγόμενο πεδίο. Προκειμένου να μεταβληθεί η πολικότητα των πηνίων και να επιτευχθεί η λειτουργία του κινητήρα, χρησιμοποιείται σύστημα ανατροφοδότησης είτε με αισθητήρες Hall, είτε με μέτρηση της αντίστροφης ΗΕΔ στα πηνία είτε με resolver. Έτσι είναι δυνατόν να γίνει προσδιορισμός της σχετικής θέσης πηνίων και μαγνητών κάθε στιγμή και να τροφοδοτηθούν κατάλληλα τα πηνία ώστε το παραγόμενο ηλεκτρομαγνητικό πεδίο να είναι αντίθετο του μαγνητικού πεδίου από τους μόνιμους μαγνήτες. Η αλλαγή αυτή στην κατασκευή των brushless κινητήρων σε σχέση με τους brushed κινητήρες, αυξάνει σημαντικά την διάρκεια ζωής του κινητήρα αλλά ταυτόχρονα αυξάνει την δυσκολία χρήσης τους.

Το ηλεκτρικό ανάλογο και των δύο τύπων κινητήρων συνεχούς ρεύματος εμφανίζεται στη συνέχεια (Σχήμα 2-1).



Σχήμα 2-1. Ηλεκτρικό κύκλωμα κινητήρα.

Από το απλοποιημένο αυτό σχήμα προκύπτουν οι ακόλουθες εξισώσεις που περιγράφουν τη λειτουργία των κινητήρων συνεχούς ρεύματος [12] [13] :

$$e_a = K * \Phi * \omega \quad (1)$$

$$V = e_a + R_a * i_a \quad (2)$$

$$T = K * \Phi * i_a \quad (3)$$

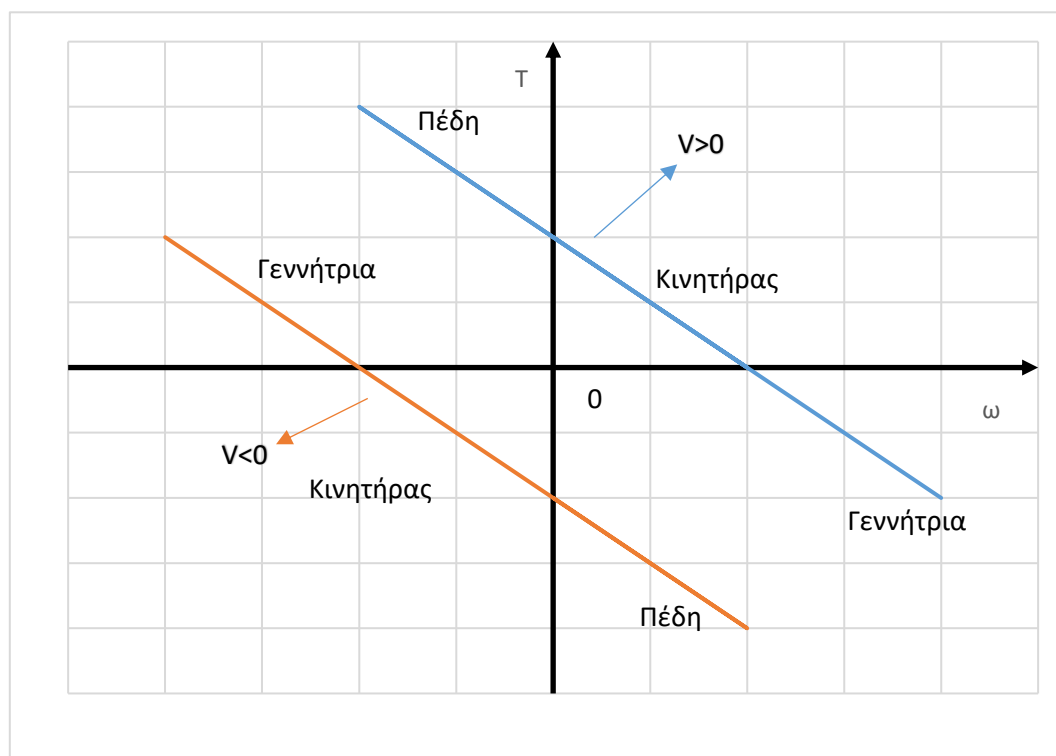
Όπου στις εξισώσεις αυτές:

- K είναι η σταθερά ροπής του κινητήρα
- ω είναι η γωνιακή ταχύτητα του
- R_a και i_a είναι η αντίσταση και το ρεύμα του πηνίου του κινητήρα, αντίστοιχα
- V και e_a είναι η εφαρμοζόμενη τάση και η ΑΗΕΔ στα άκρα του κινητήρα, αντίστοιχα
- T είναι η αναπτυσσόμενη Η/Μ ροπή
- Φ είναι η μαγνητική ροή ανά πόλο

Κυριότερο χαρακτηριστικό των κινητήρων είναι η χαρακτηριστική καμπύλη ροπής-στροφών, η οποία συνδέει την ταχύτητα περιστροφής ενός κινητήρα με τη ροπή που μπορεί να αποδώσει στην συγκεκριμένη ταχύτητα (βλ. Σχήμα 2-2). Η μορφή της καμπύλης αυτής εξαρτάται από τον τύπο του κινητήρα και επιτρέπει την επιλογή κατάλληλου κινητήρα για την κάθε εφαρμογή, δίνεται δε από τον κατασκευαστή του κινητήρα.

Η ελεγχόμενη χρήση ενός κινητήρα δηλαδή η λειτουργία του σε συνθήκες που καθορίζει ο χρήστης και όχι απλά στην μέγιστη ταχύτητα/ισχύ που αντιστοιχεί στην τροφοδοσία, απαιτεί ένα ειδικό σύστημα ελέγχου, το οποίο ονομάζεται οδήγηση (drive) κινητήρα. Το σύστημα αυτό (drive) αποτελείται από κατάλληλες ηλεκτρικές και ηλεκτρονικές διατάξεις, οι οποίες επιτρέπουν την ελεγχόμενη λειτουργία του κινητήρα. Οι διατάξεις αυτές χρησιμοποιούν σήμα ανάδρασης από το δρομέα του κινητήρα, μέσω του οποίου μπορούν να μετρήσουν την ταχύτητα περιστροφής του κινητήρα. Συγκρίνοντας την ταχύτητα περιστροφής με τη ζητούμενη από τον χρήστη ταχύτητα και μεταβάλλοντας την τροφοδοσία του κινητήρα, επιτρέπουν την ελεγχόμενη κίνησή του ανάλογα με το εξωτερικό σήμα ελέγχου. Η οδήγηση επιτρέπει επίσης τη λειτουργία του κινητήρα είτε σαν πέδη, είτε σαν γεννήτρια (βλ. Σχήμα 2-2). Επεκτείνοντας το διάγραμμα της χαρακτηριστικής καμπύλης κινητήρα και στις αρνητικές τιμές ροπής και ταχύτητας περιστροφής προκύπτουν οι ακόλουθες περιπτώσεις λειτουργίας:

1. Ομόρροπη ροπή και ταχύτητα περιστροφής, οπότε ο κινητήρας λειτουργεί κανονικά, προσφέροντας μηχανική ενέργεια στο σύστημα.
2. Αντίρροπη ροπή και ταχύτητα περιστροφής, οπότε ο κινητήρας απορροφά μηχανική ενέργεια από το σύστημα και δρα είτε σαν γεννήτρια ($V_i < 0$, $T\omega < 0$), είτε σαν πέδη ($V_i > 0$, $T\omega < 0$).



Σχήμα 2-2. Χαρακτηριστική καμπύλη ροπής / στροφών κινητήρα που λειτουργεί και στα 4 τεταρτημόρια.

Ανάλογα με τα τεταρτημόρια του διαγράμματος στροφικής ταχύτητας – ροπής από τα οποία διέρχεται η χαρακτηριστική καμπύλη ενός κινητήρα κατά την λειτουργία του με ένα συγκεκριμένο σύστημα οδήγησης, το σύστημα οδήγησης αναφέρεται ως ενός, δύο ή και τεσσάρων τεταρτημορίων. Συστήματα οδήγησης περισσότερων από ένα τεταρτημορίων έχουν υψηλότερο κόστος από ότι συστήματα οδήγησης ενός τεταρτημορίου αλλά επιτρέπουν την λειτουργία του κινητήρα ως πέδη ή και γεννήτρια. Στο επόμενο σχήμα παρουσιάζονται ενδεικτικές χαρακτηριστικές καμπύλες λειτουργίας για έναν

κινητήρα συνεχούς ρεύματος και στα τέσσερα τεταρτημόρια. Ανάλογα με την λειτουργία του κινητήρα κάθε φορά, χρησιμοποιείται διαφορετική καμπύλη. Οι καμπύλες αυτές απεικονίζουν τις μέγιστες δυνατές τιμές των δύο μεταβλητών.

2.3 Μπαταρίες

Για την τροφοδοσία του τετραπόδου χρησιμοποιείται αρχικά εξωτερικό τροφοδοτικό ισχύος. Ωστόσο, η αυτόνομη λειτουργία του ρομπότ απαιτεί τη χρήση φορητού συστήματος τροφοδοσίας αποτελούμενου από πολλαπλές μπαταρίες. Πλέον στο εμπόριο υπάρχουν πολλαπλοί τύποι μπαταριών με διαφορετική χημική σύσταση και τελείως διαφορετικά χαρακτηριστικά. Οι κυριότεροι τύποι, μαζί με τα βασικά χαρακτηριστικά τους παρουσιάζονται στον επόμενο πίνακα (Πίνακας 2-1) ([14], [15] και [16]).

Πίνακας 2-1. Σύγκριση χαρακτηριστικών κυριότερων τύπων επαναφορτιζόμενων μπαταριών.

Τύπος Μπαταρίας	Ενέργεια / Βάρος (Wh/kg)	Κόστος (\$/kWh)	Διάρκεια Ζωής (κύκλοι)	Ονομαστική Τάση Κελιού (V)
Μολύβδου / Οξέως	30 - 50	100 - 200	500 - 1,000	2.0
Νικελίου / Καδμίου	50 - 75	300 - 600	2,000 - 2,500	1.2
Νικελίου / Υδριδίου Μετάλλου	60 - 120	300 - 600	300 - 500	1.2
Ιόντων Λιθίου	200	>600	10,000	3.7

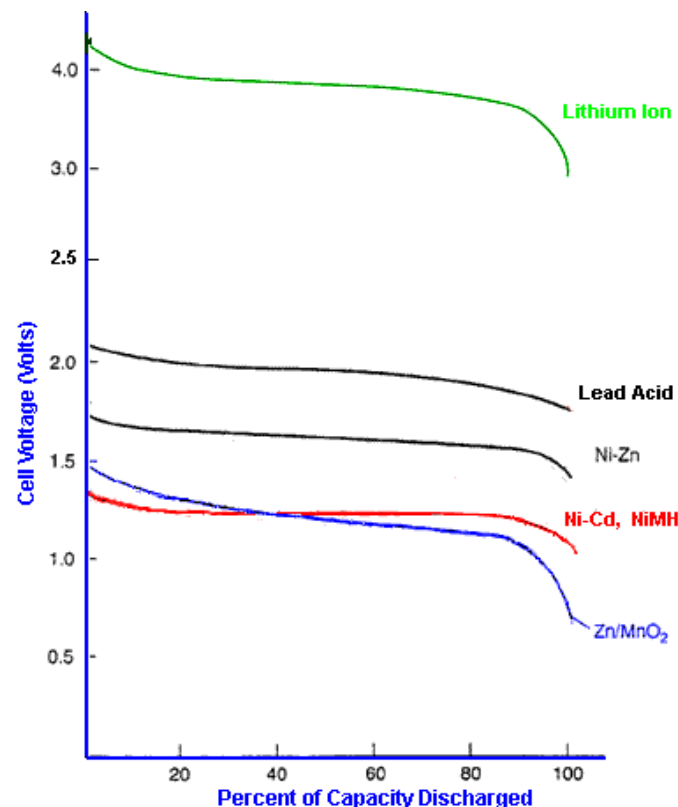
Για το τετράποδο ρομπότ οι απαιτήσεις για τις μπαταρίες συνοψίζονται στα ακόλουθα χαρακτηριστικά:

1. Υψηλή ισχύς
2. Μικρό βάρος
3. Δυνατότητα επαναφόρτισης και ιδιαίτερα σημαντικός αριθμός κύκλων φόρτισης - αποφόρτισης
4. Αντοχή σε πολύ υψηλό ρυθμό εκφόρτισης

Ο Πίνακας 2-1 υποδεικνύει ως καλύτερη τεχνολογία μπαταριών για την ικανοποίηση των ανωτέρω προδιαγραφών, τις μπαταρίες ιόντων λιθίου. Οι μπαταρίες αυτές χρησιμοποιούν κάθοδο από μεταλλικό οξειδίο του λιθίου και άνοδο από γραφίτη σε πολλαπλά στρώματα. Ο ηλεκτρολύτης αποτελείται από άλατα λιθίου διαλυμένα σε οργανικό διαλύτη. Κατά τη χρήση της μπαταρίας, άτομα λιθίου μετατρέπονται σε ιόντα και μετακινούνται προς την άνοδο όπου και μετατρέπονται ξανά σε άτομα λιθίου [16]. Οι μπαταρίες ιόντων λιθίου παρουσιάζουν πολύ υψηλή ενεργειακή πυκνότητα αλλά και υψηλότερο κόστος από τους άλλους τύπους μπαταριών.

Οι μπαταρίες ιόντων λιθίου δυστυχώς απαιτούν ειδικές διατάξεις φόρτισης και προστασίας κατά τη χρήση. Ειδικότερα, κατά τη φόρτιση δεν επιτρέπεται η φόρτιση πέραν της πλήρωσης, ενώ κατά τη χρήση δεν επιτρέπεται να συνεχιστεί η αποφόρτιση της μπαταρίας πέρα από ένα κατώτατο όριο. Ιδιαίτερα για τις συγκεκριμένες μπαταρίες, η μη προστασία τους από τις προηγούμενες περιπτώσεις οδηγεί σε αστοχία, η οποία λόγω υλικών κατασκευής μπορεί να εκδηλωθεί με ανάφλεξη ή και έκρηξη της μπαταρίας.

Κατά την εκφόρτιση μίας μπαταρίας, η τάση εξόδου της μειώνεται με μη γραμμικό τρόπο (για παράδειγμα η μπαταρία ιόντων λιθίου έχει τάση στα άκρα πλήρως φορτισμένου κελιού 4.2V ενώ καθώς αποφορτίζεται πέφτει σταδιακά κάτω από τα 3V)(βλ. Σχήμα 2-3). Το χαρακτηριστικό υποχρεώνει τον σχεδιαστή κυκλωμάτων να προσθέτει διατάξεις σταθεροποίησης τάσης εισόδου όταν σχεδιάζει κυκλώματα τα οποία χρησιμοποιούν μπαταρίες ως πηγή τροφοδοσίας. Στο Σχήμα 2-3 εμφανίζεται η μορφή της καμπύλης εκφόρτισης για διαφορετικούς τύπους μπαταριών.



Σχήμα 2-3. Καμπύλες εκφόρτισης διαφόρων τύπων μπαταριών. Πηγή: <http://www.mpoweruk.com/performance.htm>

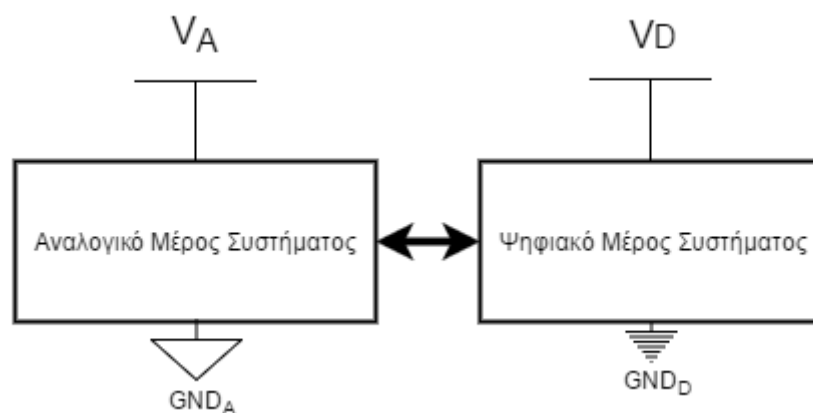
2.4 Ηλεκτρικός θόρυβος

Η συμπεριφορά των αναλογικών κυρίως κυκλωμάτων, αλλά πολύ συχνά και των ψηφιακών, μπορεί να μεταβληθεί σημαντικά από την επίδραση του ηλεκτρομαγνητικού θορύβου. Ο θόρυβος μπορεί να προέρχεται από εξωτερικές πηγές ή ακόμα και από το εσωτερικό του συστήματος το οποίο αναλύεται. Εισέρχεται στο κύκλωμα με διάφορους τρόπους. Οι κύριοι τρόποι με τους οποίους προκαλείται σε ένα σύστημα παρεμβολή στη λειτουργία του λόγω ηλεκτρομαγνητικού θορύβου αναφέρονται παρακάτω [17]:

1. Παρεμβολή μέσω αγωγής (π.χ. κοινή, μη επαρκής γείωση μεταξύ δύο κυκλωμάτων)
2. Παρεμβολή μέσω επαγωγικής ή χωρητικής σύζευξης (π.χ. αλληλεπίδραση μεταξύ γειτονικών καλωδίων – crosstalk)
3. Ηλεκτρομαγνητική ακτινοβολία

Η αντιμετώπιση και των τριών διαφορετικών τύπων παρεμβολής μπορεί να γίνει μέσω της εφαρμογής ορθών πρακτικών κατά το σχεδιασμό των κυκλωμάτων.

Για την παρεμβολή μέσω αγωγής απαιτείται ο σωστός διαχωρισμός του κυκλώματος σε υποσυστήματα. Το κάθε υποσύστημα πρέπει να έχει τη δική του τροφοδοσία, η οποία συνδέεται με το υπόλοιπο σύστημα στα ελάχιστα δυνατά σημεία και ιδανικά μόνο σε δύο, στην τροφοδοσία και στη γείωση (Σχήμα 2-4). Στην είσοδο της τροφοδοσίας στο κάθε υποσύστημα χρησιμοποιείται κατάλληλη διάταξη αναλογικών φίλτρων ώστε να μη γίνεται μετάδοση θορύβου από και προς τα υπόλοιπα υποσυστήματα. Κατά το σχεδιασμό της πλακέτας ενός κυκλώματος πρέπει να γίνεται χρήση επιπέδων χαλκού αποκλειστικά για τροφοδοσία και γείωση, με όσο το δυνατόν περισσότερο χαλκό. Ειδικά για το επίπεδο της γείωσης η μεγάλη ποσότητα χαλκού μειώνει σημαντικά το θόρυβο μεταξύ των γειτονικών κυκλωμάτων, δημιουργώντας αγωγούς χαμηλής αντίστασης για το ρεύμα προς τη γείωση. Τέλος, η χρήση συνδεσμολογίας τύπου αστέρα στη γείωση επιτρέπει τη μείωση του θορύβου περιορίζοντας τα μέρη του αγωγού που διαρρέονται από παραπάνω από ένα ρεύματα [18].



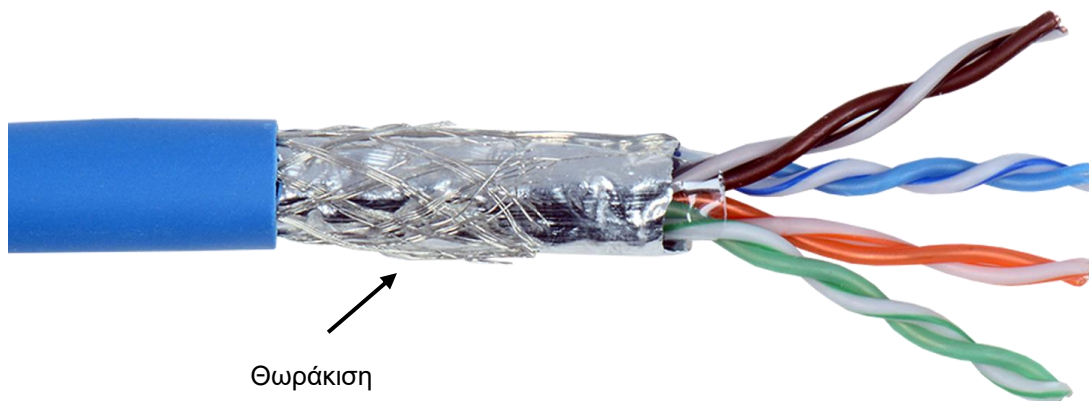
Σχήμα 2-4. Διαχωρισμός αναλογικού και ψηφιακού μέρους συστήματος. Κάθε μέρος έχει δική του τροφοδοσία, οι οποίες ενώνονται σε ένα κεντρικό σημείο.

Στην περίπτωση παρεμβολής μέσω επαγωγικής ή χωρητικής σύζευξης, η αντιμετώπιση διαφοροποιείται ανάλογα με τον τύπο του πεδίου (μαγνητικό ή ηλεκτρικό) από το οποίο προέρχεται η παρεμβολή. Η μείωση του θορύβου που προέρχεται από ηλεκτρικό πεδίο επιτυγχάνεται μέσω της χρήσης:

1. Όσο το δυνατόν μικρότερης απόστασης συνδέσεων,
2. κατάλληλης γείωσης,
3. θωράκισης μέσω γειωμένων κλωβών Faraday,
4. μειωμένης τάσης σε πηγές με σημαντικό dV/dt .

Ο θόρυβος από μαγνητικό πεδίο αντιμετωπίζεται εύκολα μέσω:

1. Προσεκτικής τοποθέτησης καλωδίων,
2. αγωγίμων «σιτών» για υψίσυχνα μαγνητικά πεδία,
3. υλικών υψηλής μαγνητικής διαπερατότητας (π.χ. μ metal) για μαγνητικά πεδία χαμηλής συχνότητας,
4. κατάλληλα πεπλεγμένων καλωδιώσεων,
5. θωράκισης καλωδίων με χρήση μεταλλικού πλέγματος (Σχήμα 2-5) ή φύλλου το οποίο στην ιδανική περίπτωση, συνδέεται σε κατάλληλη διάταξη μείωσης θορύβου.



Σχήμα 2-5. Παράδειγμα θωρακισμένου καλωδίου. Φαίνεται η θωράκιση και τα πεπλεγμένα ζεύγη καλωδίων. Πηγή: <https://rubimages-liberty.netdna-ssl.com/hi-res/LLINX-HD.png>

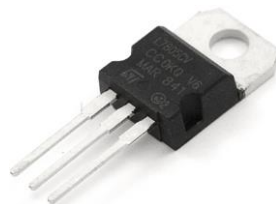
2.5 Γραμμικά και διακοπτικά τροφοδοτικά τάσης

Σε πολλαπλά σημεία της εργασίας απαιτήθηκε η δημιουργία μιας τάσης προερχόμενης από μία άλλη, συνήθως υψηλότερης. Ο συνηθισμένος τρόπος για να γίνει η μετατροπή αυτή είναι η χρήση ενός τροφοδοτικού τάσης. Τα τροφοδοτικά τάσης είναι ηλεκτρονικές συσκευές, οι οποίες είτε υποβιβάζουν είτε αυξάνουν μία εισερχόμενη τάση δημιουργώντας έτσι μια διαφορετική τάση στην έξοδό τους.

Τα τροφοδοτικά χωρίζονται κυρίως σε δύο κατηγορίες ανάλογα με τον τρόπο λειτουργίας τους:

1. Γραμμικά τροφοδοτικά τα οποία επιτρέπουν τον υποβιβασμό της τάσης εισόδου μόνο (π.χ. από 5V σε 3.3V) (Σχήμα 2-6)
2. Διακοπτικά τροφοδοτικά τα οποία επιτρέπουν τον υποβιβασμό αλλά και την αύξηση της τάσης (π.χ. από 3.3V σε 5V) (Σχήμα 2-7)

Και οι δύο τύποι τροφοδοτικών λειτουργούν ως σύστημα αυτομάτου ελέγχου της τάσης εξόδου. Τα κύρια μέρη τους είναι μια τάση αναφοράς, ένας συγκριτής αυτής με την τάση εξόδου και τέλος ένα στοιχείο ελέγχου τάσης τροφοδοτούμενο από τον συγκριτή.



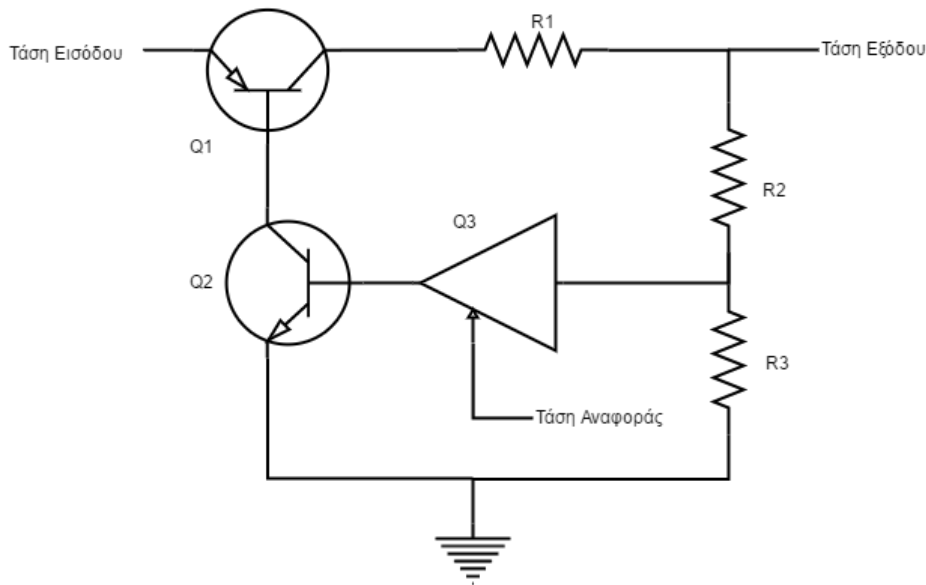
Σχήμα 2-6. Χαρακτηριστικό παράδειγμα γραμμικού τροφοδοτικού τάσης (εδώ το ολοκληρωμένο LM7805).



Σχήμα 2-7. Χαρακτηριστικό παράδειγμα διακοπτικού τροφοδοτικού με το ολοκληρωμένο LM2596 και τα απαραίτητα για τη λειτουργία του ηλεκτρονικά εξαρτήματα.

Στα γραμμικά τροφοδοτικά, το στοιχείο ελέγχου τάσης είναι συνήθως ένα ή περισσότερα transistor τα οποία λειτουργούν ως μεταβαλλόμενες πηγές ρεύματος, ελεγχόμενες μέσω μίας τάσης ελέγχου. Η τάση ελέγχου παρέχεται όπως αναφέρθηκε προηγουμένως από το συγκριτή, ο οποίος είναι συνήθως ένας τελεστικός ενισχυτής. Η τάση εξόδου του τροφοδοτικού εφαρμόζεται στην είσοδο του συγκριτή μέσω ενός διαιρέτη τάσης. Ανάλογα με την τάση στην είσοδο του συγκριτή αλλάζει και το παρεχόμενο στην έξοδο του ρεύμα και άρα αλλάζει αναλόγως και η τάση ελέγχου. Ο ενισχυτής δρα ως ενισχυτής σφάλματος μεταξύ της τάσης εξόδου και μιας τάσης αναφοράς η οποία παράγεται στο εσωτερικό του τροφοδοτικού. Ο βρόχος ανατροφοδότησης που δημιουργείται, είναι συνήθως σταθεροποιημένος από το εργοστάσιο αλλά σε μερικά μοντέλα απαιτείται η προσθήκη συγκεκριμένων πυκνωτών εξωτερικά για να αποφευχθεί η αστάθεια [19]. Καθώς τα transistor που δρουν ως στοιχείο ελέγχου λειτουργούν στην ενεργό περιοχή, θερμαίνονται σημαντικά κατά την λειτουργία τους, το οποίο συνεπάγεται αυξημένες ενεργειακές απώλειες στο τροφοδοτικό.

Στο Σχήμα 2-8 εμφανίζεται απλοποιημένο ηλεκτρικό κύκλωμα ενός γραμμικού τροφοδοτικού. Το στοιχείο ελέγχου Q1 δρα ως μεταβαλλόμενη αντίσταση και ελέγχεται, μέσω του στοιχείου Q2, από τον συγκριτή τάσης Q3. Στην είσοδο αυτού εφαρμόζεται η τάση εξόδου μέσω διαιρέτη τάσης αποτελούμενο από τις αντιστάσεις R2 και R3. Εφαρμόζεται επίσης μία τάση αναφοράς η οποία είτε παράγεται εσωτερικά στο γραμμικό τροφοδοτικό είτε παρέχεται εξωτερικά από τον χρήστη. Η αντίσταση R1 χρησιμοποιείται για τον περιορισμό του ρεύματος μεταξύ εισόδου και εξόδου.



Σχήμα 2-8. Γραμμικό τροφοδοτικό.

Τα γραμμικά τροφοδοτικά χαρακτηρίζονται από σταθερότητα τάσης εξόδου και χαμηλό θόρυβο. Λόγω όμως του τρόπου λειτουργίας τους, επιτρέπουν μόνο τον υποβιβασμό τάσης από την είσοδό τους στην έξοδο ενώ έχουν αυξημένες ενεργειακές απώλειες σε μορφή θερμότητας. Ειδικότερα, η απώλεια ενέργειας ως θερμότητα προκαλείται από την θέρμανση των transistor κατά τη λειτουργία τους. Η θέρμανσή τους εξαρτάται από την διαφορά τάσης στα άκρα του κάθε transistor που δρα ως στοιχείο ελέγχου. Εξαρτάται επίσης και από το ρεύμα που το διαρρέει. Η παραγόμενη δηλαδή θερμότητα στο transistor είναι περίπου ανάλογη της διαφοράς τάσης στα άκρα του και του ρεύματος που το διαρρέει. Άρα, μεγαλύτερος υποβιβασμός τάσης ή μεγάλο ρεύμα σε ένα γραμμικό τροφοδοτικό οδηγεί σε παραγωγή θερμότητας οπότε και σε σημαντική αύξηση θερμοκρασίας και άρα τελικά σε απώλεια ενέργειας.

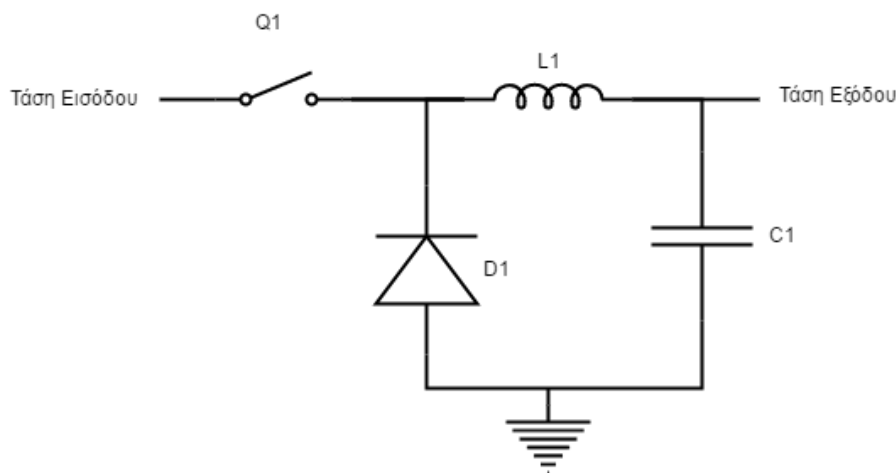
Η ανάγκη αντιμετώπισης των προβλημάτων αυτών οδήγησε στην ανάπτυξη των διακοπτικών τροφοδοτικών. Πρόκειται για τροφοδοτικά τα οποία χρησιμοποιούν πηνία, πυκνωτές και διόδους σε συνδυασμό με στοιχείο ελέγχου το οποίο τροφοδοτείται με παλμική κυματομορφή σταθερής συχνότητας και μεταβαλλόμενου κύκλου λειτουργίας (Pulse width modulation – PWM). Η κυματομορφή είναι τέτοια ώστε το διακοπτικό στοιχείο να λειτουργεί με τις ελάχιστες δυνατές απώλειες. Τα διακοπτικά τροφοδοτικά επιλύουν έτσι το κύριο πρόβλημα των γραμμικών τροφοδοτικών αλλά εισάγουν επιπλέον θόρυβο στην τάση εξόδου εξαιτίας της διακοπτόμενης λειτουργίας τους. Ένα δεύτερο πλεονέκτημα έναντι των γραμμικών τροφοδοτικών είναι η δυνατότητα των διακοπτικών τροφοδοτικών να παρέχουν τάση εξόδου μεγαλύτερη από την τάση εισόδου, χάρη στην ύπαρξη πηνίου [20].

Υπάρχουν αρκετοί διαφορετικοί τύποι διακοπτικών τροφοδοτικών. Οι κυριότεροι και πιο συχνά χρησιμοποιούμενοι είναι:

- Τύπου Buck. Επιτρέπει τον υποβιβασμό της τάσης εισόδου.
- Τύπου Boost. Επιτρέπει την αύξηση της τάσης εισόδου.
- Τύπου Buck-Boost (αντιστροφής). Παράγεται τάση αντίθετου προσήμου στην έξοδο.

Ο σχεδιασμός των διακοπτικών τροφοδοτικών είναι ιδιαίτερα πολύπλοκος. Για τους σκοπούς της παρούσας εργασίας παρουσιάζονται αναλυτικά οι δύο πρώτοι τύποι διακοπτικού τροφοδοτικού, οι οποίοι είναι και οι κυριότεροι.

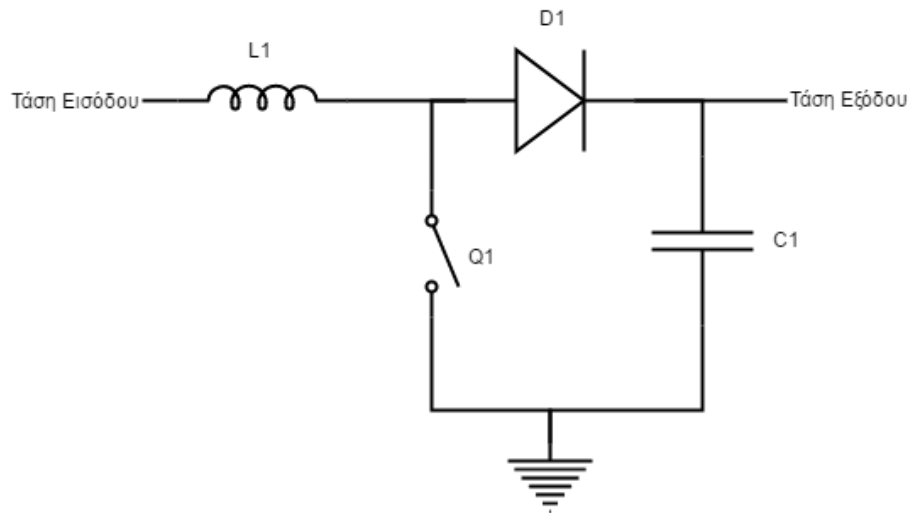
Το γενικό κύκλωμα ενός τροφοδοτικού τύπου Buck εμφανίζεται στο Σχήμα 2-9. Στο κύκλωμα αυτό γίνεται διακοπτόμενη τροφοδοσία του συστήματος πηνίο, πυκνωτής, φορτίο. Κατά την περίοδο που ο διακόπτης (Q1) είναι κλειστός, ρεύμα άγεται από αυτόν φορτίζοντας τον πυκνωτή (C1) και αυξάνοντας σταδιακά το ρεύμα μέσω του πηνίου (L1) καθώς αυξάνεται η ενέργεια στο μαγνητικό του πεδίο και μειώνεται η τάση στα άκρα του. Όταν ο διακόπτης ανοίξει στη συνέχεια το πηνίο δρα ως πηγή «προσπαθώντας» να διατηρήσει την προηγούμενη τάση στα άκρα του. Το μαγνητικό πεδίο του μειώνεται σταδιακά ενώ η δίοδος (D1) πλέον διαρρέεται από ρεύμα. Η διαδικασία επαναλαμβάνεται μόλις κλείσει ξανά ο διακόπτης. Ο πυκνωτής στην έξοδο φορτίζεται στην τάση που υπάρχει στην έξοδο του πηνίου όταν ο διακόπτης είναι κλειστός. Μόλις ο διακόπτης ανοίξει, ο πυκνωτής αρχίζει να εκφορτίζεται παρέχοντας ρεύμα στο φορτίο. Εμποδίζει έτσι την πτώση της τάσης με αποτέλεσμα να δρα ως φίλτρο εξομαλύνοντας την τάση εξόδου.



Σχήμα 2-9. Κύκλωμα διακοπτικού τροφοδοτικού τύπου Buck. Το στοιχείο ελέγχου (διακόπτης εδώ) μπορεί να είναι transistor ή και MOSFET.

Ο δεύτερος τύπος διακοπτικού τροφοδοτικού είναι το διακοπτικό τροφοδοτικό Boost. Το τροφοδοτικό αυτό χαρακτηρίζεται από τη δυνατότητα να παράγει τάση εξόδου μεγαλύτερη της τάσης εισόδου του. Στο Σχήμα 2-10 εμφανίζεται το κύκλωμα ενός τροφοδοτικού τέτοιου τύπου. Η λειτουργία του τροφοδοτικού αυτού βασίζεται στην τάση ενός πηνίου να «αντιστέκεται» σε αλλαγές στο ρεύμα. Όταν ο διακόπτης (Q1) είναι κλειστός, ρεύμα ρέει διαμέσου του πηνίου (L1) δεξιόστροφα και δημιουργείται μαγνητικό πεδίο στο εσωτερικό του το οποίο αποθηκεύει ενέργεια. Η πολικότητα της αριστερής πλευράς του πηνίου είναι θετική. Μόλις ανοίξει ο διακόπτης το ρεύμα δια μέσω του πηνίου μειώνεται καθώς η εμπέδηση του κυκλώματος δίοδος, πυκνωτής, φορτίο είναι μεγαλύτερη από αυτή του διακοπτικού στοιχείου. Το μαγνητικό πεδίο του πηνίου, το οποίο δημιουργήθηκε προηγουμένως, μειώνεται ούτως ώστε να διατηρηθεί σταθερό το ρεύμα που διαρρέει το πηνίο. Το πηνίο αρχίζει να δρα ως πηγή τάσης με πολικότητα αντίστροφη από αυτήν προηγουμένως (η αριστερή πλευρά του είναι αρνητική). Ως αποτέλεσμα, υπάρχουν πλέον δύο πηγές σε σειρά δημιουργώντας στα άκρα τους υψηλότερη τάση από ό,τι αρχικά. Η τάση αυτή εμφανίζεται μέσω της δίοδου (D1) στα άκρα του πυκνωτή

(C1), φορτίζοντας τον στην νέα υψηλότερη τάση. Εφόσον ο διακόπτης εναλλάσσεται αρκετά γρήγορα, δεν υπάρχει αρκετός χρόνος προκειμένου το πηνίο να αποφορτιστεί πλήρως μεταξύ δύο διαδοχικών περιόδων όπου ο διακόπτης είναι ανοιχτός. Η τάση στην έξοδο θα είναι πάντοτε μεγαλύτερη από την τάση εισόδου χάρη στο πηνίο όταν ο διακόπτης είναι ανοιχτός, ενώ όταν κλείνει αυτός, ο πυκνωτής διατηρεί εκφορτιζόμενος την τάση σταθερή (αφού λόγω της διόδου δεν μπορεί να αποφορτιστεί προς το πηνίο).



Σχήμα 2-10. Κύκλωμα διακοπτικού τροφοδοτικού τύπου Boost. Το στοιχείο ελέγχου(διακόπτης εδώ) μπορεί να είναι transistor ή και MOSFET.

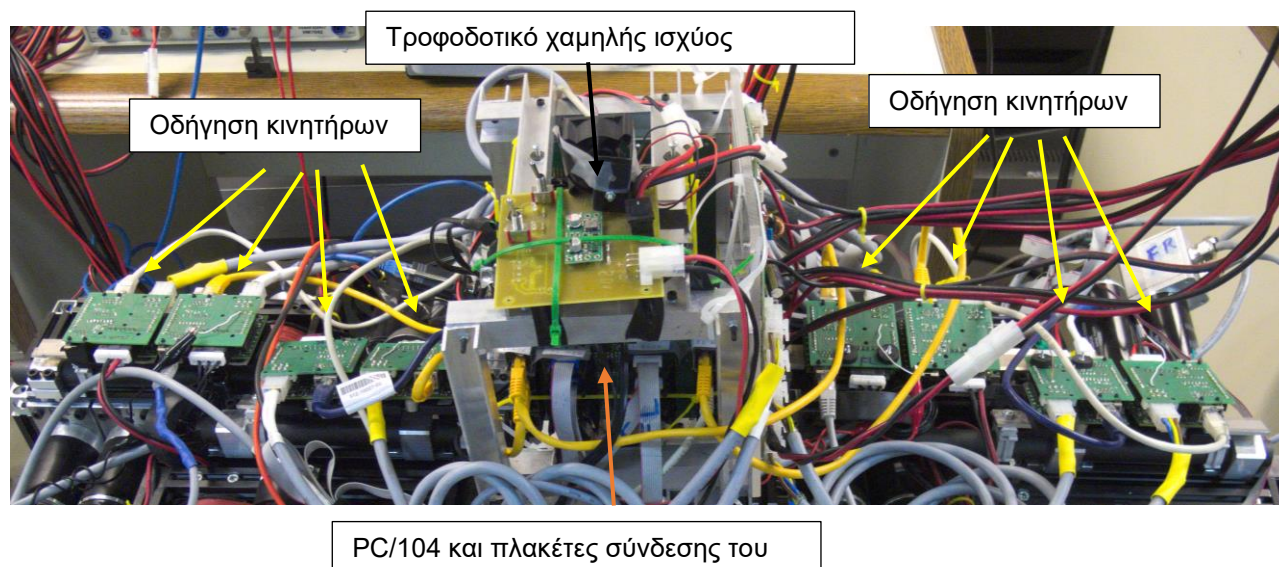
3 Σχεδιασμός Υποσυστημάτων Ρομπότ

3.1 Εισαγωγή

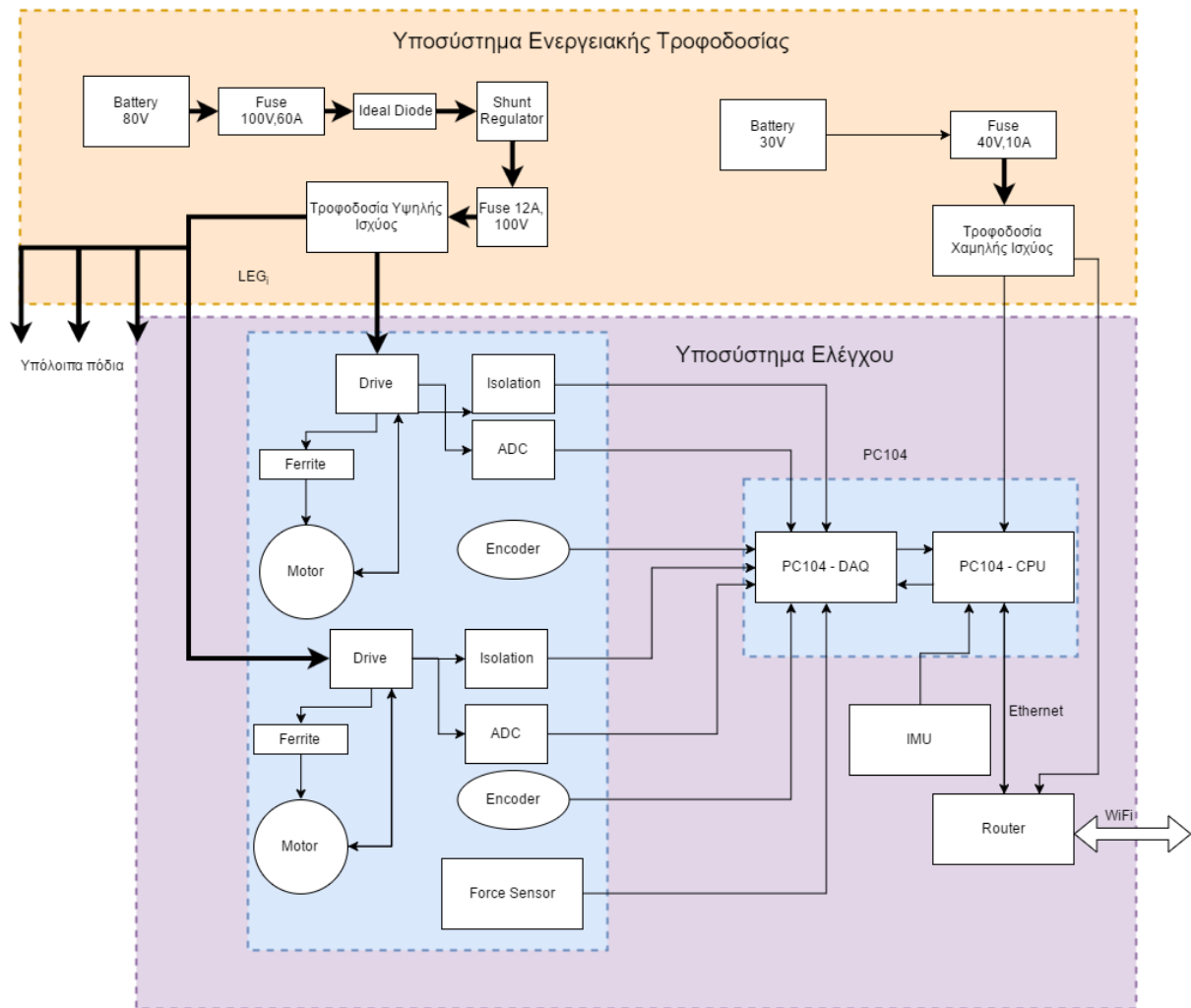
Το περιβάλλον λειτουργίας του συστήματος ελέγχου του ρομπότ είναι πολύ ιδιαίτερο. Πρόκειται για περιβάλλον με έντονους κραδασμούς, υψηλά ρεύματα και τάσεις που προκαλούν σημαντικό ηλεκτρομαγνητικό θόρυβο. Από το στάδιο του σχεδιασμού δόθηκε ιδιαίτερη προσοχή στην αντιμετώπιση των ανωτέρω, έτσι ώστε να μειωθεί η πιθανότητα καταστροφικής αστοχίας του συστήματος ελέγχου. Από μηχανικής άποψης, προβλέφθηκε για χρήση συνδέσεων καλωδίων με αντοχή στους κραδασμούς, ενώ κατά το σχεδιασμό των πλακετών έγινε πρόβλεψη για πολλαπλά σημεία στερέωσης. Από ηλεκτρικής άποψης, διαχωρίσθηκε η υψηλή από τη χαμηλή τάση και απομονώθηκαν μεταξύ τους, ενώ χρησιμοποιήθηκε ηλεκτρομαγνητική θωράκιση και γείωση τύπου «αστέρα». Επίσης, μελετήθηκε η απαιτούμενη ισχύς σε κάθε υποσύστημα, και παραμετροποιήθηκε ανάλογα η ποσότητα χαλκού στις αντίστοιχες γραμμές τροφοδοσίας, καθώς και η διάμετρος των καλωδίων. Τέλος, στις γραμμές με μεγαλύτερη τάση τηρήθηκε απόσταση ηλεκτρικής απομόνωσης σύμφωνα με τα διεθνή πρότυπα (IPC 2221-A) [21].

3.2 Συνολικό σχέδιο του συστήματος

Συνολικά το ηλεκτρικό/ηλεκτρονικό σύστημα του ρομπότ αποτελείται από μια σειρά υποσυστημάτων, τα οποία σχεδιάστηκαν ούτως ώστε να είναι δυνατή η πιθανή μετέπειτα αλλαγή ή και αντικατάστασή τους. Για το σκοπό αυτό, καταβλήθηκε προσπάθεια ώστε τα τμήματα του τετραπόδου να είναι ξεχωριστά και ανεξάρτητα μεταξύ τους. Τα διάφορα υποσυστήματα τοποθετούνται μαζί επάνω στο ρομπότ (Σχήμα 3-1) σε σημείο που επιτρέπει την εύκολη πρόσβαση σε αυτά και την απλή σχετικά αλλαγή τους. Το σύστημα ηλεκτρονικών μπορεί να χωριστεί αρχικά σε δύο ξεχωριστά υποσυστήματα, το υποσύστημα της ενεργειακής τροφοδοσίας και το υποσύστημα ελέγχου. Στο πρώτο από τα δύο γίνεται η διαχείριση της απαιτούμενης ενέργειας για την λειτουργία του ρομπότ και του συστήματος ελέγχου, ενώ στο δεύτερο υποσύστημα γίνεται ο έλεγχος του τετραπόδου. Το συνολικό διάγραμμα του συστήματος εμφανίζεται στη συνέχεια (Σχήμα 3-2).



Σχήμα 3-1. Το ρομπότ με τις πλακέτες τοποθετημένες επάνω του.



Σχήμα 3-2. Συνολικό σχέδιο ηλεκτρικού / ηλεκτρονικού συστήματος ρομπότ. Εμφανίζεται το υποσύστημα ενός μόνο ποδιού.

3.3 Τροφοδοσία

Το υποσύστημα τροφοδοσίας διαχωρίζεται σε τροφοδοσία υψηλής ισχύος για τους κινητήρες και σε τροφοδοσία χαμηλής ισχύος για την τροφοδοσία του συστήματος ελέγχου. Αρχικά, η τροφοδοσία του συστήματος γίνεται με χρήση δύο τροφοδοτικών, ένα για κάθε υποσύστημα. Το πρώτο τροφοδοτικό είναι το Agilent: N8737A (Σχήμα 3-3) μέγιστης τάσης 60V και μέγιστου ρεύματος 55A το οποίο χρησιμοποιείται για την τροφοδοσία των κινητήρων. Το δεύτερο τροφοδοτικό είναι το Agilent U8002a (Σχήμα 3-4) μέγιστης τάσης 30V και μέγιστου ρεύματος 5A το οποίο χρησιμοποιείται για την παροχή τάσης στο υποσύστημα ελέγχου.



Σχήμα 3-3. Τροφοδοτικό Agilent N8737A.



Σχήμα 3-4. Τροφοδοτικό Agilent U8002a.

Στη συνέχεια, η τροφοδοσία θα γίνεται με χρήση συστοιχίας μπαταριών ιόντων λιθίου (δύο διαφορετικών ειδών: i) AGA Power 30C με τάση 22.2V και χωρητικότητα 4200mAh και ii) Wild Scorpion Nano 25C, επίσης τάσης 22.2V και χωρητικότητας 4200mAh). Λόγω της χαμηλότερης από το απαιτούμενο τάσης αυτών, οι μπαταρίες συνδέονται ανά τρεις σε σειρά για να επαρκεί η τάση τους για την τροφοδοσία του υποσυστήματος υψηλής ισχύος. Στη συνέχεια, συνδέονται πολλαπλές ομάδες των τριών εν σειρά μπαταριών παράλληλα, για να παρέχεται το απαραίτητο ρεύμα στους κινητήρες.

Το υποσύστημα τροφοδοσίας χαμηλής ισχύος μπορεί να τροφοδοτηθεί από μία μόνο μπαταρία ή περισσότερες εν σειρά για μεγαλύτερη αυτονομία.

3.3.1 Προστασία πηγής

Τόσο το τροφοδοτικό που χρησιμοποιείται αρχικά, όσο και μελλοντικά η συστοιχία μπαταριών, απαιτούν προσοχή κατά τη χρήση τους. Το μεν τροφοδοτικό δεν έχει ενσωματωμένη από τον κατασκευαστή, προστασία για επαγωγικά φορτία. Οι δε μπαταρίες ιόντων λιθίου, όπως αναφέρθηκε και στο θεωρητικό κομμάτι, βασίζονται σε ιδιαίτερα ευαίσθητη τεχνολογία, που σε συνδυασμό με το γεγονός ότι ο κατασκευαστής τους δεν ενσωματώνει σύστημα προστασίας τους λόγω της υψηλής τους ισχύος, τις καθιστά ιδιαίτερα ευαίσθητες. Οι καταστάσεις για τις οποίες πρέπει να ληφθεί ιδιαίτερη μέριμνα είναι οι εξής:

1. Αντίστροφο ρεύμα προς τις μπαταρίες
2. Υπέρταση στο κύκλωμα τροφοδοσίας
3. Βραχυκύκλωμα

Αντίστροφο ρεύμα αναμένεται να προέλθει από κάθε οδήγηση. Καθώς η οδήγηση των κινητήρων είναι τεσσάρων τεταρτημορίων, υπάρχει πιθανότητα να υπάρξει, κατά την επιβράδυνση των κινητήρων, μετατροπή της μηχανικής τους ενέργειας σε ηλεκτρική. Η επιπλέον ενέργεια μετατρέπεται τα drive σε πηγή ίσης και μεγαλύτερης τάσης σε σχέση με την τροφοδοσία. Η αυξημένη αυτή τάση οδηγεί σε ροή ρεύματος προς την κύρια πηγή του συστήματος (τροφοδοτικό ή μπαταρίες).

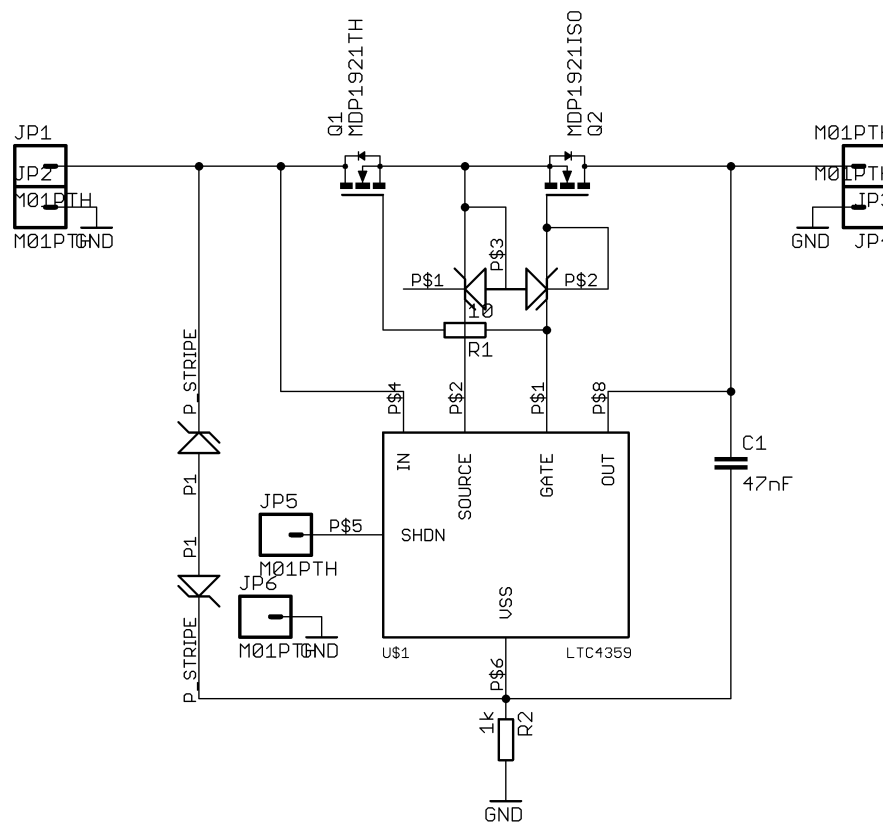
Η απλούστερη λύση προκειμένου να προστατευτεί η πηγή από αντίστροφα ρεύματα είναι η χρήση διόδων, τοποθετημένων εν σειρά με την πηγή με τέτοιο τρόπο ώστε να επιτρέπεται η ροή ρεύματος από την πηγή προς το φορτίο μόνο. Μία διόδος όμως, παρουσιάζει πτώση τάσης κατά μήκος της (για

παράδειγμα η συνηθισμένη διόδος 1N4001 έχει πτώση τάσης ίση με 1V). Η λειτουργία με μεγάλη ένταση ρεύματος, όπως τα αναμενόμενα ρεύματα στο σύστημα του τετραπόδου, συνεπάγεται μεγάλη απώλεια ενέργειας σε μορφή θερμότητας η οποία αυξάνει την ενεργειακή κατανάλωση του ρομπότ αλλά κυρίως θερμαίνει υπερβολικά τις διόδους. Είναι δυνατόν μέσω του τύπου

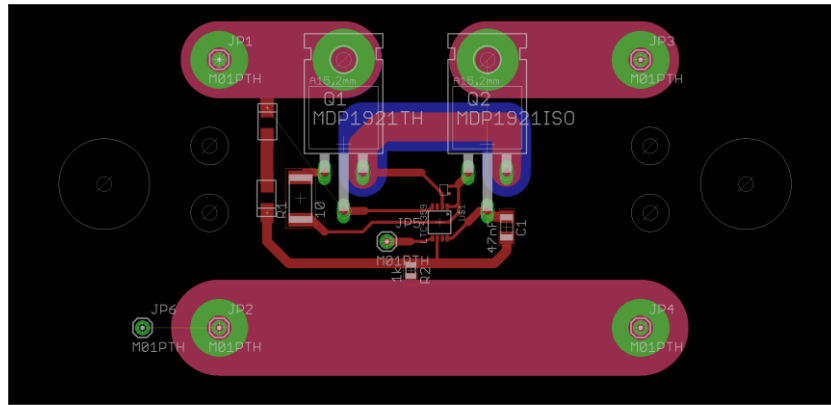
$$P = I \cdot V \quad (4)$$

να υπολογιστούν οι απώλειες σε θερμότητα στην διόδο. Χρησιμοποιώντας ενδεικτικά την πτώση τάσης για την διόδο 1N4001 και ως ρεύμα τα 12A που είναι το μέγιστο ρεύμα ενός κινητήρα υπολογίζεται ότι η διόδος θα απορρίπτει 12W θερμότητας. Για να αποφευχθεί η απώλεια αυτή, επιλέχθηκε να κατασκευασθεί και να χρησιμοποιηθεί μια ιδανική διόδος.

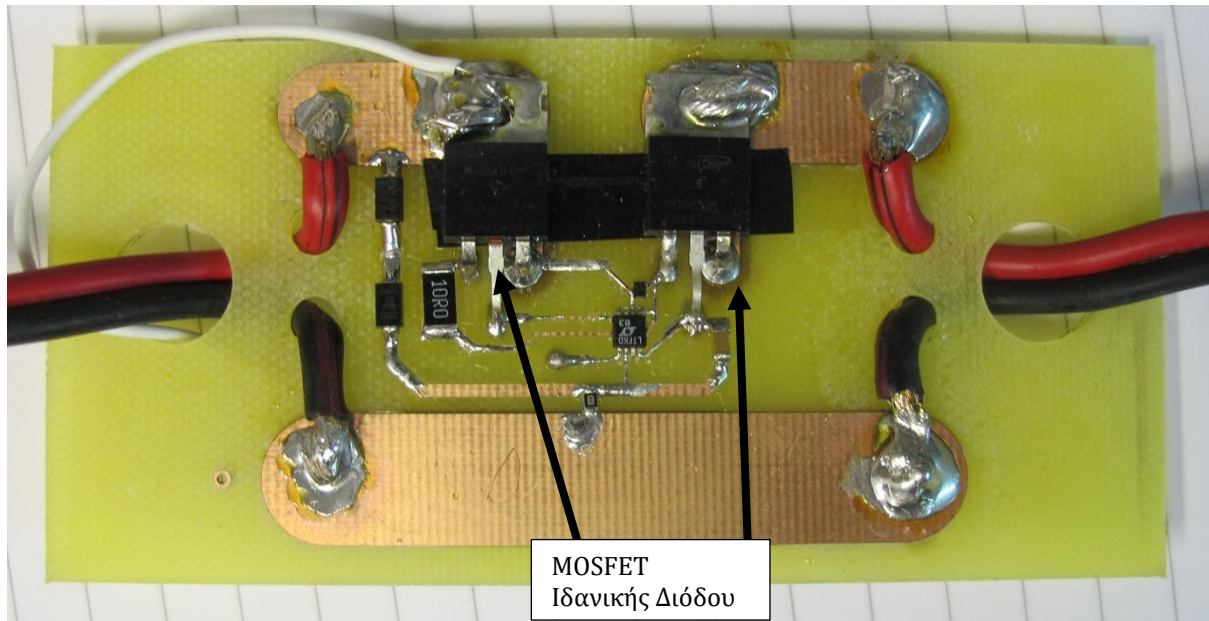
Η ιδανική διόδος είναι ένα σύστημα από διακοπτικά στοιχεία ελέγχου (εδώ MOSFET), τα οποία ελέγχονται από κατάλληλο ολοκληρωμένο κύκλωμα (LTC4359 της εταιρείας Linear Technology) ώστε να γίνεται αγωγή ρεύματος μόνο προς μία διεύθυνση με πολύ μικρές απώλειες ισχύος, της τάξης των 10mW [22]. Ταυτόχρονα, επιλέγεται η κατασκευή του ολοκληρωμένου κυκλώματος που ελέγχει τη διάταξη της ιδανικής διόδου, κατά τέτοιο τρόπο ώστε να μπορεί να χρησιμοποιηθεί ως διακόπτης έκτακτης ανάγκης μέσω σύνδεσης κατάλληλου διακόπτη στην είσοδο SHUTDOWN που διαθέτει. Το τελικό κύκλωμα της ιδανικής διόδου, όπως σχεδιάστηκε σε κατάλληλο λογισμικό CAD εμφανίζεται στο Σχήμα 3-5, και η τοποθέτηση των εξαρτημάτων σε πλακέτα εμφανίζεται στο Σχήμα 3-6. Τέλος, παρατίθεται και η φωτογραφία της τελικής πλακέτας στο Σχήμα 3-7.



Σχήμα 3-5. Ηλεκτρικό σχέδιο συστήματος ιδανικής διόδου για προστασία πηγής.



Σχήμα 3-6. Σχέδιο πλακέτας συστήματος ιδανικής διόδου για προστασία πηγής.



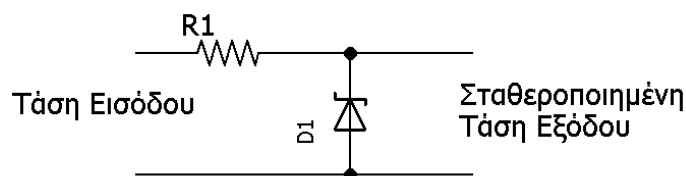
Σχήμα 3-7. Τελική κατασκευή στο LPKF του συστήματος ιδανικής διόδου για προστασία πηγής.

Το αρχικό σχέδιο του κυκλώματος της ιδανικής διόδου έγινε βάσει του σχεδίου αναφοράς όπως αυτό δίνεται στο σχετικό datasheet του ολοκληρωμένου κυκλώματος ελέγχου (LTC4359 της εταιρείας Linear Technology). Πραγματοποιήθηκαν ωστόσο τροποποιήσεις στα διακοπτικά στοιχεία ελέγχου MOSFET με άλλα αντίστοιχου τύπου, υψηλότερης όμως ισχύος, καθώς και στις διόδους προστασίας του ολοκληρωμένου κυκλώματος. Οι αλλαγές αυτές έγιναν προκειμένου να επιτευχθεί η ασφαλής λειτουργία του κυκλώματος στις συνθήκες λειτουργίας του τετραπόδου. Επίσης έγινε προσπάθεια να επιλεγούν ολοκληρωμένα κυκλώματα και ημιαγωγοί μικρού σχετικά μεγέθους ώστε να μειωθεί το μέγεθος του τελικού κυκλώματος ενώ ταυτόχρονα τα στοιχεία που επιλέχθηκαν τελικά είχαν ικανοποιητική διαθεσιμότητα στην αγορά. Λόγω της μεγάλης έντασης ρεύματος που θα διαχειριστεί η πλακέτα, κατά το σχεδιασμό της προστέθηκαν πολύ μεγάλες γραμμές χαλκού στην τροφοδοσία και στις δύο όψεις τις πλακέτας. Οι γραμμές αυτές φαίνονται έντονα στο πάνω (θετικός πόλος) και στο κάτω μέρος (αρνητικός πόλος) της πλακέτας στο Σχήμα 3-7. Ο Πίνακας 3-1 παρουσιάζει τα εξαρτήματα που χρησιμοποιήθηκαν.

Πίνακας 3-1. Εξαρτήματα που χρησιμοποιήθηκαν στην πλακέτα προστασίας πηγής.

Εξάρτημα όπως εμφανίζεται στο σχέδιο	Τιμή	Πακέτο	Ενδεικτικός Κωδικός RS Components	Ενδεικτικό Κόστος
C1	47nF	1206	484-6529	0,31 €
Q1 - Q2	MDP1921TH	TO-220	871-4965	1,24 €
R1	10 Ω	2512	679-2409	2.00 €
R2	1 kΩ	0805	223-0427	0.03 €
U\$1	LTC4359	MS8	851-6843	6.28 €
U\$2	BZB984	SOT663	508-153	0.11 €
U\$3	SMAJ24A	SMA	764-5543	0.39 €
U\$4	SMAT70A	SMA	751-5017	0.68 €

Προκειμένου να αντιμετωπιστεί το δεύτερο από τα τρία προβλήματα που αναφέρθηκαν αρχικά, δηλαδή η πιθανή υπέρταση στο κύκλωμα τροφοδοσίας, χρησιμοποιούνται κυκλώματα τύπου shunt regulator. Στην απλούστερη μορφή τους πρόκειται για μία διόδο τύπου Zener η οποία τοποθετείται παράλληλα με το φορτίο. Οι διόδοι αυτές όπως και οι κανονικές διόδοι, κατά την εφαρμογή αντίστροφης τάσης είναι μη αγώγιμες μέχρι μία ορισμένη τάση η οποία εξαρτάται από την κατασκευή τους (breakdown voltage) [23]. Πέρα από αυτήν την τάση αρχίζουν να άγουν και πάλι ρεύμα αλλά σε αντίθεση με τις κανονικές διόδους, οι διόδοι Zener είναι κατασκευασμένες έτσι, ώστε να εκμεταλλεύονται αυτό το φαινόμενο και να μην καταστρέφονται όπως μία κανονική διόδος. Μπορούν λοιπόν να χρησιμοποιηθούν για ρύθμιση της τάσης που εμφανίζεται στα άκρα του φορτίου, διατηρώντας την τάση σταθερή στην τιμή breakdown τους [24]. Στο επόμενο σχήμα (Σχήμα 3-8) εμφανίζεται χαρακτηριστικό παράδειγμα από ένα τέτοιο κύκλωμα.



Σχήμα 3-8. Σταθεροποίηση τάσης με χρήση διόδου τύπου Zener.

Μία τέτοια διάταξη επιτρέπει την λειτουργία του κυκλώματος με το οποίο είναι παράλληλα συνδεδεμένη, σε σταθερή τάση όπως αυτή ορίζεται από την τιμή breakdown της διόδου, καθώς αύξηση της τάσης πέρα από την τιμή αυτή επιτρέπει την ροή ρεύματος μέσω της διόδου και εν συνεχεία την πτώση τάσης στο κύκλωμα μέχρι την πρότερη τιμή. Μία τέτοια διάταξη παρείχε ικανοποιητική προστασία για την πηγή τάσης που χρησιμοποιήθηκε, διατηρώντας σταθερή την τάση κατά τη λειτουργία του τετραπόδου.

Τέλος, η αντιμετώπιση του τρίτου προβλήματος, δηλαδή πιθανού βραχυκυκλώματος, μπορεί να γίνει με χρήση ασφαλειών κατάλληλων τιμών, οι οποίες σε περίπτωση βραχυκυκλώματος θα διακόψουν την παροχή ρεύματος. Οι ασφάλειες αυτές μπορούν να είναι είτε κανονικές ασφάλειες μίας χρήσης όπου σε πιθανό βραχυκύκλωμα καταστρέφονται και διακόπτεται το ρεύμα, είτε ασφάλειες πολλαπλών χρήσεων οι οποίες σε πιθανό βραχυκύκλωμα δρουν ως μεταβλητή αντίσταση με αντίσταση ανάλογη

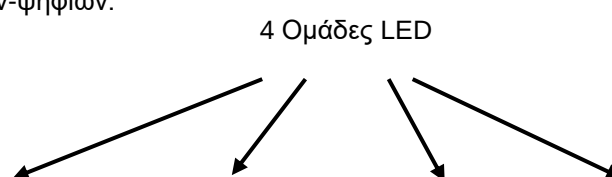
της θερμοκρασίας τους και άρα του ρεύματος που τις διαρρέει, καθώς θερμαίνονται λόγω του φαινομένου Joule.

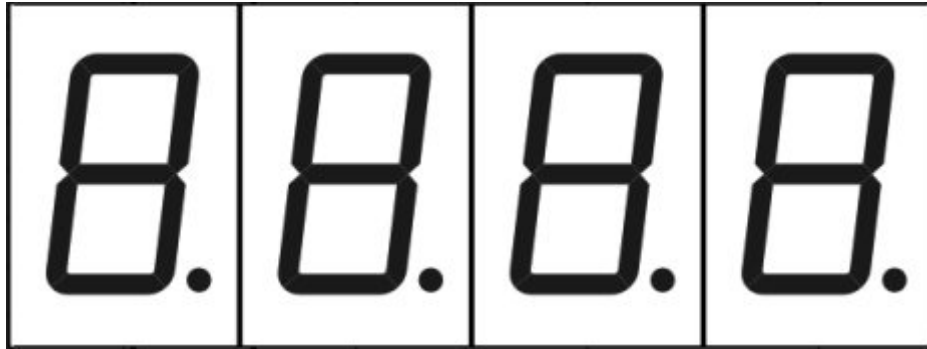
3.3.2 Πλακέτα υψηλής ισχύος

Η κάθε οδήγηση λειτουργεί με τάση 60V και μέγιστο συνεχόμενο ρεύμα 6A το οποίο μπορεί να φτάσει μέχρι και τα 12A για μικρό χρονικό διάστημα (ο μέγιστος χρόνος, ο οποίος μπορεί να μειωθεί ανάλογα με την προηγούμενη λειτουργία της οδήγησης, είναι περίπου 2 δευτερόλεπτα) [25]. Για 10 κινητήρες (2 ανά πόδι και 2 στην ουρά και στη μέση) αυτό σημαίνει 120A στη χειρότερη δυνατή περίπτωση. Για να διαμοιραστεί τόσο μεγάλο ενεργειακό φορτίο επιλέχθηκε ο διαχωρισμός των κινητήρων σε 2 ομάδες των 5 κινητήρων η κάθε μία (πρόσθιο / οπίσθιο μέρος ρομπότ). Η κάθε ομάδα τροφοδοτείται από παρόμοια πλακέτα, η οποία είναι σχεδιασμένη έτσι ώστε να μπορεί να διαχειρίζεται τα 60A ρεύματος, ανά ομάδα της χειρίστης περίπτωσης.

Η πλακέτα που σχεδιάστηκε περιλαμβάνει σύστημα διακοπτικού τροφοδοτικού για τη δημιουργία από την εισερχόμενη τάση (άνω των 60V), τάσης κατάλληλης για την τροφοδοσία των ηλεκτρονικών κυκλωμάτων κάθε πλακέτας οδήγησης κινητήρα. Επιλέχθηκε διακοπτικό τροφοδοτικό καθώς λόγω του μεγάλου υποβιβασμού τάσης που απαιτείται (από 60V σε 5V) το θερμικό φορτίο ενός γραμμικού τροφοδοτικού θα ήταν υπερβολικό. Το διακοπτικό τροφοδοτικό βασίστηκε στο ολοκληρωμένο MAX5035BUSA+ της εταιρείας Maxim Integrated. Το κύκλωμα που κατασκευάστηκε ακολουθεί τις κατευθυντήριες γραμμές της εταιρείας και μπορεί να δεχτεί χωρίς πρόβλημα τάση μέχρι και 75V [26]. Το τελικό σχέδιο δοκιμάστηκε στο πρόγραμμα LTSPICE για να ελεγχθεί η ορθή λειτουργία του και στη συνέχεια, με χρήση τροφοδοτικού υψηλής τάσης και παλμογράφου πραγματοποιήθηκαν δοκιμές σταθερότητας τάσης εξόδου σε τάση μέχρι και 65V.

Προκειμένου να παρακολουθείται η τάση εισόδου, κάθε πλακέτα υψηλής ισχύος περιλαμβάνει κατάλληλο σύστημα με διαιρέτη τάσης, μικροελεγκτή και οθόνη LED για τη μέτρηση της τάσης εισόδου. Ο διαιρέτης τάσης υποβιβάζει την εισερχόμενη τάση σε εύρος μετρήσιμο από τον ενσωματωμένο μετατροπέα αναλογικού σήματος σε ψηφιακό του μικροελεγκτή. Το αποτέλεσμα της μέτρησης εμφανίζεται στην οθόνη LED, κάθε ψηφίο της οποίας οδηγείται μέσω transistor NPN. Η επιλογή για αυτόν τον τύπο οδήγησης έγινε γιατί ο μικροελεγκτής δεν έχει την δυνατότητα να διαχειριστεί το ρεύμα που απαιτείται για την ενεργοποίηση της οθόνης. Η οθόνη που χρησιμοποιείται, αποτελείται από τέσσερις ομάδες LED (Σχήμα 3-9) κάθε ένα εκ των οποίων, απεικονίζει διαφορετικό μέρος ενός τετραγωνισμένου «8». Ενεργοποιώντας διαφορετικά LED κάθε φορά, είναι δυνατή η απεικόνιση όλων των αριθμών από το 0 μέχρι το 9 με τα ίδια LED. Τα όμοια LED κάθε ομάδας έχουν κοινή τροφοδοσία μεταξύ τους, ενώ η γείωση όλων των LED μιας ομάδας είναι κοινή. Μπορεί έτσι ο χρήστης να απεικονίσει οποιοδήποτε αριθμό θέλει σε κάθε μία από τις ομάδες χωριστά. Προκειμένου να απεικονισθεί ένας αριθμός ταυτόχρονα και στα 4 ψηφία, απαιτείται η πολύ γρήγορη εναλλαγή μεταξύ των τεσσάρων ομάδων-ψηφίων.

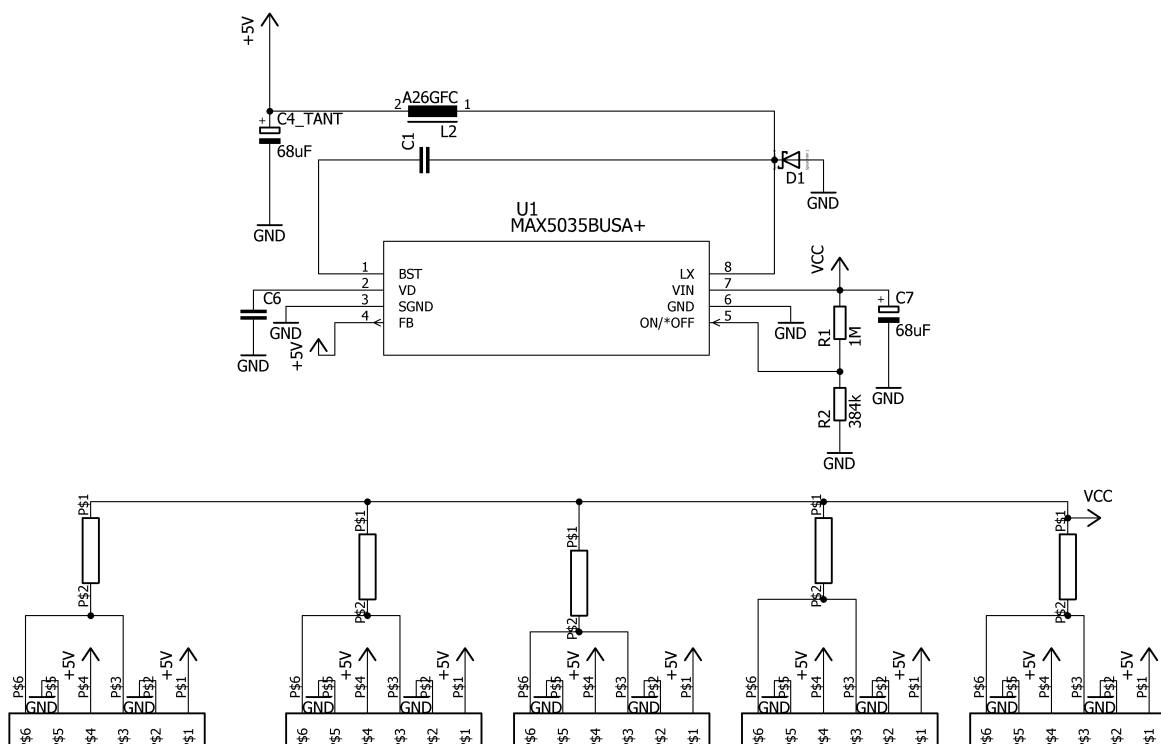




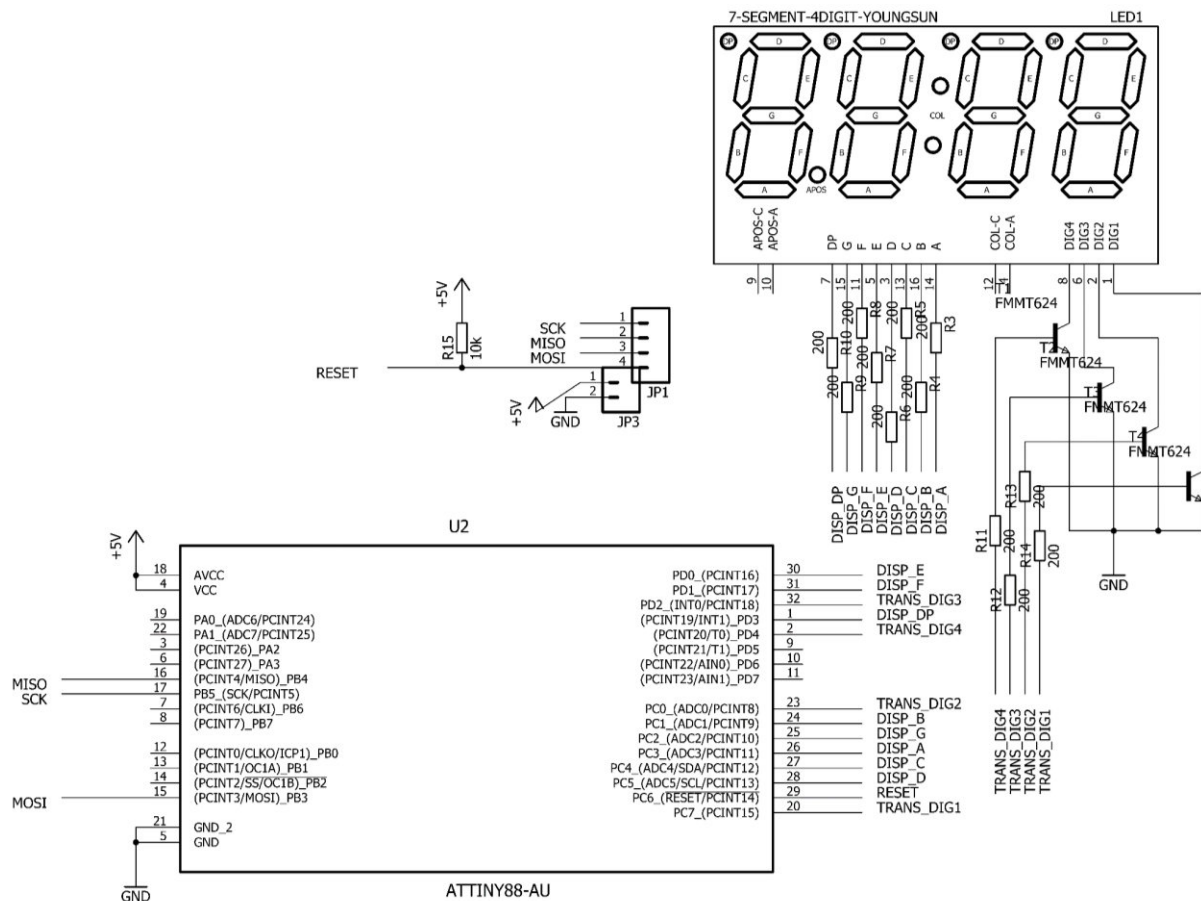
Σχήμα 3-9. Αναπαράσταση οθόνης LED 4 ψηφίων, 7 κομματιών (LED).

Πέρα από τη μέτρηση της εισερχόμενης τάσης, η πλακέτα τροφοδοσίας υψηλής ισχύος σε κάθε γραμμή τροφοδοσίας κινητήρα, περιλαμβάνει κατάλληλη ηλεκτρική ασφάλεια για προστασία από πιθανό βραχυκύκλωμα στον κάθε κινητήρα ξεχωριστά από τους υπόλοιπους.

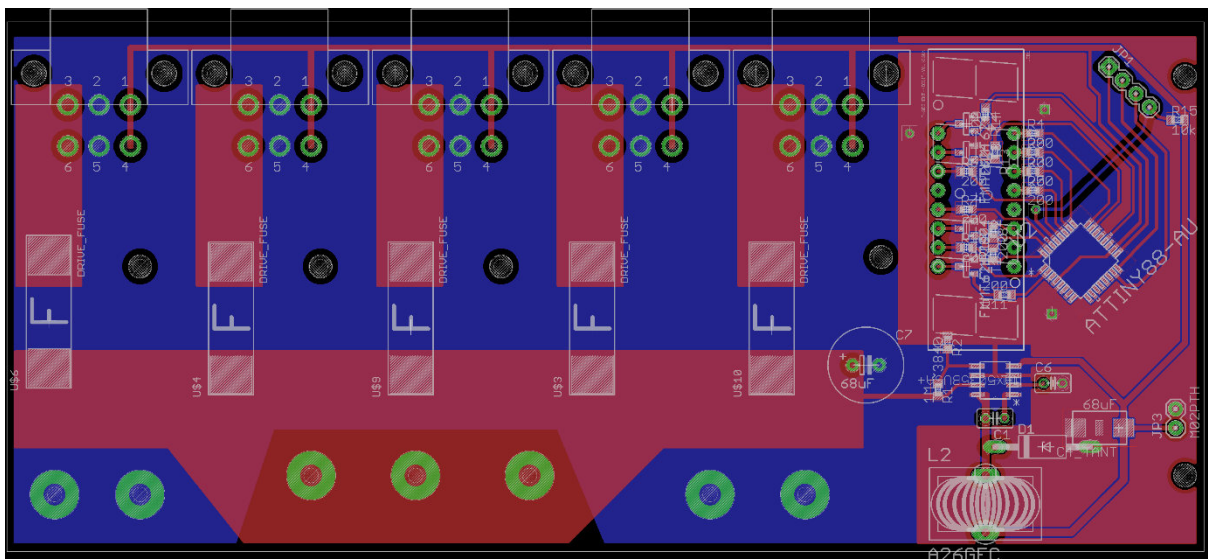
Στη συνέχεια παρουσιάζεται το κύκλωμα όπως σχεδιάστηκε (Σχήμα 3-10 και Σχήμα 3-11) και μετατράπηκε σε πλακέτα (Σχήμα 3-12). Λόγω της υψηλής ενεργειακής ισχύος που διαχειρίζεται, επιλέχθηκε για λόγους μειωμένης αντίστασης και ασφάλειας να χρησιμοποιηθεί μεγαλύτερο πάχος χαλκού (36μm έναντι των 18μm που παράγεται από το LPKF του εργαστηρίου σε πλακέτες διπλής όψης). Για το λόγο αυτό, η πλακέτα κατασκευάστηκε σε εξωτερικό συνεργάτη. Επίσης, χάρη στο βερνίκι με το οποίο επικαλύπτεται η πλακέτα κατά την κατασκευή της στο εργοστάσιο, αυξάνεται η ηλεκτρική μόνωση μεταξύ γειτονικών γραμμών σε υψηλή τάση [21]. Η τελική πλακέτα εμφανίζεται στο Σχήμα 3-13 εις διπλούν και συνδεδεμένη.



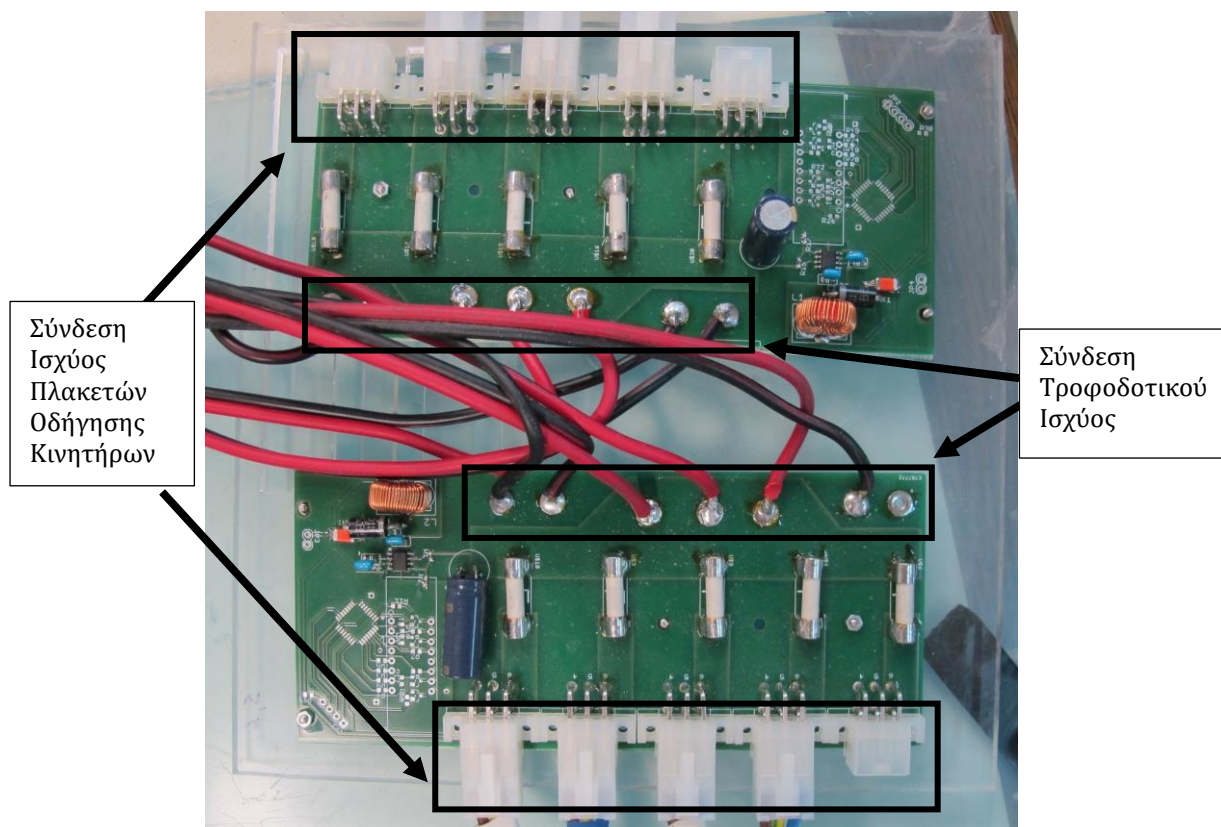
Σχήμα 3-10. Ηλεκτρικό σχέδιο κυκλώματος τροφοδοσίας υψηλής ισχύος. Στην εικόνα εμφανίζεται το διακοπτικό τροφοδοτικό των 5V, καθώς επίσης και οι ασφάλειες και οι σύνδεσμοι των κινητήρων.



Σχήμα 3-11. Ηλεκτρικό σχέδιο κυκλώματος τροφοδοσίας υψηλής ισχύος. Εμφανίζεται η διάταξη μέτρησης εισερχόμενης τάσης. Χρησιμοποιείται οθόνη ψηφίων τύπου LED με οδήγηση μέσω transistor από τον μικροελεγκτή ATTINY 88.



Σχήμα 3-12. Σχέδιο πλακέτας τροφοδοσίας υψηλής ισχύος.



Σχήμα 3-13. Δύο συνδεδεμένες πλακέτες τροφοδοσίας υψηλής ισχύος εν λειτουργία. Δεν έχουν συγκολληθεί ακόμα οι διατάξεις μέτρησης τάσης εισόδου.

Ο Πίνακας 3-2 παρουσιάζει τα απαιτούμενα ηλεκτρονικά εξαρτήματα για κάθε πλακέτα τροφοδοσίας καθώς επίσης και ενδεικτικούς κωδικούς αυτών της εταιρείας RS Components ή της εταιρείας Mouser Electronics.

Πίνακας 3-2. Εξαρτήματα για την πλακέτα τροφοδοσίας υψηλής ισχύος.

Εξάρτημα όπως εμφανίζεται στο σχέδιο	Τιμή	Παρατηρήσεις	Ενδεικτικός Κωδικός	Ενδεικτικό Κόστος
C1, C6	100nF, 100V, X7R	Through Hole, 5 x 3.15 x 4.5mm	653-0210 (RS)	0,24 €
C4_TANT	68uF, 10V Tantalum	7343	684-4705 (RS)	3,46 €
C7	68uF, 100V Electrolytic	10mm x 25mm	570-944 (RS)	1,01 €
D1	SB5100-T	DO-201AD	751-4843 (RS)	0,73 €
L2	100 μ H, 2.5 A, max 100m Ω DC	(Leaded Inductor) 16.5 (Dia.) x 9mm	308-8839 (RS)	3,13 €
LED1	TDCG1060M	7-Segment, 4 Digit	818-7530 (RS)	3,60 €
R1	1M	SMD 0603	666-2279 (RS)	0,14 €
R2	384k	SMD 0603	666-2247 (RS)	0,82 €

R3 – R14	200	SMD 0603	678-9960 (RS)	0,03 €
R15	10k	SMD 0603	678-9667 (RS)	0,03 €
T1 – T4	FMMT624	SOT-23	669-7644 (RS)	0,79 €
U\$1 – U\$2, U\$5, U\$7 – U\$8	Molex MINI-FIT JR. Series, Series Number 5569	-	215-5843 (RS)	0,70 €
U\$3, U\$4, U\$6, U\$9, U\$10	FUSE 12.5A, >100V, T	SMD Mount, 5x20mm	693-0001.2715.11 (Mouser)	1,16 €
U1	MAX5035BUSA+	SOIC-8	732-9623 (RS)	5,38 €
U2	ATTINY88-AU	TQFP-32	696-3266 (RS)	2,48 €

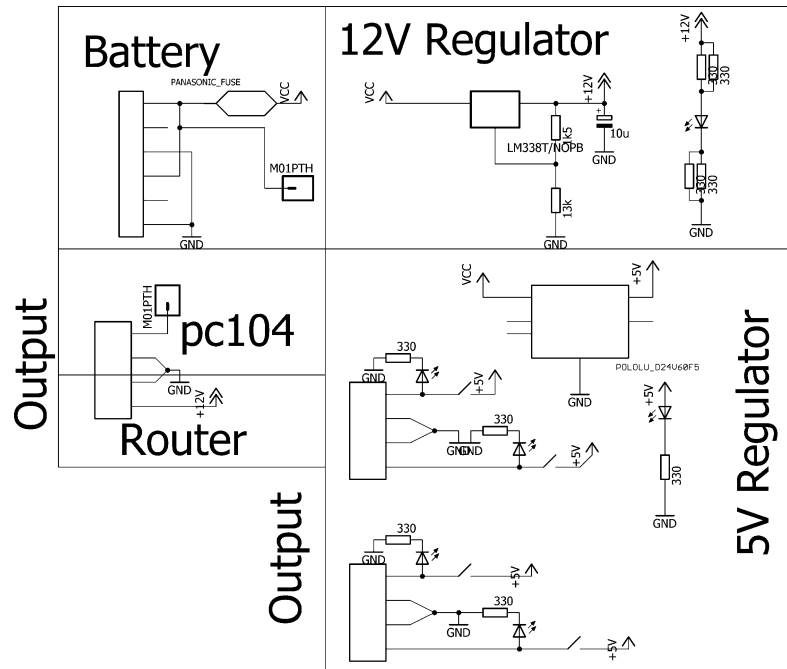
3.3.3 Πλακέτα χαμηλής ισχύος

Σκοπός της πλακέτας χαμηλής ισχύος είναι η τροφοδοσία με κατάλληλη τάση του κύριου υπολογιστή του τετραπόδου (PC/104) καθώς επίσης και του δρομολογητή δικτύου που χρησιμοποιείται για τη σύνδεση με το σταθμό ελέγχου του χρήστη. Το PC/104 απαιτεί για τη λειτουργία του τουλάχιστον τάση 8V σύμφωνα με τον κατασκευαστή [27]. Παρ' όλ' αυτά, επιλέχθηκε να λειτουργεί σε υψηλότερη τάση (18V) για να μειωθεί το ρεύμα στην τροφοδοσία του. Ο δρομολογητής δικτύου απαιτεί ακριβώς 12V. Καθώς οι ενεργειακές απαιτήσεις είναι σχετικά υψηλές (το PC/104 απαιτεί τουλάχιστον 1.5A στα 18V ενώ ο δρομολογητής τουλάχιστον 1A με μέγιστο τα 3.5A στα 12V) επιλέχθηκε η απευθείας τροφοδοσία του PC/104 από μπαταρία όμοια με αυτές που αποτελούν τη συστοιχία τροφοδοσίας των κινητήρων. Από την τροφοδοσία αυτή, επιλέχθηκε να τροφοδοτηθεί και ο δρομολογητής δικτύου μέσω διακοπτικού τροφοδοτικού, σε μορφή έτοιμη προς ενσωμάτωση σε πλακέτα (μοντέλο KHH004A2B41Z της εταιρείας GE Critical Power) λόγω της υψηλής απόδοσης των διακοπτικών τροφοδοτικών. Κατά τη διάρκεια όμως της κατασκευής και των πρώτων δοκιμών, παρατηρήθηκε ότι ο δρομολογητής ενεργοποιούσε το ενσωματωμένο σύστημα προστασίας του διακοπτικού τροφοδοτικού, με αποτέλεσμα να μη λειτουργεί αυτό και να υπερθερμαίνεται. Το πρόβλημα αντιμετωπίστηκε με την αλλαγή του διακοπτικού τροφοδοτικού με ίδιο γραμμικό, και συγκεκριμένα με το μοντέλο LM338T της εταιρείας Texas Instruments. Αυτό επιλέχθηκε λόγω του μεγάλου εύρους τιμών τάσης εισόδου και εξόδου καθώς επίσης και της δυνατότητάς του να διαχειριστεί το ρεύμα που απαιτείται [28].

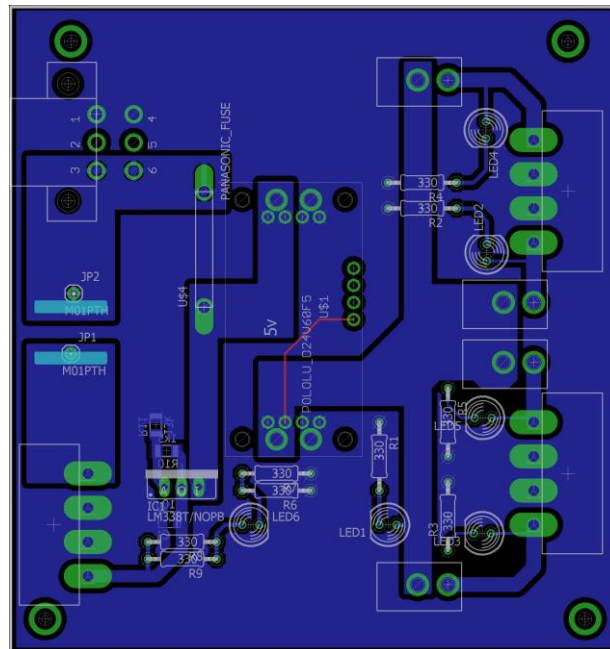
Κατά τη λειτουργία του γραμμικού τροφοδοτικού παρατηρήθηκε σημαντική αύξηση της θερμοκρασίας του, η οποία έφτασε τους 85°C. Καθώς η μπαταρία έχει ονομαστική τάση 22V σε πλήρη φόρτιση, η τάση εξόδου του γραμμικού τροφοδοτικού είναι 12V και ο δρομολογητής μπορεί να χρειαστεί ρεύμα μέχρι και 3.5A, η αύξηση της θερμοκρασίας με γραμμικό τροφοδοτικό ήταν αναμενόμενη. Αντιμετωπίστηκε με τη συνδυαστική χρήση μικρής ψύκτρας και ανεμιστήρα 12V για υπολογιστή που τροφοδοτείται από την έξοδο του τροφοδοτικού. Ο συνδυασμός αυτός επιτρέπει τη λειτουργία σε θερμοκρασία 30°C.

Πέραν της τροφοδοσίας των 12V, η ίδια πλακέτα παράγει και τάση 5V μέσω διακοπτικού τροφοδοτικού μοντέλου D24V60F5 της εταιρείας Pololu. Η παραγόμενη τάση μπορεί να προσφερθεί για χρήση σε βοηθητικά υποσυστήματα. Το συγκεκριμένο μοντέλο επιλέχθηκε λόγω διαθεσιμότητας, ευκολίας στη χρήση, μικρού μεγέθους και υποστήριξης για σημαντικό ρεύμα στην έξοδο (6A).

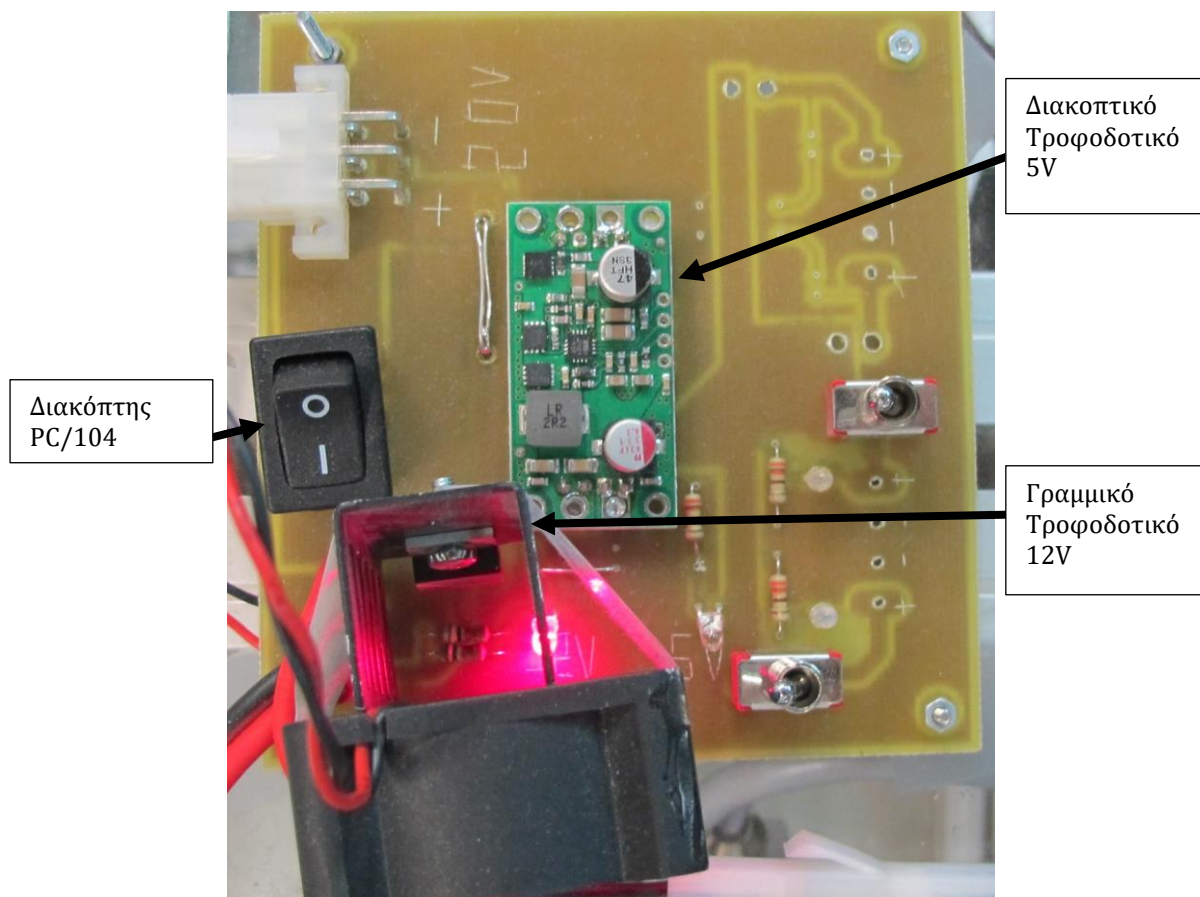
Στο Σχήμα 3-14 εμφανίζεται το ηλεκτρικό σχέδιο, στο Σχήμα 3-15 η πλακέτα όπως σχεδιάστηκε στο πρόγραμμα EAGLE και τέλος στο Σχήμα 3-16 η πλακέτα όπως τελικά αυτή κατασκευάστηκε στο LPKF του εργαστηρίου.



Σχήμα 3-14. Ηλεκτρικό σχέδιο πλακέτας τροφοδοσίας χαμηλής ισχύος.



Σχήμα 3-15. Σχέδιο πλακέτας τροφοδοσίας χαμηλής ισχύος.



Σχήμα 3-16. Πλακέτα τροφοδοσίας χαμηλής ισχύος από το LPKF. Κάτω αριστερά φαίνεται το ανεμιστηράκι για ψύξη του γραμμικού τροφοδοτικού.

Ο Πίνακας 3-3 εμφανίζει τα απαιτούμενα ηλεκτρονικά εξαρτήματα για την πλακέτα τροφοδοσίας χαμηλής ισχύος καθώς επίσης και τους ενδεικτικούς κωδικούς της εταιρείας RS Components ή της εταιρείας Grobotronics.

Πίνακας 3-3. Εξαρτήματα για την πλακέτα τροφοδοσίας χαμηλής ισχύος.

Εξάρτημα όπως εμφανίζεται στο σχέδιο	Τιμή	Παρατηρήσεις	Ενδεικτικός Κωδικός	Ενδεικτικό Κόστος
C1	10uF,>20V	SMD 3528	684-4459 (RS)	0,79 €
IC1	LM338T/NOPB	TO-220	460-900 (RS)	2,51 €
LED1 – LED6	Red colour	Through Hole, 5mm Diam.	619-4886 (RS)	0,17 €
R1 – R9	330 Ω	Through Hole 0207	148-382 (RS)	0,08 €
R10	1.5 kΩ	SMD 1206	740- 9123 (RS)	0,06 €
R11	13 kΩ	SMD 1206	721- 9914 (RS)	0,06 €
U\$1	POLOLU D24V60F5	-	12-00002865 (GRobotronics)	24,99 €

U\$2, U\$3, U\$6	MOLEX Disk Drive Power Connector	-	670-4250 (RS)	0,90 €
U\$4	6A, 50V DC	Through Hole	712-7290 (RS)	0,37 €
U\$8	Molex MINI- FIT JR. Series, Series Number 5569	-	215-5843 (RS)	0,70 €
U\$9 - U\$12	SPST	-	734-7031 (RS)	2,76 €

3.4 Έλεγχος – Σύνδεση με το PC/104

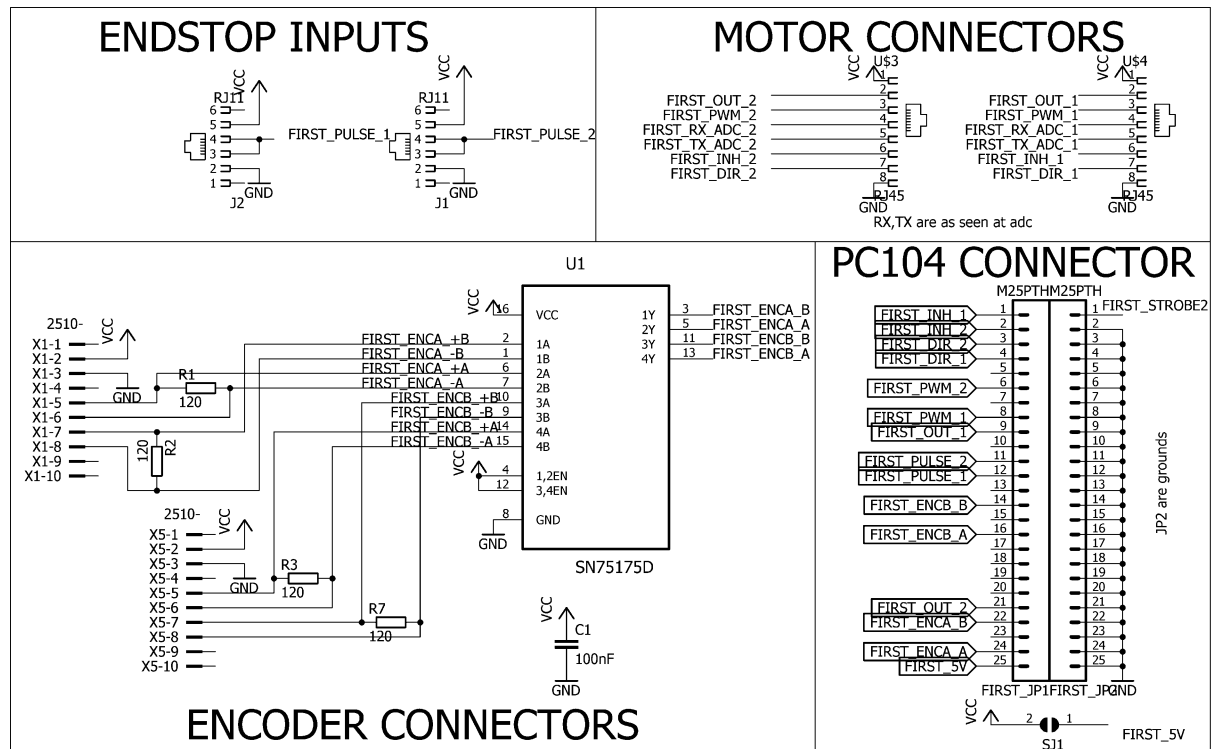
Κάθε άρθρωση του τετραπόδου απαιτεί για τη λειτουργία της 3 καλώδια επικοινωνίας με το PC/104. Το πρώτο καλώδιο χρησιμοποιείται για τη μετάδοση των σημάτων ελέγχου προς την πλακέτα οδήγησης του κινητήρα, το δεύτερο χρησιμοποιείται για επικοινωνία με τον encoder της άρθρωσης (ο οποίος μετράει την περιστροφή αυτής) και το τρίτο για τον διακόπτη ανίχνευσης της τελικής θέσης της άρθρωσης (endstop switch – απλός διακόπτης ο οποίος ενεργοποιείται όταν η άρθρωση φτάνει στο τέλος της κίνησης της). Λόγω της χρήσης σημαντικού αριθμού καλωδίων από και προς το PC/104 κατασκευάστηκε κατάλληλη πλακέτα, η οποία περιλαμβάνει όλα τα απαραίτητα και κατάλληλα βύσματα για τη σύνδεση των καλωδίων με ειδική κατασκευή για την καλύτερη συγκράτηση των συνδεδεμένων καλωδίων.

Η πλακέτα περιλαμβάνει επίσης κατάλληλο κύκλωμα βασισμένο στο ολοκληρωμένο SN75175D της εταιρείας Texas Instruments για τη μετατροπή του διαφορικού σήματος των encoder [29] σε single ended, καθώς και τις απαραίτητες για ένα διαφορικό σήμα αντιστάσεις τερματισμού [30]. Η διάταξη μετατροπής είναι απαραίτητη, καθώς τα encoders που χρησιμοποιούνται παρέχουν τη μέτρηση θέσης ως διαφορικό σήμα ενώ το PC/104 μπορεί να επεξεργαστεί μόνο single-ended σήμα. Το σχέδιο του κυκλώματος μετατροπής διαφορικού σε single ended σήμα κατασκευάστηκε αρχικά σε breadboard και δοκιμάστηκε, ενώ στη συνέχεια ενοποιήθηκε με την υπόλοιπη πλακέτα.

Η πλακέτα αυτή λόγω του τρόπου τοποθέτησης και σύνδεσής της (κάθετα στις πλακέτες του πύργου του PC/104) αυξάνει παράλληλα και τη μηχανική αντοχή του συνολικού πύργου του PC/104 που αποτελείται από τις διάφορες πλακέτες ελέγχου. Η πλακέτα κατασκευάστηκε σε εξωτερικό συνεργάτη καθώς οι απαιτήσεις για την κατασκευή της ήταν πέρα από τις δυνατότητες του εργαστηρίου (πολύ λεπτές γραμμές χαλκού για τα σήματα, κάτω από το κατώτερο όριο του LPKF του εργαστηρίου).

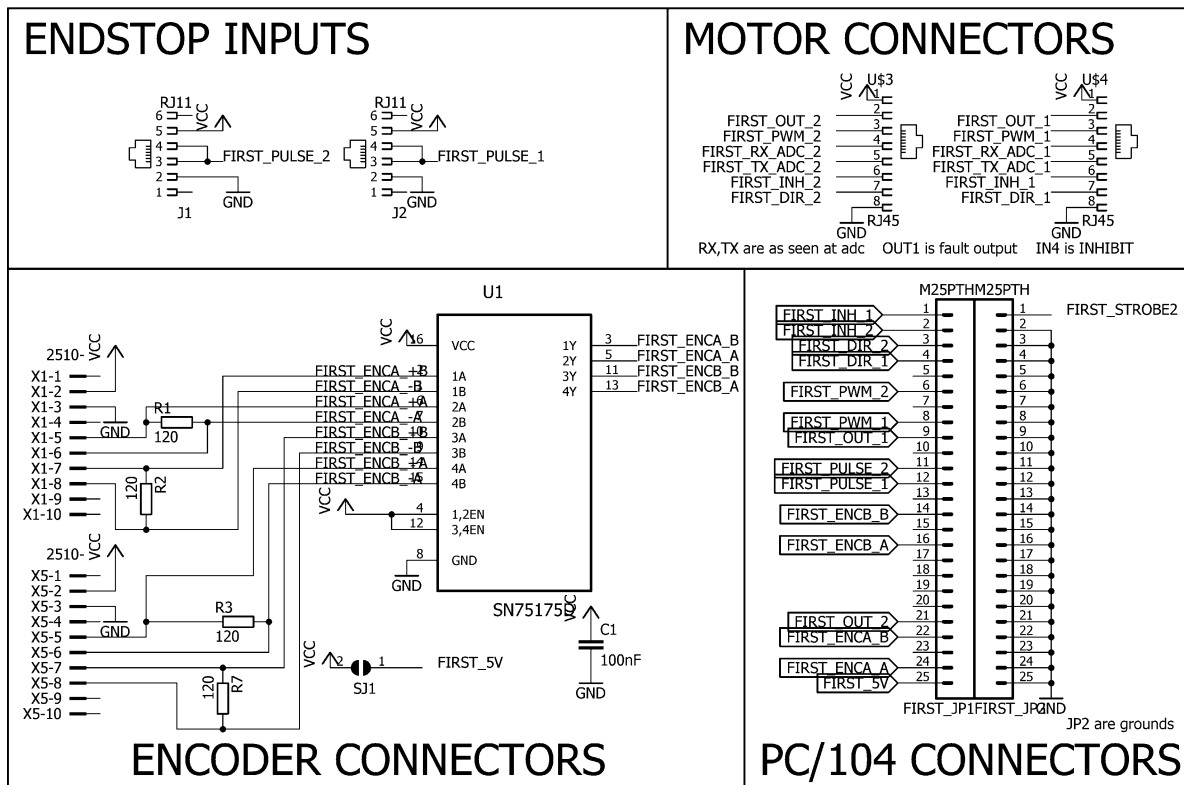
Στη συνέχεια εμφανίζεται ένα μέρος του ηλεκτρικού σχεδίου της κάθε πλακέτας. Στην τελική πλακέτα το ίδιο σχέδιο επαναλαμβάνεται 4 φορές, μία για κάθε πλακέτα του stack του PC/104. Το σχέδιο χωρίζεται σε πολλαπλές περιοχές, μια για κάθε λειτουργία της πλακέτας. Εμφανίζονται οι απαραίτητοι σύνδεσμοι προς τους διακόπτες τερματισμού και την πλακέτα οδήγησης κινητήρων στην πρώτη σειρά. Στην δεύτερη σειρά εμφανίζεται η σύνδεση δύο encoder με το SN75175D καθώς δεν γίνεται χρήση των εισόδων I των κωδικοποιητών. Εμφανίζεται επίσης η σύνδεση με το PC/104. Στο σχήμα αυτό (Σχήμα 3-17) εμφανίζεται μέρος της πλακέτας που συνδέεται στις επαφές CN10 του

PC/104. Η δεύτερη πλακέτα, η οποία συνδέεται στις επαφές CN11 του PC/104 είναι παρόμοια και εμφανίζεται στο Σχήμα 3-18.

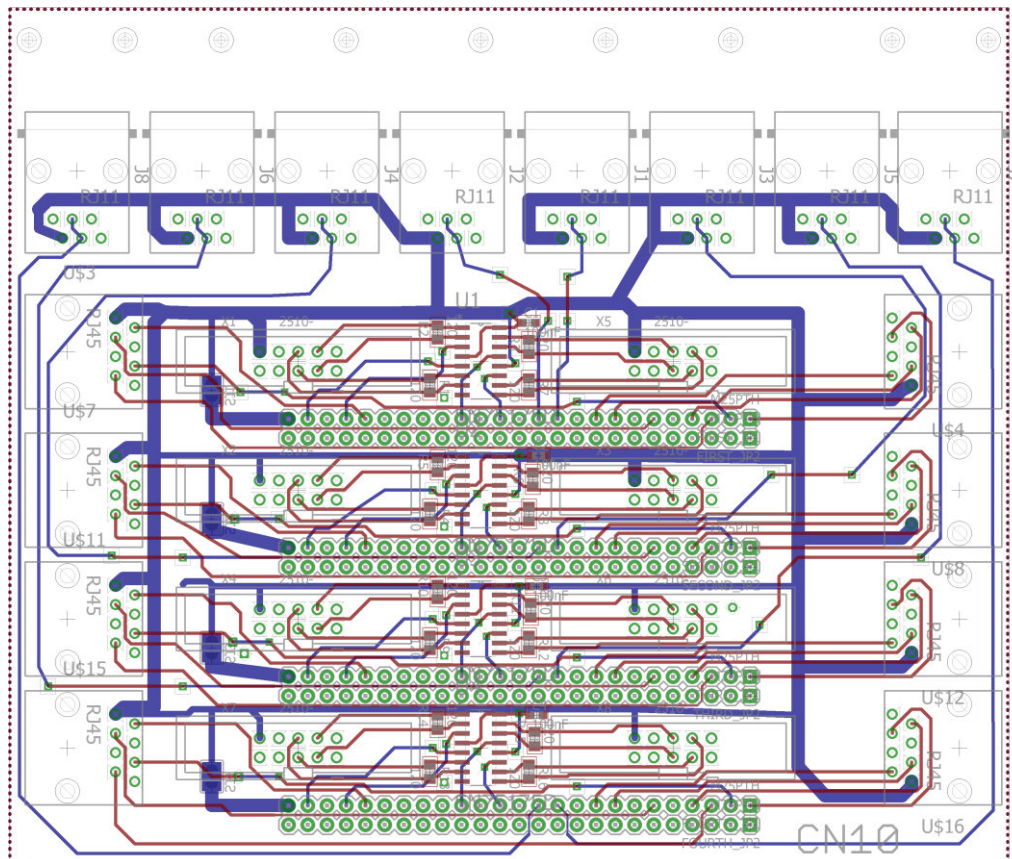


Σχήμα 3-17. Ηλεκτρικό σχέδιο μίας από τις τέσσερις ομάδες συνδέσεων στην πλακέτα σύνδεσης με το PC104. Η τελική πλακέτα έχει 4 ίδιες τέτοιες ομάδες.

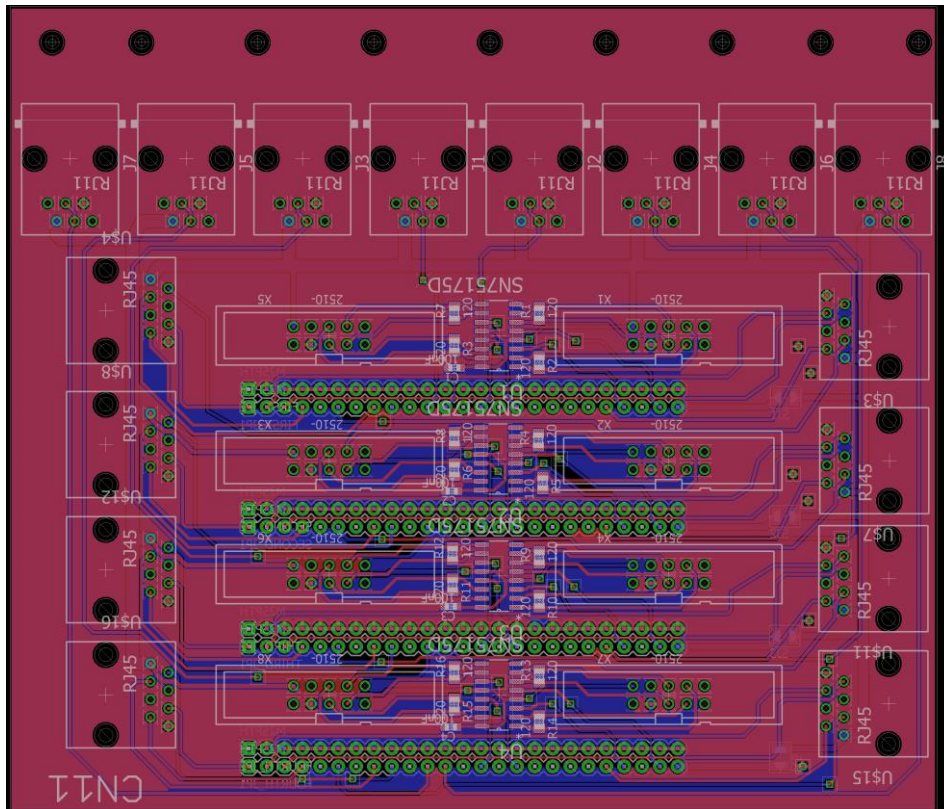
Στο Σχήμα 3-19 εμφανίζεται το σχέδιο της πλακέτας όπως προκύπτει από το προηγούμενο ηλεκτρικό σχέδιο. Εμφανίζονται οι τέσσερις σειρές επαφών που συνδέονται με το PC/104 και ανάμεσά τους τα SN75175D. Δεξιά και αριστερά αυτών είναι οι σύνδεσμοι των encoder, ενώ στις πλαϊνές άκρες της πλακέτας βρίσκονται οι σύνδεσμοι για τις πλακέτες οδήγησης κινητήρων. Στην κορυφή έχουν τοποθετηθεί σε σειρά οι σύνδεσμοι των διακοπών ανίχνευσης τερματισμού των αρθρώσεων. Οι έντονες γραμμές χαλκού με μπλε χρώμα απεικονίζουν την κεντρική γραμμή τροφοδοσίας 5V από το PC/104. Στο σχήμα αυτό δεν έχουν συμπληρωθεί οι μεγάλες επιφάνειες με χαλκό που χρησιμοποιούνται ως γείωση και των οποίων το περίγραμμα εμφανίζεται με διακεκομμένη γραμμή, καθώς εμποδίζουν την παρατήρηση των αγωγών χαλκού. Στο Σχήμα 3-20 εμφανίζεται η πλακέτα μετά τη συμπλήρωση των περιοχών αυτών. Στα σχήματα εμφανίζεται μόνο η πλακέτα σύνδεσης με τις επαφές CN10. Η αντίστοιχη πλακέτα για τις επαφές CN11 είναι παρόμοια και παραλείπεται. Τέλος, στο Σχήμα 3-21 εμφανίζεται η τελική πλακέτα μετά την κατασκευή της.



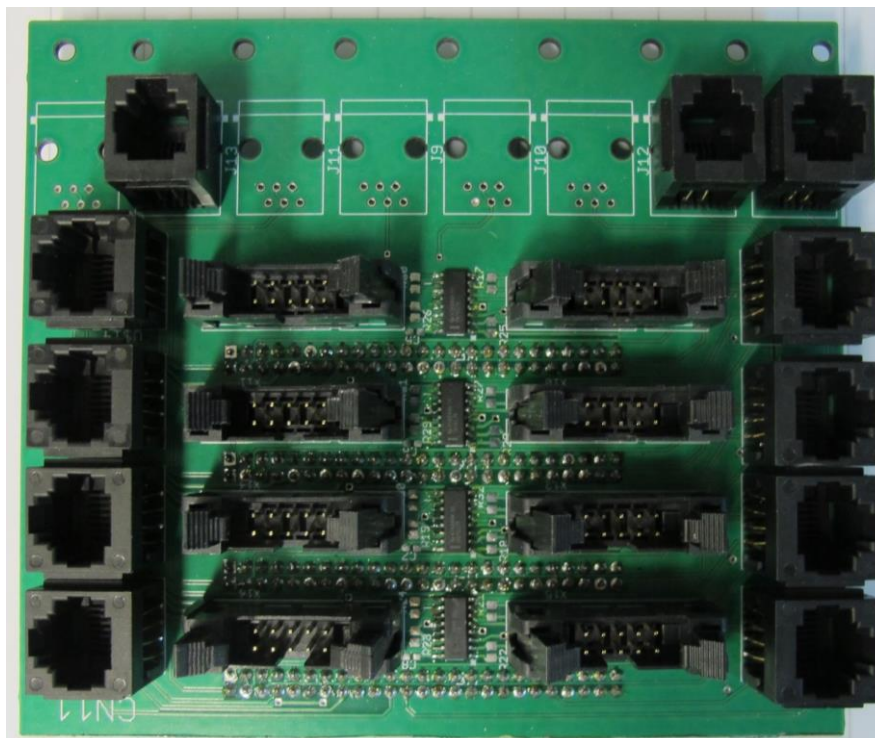
Σχήμα 3-18. Ηλεκτρικό σχέδιο μίας από τις τέσσερις ομάδες συνδέσεων στην πλακέτα σύνδεσης με το PC104. Η τελική πλακέτα έχει 4 ίδιες τέτοιες ομάδες.



Σχήμα 3-19. Σχέδιο πλακέτας σύνδεσης με το PC104.

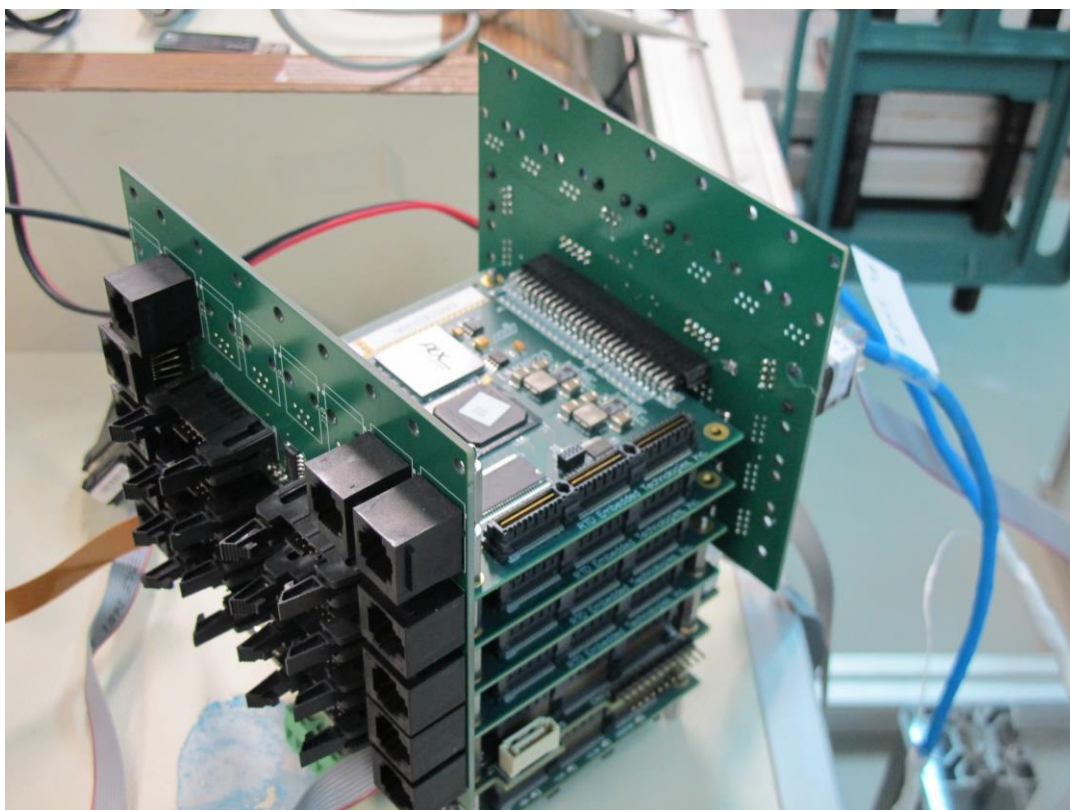


Σχήμα 3-20. Σχέδιο πλακέτας σύνδεσης με PC/104 με συμπληρωμένες περιοχές χαλκού (copper pour).



Σχήμα 3-21. Πλακέτα σύνδεσης PC/104. Δεν συγκολλήθηκαν όλοι οι σύνδεσμοι για τους διακόπτες τερματισμού.

Τελικά κατασκευάστηκαν δύο πλακέτες σύνδεσης με το PC/104 οι οποίες και τοποθετήθηκαν στην κάθε πλευρά του. Η συνολική διάταξη εμφανίζεται στο Σχήμα 3-22.



Σχήμα 3-22. Συνολικός πύργος PC/104 με τις 2 πλακέτες σύνδεσης που κατασκευάστηκαν στις δύο πλευρές του.

Στους επόμενους δύο πίνακες εμφανίζονται τα απαιτούμενα ηλεκτρονικά εξαρτήματα για κάθε πλακέτα σύνδεσης με το PC/104 καθώς επίσης και τους ενδεικτικούς κωδικούς της εταιρείας RS Components ή της εταιρείας Grobotronics.

Πίνακας 3-4. Εξαρτήματα που απαιτούνται για την κατασκευή της πλακέτας σύνδεσης PC/104 στον σύνδεσμο CN10.

Εξάρτημα όπως εμφανίζεται στο σχέδιο	Τιμή	Παρατηρήσεις	Ενδεικτικός Κωδικός	Ενδεικτικό Κόστος
C1 – C4	100nF, 16V	SMD 0603	264-4646 (RS)	0,01 €
J1 – J8	RJ11	Through Hole, Vertical	735-0286 (RS)	1,10 €
R1 – R16	120 Ω	SMD 0805	223-0304 (RS)	0,03 €
U\$3, U\$4, U\$7, U\$8, U\$11, U\$12, U\$15, U\$16	RJ45	Through Hole, Vertical	818-3324 (RS)	1,94 €
U1 – U4	SN75175D	SOIC-16	857-733 (RS)	3,49 €
X1 – X8	-	2 rows, 10 pins, locking levers, 2.54 mm pitch	458-392 (RS)	3,43 €

FIRST_JP1 - FOURTH_JP2	-	2.54 mm pitch, 2 rows, 25 pins each	19-00011931 (GRobotronics)	0,5535 €
---------------------------	---	---	-------------------------------	----------

Πίνακας 3-5. Εξαρτήματα που απαιτούνται για την κατασκευή της πλακέτας σύνδεσης PC/104 στον σύνδεσμο CN11.

Εξάρτημα όπως εμφανίζεται στο σχέδιο	Τιμή	Παρατηρήσεις	Ενδεικτικός Κωδικός	Ενδεικτικό Κόστος
C1 – C4	100nF, 16V	SMD 0603	264-4646 (RS)	0,01 €
J1 – J8	RJ11	Through Hole, Vertical	735-0286 (RS)	1,10 €
R1 – R16	120 Ω	SMD 0805	223-0304 (RS)	0,03 €
U\$3, U\$4, U\$7, U\$8, U\$11, U\$12, U\$15, U\$16	RJ45	Through Hole, Vertical	818-3324 (RS)	1,94 €
U1 – U4	SN75175D	SOIC-16	857-733 (RS)	3,49 €
X1 – X8	-	2 rows, 10 pins, locking levers, 2.54 mm pitch	458-392 (RS)	3,43 €
FIRST_JP1 - FOURTH_JP2	-	2.54 mm pitch, 2 rows, 25 pins each	19-00011931 (GRobotronics)	0,5535 €

Τα καλώδια που χρησιμοποιούνται για την διασύνδεση των drive με τις πλακέτες του PC/104 είναι τύπου Ethernet Cat5 με βύσματα RJ45. Τα καλώδια για την διασύνδεση τερματικών διακοπών και PC/104 είναι τηλεφωνικά καλώδια (βύσματα RJ11) και τέλος τα καλώδια για τους encoder είναι ribbon με συνδέσμους IDC των 10 επαφών σε 2 σειρές. Ειδικότερα ως καλώδιο χρησιμοποιήθηκε ο κωδικός 289-9846 της εταιρείας RS Components και ως σύνδεσμος ο κωδικός 625-7369 της ίδιας εταιρείας.

3.5 Οδήγηση κινητήρων

Το τετράποδο χρησιμοποιεί για την κίνησή του κινητήρες DC. Οι κινητήρες είναι τύπου brushed (με ψήκτρες) στο ισχύ του κάθε ποδιού και στην άρθρωση της μέσης και τύπου brushless στις αρθρώσεις των γονάτων. Η λειτουργία και των δύο τύπων κινητήρα απαιτεί τη χρήση κατάλληλης διάταξης γέφυρας τύπου *H* καθώς και σύστημα ελέγχου και περιορισμού του ρεύματος του κινητήρα και προστασίας του. Καθώς ένα τέτοιο σύστημα είναι ιδιαίτερα δύσκολο τόσο στο σχεδιασμό του όσο και στην κατασκευή του, χρησιμοποιείται το έτοιμο σύστημα οδήγησης κινητήρων (drive) της εταιρείας AMC με αριθμό μοντέλου AZBDC12A8 (Σχήμα 3-23). Το συγκεκριμένο σύστημα μπορεί να χρησιμοποιηθεί για τον έλεγχο και λειτουργία και των δύο τύπων κινητήρων που χρησιμοποιούνται στο ρομπότ, ενώ

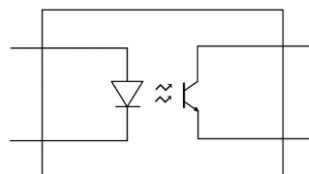
ταυτόχρονα είναι τεσσάρων τεταρτημόριων επιτρέποντας μελλοντικά την ανάκτηση ενέργειας κατά την πέδηση.



Σχήμα 3-23. Σύστημα οδήγησης κινητήρων της εταιρείας AMC, μοντέλο AZBDC12A8.

Προκειμένου να ελαχιστοποιηθεί το μέγεθος του drive και να είναι δυνατή η τροφοδοσία κινητήρων υψηλής ισχύος, το συγκεκριμένο drive χρησιμοποιεί διακοπτική τροφοδοσία για την ελεγχόμενη παροχή ισχύος στους κινητήρες. Δυστυχώς όμως το συγκεκριμένο μοντέλο οδήγησης χρησιμοποιεί κοινή γείωση μεταξύ των ηλεκτρονικών ελέγχου και του κινητήρα, με αποτέλεσμα να δημιουργείται κίνδυνος πρόκλησης δυσλειτουργίας του PC/104 λόγω ηλεκτρικού θορύβου από τους κινητήρες.

Ο περιορισμός του ηλεκτρικού θορύβου επιτεύχθηκε με το σχεδιασμό και τη χρήση κατάλληλης διάταξης ηλεκτρικής απομόνωσης της οδήγησης του κινητήρα από τον έλεγχο με χρήση optocoupler (Σχήμα 3-24). Πρόκειται για ενσωματωμένη διάταξη λυχνίας τύπου LED και φωτοευαίσθητης διόδου, η οποία μετατρέπει το ηλεκτρικό σήμα σε φως και στη συνέχεια πάλι σε ηλεκτρικό σήμα, επιτρέποντας έτσι τη διασύνδεση συστημάτων χωρίς να γίνεται ηλεκτρική σύνδεση αυτών. Καθώς το LED διαρρέεται από ρεύμα, παράγει φως. Τότε, η ηλεκτρική αντίσταση της φωτοευαίσθητης διόδου μειώνεται με αποτέλεσμα να αρχίζει να διαρρέεται από ρεύμα [24]. Λόγω της αρχής λειτουργίας ενός optocoupler, σήματα μπορούν να κινηθούν εσωτερικά αυτού προς τη μία κατεύθυνση σε αντίθεση με τους μετασχηματιστές, οι οποίοι επιτρέπουν την αμφίδρομη επικοινωνία των δύο απομονωμένων συστημάτων. Μπορεί δηλαδή ένα optocoupler να προστατέψει ικανοποιητικά ένα σύστημα από ένα δεύτερο, ηλεκτρικά θορυβώδες σύστημα, ενώ επιτρέπει την μετάδοση πληροφορίας, καθώς δεν επιτρέπει την διάδοση θορύβου από το δεύτερο στο πρώτο.

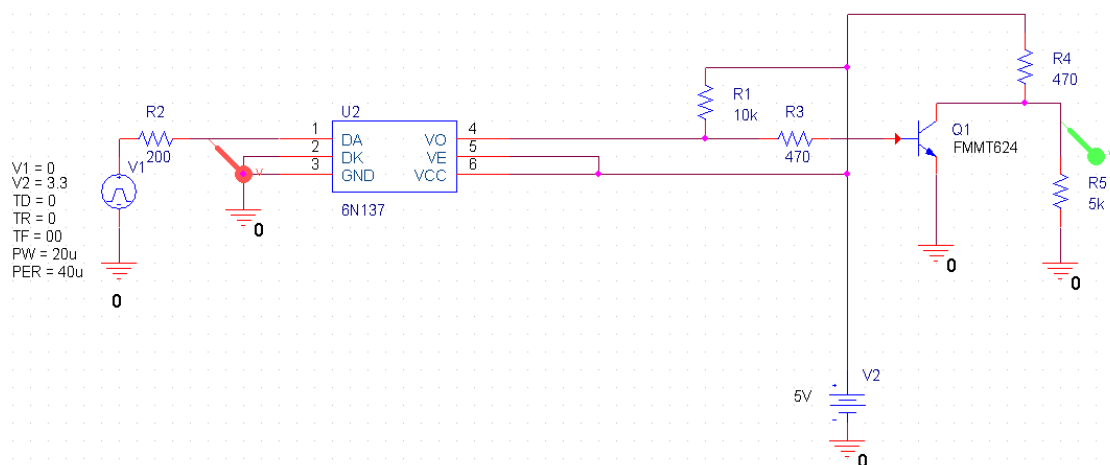


Σχήμα 3-24. Σύμβολο optocoupler σε ηλεκτρονικά σχέδια.

Οι κύριες παράμετροι βάσει των οποίων γίνεται η επιλογή του κατάλληλου κάθε φορά μοντέλου optocoupler είναι η ηλεκτρική απομόνωση μεταξύ των δύο πλευρών του και η μέγιστη ταχύτητα μετάδοσης δεδομένων. Καθώς το δεύτερο χαρακτηριστικό μπορεί να μη δίνεται από τον κατασκευαστή, είναι δυνατόν να εξαχθεί προσεγγιστικά και από χαρακτηριστικά όπως ο χρόνος που απαιτείται για να ενεργοποιηθεί και απενεργοποιηθεί η λυχνία LED. Επιλέχθηκε αρχικά το ολοκληρωμένο ACSL-6410-00TE της εταιρείας Avago Technologies καθώς μπορεί να λειτουργήσει σε υψηλές ταχύτητες μεταφοράς

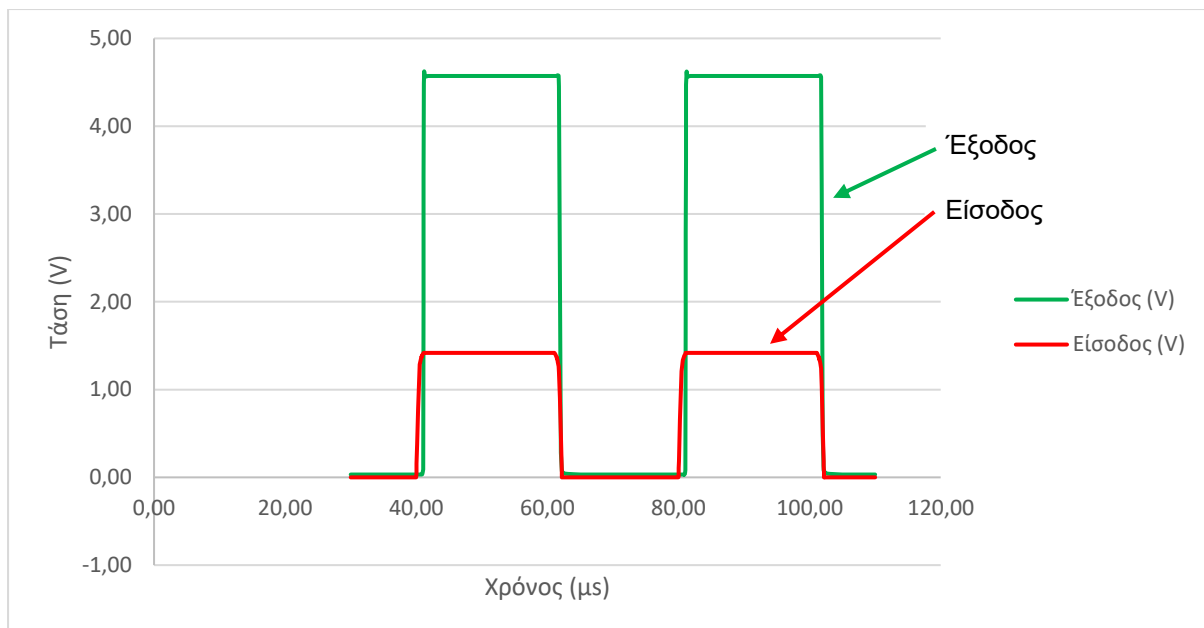
σήματος, ενώ η διάταξη 4 optocoupler (3 προς τη μία διεύθυνση, 1 αντίστροφα) σε κάθε ολοκληρωμένο κύκλωμα επιτρέπει την απλούστερη σχεδίαση του τελικού κυκλώματος. Δυστυχώς λόγω απότομης αύξησης της τιμής αγοράς του, αντικαταστάθηκε από το ολοκληρωμένο 6N137, το οποίο έχει όμοια τεχνικά χαρακτηριστικά αλλά 1 μόνο κανάλι ανά ολοκληρωμένο κύκλωμα, κάτι που οδηγεί στην χρήση 2 ολοκληρωμένων 6N137 ανά πλακέτα και στην απώλεια της δυνατότητας επεξεργασίας του σήματος σφάλματος από το drive ενώ πλέον το drive είναι μόνιμα ενεργοποιημένο.

Λόγω της αρχής λειτουργίας των optocoupler απαιτείται στην έξοδο ένα στάδιο λογικής αντιστροφής του σήματος εξόδου προκειμένου να είναι όμοιο με το σήμα εισόδου. Επίσης, πολύ συχνά μπορεί να απαιτηθεί και η περαιτέρω ενίσχυση του σήματος εξόδου ώστε να γίνει περαιτέρω χρήση του. Έτσι, χρησιμοποιήθηκε κατάλληλη διάταξη με transistor και αντιστάσεις αμέσως μετά το στάδιο των optocoupler με σκοπό την ενίσχυση και λογική αντιστροφή του σήματος εξόδου. Χρησιμοποιήθηκε το transistor FM624TA για λόγους κυρίως διαθεσιμότητας και χαμηλού κόστους. Αντί αυτού, θα μπορούσε να χρησιμοποιηθεί οποιοδήποτε άλλο transistor τύπου NPN αρκεί να έχει ικανοποιητικά χαρακτηριστικά, δηλαδή ανοχή σε τάσεις άνω των 7V ή παραπάνω, συνεχές ρεύμα τουλάχιστον 100mA και ρεύμα βάσης ανάλογο της αντίστασης εισόδου και της εξόδου του optocoupler ούτως ώστε να λειτουργεί στην περιοχή κόρου το transistor. Επιλέχθηκε το FM624TA, το οποίο και ικανοποιεί τους περιορισμούς αυτούς [31]. Η λειτουργία του κυκλώματος, ειδικά σε υψηλές ταχύτητες μετάδοσης σήματος, ελέγχθηκε με χρήση του λογισμικού LTSPICE. Το κύκλωμα που χρησιμοποιήθηκε για τους σκοπούς της προσομοίωσης εμφανίζεται στο Σχήμα 3-25. Για την προσομοίωση χρησιμοποιήθηκε πηγή παλμικού ρεύματος 25kHz, η οποία είναι και η μέγιστη συχνότητα του σήματος PWM που μπορεί να δεχτεί το AZBDC12A8.



Σχήμα 3-25. Ηλεκτρικό σχέδιο του κυκλώματος που χρησιμοποιήθηκε στο LTSPICE.

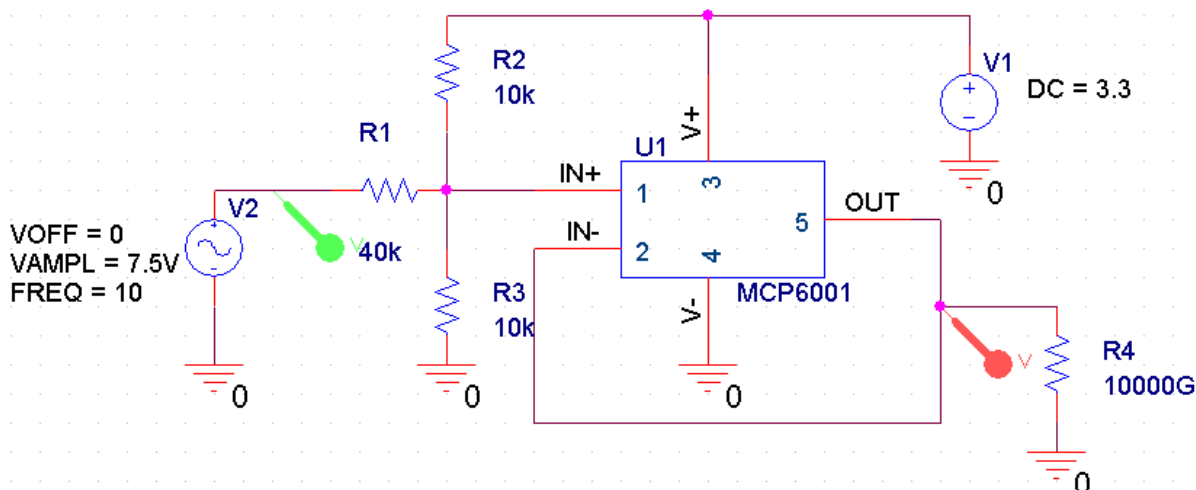
Στο Σχήμα 3-26 εμφανίζονται οι κυματομορφές εισόδου και εξόδου. Στο διάγραμμα εμφανίζονται οι τάσεις εισόδου και εξόδου από τα σημεία δειγματοληψίας, όπως εμφανίζονται αυτά στο κύκλωμα της προηγούμενης εικόνας. Για την είσοδο του drive χρησιμοποιείται στην προσομοίωση αντίσταση 5kΩ, η οποία στο τελικό κύκλωμα διαρρέεται από ρεύμα όμοιο με το ρεύμα που διαρρέει την κάθε είσοδο του drive, αφού στο datasheet του δεν υπάρχουν πληροφορίες σχετικά με τα ηλεκτρικά χαρακτηριστικά των εισόδων σήματος.



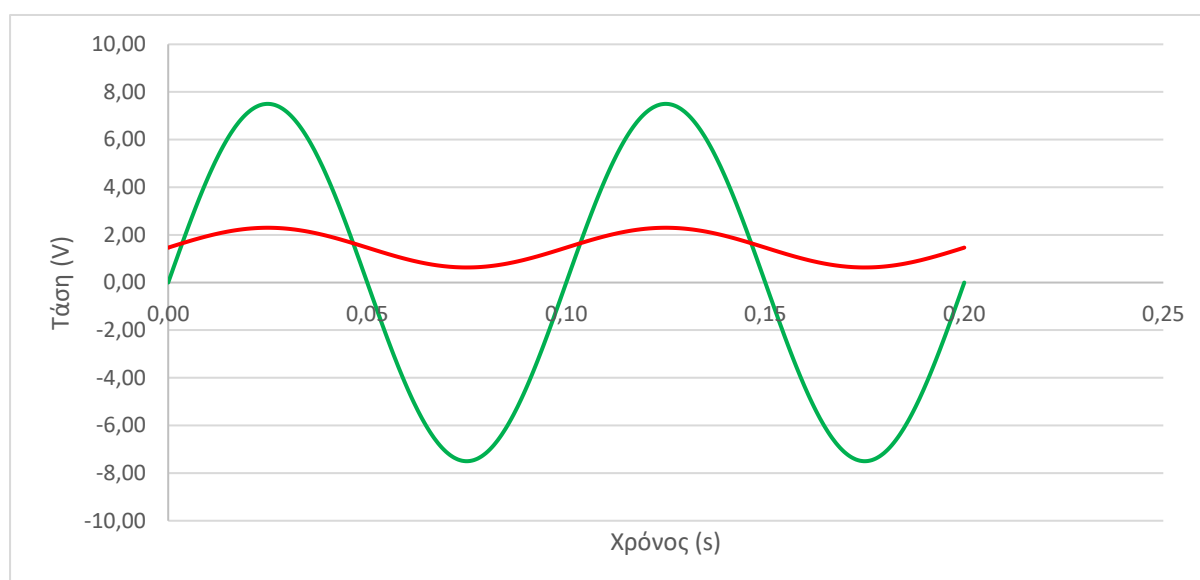
Σχήμα 3-26. Σήμα εισόδου και σήμα εξόδου στο κύκλωμα οπτικής απομόνωσης.

Το optocoupler απομονώνει πλήρως την ψηφιακή σύνδεση με το PC/104. Το drive των κινητήρων όμως παρέχει ως αναλογικό σήμα το ρεύμα με το οποίο τροφοδοτεί κάθε στιγμή στους κινητήρες. Για να απομονωθεί αποτελεσματικά αυτό το αναλογικό σήμα από το PC/104 χρησιμοποιήθηκε κατάλληλο ολοκληρωμένο μετατροπής αναλογικού σήματος σε ψηφιακό με ενσωματωμένη ψηφιακή απομόνωση. Επιλέχθηκε το ολοκληρωμένο κύκλωμα Si8900 της εταιρείας SiLabs. Το ολοκληρωμένο αυτό επιτρέπει την δειγματοληψία αναλογικών σημάτων από 0 έως 3.3V με 10 bit ακρίβεια. Επειδή όμως η έξοδος του καναλιού Current Reference του drive είναι πέραν των ορίων του Si8900 (το σήμα έχει εύρος τιμών $\pm 7.5V$) σχεδιάστηκε κύκλωμα με τελεστικό ενισχυτή για την μετατροπή του σήματος μέσω της ανύψωσής του ώστε να έχει εύρος 0-15V και υποβιβασμού του σε εύρος 0-3.3V. Το κύκλωμα χρησιμοποιεί 3 αντιστάσεις για να διαιρέσει την τάση τροφοδοσίας και να την αθροίσει με την τάση εισόδου, επιτυγχάνοντας έτσι την μεταφορά του σήματος στο κατάλληλο εύρος.

Μετά τις αντιστάσεις χρησιμοποιείται ο τελεστικός ενισχυτής MCP6001 της εταιρείας Microchip σε διάταξη μοναδιαίου κέρδους (ακολουθητής τάσης) πριν την είσοδο του μετατροπέα αναλογικού σήματος σε ψηφιακό. Ο συγκεκριμένος ενισχυτής επιλέχθηκε κυρίως για λόγους διαθεσιμότητας και ελκυστικού κόστους. Μπορεί να αντικατασταθεί από οποιονδήποτε άλλο αντίστοιχο ο οποίος τροφοδοτείται με μονή τροφοδοσία (μόνο θετική τάση εισόδου στην τροφοδοσία) και σταθερότητα σε μοναδιαίο κέρδος. Η μέγιστη συχνότητα στην οποία θα λειτουργεί ο ενισχυτής προσδιορίζεται κανονικά από το σήμα εισόδου. Επειδή ο κατασκευαστής του drive δεν παρέχει το συγκεκριμένο χαρακτηριστικό, ορίστηκε αυθαίρετα αυτή στο 1 MHz καθώς η συχνότητα αυτή είναι αρκετά υψηλότερη από την συχνότητα του βρόχου ελέγχου. Στο Σχήμα 3-27 εμφανίζεται το κύκλωμα που σχεδιάστηκε και προσομοιώθηκε στο SPICE και στο Σχήμα 3-28 εμφανίζονται τα αποτελέσματα της προσομοίωσης. Για την προσομοίωση χρησιμοποιήθηκε πηγή ημιτονοειδούς τάσης εύρους $\pm 7.5V$ και συχνότητας 10Hz.



Σχήμα 3-27. Κύκλωμα για την αλλαγή εύρους σήματος. Προσομοίωση μέσω SPICE.



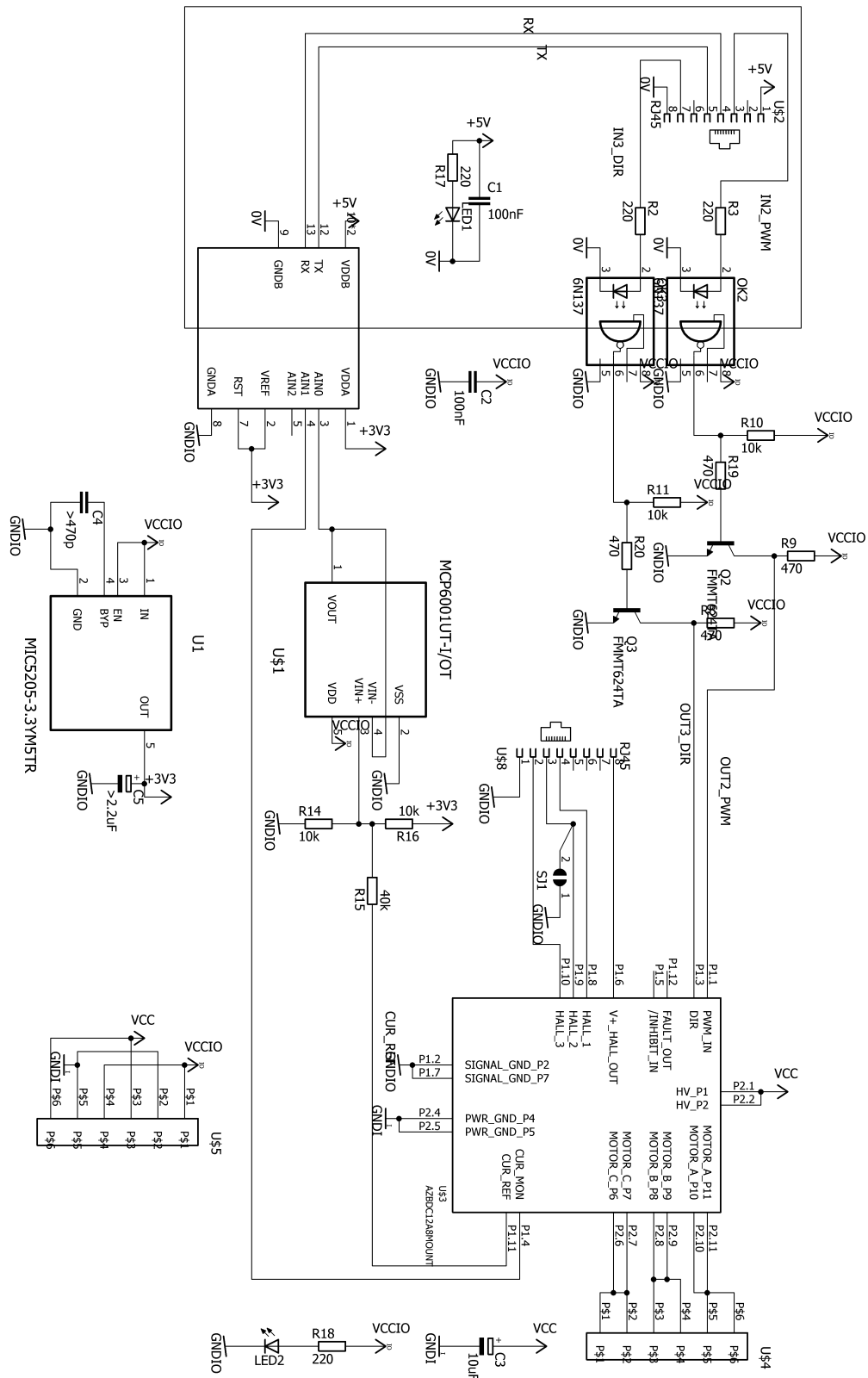
Σχήμα 3-28. Προσομοίωση συμπεριφοράς κυκλώματος αλλαγής εύρους τάσης από το SPICE. Τα χρώματα των κυματομορφών αντιστοιχούν στα χρώματα των σημείων δειγματοληψίας στην εικόνα του κυκλώματος με πράσινο να είναι το σήμα εισόδου και κόκκινο το σήμα εξόδου.

Τέλος, απαιτήθηκε σχεδιαστικά η χρήση διάφορων συνδέσμων καλωδίωσης για τη σύνδεση στο κάθε drive του κινητήρα, της τροφοδοσίας, του σήματος ελέγχου και όπου απαιτείται, της ανατροφοδότησης από τους αισθητήρες Hall. Επιλέχθηκαν κατάλληλα βύσματα με κριτήριο τη μηχανική αντοχή, την ύπαρξη μηχανικής συγκράτησης του καλωδίου και την αντοχή σε μεγάλα ρεύματα και τάσεις. Ο Πίνακας 3-6 παρουσιάζει τα επιλεχθέντα βύσματα μαζί με τα κύρια χαρακτηριστικά τους, βάσει των οποίων έγινε η επιλογή τους.

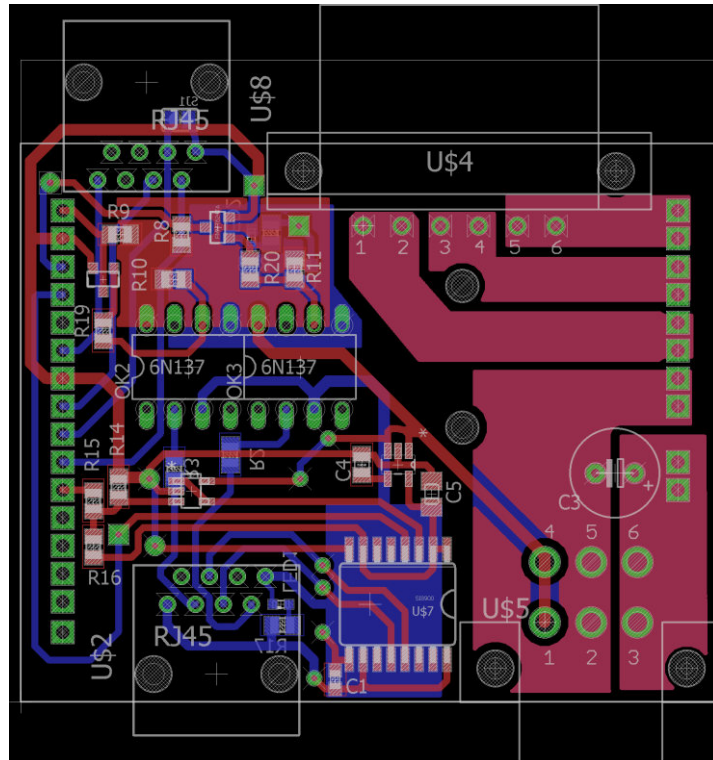
Πίνακας 3-6. Ηλεκτρικές συνδέσεις πλακέτας οδήγησης drive.

Βύσμα	Χαρακτηριστικά
Σήμα ελέγχου και σήμα ανατροφοδότησης από αισθητήρες Hall	• 8 επαφές • Μέγιστο ρεύμα ανά επαφή: 1A • Μέγιστη τάση: 1000VAC
	
Έξοδος προς κινητήρες Μοντέλο 175783-2 της εταιρείας TE Connectivity	• 6 επαφές • Μέγιστο ρεύμα ανά επαφή: 19A • Μέγιστη τάση: 1.8kVAC
	
Τροφοδοσία Μοντέλο 39-29-1068 της εταιρείας Molex	• 6 επαφές • Μέγιστο ρεύμα ανά επαφή: 13A • Μέγιστη τάση: 600V
	

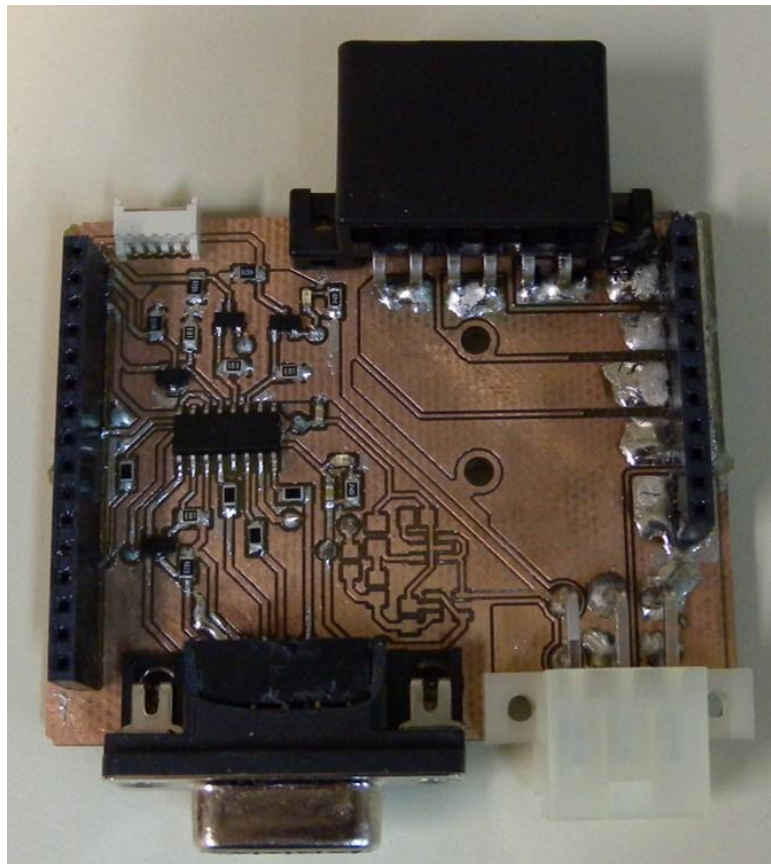
Το κύκλωμα το οποίο σχεδιάστηκε τελικά βάσει των προαναφερθέντων εμφανίζεται στο Σχήμα 3-29. Η τελική πλακέτα που σχεδιάστηκε βάσει του κυκλώματος αυτού εμφανίζεται στο Σχήμα 3-30, και η πλακέτα που κατασκευάστηκε ως πρωτότυπο στο LPKF του εργαστηρίου καθώς και η τελική πλακέτα στα Σχήμα 3-31 και Σχήμα 3-32 αντίστοιχα.



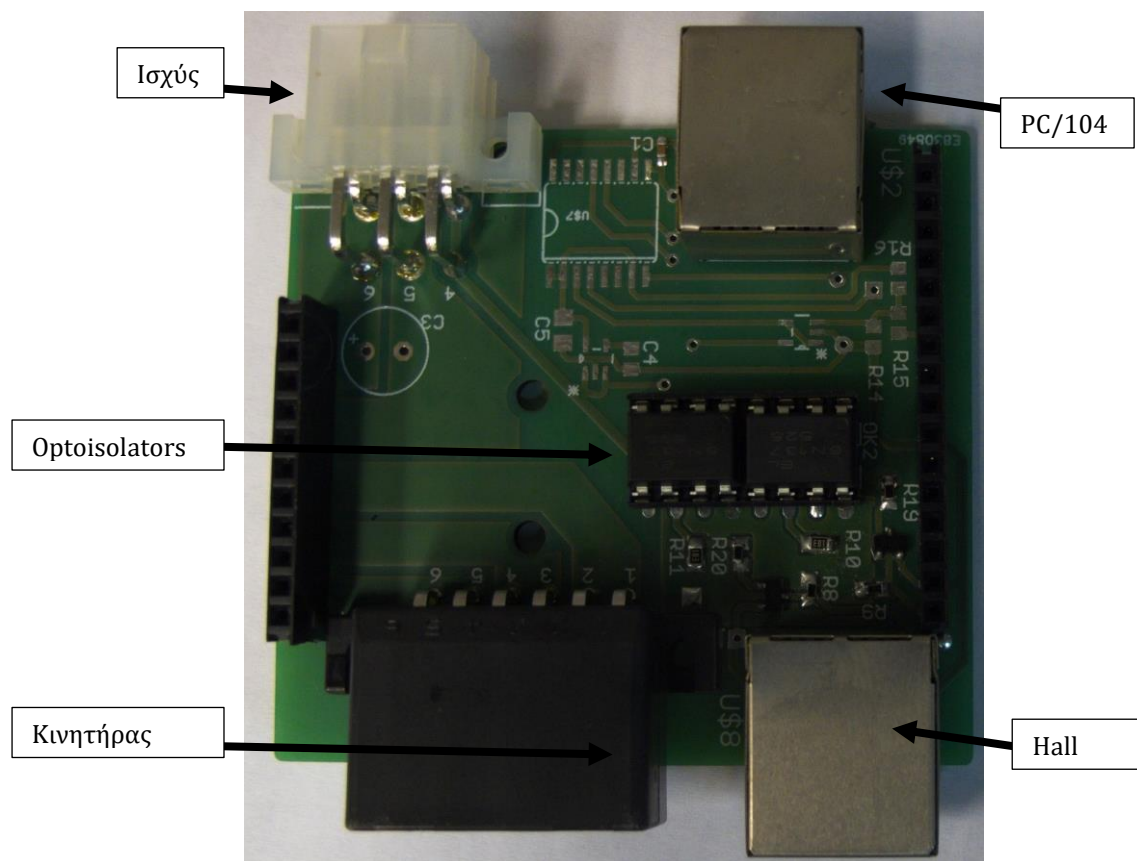
Σχήμα 3-29. Σχέδιο κυκλώματος πλακέτας οδήγησης κινητήρων.



Σχήμα 3-30. Σχέδιο πλακέτας οδήγησης κινητήρων.



Σχήμα 3-31. Πρωτότυπο πλακέτας οδήγησης κινητήρων όπως κατασκευάστηκε στο LPKF του εργαστηρίου.



Σχήμα 3-32. Τελική πλακέτα οδήγησης κινητήρων.

Ο Πίνακας 3-7 παρουσιάζει τα εξαρτήματα που απαιτούνται για την κατασκευή της τελικής πλακέτας οδήγησης και ειδικότερα τα απαραίτητα εξαρτήματα για την κατασκευή των καλωδίων σύνδεσης κινητήρων, αισθητήρων Hall και τροφοδοσίας με της πλακέτες των drive.

Πίνακας 3-7. Απαιτούμενα εξαρτήματα για κάθε πλακέτα οδήγησης κινητήρα.

Εξάρτημα όπως εμφανίζεται στο σχέδιο	Τιμή	Πακέτο	Ενδεικτικός Κωδικός	Ενδεικτικό Κόστος
C1 – C2	100 nF, +16 V	SMD 0603	788-2916 (RS)	0,03 €
C3	10 μ F, 100V	E3,5-8	865-0527 (RS)	0,14 €
C4	>470 pF, 16 V	SMD 0805	464-6672 (RS)	0,03 €
C5	>2.2 μ F, 16 V	SMD 2012-12	405-9517 (RS)	0,11 €
LED1 – LED2	Red SMD LED	SMD 0603	466-3728 (RS)	0,08 €
OK2 – OK3	6N137	DIL08	691-2325 (RS) ή 05-ICS-6N137E (GRobotronics)	0,96 €
Q2 - Q3	FMMT624	SOT-23	669-7644 (RS)	0,79 €
R2 , R3, R17, R18	220 Ω	SMD 0805	810-1763 (RS)	0,06 €
R8, R9, R19, R20	470 Ω	SMD 0805	679-1430 (RS)	0,03 €
R10, R11, R14, R16	10 k Ω	SMD 0805	740-9072 (RS)	0,03 €
R15	40 k Ω	SMD 0805	679-1395 (RS)	0,03 €

U\$1	MCP6001UT-I/OT	SOT-5	823-0997 (RS)	0,25 €
U\$2, U\$8	RJ45 with shield	RJ45	05-00016751 (GRobotronics)	0,55 €
U\$3	AZBDC12A8 (headers που ταιριάζουν στις επαφές του)	Θηλυκά, 2.54 mm pitch, 1 σειρά με 11 pin, 1 σειρά με 16	05-00011902 (GRobotronics)	0,2460 €
U\$4	MULTILOCK 070, 6 επαφές	-	362-9244 (RS)	2,03 €
U\$5	Molex MINI-FIT JR. Series, Series Number 5569	-	215-5843 (RS)	0,70 €
U\$7	SI8900	SOIC16WIDE	823-2139 (RS)	3,27 €
U1	MIC5205-3.3YM5TR	SOT-23	910-1556 (RS)	0,45 €

Πίνακας 3-8. Απαιτούμενα εξαρτήματα για την κατασκευή των καλωδίων σύνδεσης της πλακέτας οδήγησης κινητήρα.

Εξάρτημα	Κύρια Χαρακτηριστικά	Ενδεικτικός Κωδικός	Ενδεικτικό Κόστος
Σύνδεσμος καλωδίου ισχύος	3 αγωγοί, διατομής τουλάχιστον 1.5mm ²	484-1760 (RS)	0,39 €
Επαφές συνδέσμου καλωδίου ισχύος		215-5887 (RS)	18,47 €
Καλώδιο Ισχύος		522-575 (RS)	128,27 €
Σύνδεσμος καλωδίου σύνδεσης κινητήρα	Ο σύνδεσμος έχει 6 αγωγούς που συνδέονται ανά 2 στο καλώδιο 3 αγωγών του κινητήρα. Τουλάχιστον διατομή 0.5mm ²	362-9020 (RS)	1,10 €
Επαφές συνδέσμου καλωδίου σύνδεσης κινητήρα		362-9367 (RS)	0,20 €
Καλώδιο Hall	Μπορεί να χρησιμοποιηθεί έτοιμο καλώδιο Ethernet Cat5	294-8184 (RS)	3,07 €
PWM Ferrite	-	219-2656 (RS)	7,49 €
Motor Ferrite	-	788-0226 (RS)	7,07 €

Οι προαναφερθέντες φερρίτες τοποθετούνται στα καλώδια της τροφοδοσίας και της σύνδεσης κινητήρα όσο το δυνατόν πιο κοντά στην πλακέτα. Η τοποθέτηση γίνεται μέσω της περιέλιξης των αντίστοιχων καλωδίων γύρω τους, 2 – 5 φορές.

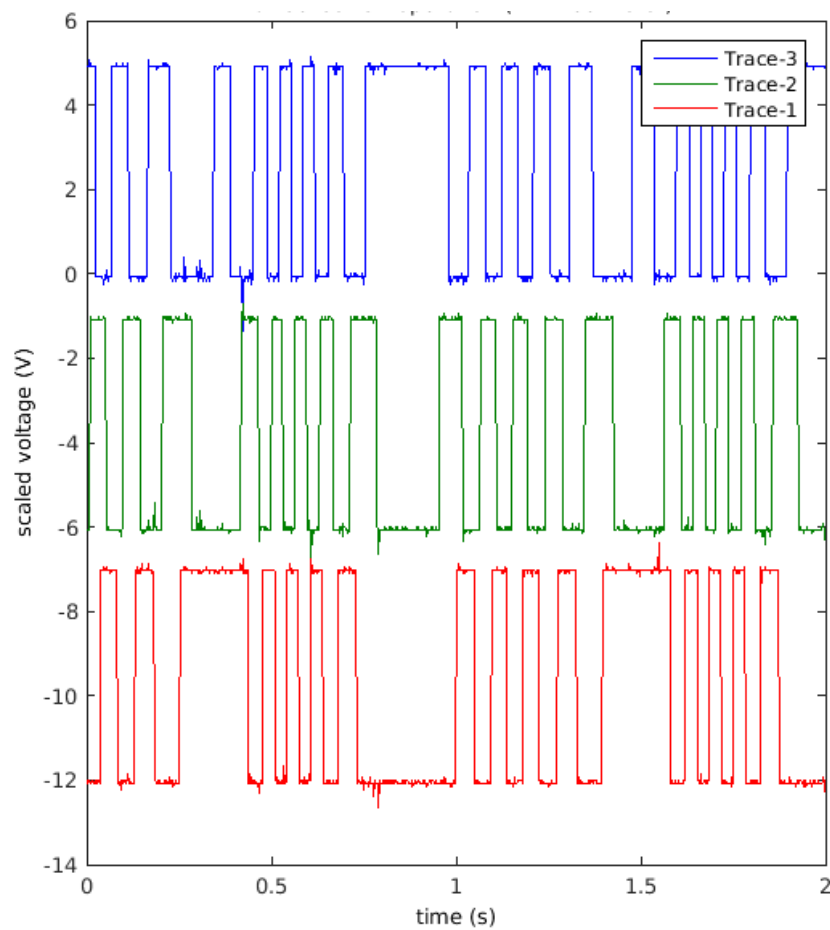
Η τελική πλακέτα για οδήγηση κινητήρων όπως εμφανίστηκε προηγουμένως, δεν είναι αυτή που σχεδιάστηκε αρχικά. Κατά τις αρχικές δοκιμές παρατηρήθηκαν αρκετά συχνά προβλήματα τα οποία εμπόδιζαν την ομαλή λειτουργία των πλακετών και συνολικά του τετραπόδου. Τα προβλήματα αυτά ήταν:

1. Συνεχής περιστροφή του κινητήρα ή/και αδυναμία αλλαγής φοράς κίνησης.
2. Έντονος ήχος στους κινητήρες brushless παρόμοιος με λευκό θόρυβο.

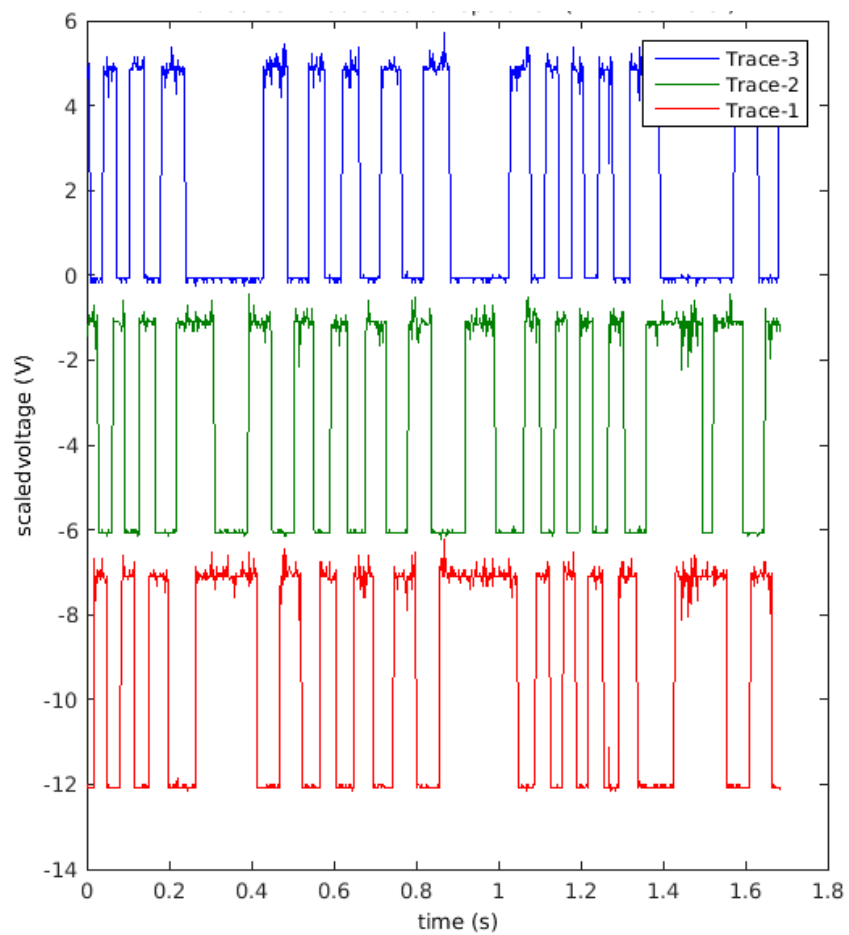
Το πρώτο από τα δύο προβλήματα προέκυψε αρκετές φορές κατά την χρήση της αρχικής πλακέτας. Με χρήση παλμογράφου παρατηρήθηκαν οι κυματομορφές εισόδου και εξόδου τόσο στο

κανάλι PWM όσο και στο κανάλι διεύθυνσης. Παρατηρήθηκε τότε μέσω μέτρησης διόδου με πολύμετρο, ότι είτε ένα είτε και τα δύο κανάλια του optocoupler είχαν καταστραφεί με αποτέλεσμα να μην γίνεται η σωστή μετάδοση σήματος (μόνιμα 0 ή 5V). Προκειμένου να προστατευτεί το optocoupler και να παραμείνει το ρεύμα εξόδου του εντός ορίων, αυξήθηκε η αντίσταση στην βάση του transistor ώστε να μειωθεί το απαιτούμενο ρεύμα από το optocoupler.

Το δεύτερο πρόβλημα, δηλαδή η παραγωγή έντονου ήχου στους brushless κινητήρες, παρουσιαζόταν συχνά χωρίς να αντιμετωπίζεται με απλή αλλαγή της πλακέτας οδήγησης. Καθώς πέραν του θορύβου, πολύ συχνά παρατηρήθηκε και ανομοιομορφία στην κίνηση του κινητήρα χρησιμοποιήθηκε παλμογράφος για να μελετηθεί η κυματομορφή των σημάτων του αισθητήρα Hall. Επιλέχθηκε να μελετηθούν τα συγκεκριμένα σήματα, καθώς η έλλειψη αλλαγής στον ήχο του κινητήρα με αλλαγή πλακέτας έδειξε ότι τα ηλεκτρονικά δεν ήταν υπεύθυνα για την δυσλειτουργία. Ταυτόχρονα, η ασταθής κίνηση του κινητήρα υποδεικνύει αδυναμία του συστήματος ελέγχου του brushless να συγχρονίσει την αλλαγή της κυματομορφής τροφοδοσίας με την περιστροφή του δρομέα. Τα αποτελέσματα των μετρήσεων για τα τρία κανάλια του αισθητήρα Hall εμφανίζονται στα επόμενα δύο σχήματα. Στο Σχήμα 3-33 εμφανίζεται η εικόνα του σήματος του αισθητήρα Hall κατά τη φυσιολογική κίνηση και λειτουργία του κινητήρα. Στο Σχήμα 3-34 εμφανίζεται η ίδια σειρά κυματομορφών αλλά από κινητήρα ο οποίος κατά την λειτουργία του παρήγαγε θόρυβο. Στο δεύτερο σχήμα είναι εμφανής η παρουσία ηλεκτρικού θορύβου σε όλες τις κυματομορφές. Ο θόρυβος αυτός αντιμετωπίστηκε επιτυχώς με τη γείωση όλων των ασπίδων των καλωδίων και την προσθήκη φερρίτη στην άκρη κάθε καλωδίου κινητήρα. Με τις δύο προσθήκες αυτές όλοι οι κινητήρες λειτούργησαν ομαλά και δεν υπήρξε περαιτέρω πρόβλημα.



Σχήμα 3-33. Κυματομορφή των τριών καναλιών αισθητήρα Hall κατά την φυσιολογική κίνηση κινητήρα.



Σχήμα 3-34. Κυματομορφή των τριών καναλιών αισθητήρα Hall κατά την μη φυσιολογική κίνηση κινητήρα.

4 Μελλοντική Εργασία

4.1 Εισαγωγή

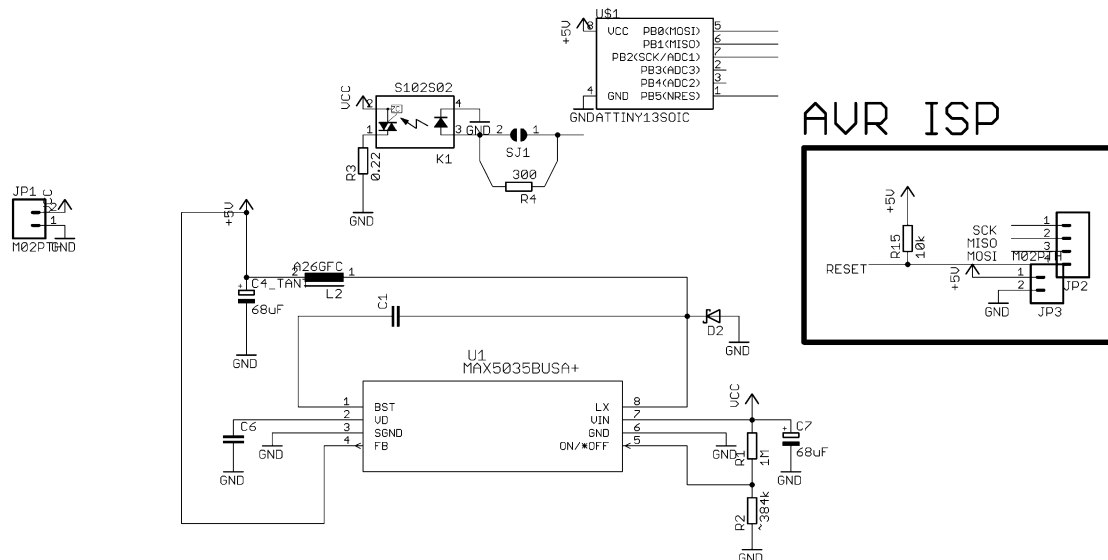
Στο κεφάλαιο αυτό γίνεται αναφορά σε πιθανή μελλοντική εργασία η οποία θα μπορούσε να οδηγήσει σε βελτίωση των ηλεκτρονικών υποσυστημάτων του τετραπόδου.

Η μελλοντική εργασία είναι δυνατό να εστιάσει, σε δύο κύριους τομείς. Ο πρώτος είναι η διαχείριση ενέργειας του ρομπότ. Ειδικότερα παρουσιάζεται το ηλεκτρονικό σύστημα για προστασία από υπέρταση καθώς επίσης και το σύστημα αναγεννητικής πέδησης. Ο δεύτερος τομέας είναι ο έλεγχος κάθε άρθρωσης και η επικοινωνία με την κεντρική μονάδα ελέγχου. Πιο συγκεκριμένα παρουσιάζεται πιθανή διάταξη για την υλοποίηση αποκεντρωμένου συστήματος ελέγχου του τετραπόδου.

4.2 Αυτόματη προστασία μπαταρίας από υπέρταση

Η διάταξη που χρησιμοποιείται για την προστασία από υπέρταση παρουσιάζει δύο σημαντικά μειονεκτήματα τα οποία την καθιστούν μη ιδανική για χρήση στο σύστημα τροφοδοσίας του ρομπότ. Το πρώτο πρόβλημα είναι η σταθερή τάση breakdown πάνω από την οποία αρχίζει να άγει αντίστροφα η δίοδος. Καθώς λειτουργεί το σύστημα με μπαταρίες, η τάση εισόδου στο κύκλωμα τροφοδοσίας μειώνεται με μη γραμμικό τρόπο. Ταυτόχρονα, απαιτείται σχεδιαστικά η απορρόφηση μεγάλη ισχύος από τη διάταξη στο ρομπότ.

Η αντιμετώπιση των ανωτέρω προβλημάτων μπορεί να επιτευχθεί με το σχεδιασμό κυκλώματος, όπου η δίοδος τύπου zener έχει αντικατασταθεί από κατάλληλη διάταξη διακοπτικού στοιχείου και μετρητή τάσης. Το κύκλωμα αυτό, προσχέδιο του οποίου εμφανίζεται στις επόμενες εικόνες, αποτελείται από έναν ηλεκτρονόμο, ο οποίος δρα ως ελεγχόμενος διακόπτης, μια αντίσταση ισχύος προκειμένου να μετατρέπεται η ηλεκτρική ισχύς σε θερμική, και ένα μικροελεγκτή (ATTINY 13) για τη μέτρηση της τάσης και τον έλεγχο του ηλεκτρονόμου. Ο μικροελεγκτής είναι κατάλληλα προγραμματισμένος ώστε όταν ανιχνεύει τάση μεγαλύτερη από την τάση στις μπαταρίες να ενεργοποιεί τον ηλεκτρονόμο και να βραχυκυκλώνει μέσω της αντίστασης την τροφοδοσία. Εξαιτίας του ότι όλο το κύκλωμα είναι τοποθετημένο μετά τη δίοδο δημιουργείται ένας αγωγός πολύ χαμηλής αντίστασης για το ρεύμα στην τροφοδοσία, με αποτέλεσμα τη μείωση της τάσης στην τροφοδοσία των κινητήρων. Μόλις η τάση είναι σε φυσιολογικά επίπεδα, ο ηλεκτρονόμος παύει να άγει και επανέρχεται η φυσιολογική λειτουργία του υποσυστήματος τροφοδοσίας. Στο επόμενο σχήμα (Σχήμα 4-1) εμφανίζεται ένα πιθανό ηλεκτρικό σχέδιο του κυκλώματος αυτού.



Σχήμα 4-1. Ηλεκτρικό σχέδιο συστήματος προστασίας από υπέρταση.

4.3 Αναγεννητική πέδηση

Οι πλακέτες ελέγχου που χρησιμοποιούνται επιτρέπουν την λειτουργία των κινητήρων και στα τέσσερα τεταρτημόρια. Κατά την αλλαγή φοράς περιστροφής καθώς επίσης και κατά την επιβράδυνση ή και την εξωτερική επιτάχυνση, ο κινητήρας λειτουργεί ως γεννήτρια, αποδίδοντας ηλεκτρική ενέργεια στο σύστημα. Στο τρέχον σύστημα, αυτή η πρόσθετη ενέργεια απορρίπτεται στο σύστημα προστασίας ως θερμότητα μέσω των αντιστάσεων.

Αντί να αποβάλλεται ως θερμότητα, είναι δυνατόν η επιπλέον ηλεκτρική ενέργεια να αποθηκευτεί και να χρησιμοποιηθεί για την υποβοήθηση των μπαταριών. Για το σκοπό αυτό χρησιμοποιούνται συνήθως πυκνωτές ειδικού τύπου (super capacitors ή και ultracapacitors) (Σχήμα 4-2) οι οποίοι αποθηκεύουν προσωρινά την περίσσεια ενέργειας και την αποδίδουν ξανά όταν ζητηθεί (π.χ. επιτάχυνση κινητήρα) [32], [14]. Οι συγκεκριμένοι πυκνωτές έχουν πάρα πολύ μεγάλη χωρητικότητα της τάξης των 1,000F ή και περισσότερο. Μπορούν να χρησιμοποιηθούν δηλαδή για να αποθηκεύουν και να παρέχουν σημαντικά ποσά ενέργειας με πολύ μεγάλους ρυθμούς φόρτισης και εκφόρτισης.



Σχήμα 4-2. Ultracapacitor εμπορίου. Πηγή: <http://www.apc-hero.co.uk/news/36/69/New-Ixus-iMOD-s-Deliver-Higher-Power-Energy-Densities/>.

4.4 Σύνδεση οδήγησης σε δίκτυο Ethernet

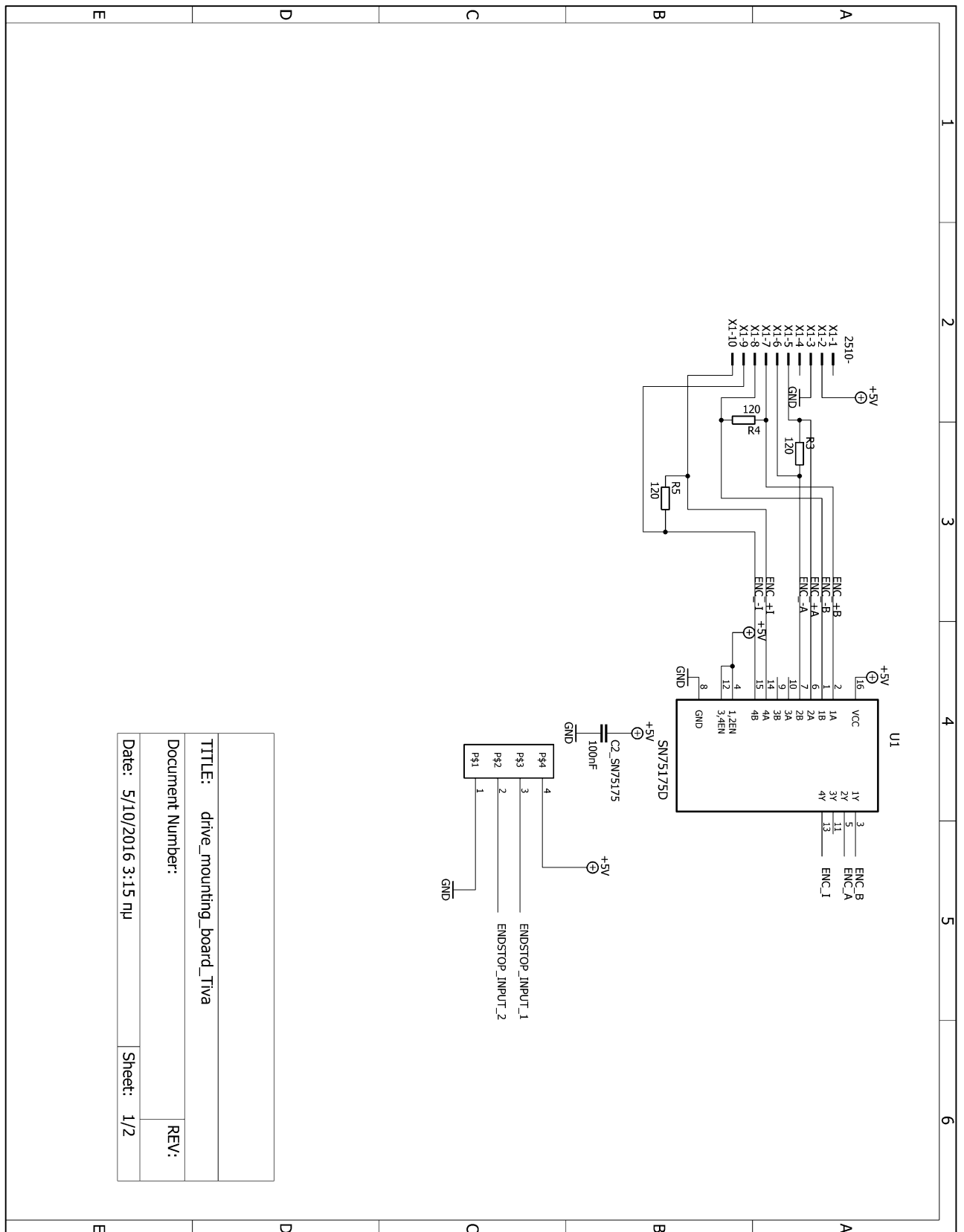
Το σύστημα που παρουσιάστηκε στην παρούσα εργασία χρησιμοποιεί ένα PC/104 με σειρά από θυγατρικές πλακέτες, σχετικά υψηλού κόστους, συνδεδεμένες πάνω του για την επικοινωνία με τους encoders και τη δημιουργία των απαραίτητων σημάτων ελέγχου των κινητήρων. Το σύστημα αυτό λειτουργεί με χρήση επεξεργαστή αρχιτεκτονικής x86-64 (Intel Core i7) και λογισμικό βασισμένο στο ROS σε λειτουργικό με πυρήνα Linux. Παρατηρήθηκαν προβλήματα λόγω άλλων επεξεργαστικών φορτίων στο PC πέραν του λογισμικού ελέγχου κατά την εκτέλεση δοκιμών βαδίσματος του τετραπόδου. Τα προβλήματα αυτά εμφανιζόντουσαν ως αστάθειες στο βάδισμα, η συχνότητα εμφάνισης των οποίων συνδεόταν άμεσα με το επεξεργαστικό φορτίου του H/Y.

Προκειμένου να αντιμετωπιστούν τα προβλήματα που απορρέουν από το επεξεργαστικό φορτίο και να μειωθεί το συνολικό κόστος του συστήματος ελέγχου, θα μπορούσε μελλοντικά να χρησιμοποιηθεί ανά άρθρωση ή και δύο αρθρώσεις, μικρή πλακέτα με ενσωματωμένο μικροεπεξεργαστή και θύρα δικτύου. Η πλακέτα αυτή θα αναλάμβανε τη διαχείριση δεδομένων από τον encoder του κάθε κινητήρα και τη δημιουργία των απαραίτητων σημάτων ελέγχου προκειμένου να μπορεί να ελεγχθεί η θέση και η ταχύτητα του κινητήρα. Ταυτόχρονα, η θύρα δικτύου επιτρέπει τον έλεγχό της από κεντρικό υπολογιστή. Θα ήταν έτσι δυνατός ο έλεγχος του κινητήρα να μεταφερθεί σε σύστημα πραγματικού χρόνου και να παραμείνει μόνο ο συνολικός έλεγχος των ποδιών στον κεντρικό υπολογιστή. Κάτι τέτοιο θα επέτρεπε τη μείωση κόστους του συστήματος και θα βελτιώνε την αντοχή του. Πλέον δεν θα υπήρχε ένα κεντρικό σημείο ελέγχου ενώ ταυτόχρονα θα βελτιωνόταν η απόδοσή του καθώς όλες οι χρονικά κρίσιμες διεργασίες ελέγχου θα εκτελούνταν σε ντετερμινιστικό περιβάλλον (μικροελεγκτής με λειτουργικό hard real time). Τέλος, στο πρότυπο του συστήματος δικτύου Ethernet (IEEE 802.3) αναφέρεται η απαίτηση το δίκτυο να είναι γαλβανικά απομονωμένο σε κάθε σημείο που

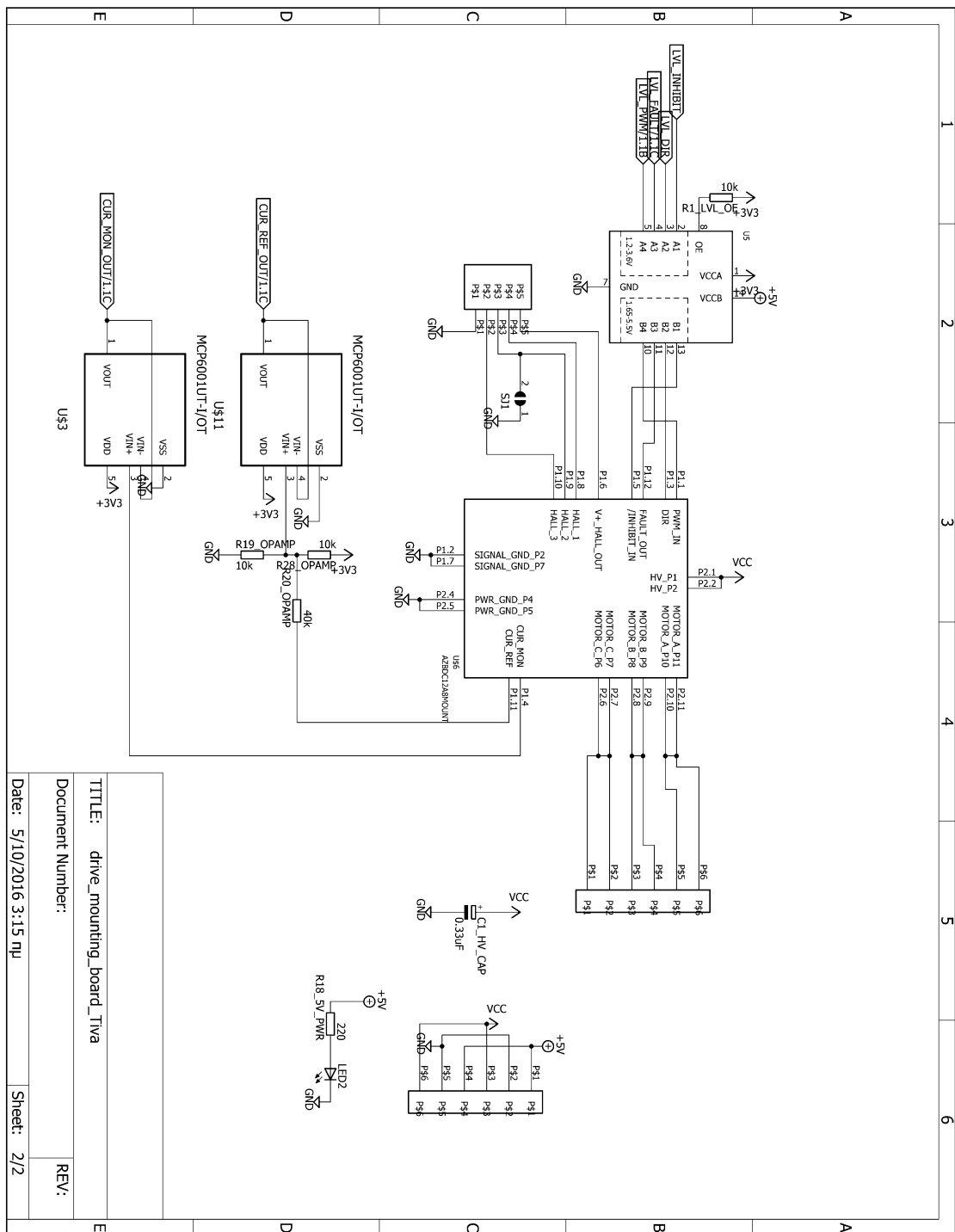
συνδέεται συσκευή σε αυτό. Αφαιρείται λοιπόν και η ανάγκη για χρήση ηλεκτρονικών διατάξεων ηλεκτρικής απομόνωσης.

Στις επόμενες εικόνες εμφανίζεται προσχέδιο ενός συστήματος ελέγχου μίας άρθρωσης με χρήση του μικροεπεξεργαστή TM4C1294NCPDT της εταιρείας Texas Instruments. Ο συγκεκριμένος μικροεπεξεργαστής έχει τη δυνατότητα άμεσης διασύνδεσης με encoder τεσσάρων τεταρτημόριων, υλικό για την υλοποίηση θύρας δικτύου τύπου Ethernet 10/100 και πολλαπλά κανάλια PWM για τον έλεγχο του κινητήρα. Τέλος, διαθέτει και σύστημα μετατροπής αναλογικού σήματος σε ψηφιακό επιτρέποντας την άμεση σύνδεση του drive. Το συγκεκριμένο σχέδιο είναι βασισμένο κυρίως στην ενδεικτική διάταξη του μικροεπεξεργαστή όπως δίδεται από την εταιρεία. Μέσω της χρήσης θύρας δικτύου Ethernet με ενσωματωμένο μετασχηματιστή μειώνεται περαιτέρω το μέγεθος της τελικής πλακέτας.





Σχήμα 4-5. Τρίτο φύλλο ηλεκτρικού σχεδίου πλακέτας σύνδεσης οδήγησης σε δίκτυο Ethernet. Εμφανίζεται η συνδεσμολογία για μετατροπή διαφορικού σήματος του encoder.



Σχήμα 4-6. Τέταρτο φύλλο ηλεκτρικού σχεδίου πλακέτας σύνδεσης οδήγησης σε δίκτυο Ethernet. Εμφανίζεται η συνδεσμολογία μικροελεγκτή και οδήγησης κινητήρα.

Στη συνέχεια παρατίθεται το σχέδιο της πλακέτας του προηγούμενου σχεδίου. Λόγω μεγάλης πυκνότητας, το σχέδιο δίνεται σε δύο εικόνες, μία για κάθε πλευρά της πλακέτας.

5 Βιβλιογραφία

- [1] M. Raibert, K. Blankespoor, G. Nelson, R. Playter και BigDog Team, «BigDog, the Rough-Terrain Quadruped Robot,» σε *Proceedings of the 17th World Congress - The International Federation of Automatic Control*, Seoul, South Korea, 2008.
- [2] S. Seok, A. Wang, M. Y. (. Chuah, D. Otten, J. Lang και S. Kim, «Design Principles for Highly Efficient Quadrupeds and Implementation,» σε *2013 IEEE International Conference on Robotics and Automation (ICRA)*, Karlsruhe, Germany, 2013.
- [3] S. Hirose, «A Study of Design and Control of a Quadruped Walking Vehicle,» *The International Journal of Robotics Research*, τόμ. 3, αρ. 2, pp. 113-133, 1984.
- [4] T.-T. Lee και C.-L. Shih, «A study of the gait control of a quadruped walking vehicle,» *IEEE Journal of Robotics And Automation*, pp. 61-69, 1986.
- [5] D. J. DiLorenzo, «Design and Implementation of a Quadrupedal Robot,» MIT, 1987.
- [6] K. Arikawa και S. Hirose, «Development of Quadruped Walking Robot TITAN-VIII,» σε *Intelligent Robots and Systems*, Osaka, Japan, 1996.
- [7] K. Berns, W. Ilg, M. Deck, J. Albiez και R. Dillmann, «Mechanical Construction and Computer Architecture of the Four-Legged Walking Machine BISAM,» *IEEE/ASME Transactions on Mechatronics*, τόμ. 4, αρ. 1, pp. 32-38, March 1999.
- [8] T. Kang, H. Kim, T. Son και H. Choi, «Design of Quadruped Walking and Climbing Robot,» σε *Int. Conference on Intelligent Robots and Systems*, Las Vegas, Nevada, USA, 2003.
- [9] S.-H. Park, D.-S. Kim και Y.-J. Lee, «Discontinuous Spinning Gait of a Quadruped Walking Robot with Waist-Joint,» σε *IEEE/RSJ International Conference on Intelligent Robots and Systems*, 2005.
- [10] J. R. Rebula, P. D. Neuhaus και B. V. Bonnlan, «A Controller for the LittleDog Quadruped Walking on Rough Terrain,» σε *IEEE International Conference on Robotics and Automation*, Roma, 2007.
- [11] M. Goldfarb, M. Gogola, G. Fischer και E. Garcia, «Development of a piezoelectrically-actuated mesoscale robot quadruped,» *Journal of Micromechatronics*, pp. 205-219, 2002.
- [12] Ε. Παπαδόπουλος, Ηλεκτρομηχανικά Συστήματα Μετατροπής Ενέργειας, Αθήνα: Εκδόσεις Φούντα, 2010.
- [13] Μ. Triantafyllou, «2.154 Maneuvering and Control of Surface and Underwater Vehicles (13.49),» 2004. [Ηλεκτρονικό]. Available: <https://ocw.mit.edu/courses/mechanical-engineering/2-154-maneuvering-and-control-of-surface-and-underwater-vehicles-13-49-fall-2004/>. [Πρόσβαση 06 2016].
- [14] S. F. Tie και C. W. Tan, «A review of energy sources and energy management system in electric vehicles,» *Renewable and Sustainable Energy Reviews*, pp. 82-102, 2013.
- [15] M. Winter και R. J. Brodd, «What Are Batteries, Fuel Cells, and Supercapacitors?,» *Chemical Reviews*, pp. 4245-4270, 2004.
- [16] H. Chen, T. N. Cong, W. Yang, C. Tan, Y. Li και Y. Ding, «Progress in electrical energy storage system: A critical review,» *Progress in Natural Science*, αρ. 19, pp. 291-312, 2009.
- [17] A. Rich, «Shielding and Guarding,» *Analog Dialogue*, τόμ. 17, αρ. 1, pp. 8-13, 1983.
- [18] Analog Devices, «MT-095 Tutorial - EMI, RFI, and Shielding Concepts,» 2009.
- [19] Texas Instruments, «Linear and Switching Voltage Regulator Fundamental Part 1,» Texas Instruments, 2011.
- [20] Texas Instruments, «Switching Regulator Fundamentals,» Texas Instruments, 2016.
- [21] IPC, *IPC-2221A*, 2003.

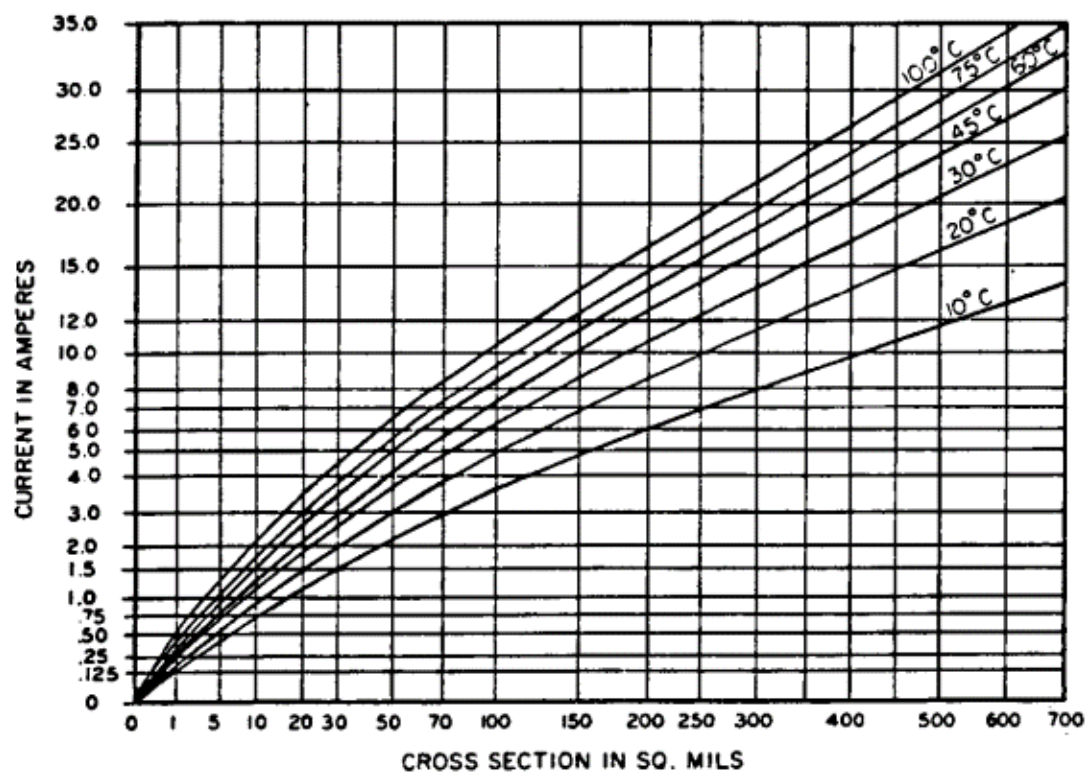
- [22] Linear Technology, «Datasheet for LTC4359».
- [23] S. O. Kasap, Αρχές Ηλεκτρονικών Υλικών και Διατάξεων, Αθήνα: Εκδόσεις Παπασωτηρίου, 2004.
- [24] A. S. Sedra και K. C. Smith, Microelectronic Circuits (Oxford Series in Electrical & Computer Engineering), 6th επιμ., Oxford University Press, 2009.
- [25] Advanced Motion Controls, «Datasheet for AZBDC12A8».
- [26] Maxim Integrated, «Datasheet for MAX5035».
- [27] RTD Embedded Technologies, Inc., «Datasheet for ATX3510HR-190W Synchronous Power Supply».
- [28] Texas Instruments, «Datasheet for LM338».
- [29] Maxon Motor, «Datasheet for Encoder HEDL 5540».
- [30] Texas Instruments, «Datasheet for SN75175D».
- [31] Diodes Incorporated, «Datasheet for FMMT624TA».
- [32] J. P. Trovão, P. G. Pereirinha, J. M. Humberto και C. H. Antunes, «A multi-level energy management system for multi-source electric vehicles – An integrated rule-based meta-heuristic approach,» *Applied Energy*, pp. 304-318, 2013.

6 Παράρτημα Α – Σχεδιασμός Τυπωμένων Πλακετών Για Εφαρμογές Υψηλής Τάσης / Ρεύματος

Σε λειτουργία με υψηλή τάση ή/και μεγάλο ρεύμα η πλακέτα του ηλεκτρονικού κυκλώματος επιβάλλεται να σχεδιασθεί κατάλληλα προκειμένου να μην αστοχήσει καταστροφικά. Συγκεκριμένα η τάση επηρεάζει άμεσα την απόσταση μεταξύ γειτονικών αγωγών, με μεγαλύτερη τάση να απαιτεί και μεγαλύτερη απόσταση. Η απόσταση αυτή καθορίζεται από τη διαφορά τάσης μεταξύ γειτονικών αγωγών, από τα ηλεκτρικά χαρακτηριστικά των υλικών κατασκευής της πλακέτας και, για την περίπτωση αγωγών στην επιφάνεια της πλακέτας, από το αν υπάρχει ή όχι επικάλυψη με προστατευτικό βερνίκι.

Το σχετικό με αυτά τα θέματα πρότυπο είναι το IPC-2221-A. Σύμφωνα με αυτό απαιτείται απόσταση τουλάχιστον 0.6mm μεταξύ γειτονικών γυμνών αγωγών (χωρίς βερνίκι) και 0.13mm όταν υπάρχει βερνίκι για τάση 60V. Οι τιμές αυτές ισχύουν για υψόμετρο μέχρι 3,050m. Σε μεγαλύτερα υψόμετρα οι τιμές αυτές μεταβάλλονται.

Για μεγάλα ρεύματα απαιτείται ο αγωγός να έχει διατομή κατάλληλη για το ρεύμα που τον διαπερνά. Καθώς το πάχος του αγωγού στην πλακέτα είναι σταθερό, είναι απλό από το πλάτος της γραμμής-αγωγού και της αγωγιμότητας του χαλκού να υπολογιστεί η αντίσταση κάθε μέρους του αγωγού και άρα να προσδιοριστεί το μέγιστο ρεύμα που μπορεί να διαρρέει τον αγωγό ούτως ώστε η θέρμανση αυτού λόγω φαινομένου Joule να μην ξεπερνάει μια οριακή τιμή. Η τιμή του πλάτους επηρεάζεται και από το αν ψύχεται ή όχι ο αγωγός, καθώς και από το αν βρίσκεται στο εσωτερικό ή στο εξωτερικό της πλακέτας. Στο πρότυπο δίνεται το ακόλουθο διάγραμμα (Σχήμα 6-1) για το πλάτος εξωτερικού αγωγού. Για παράδειγμα, για ρεύμα 4 A σε θερμοκρασία 20°C η απαιτούμενη διατομή του αγωγού θα είναι περίπου 70 τετραγωνικά χιλιοστά της ίντσας. Γνωρίζοντας το πάχος της γραμμής από τον κατασκευαστή της πλακέτας (συνήθως 36um) είναι δυνατόν να υπολογιστεί και το πλάτος της γραμμής, θεωρώντας ότι το σχήμα της διατομής της είναι ορθογώνιο παραλληλόγραμμο.

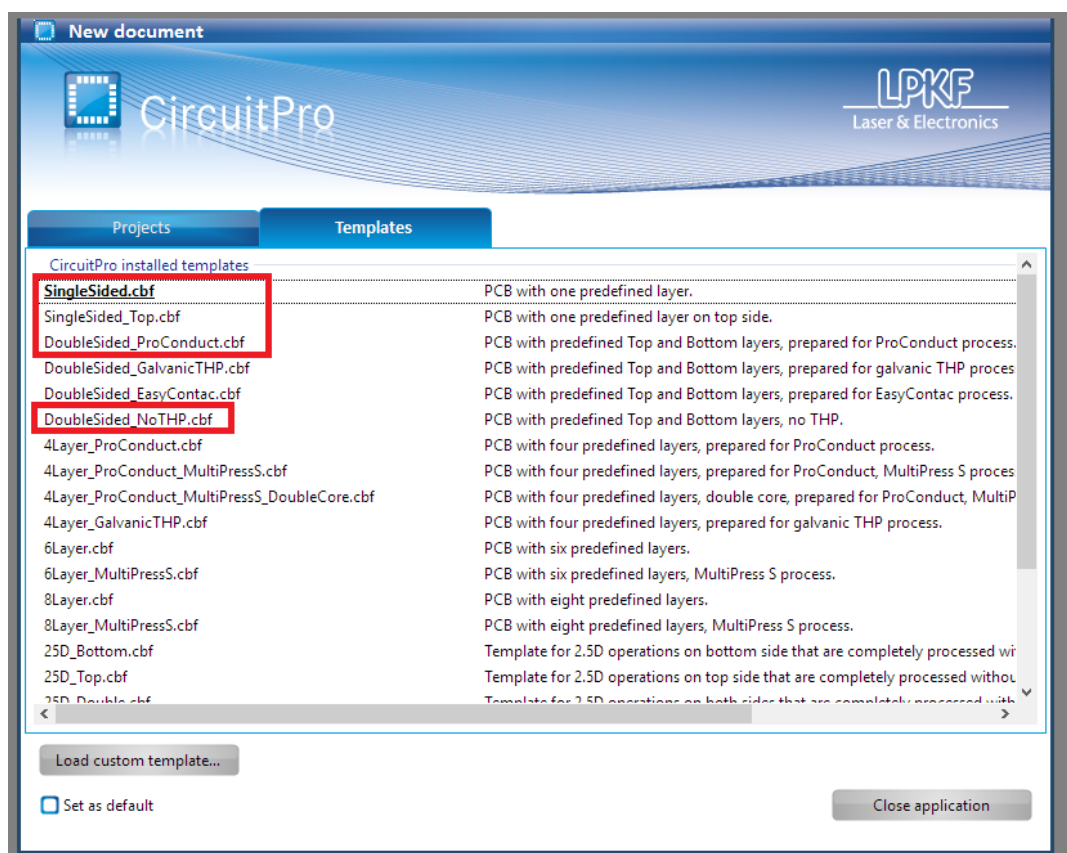


Σχήμα 6-1. Διάγραμμα ρεύματος - διατομής για αγωγούς χαλκού με διάφορες πιθανές αυξήσεις θερμοκρασίας κατά την λειτουργία.

7 Παράρτημα Β – Κατασκευή Πλακετών

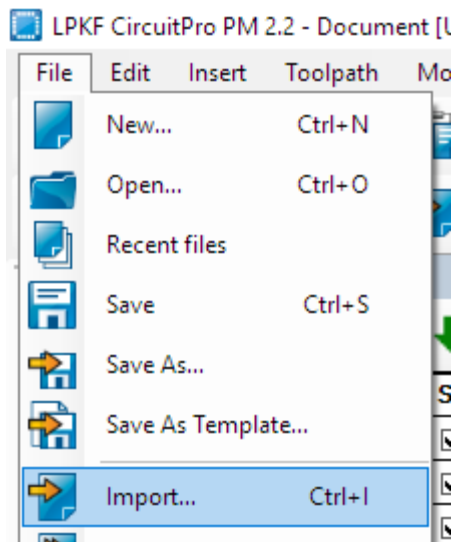
Το πρώτο στάδιο είναι η δημιουργία των αρχείων που απαιτούνται για την κατασκευή της πλακέτας. Ανάλογα με το πακέτο σχεδίασης που χρησιμοποιείται αυτή διαφέρει. Στο τέλος όμως θα πρέπει να υπάρχουν κατ' ελάχιστον ένα αρχείο με το σχέδιο του χαλκού σε κάθε όψη της πλακέτας, δύο αρχεία με τις οπές που θα ανοιχθούν (επικαλυμμένες με χαλκό και μη), ενώ τέλος απαιτείται και ένα αρχείο με το περίγραμμα της πλακέτας (outline). Τα αρχεία αυτά πρέπει να ακολουθούν το πρότυπο Gerber (RS-274X) με εξαίρεση τα αρχεία με τις οπές που θα πρέπει να ακολουθούν το πρότυπο Excellon. Έχοντας τα αρχεία αυτά η διαδικασία είναι η ακόλουθη:

1. Σύνδεση LPKF με H/Y (2 καλώδια USB – 1 για τον έλεγχο του μηχανήματος και 1 για την ενσωματωμένη του κάμερα για λειτουργίες όπως ο εντοπισμός ακριβής θέσης της πλακέτας), ενεργοποίηση του με το κουμπί στο εσωτερικό του LPKF και εκκίνηση του λογισμικού ελέγχου στον H/Y. Χρησιμοποιείται συγκεκριμένος H/Y μόνο για διατήρηση των ρυθμίσεων.
2. Μόλις ολοκληρωθεί η σύνδεση και γίνει η ανίχνευση της κάμερας επιλέγεται από την λίστα το κατάλληλο template για την διεργασία. Οι επιλογές είναι:
 - a. Μόνο μία πλευρά χαλκού στην κάτω μεριά (SingleSided.cbf) ή στην πάνω μεριά (SingleSided_Top.cbf) της πλακέτας.
 - b. Δύο πλευρές με χαλκό χωρίς επιμετάλλωση οπών (DoubleSided_NoTHP.cbf).
 - c. Δύο πλευρές με χαλκό με επιμετάλλωση οπών (DoubleSided_ProConduct.cbf).



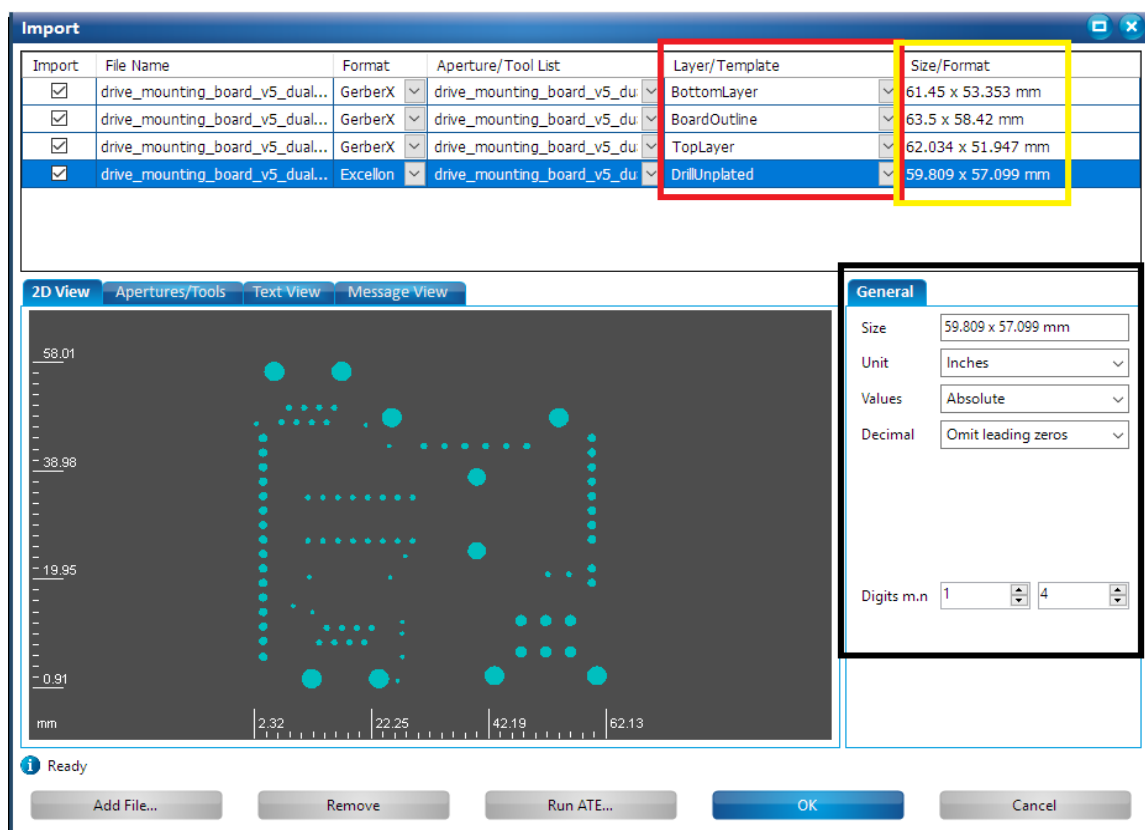
Σχήμα 7-1. Επιλογή template στο software του LPKF.

3. Στην πάνω μπάρα επιλέγεται η επιλογή "File" > "Import".



Σχήμα 7-2. Εισαγωγή αρχείων.

4. Επιλέγονται και εισάγονται όλα τα αρχεία που δημιουργήθηκαν από το σχεδιαστικό πρόγραμμα.
5. Ρυθμίζονται οι αντιστοιχίες κάθε αρχείου με το αντίστοιχο επίπεδο στην τελική πλακέτα (άνω / κάτω χαλκός, περίμετρος, οπές) από τη στήλη "Layer/Template" και ειδικά για τα αρχεία οπών, ρυθμίζονται οι επιλογές σχετικά με το σύστημα μονάδων και τα δεκαδικά ψηφία.

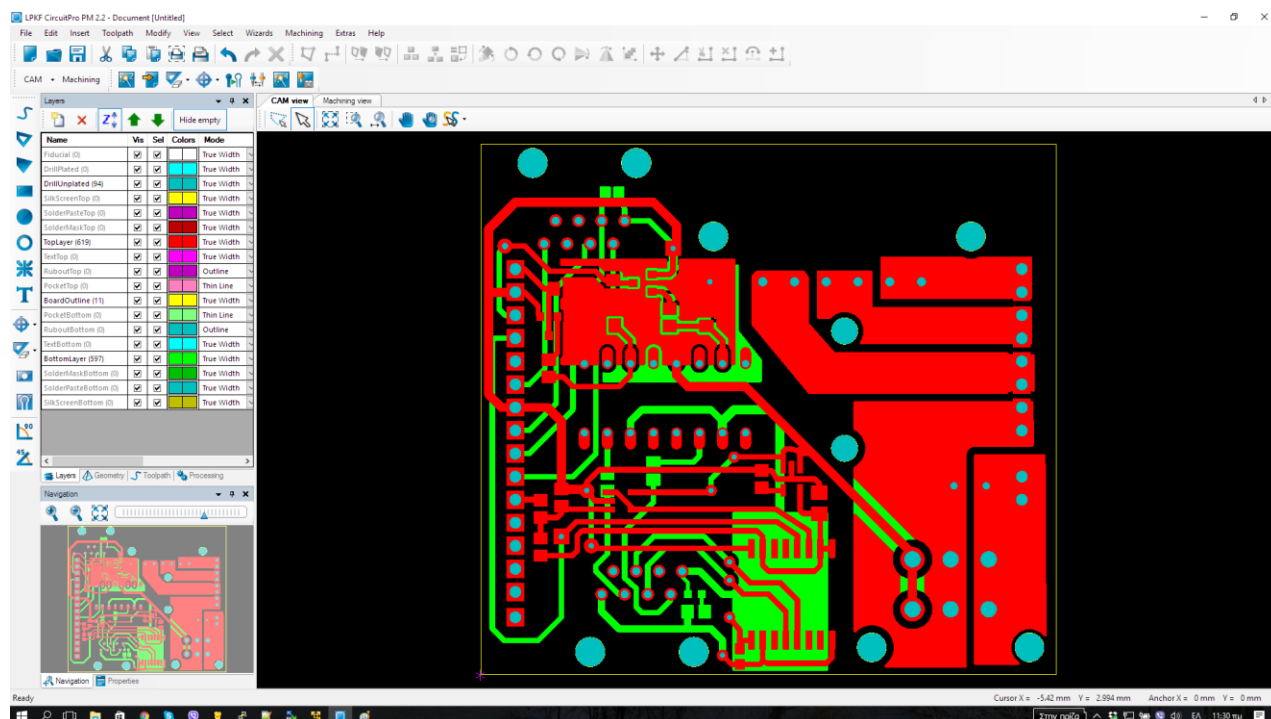


Σχήμα 7-3. Αντιστοίχιση αρχείων σε layers.

6. Στο παράθυρο αυτό με κόκκινο πλαίσιο είναι οι επιλογές Layer όπου κάθε αρχείο αντιστοιχεί σε ένα Layer (top.gbx-> TopLayer, bottom.gbx->BottomLayer, outline.gbx->BoardOutline, *.xln -> DrillUnplated), με κίτρινο πλαίσιο το μέγεθος του κάθε Layer (πρέπει να είναι περίπου ίδια) και με

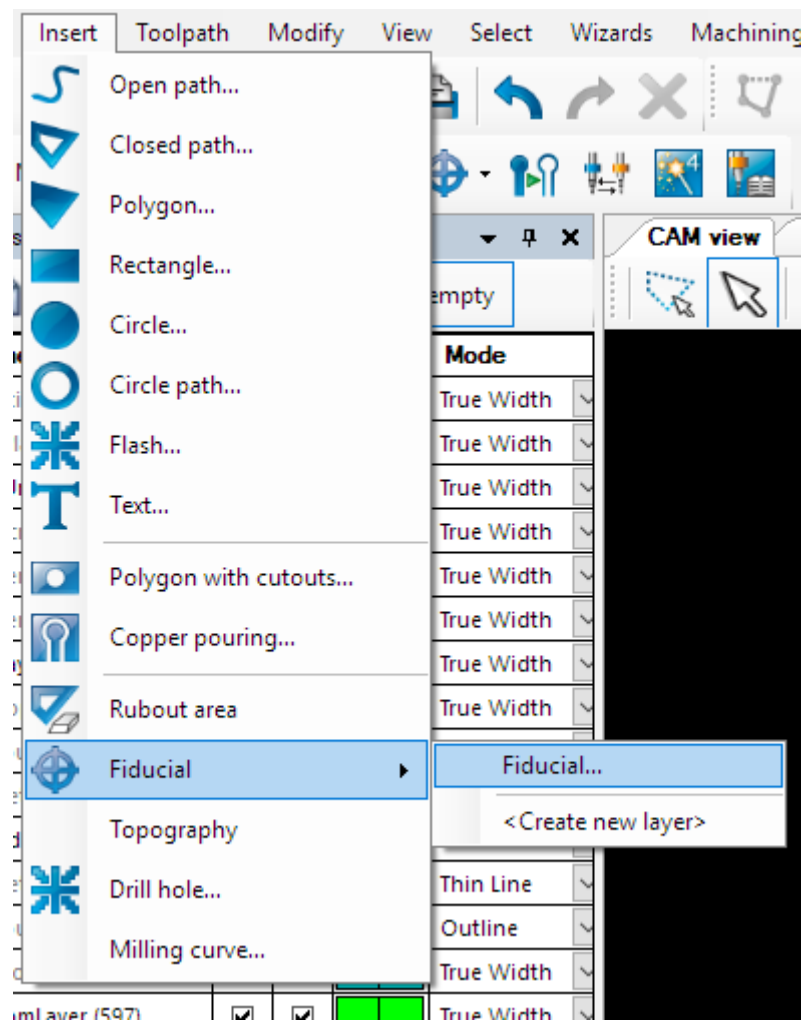
μαύρο πλαίσιο οι ρυθμίσεις import για το Layer DrillUnplated οι οποίες συνήθως πρέπει να έχουν τις τιμές που εμφανίζονται στο Σχήμα 7-3.

7. Με την ολοκλήρωση του οδηγού εμφανίζεται η πλακέτα.

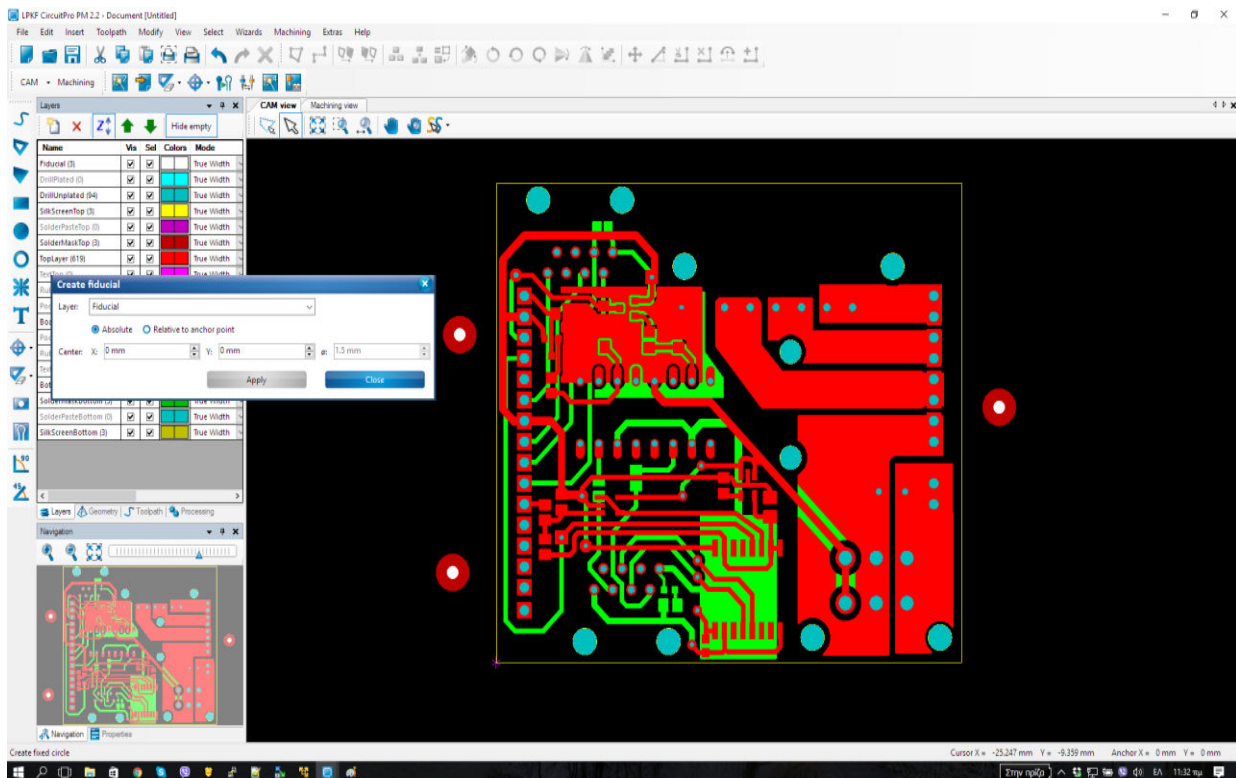


Σχήμα 7-4. Κεντρική οθόνη προγράμματος μετά την εισαγωγή αρχείων.

8. Εισάγονται οπές για την ευθυγράμμιση της πλακέτας στο δεύτερο στάδιο της παραγωγής της. Μέσω της επιλογής "Insert" > "Fiducial" > "Fiducial" εμφανίζεται παράθυρο που επιτρέπει την εισαγωγή οπών είτε μέσω συντεταγμένων είτε με κλικ του ποντικιού απευθείας στο σχέδιο. Απαιτούνται τουλάχιστον 3 οπές για την ευθυγράμμιση. Καλό είναι να βρίσκονται εκτός της πλακέτας και μακριά από οπές αντίστοιχης διαμέτρου. Με την επιλογή "Close" ολοκληρώνεται η διαδικασία. Το βήμα αυτό δεν είναι απαραίτητο για πλακέτες μίας όψης.

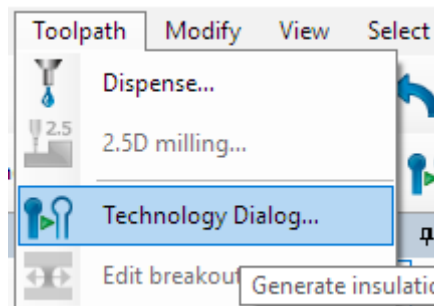


Σχήμα 7-5. Μενού για εισαγωγή Fiducials.



Σχήμα 7-6. Εισαγωγή Fiducials.

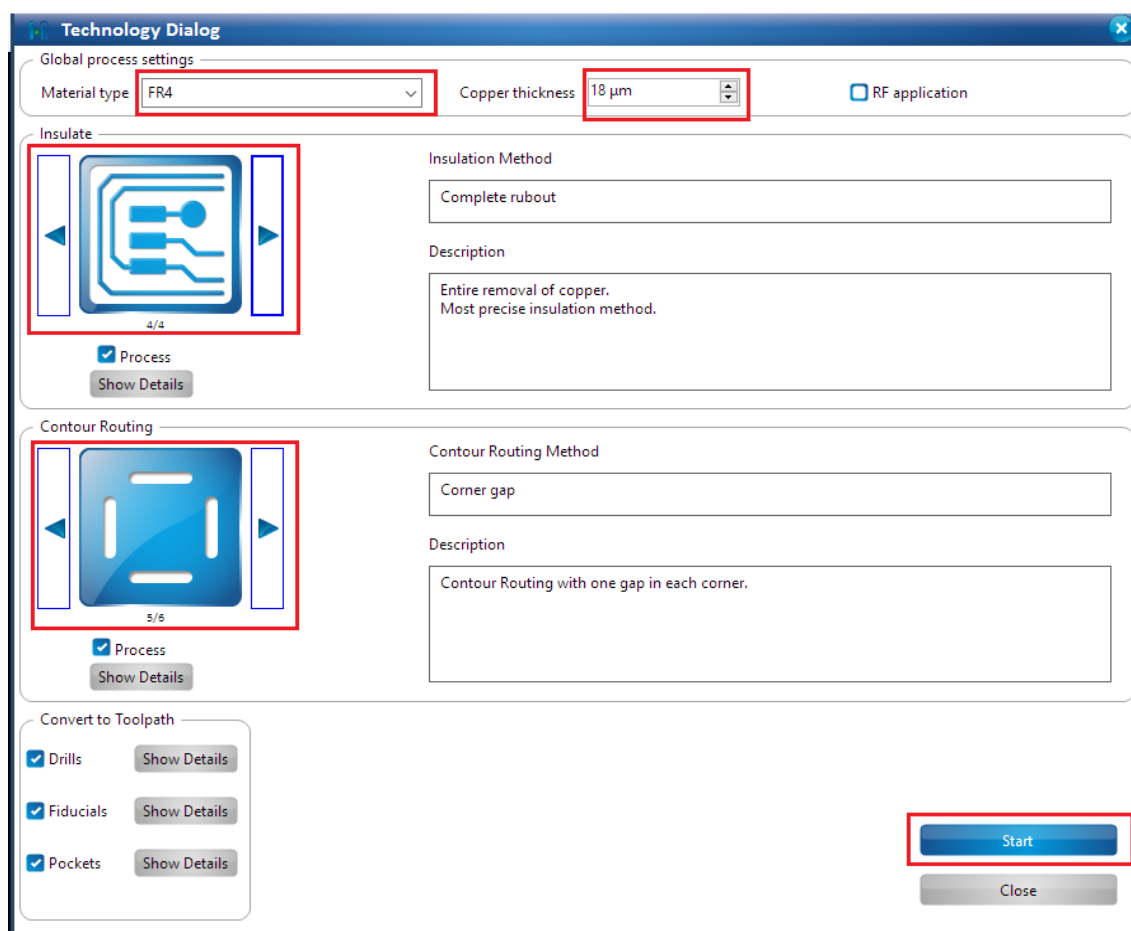
9. Στη συνέχεια μέσω της επιλογής “Toolpath” > ”Technology Dialog” γίνεται η δημιουργία των απαραίτητων κινήσεων των κεφαλών προκειμένου να γίνει η κατεργασία, δηλαδή η δημιουργία του toolpath. Το υλικό είναι “FR4” και το πάχος του χαλκού 36 μm για τις πλακέτες μονής όψης και 18 μm για τις πλακέτες διπλής όψης.



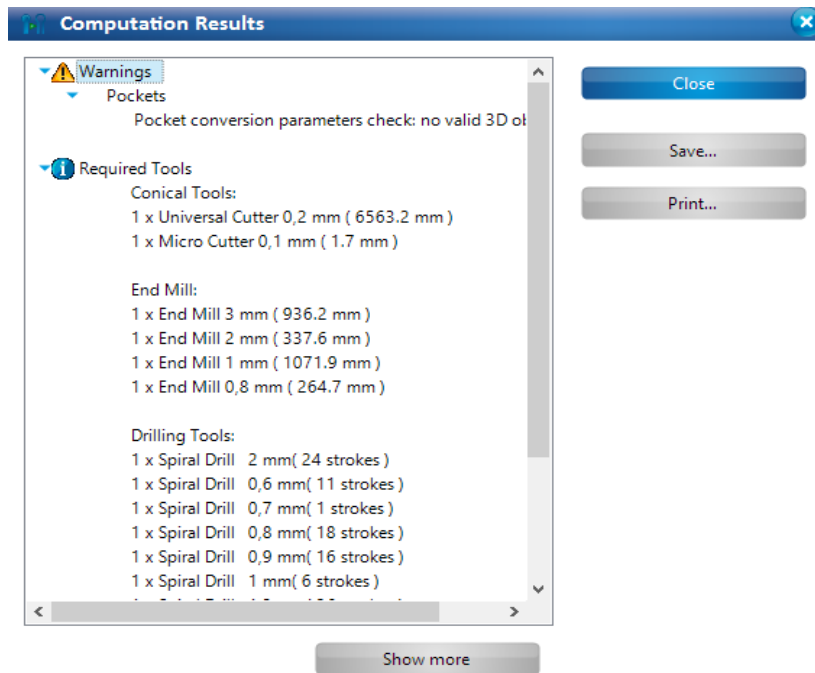
Σχήμα 7-7. Μενού για την δημιουργία toolpath κατεργασίας.

10. Στο “Insulate” επιλέγεται η μέθοδος αφαίρεσης παραπανίσιου χαλκού. Η πρώτη μέθοδος αφαιρεί μόνο τον απολύτως απαραίτητο χαλκό για να δημιουργηθεί το σχέδιο. Δεν αφαιρεί χαλκό από σημεία που στο σχέδιο μπορεί να μην υπάρχει, απλά κόβει περιμετρικά ώστε να μην υπάρχει ηλεκτρική επαφή. Αν και η πιο γρήγορη και οικονομική μέθοδος από άποψη φθοράς των κεφαλών κατεργασίας, υπάρχει πιθανότητα ρινίσματα χαλκού να προκαλέσουν βραχυκυκλώματα οπότε καλό είναι να αποφεύγεται. Η επόμενη αφαιρεί περισσότερο χαλκό γύρω από σημεία όπου γίνεται η κόλληση εξαρτημάτων (χωρίς να τα εντοπίζει πάντα όλα), ενώ η τρίτη επιλογή αφαιρεί χαλκό πλήρως από τις περιοχές που ορίζει με ειδική εντολή ο χρήστης στο σχέδιο. Η καλύτερη επιλογή

- ποιοτικά είναι η τέταρτη η οποία αφαιρεί όλο τον χαλκό που απαιτείται ώστε να είναι όμοιο το αποτέλεσμα με το σχέδιο. Είναι η πιο χρονοβόρα επιλογή, με την μεγαλύτερη φθορά στις κεφαλές.
11. Στο “Contour Routing” επιλέγεται η μέθοδος κοπής της περιμέτρου της πλακέτας από το μητρικό υλικό. Οποιαδήποτε μέθοδος μπορεί να χρησιμοποιηθεί εκτός της πρώτης η οποία οδηγεί σε πλήρη αποκοπή της πλακέτας και μερικές φορές σε καταστροφή της. Εάν δεν επιλεχθεί η επιλογή “Process” το στάδιο θα παραλειφθεί σε περίπτωση που η αποκοπή γίνει σε περαιτέρω επεξεργασία εκτός του LPKF.
 12. Με το κουμπί “Start” αρχίζει η διαδικασία δημιουργίας του toolpath. Με την ολοκλήρωση αυτής θα εμφανιστεί περιγραφή των εργαλείων που θα χρησιμοποιηθούν και η απόσταση που θα διανύσουν κατά την κατεργασία. Με το κουμπί “Close” ολοκληρώνεται η δημιουργία toolpath.

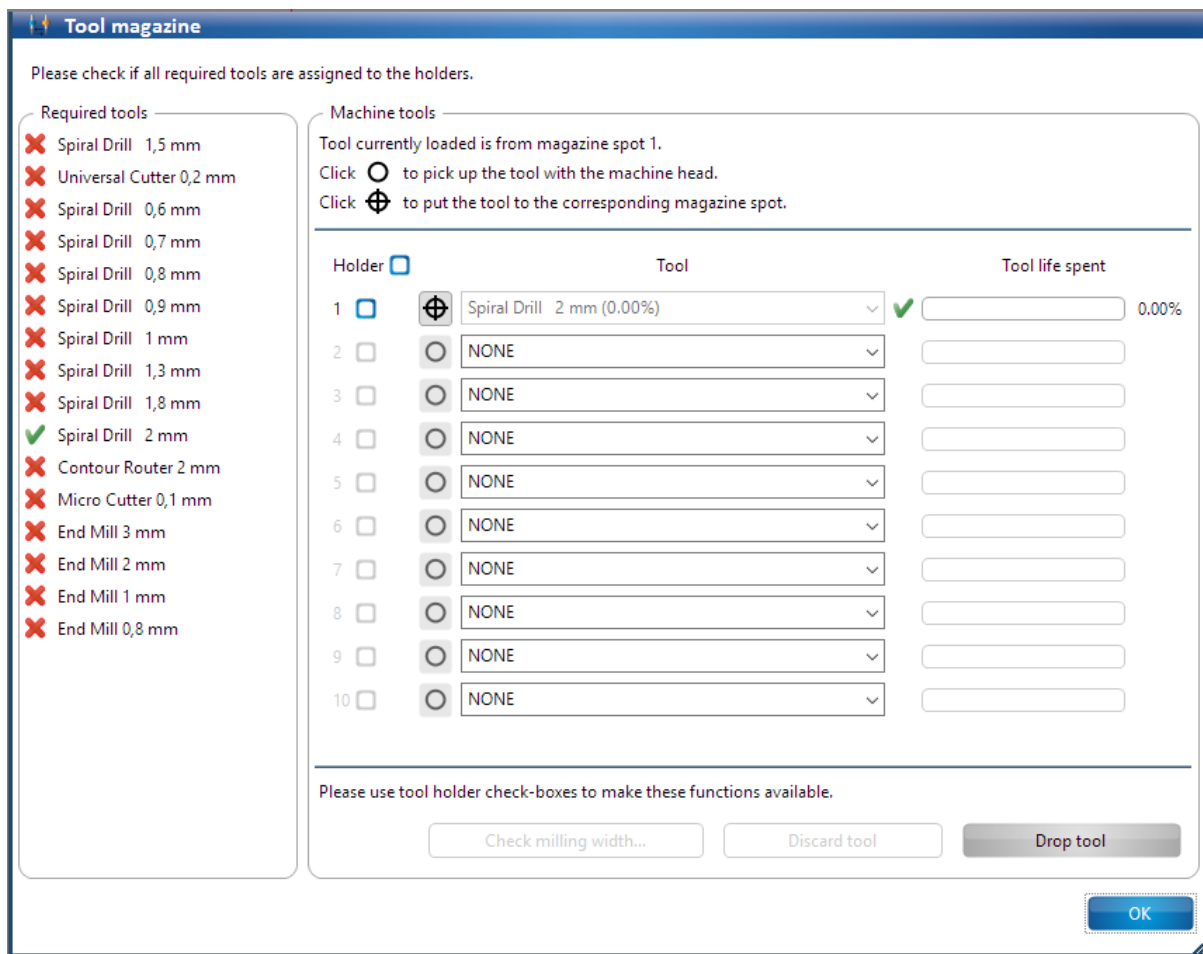


Σχήμα 7-8. Παράθυρο ρυθμίσεων για τη δημιουργία toolpath. Εμφανίζονται οι προτεινόμενες ρυθμίσεις.



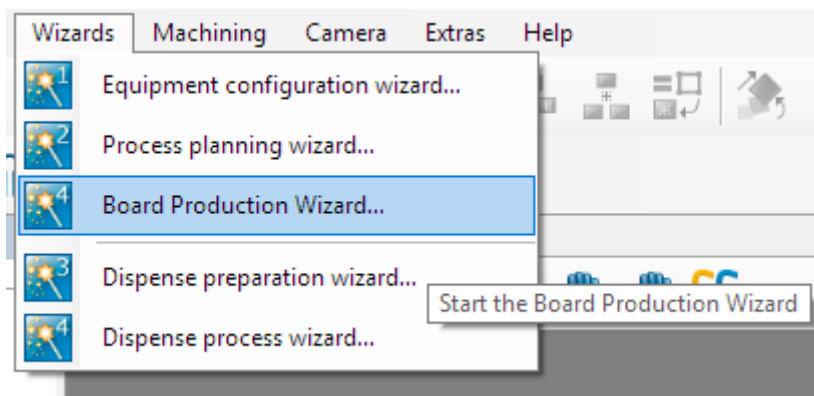
Σχήμα 7-9. Ολοκλήρωση υπολογισμού και δημιουργίας toolpath.

13. Μέσω της επιλογής “Edit” > “Tool Magazine” γίνεται ο ορισμός κεφαλών σε συγκεκριμένες θέσεις του LPKF. Στα αριστερά αναφέρονται οι κεφαλές που θα χρειαστούν στην κατεργασία και σημειώνονται με κόκκινο X όσες δεν έχουν τοποθετηθεί και με πράσινο tick όσες τοποθετήθηκαν. Η τοποθέτηση γίνεται μέσω της επιλογής εργαλείου από την λίστα στην κάθε θέση του συστήματος συγκράτησης. Με την χρήση της εντολής “Discard Tool” και την επιλογή εργαλείου μπορεί να γίνει η ολική απόρριψη του όταν φτάσει στο τέλος της ζωής του. Σε περίπτωση που απαιτούνται άνω των 15 εργαλείων, τοποθετούνται μόνο τα 15 και τα υπόλοιπα θα ζητηθούν κατά την κατεργασία.



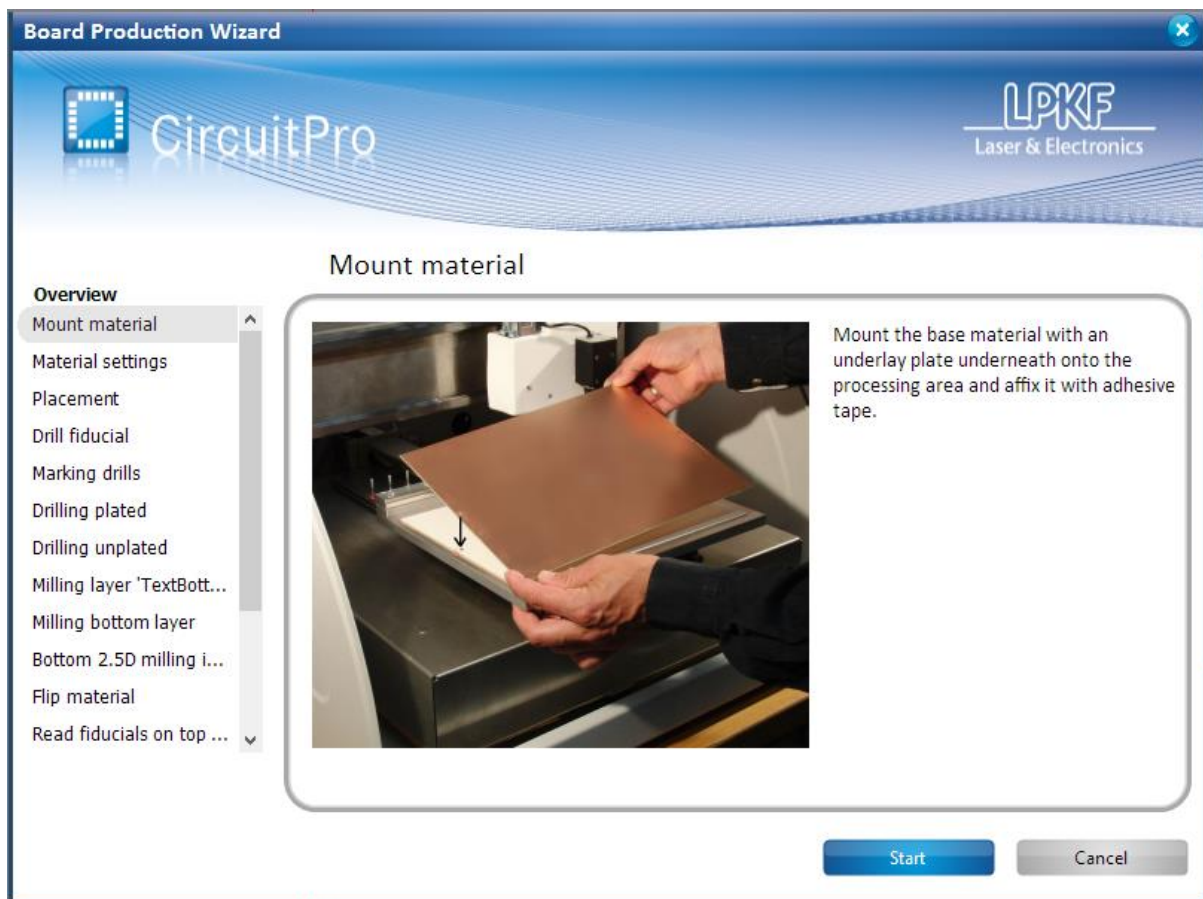
Σχήμα 7-10. Επιλογή και εισαγωγή εργαλείων στο σύστημα συγκράτησης.

14. Η εντολή “Wizards” > “Board Production Wizard” αρχίζει τη διαδικασία παραγωγής.



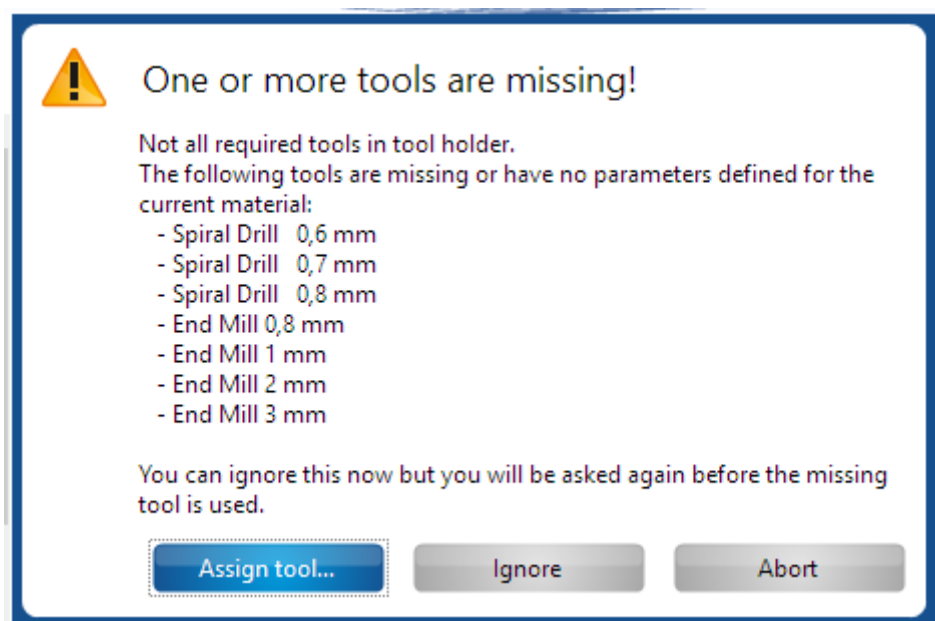
Σχήμα 7-11. Μενού για την εκτέλεση του οδηγού δημιουργίας πλακέτας.

15. Αρχικά γίνεται η τοποθέτηση πλακάς υλικού (κομμάτι fiberglass με επικάλυψη χαλκού) στην επιφάνεια κατεργασίας. Το υλικό πρέπει να στερεωθεί με χρήση χαρτοταινίας στις άκρες του για να μην μετακινηθεί κατά την κατεργασία.



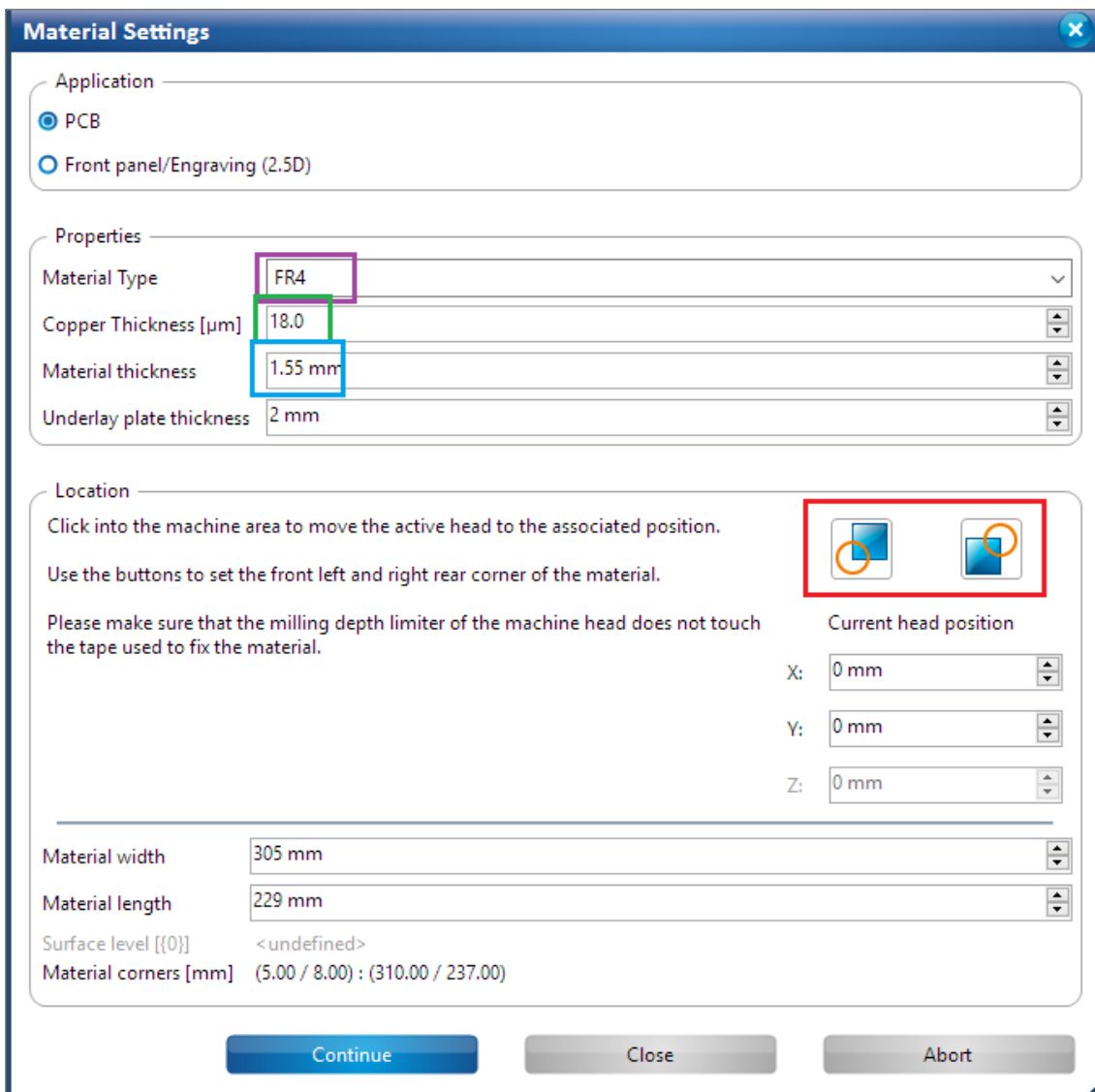
Σχήμα 7-12. Οδηγός δημιουργίας πλακέτας.

16. Σε περίπτωση που κάποιο εργαλείο δεν έχει τοποθετηθεί θα εμφανισθεί μήνυμα σφάλματος. Ο χρήστης έχει την δυνατότητα να το αγνοήσει προσωρινά και να ζητηθεί ξανά όταν πρόκειται να χρησιμοποιηθεί κατά την παραγωγή, να το προσθέσει τότε στο σύστημα συγκράτησης ή να σταματήσει την παραγωγή.



Σχήμα 7-13. Μήνυμα σφάλματος λόγω μη τοποθέτησης εργαλείων.

17. Σε περίπτωση που δεν έχει τοποθετηθεί το ειδικό εξάρτημα περιορισμού βάθους θα ζητηθεί τώρα.
18. Στη συνέχεια ζητούνται οι παράμετροι του υλικού. Για το FR4 το πάχος είναι περίπου 1.55mm. Το μέγεθος της πλάκας υλικού και η θέση μπορούν να οριστούν κάνοντας κλικ με το ποντίκι σε σημεία της επιφάνειας εργασίας ώστε να μετακινηθεί σε αυτά η κεφαλή και στη συνέχεια πατώντας ένα από τα δύο κουμπιά για την κάθε από τις απέναντι 2 γωνίες του υλικού (πάνω δεξιά, κάτω αριστερά). Τα κουμπιά εμφανίζονται με κόκκινο πλαίσιο στην επόμενη εικόνα.

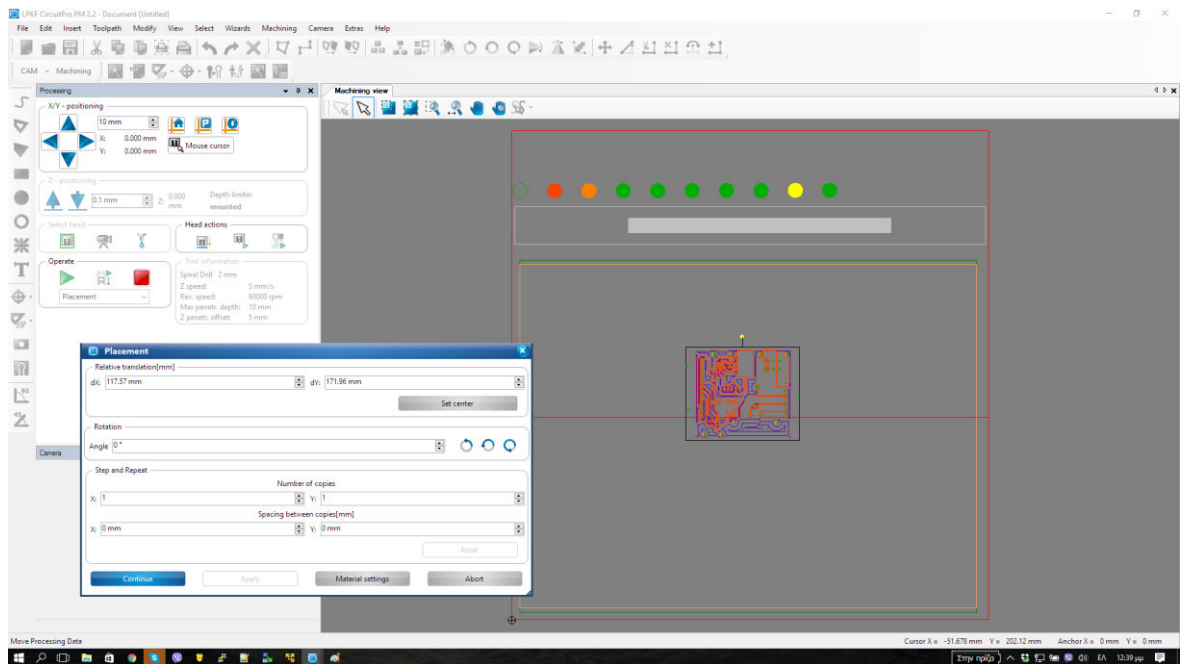


The image shows a 'Material Settings' dialog box with the following sections:

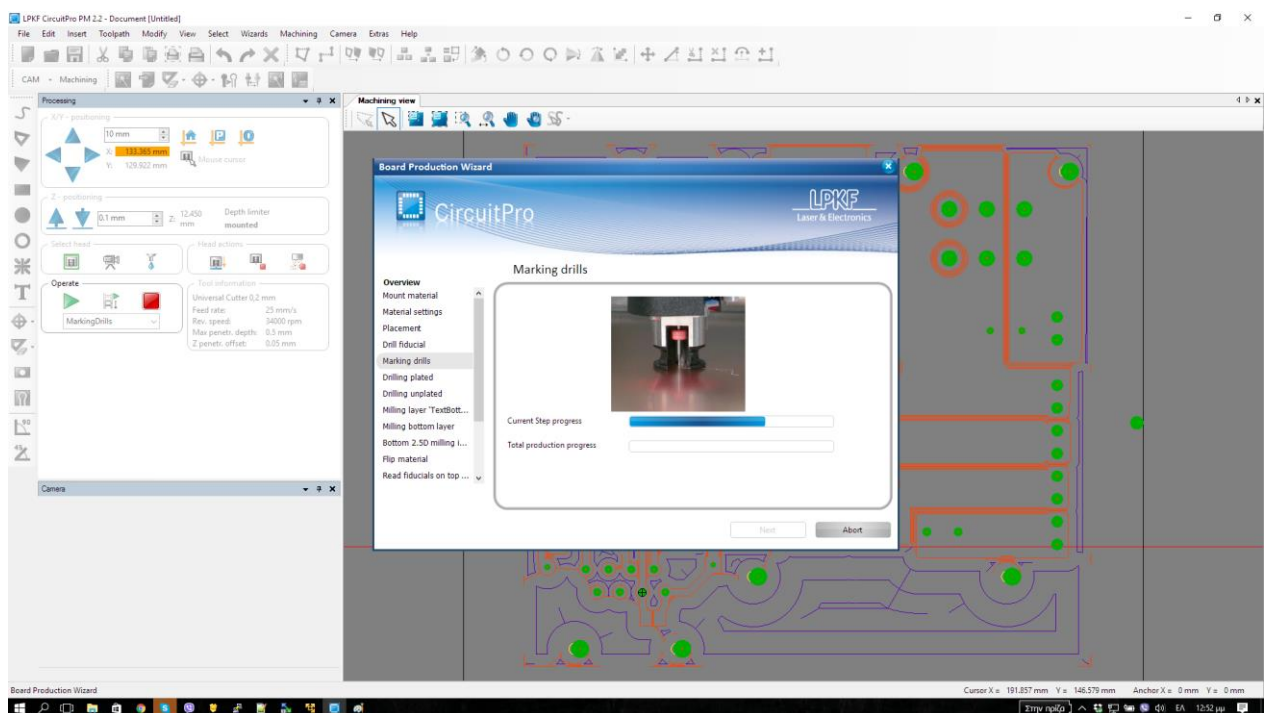
- Application:** Radio buttons for 'PCB' (selected) and 'Front panel/Engraving (2.5D)'.
- Properties:** Fields for 'Material Type' (FR4), 'Copper Thickness [μm]' (18.0), 'Material thickness' (1.55 mm), and 'Underlay plate thickness' (2 mm). The 'Material Type', 'Copper Thickness', and 'Material thickness' fields are highlighted with colored boxes (purple, green, and blue respectively).
- Location:** Instructions to click into the machine area to move the active head. It includes two icons for setting the front left and right rear corner of the material, which are highlighted with a red box. Below the icons are input fields for 'Current head position' (X: 0 mm, Y: 0 mm, Z: 0 mm).
- Material dimensions:** Fields for 'Material width' (305 mm), 'Material length' (229 mm), 'Surface level [{0}]' (<undefined>), and 'Material corners [mm]' (5.00 / 8.00) : (310.00 / 237.00).
- Buttons:** 'Continue', 'Close', and 'Abort' at the bottom.

Σχήμα 7-14. Ρυθμίσεις υλικού.

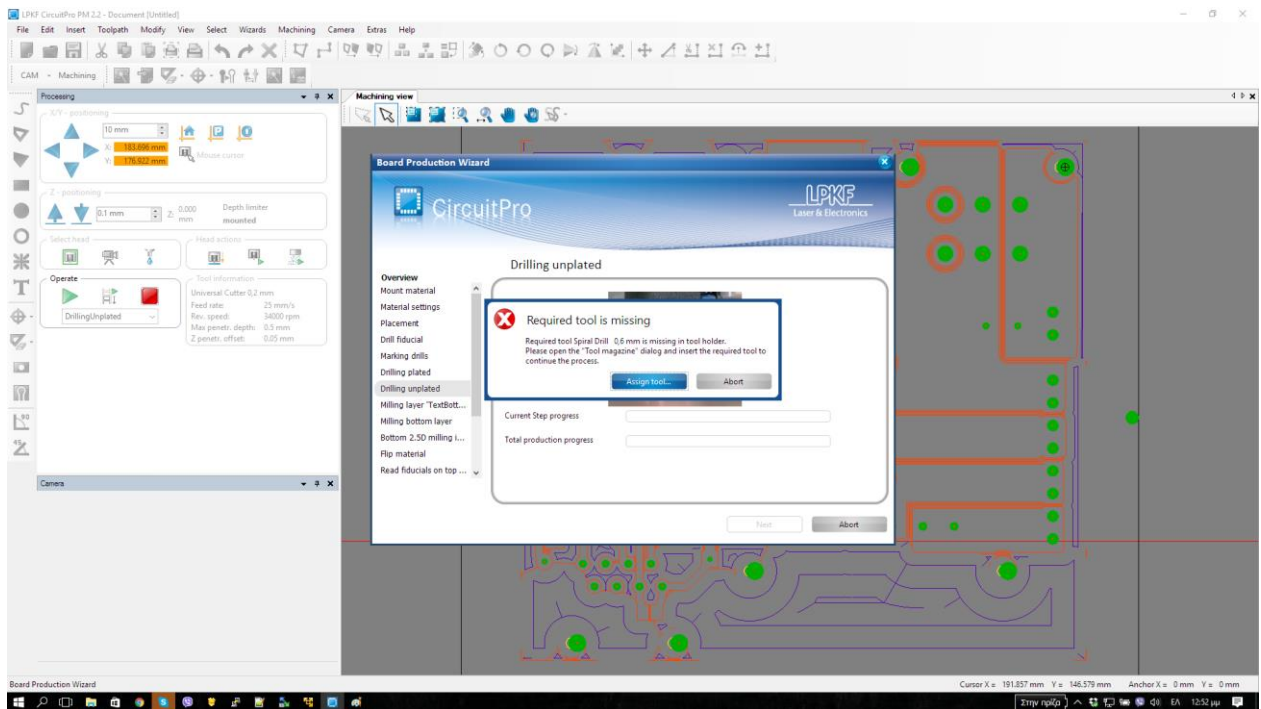
19. Αμέσως μετά τοποθετείται η πλακέτα πάνω στο υλικό. Με κλικ του ποντικιού στην επιφάνεια εργασίας και με μετακίνηση του σχεδίου, η πλακέτα τοποθετείται οπουδήποτε πάνω στο υλικό. Προσοχή πρέπει να δοθεί σε περίπτωση που χρησιμοποιείται υλικό στο οποίο έχει γίνει προηγούμενη κοπή. Εδώ μπορεί να γίνει και η απαραίτητη ρύθμιση για πολλαπλά αντίγραφα της ίδιας πλακέτας και την απόσταση μεταξύ αντιγράφων. Με "continue" αρχίζει η διαδικασία παραγωγής.



Σχήμα 7-15. Ρύθμιση θέσης πλακέτας στο υλικό και προαιρετικά ρύθμιση δημιουργίας πολλαπλών αντιγράφων.

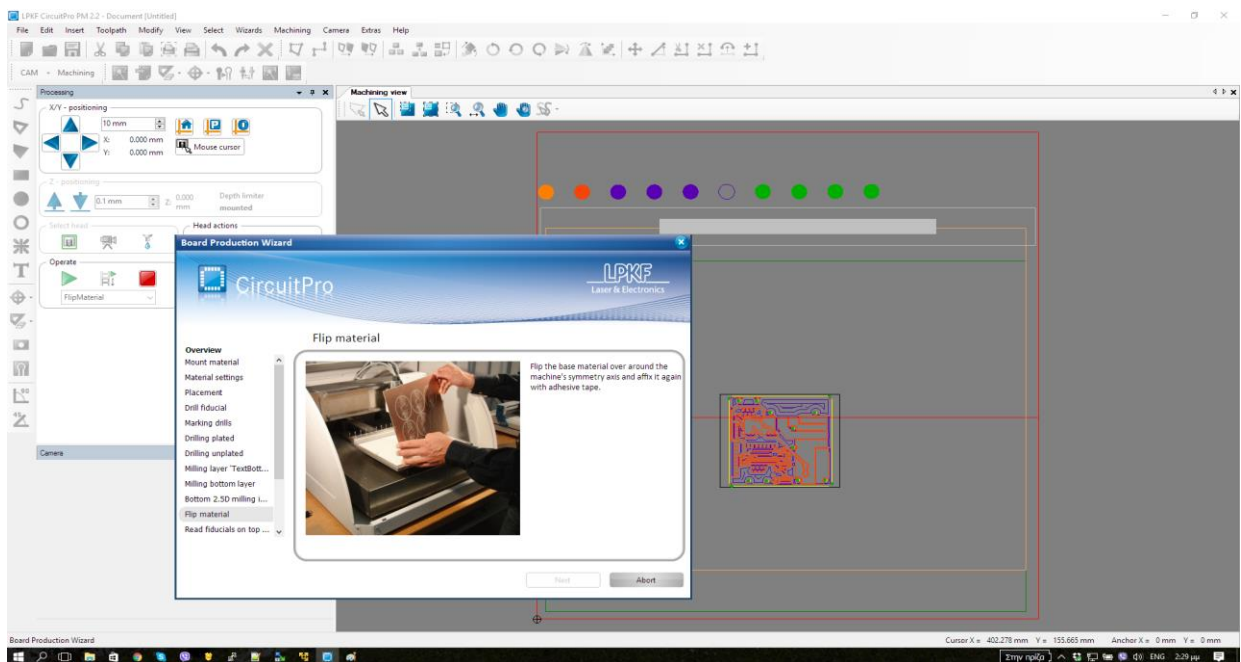


Σχήμα 7-16. Κατασκευή πλακέτας.



Σχήμα 7-17. Μήνυμα σφάλματος λόγω έλλειψης εργαλείου στον εργαλειοφόρα.

20. Σε περίπτωση που η πλακέτα είναι διπλής όψης, μετά την ολοκλήρωση της πρώτης όψης θα ζητηθεί η περιστροφή της (όπως και στην ταινία που εμφανίζεται στο software)



Σχήμα 7-18. Μήνυμα για την περιστροφή της πλακέτας κατά την κατασκευή πλακετών 2 επιπέδων.

21. Στη συνέχεια το σύστημα εστιάζει την κάμερα και ζητά επιβεβαίωση της εστίασης. Εφόσον η εστίαση είναι επιτυχής (όπως φαίνεται στο μικρό παράθυρο της κάμερας κάτω αριστερά στο λογισμικό) γίνεται εντοπισμός των οπών ευθυγράμμισης προκειμένου να υπολογισθεί πιθανή μετακίνηση της πλακέτας. Μετά το πέρας της διαδικασίας αυτής η παραγωγή συνεχίζει στη δεύτερη όψη.

8 Παράρτημα Γ – Ενδεικτικός κώδικας σύνδεσης με το Si8900

Το ολοκληρωμένο Si8900 επικοινωνεί με τον υπολογιστή μέσω σειριακής θύρας με χρήση ειδικού πρωτοκόλλου επικοινωνίας. Ο ακόλουθος κώδικας αναλαμβάνει την αρχική ρύθμιση του ολοκληρωμένου καθώς επίσης και την μετατροπή των δεδομένων σε αριθμητική μορφή. Περιλαμβάνεται κατάλληλος κώδικας για την σωστή λειτουργία του συστήματος μέτρησης ταχύτητας μετάδοσης δεδομένων που έχει το ολοκληρωμένο. Η ταχύτητα αυτή είναι απαραίτητο να είναι καθορισμένη σωστά για την επιτυχή επικοινωνία μέσω σειριακής θύρας. Γίνεται ο προσδιορισμός της μέσω της συνεχούς μετάδοσης γνωστής ακολουθίας χαρακτήρων (πολλαπλές φορές την ακολουθία 0xAA στο δεκαεξαδικό αριθμητικό σύστημα) για να υπολογιστεί από το ολοκληρωμένο, η ταχύτητα μετάδοσης δεδομένων. Η διαδικασία αυτή απαιτείται να γίνεται σε κάθε εκ νέου εκκίνηση του ολοκληρωμένου Si8900.

Ο κώδικας βασίστηκε στο datasheet του Si8900 και χρησιμοποιεί την βιβλιοθήκη libserialport¹ για ευκολία χρήσης της σειριακής θύρας ανεξαρτήτως λειτουργικού συστήματος.

```
#include <stdio.h>
#include <stdint.h>
#include <stdlib.h>
#include <signal.h>
#include <string.h>
#include <termios.h>
#include <unistd.h>
#include <fcntl.h>
#include <errno.h>

#include <libserialport.h>

//===== serial port=====
struct sp_port *used_port;

void exit_prog(char* msg,int err_code){
    printf("%s",msg);
    if(used_port!=NULL){
        sp_close(used_port);
        sp_free_port(used_port);
    }
}
```

¹ Η βιβλιοθήκη libserialport παρέχεται δωρεάν υπό την άδεια GNU Lesser General Public License, έκδοση 3 στην διεύθυνση <https://sigrok.org/wiki/Libserialport>.

```

    exit(err_code);
}

void open_port(char* portname){

    if(sp_get_port_by_name(portname,&used_port))
        exit_prog("Can't open port",1);

    sp_open(used_port,SP_MODE_READ_WRITE);
    sp_set_baudrate(used_port,57600);
    sp_set_bits(used_port,8);
    sp_set_parity(used_port,SP_PARITY_NONE);
    sp_set_stopbits(used_port,1);
    sp_set_xon_xoff(used_port,SP_XONXOFF_DISABLED);
    sp_set_flowcontrol(used_port,SP_FLOWCONTROL_NONE);
}

void flush_buffers(){
    sp_flush(used_port,SP_BUF_BOTH);
}

void send_command(uint8_t command){
    if(sp_blocking_write(used_port,&command,1,100)!=1)// send 1 char
        exit_prog("error sending command\n",1);
    usleep(2500);        //sleep for transmission
}

uint8_t read_reply(){
    uint8_t toret;
    uint8_t temp=(sp_blocking_read(used_port,&toret,1,100));
    if(temp<0)
        exit_prog("error reading response\n",temp);
    return toret;
}

```

```
//=====
=====
```

```
float parse_data(uint8_t first_b,uint8_t second_b){
    uint8_t adc_h,adc_l;
    //ADC_H (first):
    //1 0 MX1 MX0 D9 D8 D7 D6
    //ADC_L:
    //0 D5 D4 D3 D2 D1 D0 0

    if(first_b==0){printf("byte is zero\n");}
    if((first_b>>7)!=0x01){
        if((second_b>>7)!=0x01){
            //swap the two bytes
            adc_h=second_b;
            adc_l=first_b;
            printf("swapping bytes....\n");
        }
        else{
            printf("Incorrect byte format");
            return -1;
        }
    }
    else{
        adc_l=second_b;
        adc_h=first_b;
    }

    adc_l = (adc_l>>1);
    adc_h &= 0b00001111;
    uint32_t temp=((uint32_t)adc_h)<<6;
    temp |=((uint32_t)adc_l);

    float toret=0.003222656*(temp+1);
    return toret;
}
```

```
//Handle ctrl+C
```

```
void interrupt_Handler(int dummy) {  
    exit_prog("\nExiting...\n",0);  
}
```

```
void show_usage(char *prog_name){  
    printf("Incorrect arguments\n");  
    printf("Usage:\n");  
    printf("%s portname autobaud\n",prog_name);  
    printf("    portname is the port name(/dev/ttyUSB0 usually)\n");  
    printf("    autobaud=0 to skip autobaud and anything else to autobaud first\n");  
    exit(1);  
}
```

```
int main(int argc,char *argv[]){
```

```
    //parse options given  
    if(argc!=3){  
        show_usage(argv[0]);  
    }
```

```
    //install interrupt handler  
    signal(SIGINT, interrupt_Handler);
```

```
    printf("Opening Port.\n");  
    open_port(argv[1]);
```

```
    if(strncmp(argv[2],"0",1)!=0){  
        printf("Begin autobaud.\n");  
        uint8_t flag=0;  
        for(int i=0;i<300;i++){  
            send_command(0xAA);  
            if(read_reply()==0x55){  
                if(read_reply()==0x55){  
                    printf("Autobaud Complete.\n");  
  
                    flag=1;  
                }  
            }  
        }
```

```

        i=300;
    }
}
}
if(flag!=1){
    exit_prog("Autobaud failed. Exiting.\n",1);
}
}
else{printf("Skipping autobaud\n");}
flush_buffers();

//Autobaud completed(or skipped). Read data.
printf("Begin reading data.\n\n");

//setup command
#define read_cmd_A0      0xCB
#define read_cmd_A1      0xDB
#define read_cmd_A2      0xEB

//for legged robot: AIN0=CUR_REF -->  $\pm 7.5V=12A$  it's 0.7-2.3 now
//      AIN1=CUR_MON --> 4A/V
//      AIN2=GND

float temp=0;
for(;;){
//A0 -current ref
    send_command(read_cmd_A0);
    if(read_reply()==read_cmd_A0){
        temp=parse_data(read_reply(),read_reply());
        printf("Voltage Current Ref: %f V\n",temp);
        fflush(stdout);
        if(read_reply()!=0){exit_prog("more data than expected\n",1);}
    }
//A1 -current mon
    send_command(read_cmd_A1);
    if(read_reply()==read_cmd_A1){
        temp=parse_data(read_reply(),read_reply());
        printf("Voltage Current Monitor:%f V\n\n",temp);
        fflush(stdout);
    }
}

```

```
        if(read_reply()!=0){exit_prog("more data than expected\n",1);}
    }
}
return 0;
}
```



MIC5205

150mA Low-Noise LDO Regulator

General Description

The MIC5205 is an efficient linear voltage regulator with ultra low-noise output, very low dropout voltage (typically 17mV at light loads and 165mV at 150mA), and very low ground current (600nA at 100mA output). The MIC5205 offers better than 1% initial accuracy.

Designed especially for hand-held, battery-powered devices, the MIC5205 includes a CMOS or TTL compatible enable/shutdown control input. When shut down, power consumption drops nearly to zero. Regulator ground current increases only slightly in dropout, further prolonging battery life.

Key MIC5205 features include a reference bypass pin to improve its already excellent low-noise performance, reversed-battery protection, current limiting, and overtemperature shutdown.

The MIC5205 is available in fixed and adjustable output voltage versions in a small SOT-23-5 package.

For low-dropout regulators that are stable with ceramic output capacitors, see the μ Cap MIC5245/6/7 family.

Data sheets and support documentation can be found on Micrel's web site at www.micrel.com.

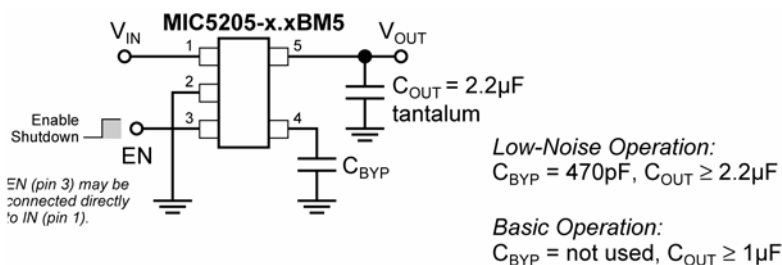
Features

- Ultra-low-noise output
- High output voltage accuracy
- Guaranteed 150mA output
- Low quiescent current
- Low dropout voltage
- Extremely tight load and line regulation
- Very low temperature coefficient
- Current and thermal limiting
- Reverse-battery protection
- "Zero" off-mode current
- Logic-controlled electronic enable

Applications

- Cellular telephones
- Laptop, notebook, and palmtop computers
- Battery-powered equipment
- PCMCIA VCC and VPP regulation/switching
- Consumer/personal electronics
- SMPS post-regulator/dc-to-dc modules
- High-efficiency linear power supplies

Typical Application



Ultra-Low-Noise Regulator Application

Xxxxx is a trademark of Micrel, Inc.
Xxxxx is a registered trademark of Micrel, Inc.

Micrel Inc. • 2180 Fortune Drive • San Jose, CA 95131 • USA • tel +1 (408) 944-0800 • fax + 1 (408) 474-1000 • <http://www.micrel.com>

February 2006

M9999-020806
(408) 955-1690

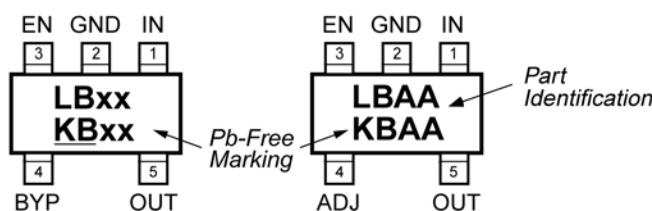
Ordering Information

Part Number		Marking		Accuracy	Voltage	Temperature	Package
Standard	Pb-Free	Standard	Pb-Free ⁽¹⁾				
MIC5205BM5	MIC5205YM5	LBAA	KBAA	1%	Adj	−40°C to +125°C	SOT-23-5
MIC5205-2.5BM5	MIC5205-2.5YM5	LB25	<u>KB</u> 25	1%	2.5V	−40°C to +125°C	SOT-23-5
MIC5205-2.7BM5	MIC5205-2.7YM5	LB27	<u>KB</u> 27	1%	2.7V	−40°C to +125°C	SOT-23-5
MIC5205-2.8BM5	MIC5205-2.8YM5	LB28	<u>KB</u> 28	1%	2.8V	−40°C to +125°C	SOT-23-5
MIC5205-2.85BM5	MIC5205-2.85YM5	LB2J	<u>KB</u> 2J	1%	2.85V	−40°C to +125°C	SOT-23-5
MIC5205-2.9BM5	MIC5205-2.9YM5	LB29	<u>KB</u> 29	1%	2.9V	−40°C to +125°C	SOT-23-5
MIC5205-3.0BM5	MIC5205-3.0YM5	LB30	<u>KB</u> 30	1%	3.0V	−40°C to +125°C	SOT-23-5
MIC5205-3.1BM5	MIC5205-3.1YM5	LB31	<u>KB</u> 31	1%	3.1V	−40°C to +125°C	SOT-23-5
MIC5205-3.2BM5	MIC5205-3.2YM5	LB32	<u>KB</u> 32	1%	3.2V	−40°C to +125°C	SOT-23-5
MIC5205-3.3BM5	MIC5205-3.3YM5	LB33	<u>KB</u> 33	1%	3.3V	−40°C to +125°C	SOT-23-5
MIC5205-3.6BM5	MIC5205-3.6YM5	LB36	<u>KB</u> 36	1%	3.6V	−40°C to +125°C	SOT-23-5
MIC5205-3.8BM5	MIC5205-3.8YM5	LB38	<u>KB</u> 38	1%	3.8V	−40°C to +125°C	SOT-23-5
MIC5205-4.0BM5	MIC5205-4.0YM5	LB40	<u>KB</u> 40	1%	4.0V	−40°C to +125°C	SOT-23-5
MIC5205-5.0BM5	MIC5205-5.0YM5	LB50	<u>KB</u> 50	1%	5.0V	−40°C to +125°C	SOT-23-5

Note:

- Underbar () symbol may not be to scale.

Pin Configuration



MIC5205-x.xBM5/YM5

Fixed Voltages

MIC5205BM5/YM5

Adjustable Voltages

Pin Description

MIC5205-x.x (fixed)	MIC5205 (adjustable)	Pin Name	Pin Function
1	1	IN	Supply Input
2	2	GND	Ground
3	3	EN	Enable/Shutdown (Input): CMOS compatible input. Logic high = enable, logic low or open = shutdown
4		BYP	Reference Bypass: Connect external 470pF capacitor to GND to reduce output noise. May be left open.
	4	ADJ	Adjust (Input): Adjustable regulator feedback input. Connect to resistor voltage divider.
5	5	OUT	Regulator Output

Absolute Maximum Ratings⁽¹⁾

Supply Input Voltage (V_{IN})..... –20V to +20V
 Enable Input Voltage (V_{EN})..... –20V to +20V
 Power Dissipation (P_D)..... Internally Limited, **Note 3**
 Lead Temperature (soldering, 5 sec.)..... 260°C
 Junction Temperature (T_J) –40°C to +125°C
 Storage Temperature (T_S)..... –65°C to +150°C

Operating Ratings⁽²⁾

Input Voltage (V_{IN})..... +2.5V to +16V
 Enable Input Voltage (V_{EN})..... 0V to V_{IN}
 Junction Temperature (T_J) –40°C to +125°C
 Thermal Resistance, SOT-23-5 (θ_{JA}) **Note 3**

Electrical Characteristics⁽⁴⁾

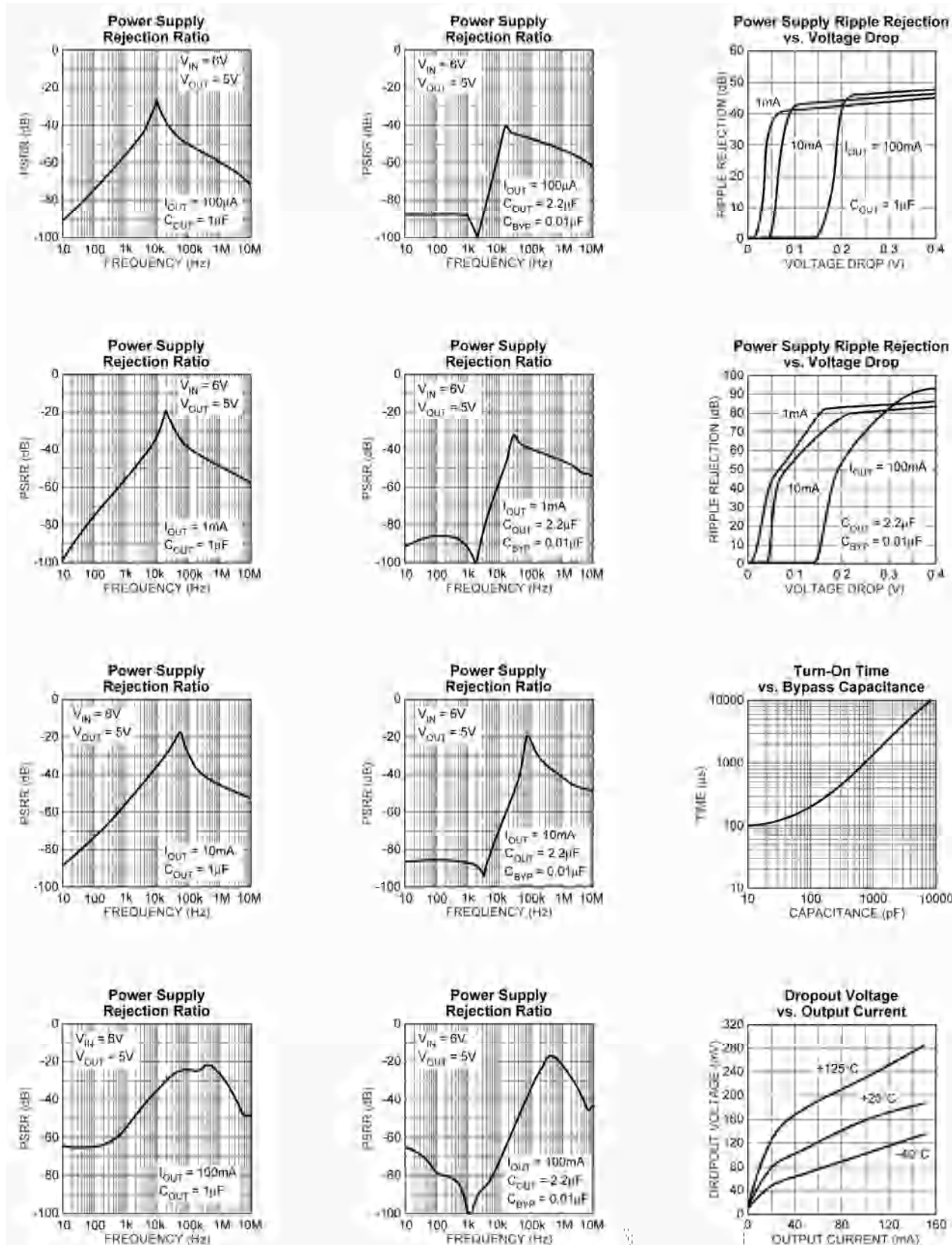
$V_{IN} = V_{OUT} + 1V$; $I_L = 100\mu A$; $C_L = 1.0\mu F$; $V_{EN} \geq 2.0V$; $T_J = 25^\circ C$, **bold** values indicate $-40^\circ C \leq T_J \leq +125^\circ C$; unless noted.

Symbol	Parameter	Condition	Min	Typ	Max	Units
V_O	Output Voltage Accuracy	variations from specified V_{OUT}	–1 –2		1 2	% %
$\Delta V_O/\Delta T$	Output Voltage Temperature Coefficient	Note 4		40		ppm/°C
$\Delta V_O/V_O$	Line Regulation	$V_{IN} = V_{OUT} + 1V$ to 16V		0.004	0.012 0.05	%/V %/V
$\Delta V_O/V_O$	Load Regulation	$I_L = 0.1mA$ to 150mA, Note 5		0.02	0.2 0.5	% %
$V_{IN} - V_O$	Dropout Voltage, Note 6	$I_L = 100\mu A$		10	50 70	mV mV
		$I_L = 50mA$		110	150 230	mV mV
		$I_L = 100mA$		140	250 300	mV mV
		$I_L = 150mA$		165	275 350	mV mV
I_{GND}	Quiescent Current	$V_{EN} \leq 0.4V$ (shutdown) $V_{EN} \leq 0.18V$ (shutdown)		0.01	1 5	μA μA
I_{GND}	Ground Pin Current, Note 7	$V_{EN} \geq 2.0V$, $I_L = 100\mu A$		80	125 150	μA μA
		$I_L = 50mA$		350	600 800	μA μA
		$I_L = 100mA$		600	1000 1500	μA μA
		$I_L = 150mA$		1300	1900 2500	μA μA
PSRR	Ripple Rejection	Frequency = 100Hz, $I_L = 100\mu A$		75		dB
I_{LIMIT}	Current Limit	$V_{OUT} = 0V$		320	500	mA
$\Delta V_O/\Delta P_D$	Thermal Regulation	Note 8		0.05		%/W
e_{NO}	Output Noise	$I_L = 50mA$, $C_L = 2.2\mu F$, 470pF from BYP to GND		260		nV/ $\sqrt{Hz}$
ENABLE Input						
V_{IL}	Enable Input Logic-Low Voltage	regulator shutdown			0.4 0.18	V V
V_{IH}	Enable Input Logic-High Voltage	regulator enabled	2.0			V
I_{IL} I_{IH}	Enable Input Current	$V_{IL} \leq 0.4V$		0.01	–1	μA
		$V_{IL} \leq 0.18V$			–2	μA
		$V_{IL} = 2.0V$	2	5	20	μA
		$V_{IL} = 2.0V$			25	μA

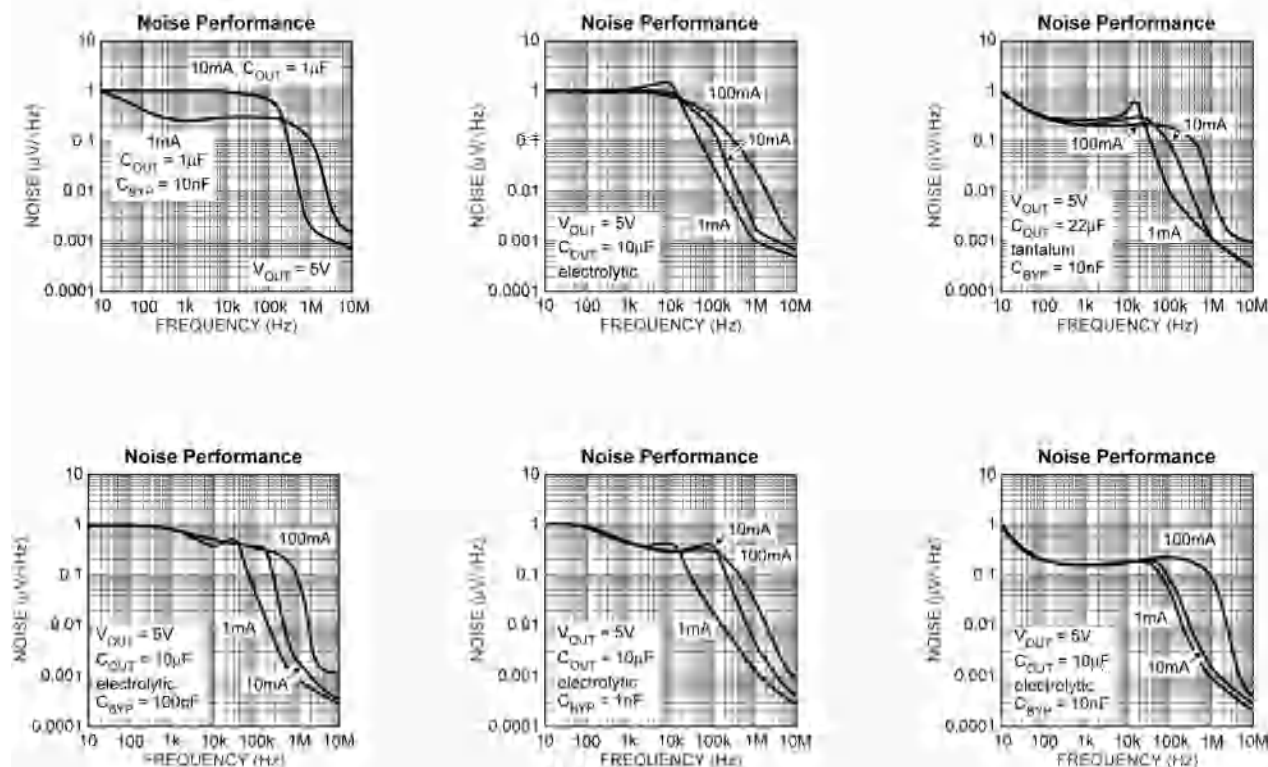
Notes:

1. Exceeding the absolute maximum rating may damage the device.
2. The device is not guaranteed to function outside its operating rating.
3. The maximum allowable power dissipation at any T_A (ambient temperature) is $P_{D(max)} = (T_{J(max)} - T_A) / \theta_{JA}$. Exceeding the maximum allowable power dissipation will result in excessive die temperature, and the regulator will go into thermal shutdown. The θ_{JA} of the MIC5205-xxBM5 (all versions) is 220°C/W mounted on a PC board (see "Thermal Considerations" section for further details).
4. Output voltage temperature coefficient is defined as the worst case voltage change divided by the total temperature range.
5. Regulation is measured at constant junction temperature using low duty cycle pulse testing. Parts are tested for load regulation in the load range from 0.1mA to 150mA. Changes in output voltage due to heating effects are covered by the thermal regulation specification.
6. Dropout Voltage is defined as the input to output differential at which the output voltage drops 2% below its nominal value measured at 1V differential.
7. Ground pin current is the regulator quiescent current plus pass transistor base current. The total current drawn from the supply is the sum of the load current plus the ground pin current.
8. Thermal regulation is defined as the change in output voltage at a time "t" after a change in power dissipation is applied, excluding load or line regulation effects. Specifications are for a 150mA load pulse at $V_{IN} = 16V$ for $t = 10ms$.

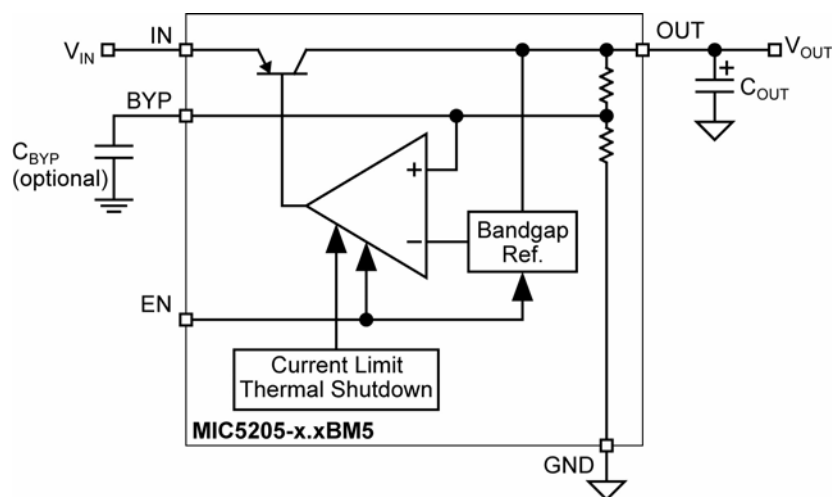
Typical Characteristics



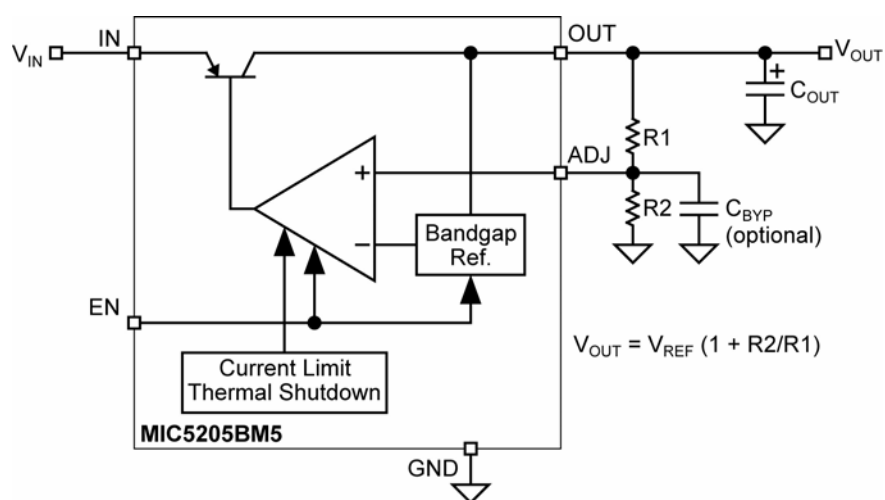
Typical Characteristics



Block Diagrams



Ultra-Low-Noise Fixed Regulator



Ultra-Low-Noise Adjustable Regulator

Application Information

Enable/Shutdown

Forcing EN (enable/shutdown) high (> 2V) enables the regulator. EN is compatible with CMOS logic gates.

If the enable/shutdown feature is not required, connect EN (pin 3) to IN (supply input, pin 1). See Figure 1.

Input Capacitor

A 1μF capacitor should be placed from IN to GND if there is more than 10 inches of wire between the input and the ac filter capacitor or if a battery is used as the input.

Reference Bypass Capacitor

BYP (reference bypass) is connected to the internal voltage reference. A 470pF capacitor (C_{BYP}) connected from BYP to GND quiets this reference, providing a significant reduction in output noise. C_{BYP} reduces the regulator phase margin; when using C_{BYP} , output capacitors of 2.2μF or greater are generally required to maintain stability.

The start-up speed of the MIC5205 is inversely proportional to the size of the reference bypass capacitor. Applications requiring a slow ramp-up of output voltage should consider larger values of C_{BYP} . Likewise, if rapid turn-on is necessary, consider omitting C_{BYP} .

If output noise is not a major concern, omit C_{BYP} and leave BYP open.

Output Capacitor

An output capacitor is required between OUT and GND to prevent oscillation. The minimum size of the output capacitor is dependent upon whether a reference bypass capacitor is used. 1.0μF minimum is recommended when C_{BYP} is not used (see Figure 2). 2.2μF minimum is recommended when C_{BYP} is 470pF (see Figure 1). Larger values improve the regulator's transient response. The output capacitor value may be increased without limit.

The output capacitor should have an ESR (effective series resistance) of about 5Ω or less and a resonant frequency above 1MHz. Ultra-low-ESR capacitors can cause a low amplitude oscillation on the output and/or underdamped transient response. Most tantalum or aluminum electrolytic capacitors are adequate; film types will work, but are more expensive. Since many aluminum electrolytics have electrolytes that freeze at about -30°C, solid tantalums are recommended for operation below -25°C.

At lower values of output current, less output capacitance is required for output stability. The capacitor can be reduced to 0.47μF for current below 10mA or

0.33μF for currents below 1mA.

No-Load Stability

The MIC5205 will remain stable and in regulation with no load (other than the internal voltage divider) unlike many other voltage regulators. This is especially important in CMOS RAM keep-alive applications.

Thermal Considerations

The MIC5205 is designed to provide 150mA of continuous current in a very small package. Maximum power dissipation can be calculated based on the output current and the voltage drop across the part. To determine the maximum power dissipation of the package, use the junction-to-ambient thermal resistance of the device and the following basic equation:

$$P_{D(max)} = \frac{(T_{J(max)} - T_A)}{\theta_{JA}}$$

$T_{J(max)}$ is the maximum junction temperature of the die, 125°C, and T_A is the ambient operating temperature. θ_{JA} is layout dependent; Table 1 shows examples of junction-to-ambient thermal resistance for the MIC5205.

Package	θ_{JA} Recommended Minimum Footprint	θ_{JA} Square Copper Clad	θ_{JC}
SOT-23-5(M5)	220°C/W	170°C/W	130°C/W

Table 1. SOT-23-5 Thermal Resistance

The actual power dissipation of the regulator circuit can be determined using the equation:

$$P_D = (V_{IN} - V_{OUT}) I_{OUT} + V_{IN} I_{GND}$$

Substituting $P_{D(max)}$ for P_D and solving for the operating conditions that are critical to the application will give the maximum operating conditions for the regulator circuit. For example, when operating the MIC5205-3.3BM5 at room temperature with a minimum footprint layout, the maximum input voltage for a set output current can be determined as follows:

$$P_{D(max)} = \frac{(125^\circ\text{C} - 25^\circ\text{C})}{220^\circ\text{C/W}}$$

$$P_{D(max)} = 455\text{mW}$$

The junction-to-ambient thermal resistance for the minimum footprint is 220°C/W, from Table 1. The maximum power dissipation must not be exceeded for proper operation. Using the output voltage of 3.3V and an output current of 150mA, the maximum input voltage can be determined. From the Electrical Characteristics table, the maximum ground current for 150mA output current is 2500μA or 2.5mA.

$$455\text{mW} = (V_{IN} - 3.3\text{V}) 150\text{mA} + V_{IN} \cdot 2.5\text{mA}$$

$$455\text{mW} = V_{IN} \times 150\text{mA} - 495\text{mW} + V_{IN} \cdot 2.5\text{mA}$$

$$950\text{mW} = V_{IN} \times 152.5\text{mA}$$

$$V_{IN(max)} = 6.23V$$

Therefore, a 3.3V application at 150mA of output current can accept a maximum input voltage of 6.2V in a SOT-23-5 package. For a full discussion of heat sinking and thermal effects on voltage regulators, refer to the Regulator Thermals section of Micrel's *Designing with Low-Dropout Voltage Regulators* handbook.

Fixed Regulator Applications

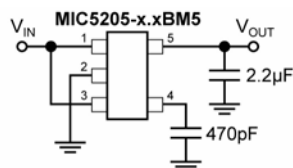


Figure 1. Ultra-Low-Noise Fixed Voltage Application

Figure 1 includes a 470pF capacitor for low-noise operation and shows EN (pin 3) connected to IN (pin 1) for an application where enable/shutdown is not required. C_{OUT} = 2.2μF minimum.

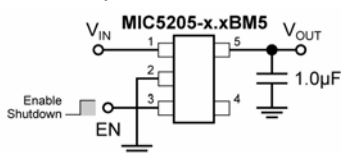


Figure 2. Low-Noise Fixed Voltage Application

Figure 2 is an example of a low-noise configuration where C_{BYP} is not required. C_{OUT} = 1μF minimum.

Adjustable Regulator Applications

The MIC5205BM5 can be adjusted to a specific output voltage by using two external resistors (Figure 3). The

resistors set the output voltage based on the following equation:

$$V_{OUT} = 1.242V \times \left(\frac{R2}{R1} + 1 \right)$$

This equation is correct due to the configuration of the bandgap reference. The bandgap voltage is relative to the output, as seen in the block diagram. Traditional regulators normally have the reference voltage relative to ground and have a different V_{OUT} equation.

Resistor values are not critical because ADJ (adjust) has a high input impedance, but for best results use resistors of 470kΩ or less. A capacitor from ADJ to ground provides greatly improved noise performance.

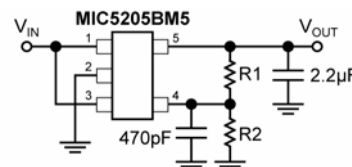


Figure 3. Ultra-Low-Noise

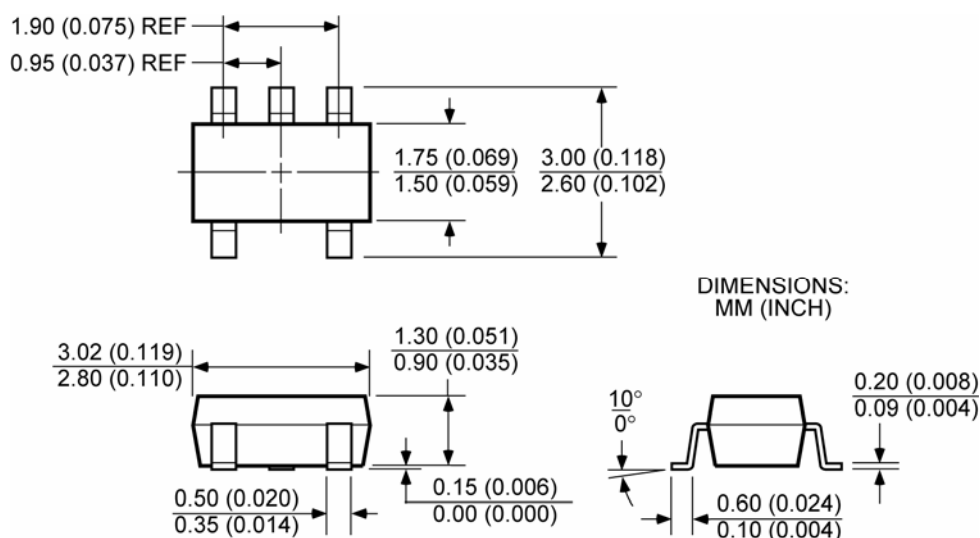
Adjustable Voltage Application

Figure 3 includes the optional 470pF noise bypass capacitor from ADJ to GND to reduce output noise.

Dual-Supply Operation

When used in dual supply systems where the regulator load is returned to a negative supply, the output voltage must be diode clamped to ground.

Package Information



SOT-23-5 (M5)

MICREL, INC. 2180 FORTUNE DRIVE SAN JOSE, CA 95131 USA

TEL +1 (408) 944-0800 FAX +1 (408) 474-1000 WEB <http://www.micrel.com>

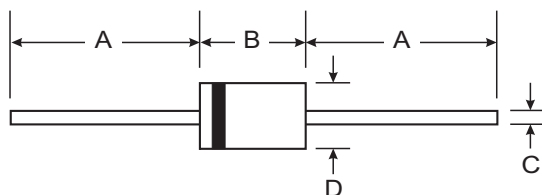
The information furnished by Micrel in this data sheet is believed to be accurate and reliable. However, no responsibility is assumed by Micrel for its use. Micrel reserves the right to change circuitry and specifications at any time without notification to the customer.

Micrel Products are not designed or authorized for use as components in life support appliances, devices or systems where malfunction of a product can reasonably be expected to result in personal injury. Life support devices or systems are devices or systems that (a) are intended for surgical implant into the body or (b) support or sustain life, and whose failure to perform can be reasonably expected to result in a significant injury to the user. A Purchaser's use or sale of Micrel Products for use in life support appliances, devices or systems is a Purchaser's own risk and Purchaser agrees to fully indemnify Micrel for any damages resulting from such use or sale.

© 2004 Micrel, Incorporated.

Features

- Guard Ring Die Construction for Transient Protection
- Low Power Loss, High Efficiency
- High Surge Capability
- High Current Capability
- Surge Overload Rating to 150A Peak
- For Use in Low Voltage, High Frequency Inverters, Free Wheeling, and Polarity Protection Applications
- **Lead Free Finish, RoHS Compliant (Note 2)**



Mechanical Data

- Case: DO-201AD
- Case Material: Molded Plastic. UL Flammability Classification Rating 94V-0
- Moisture Sensitivity: Level 1 per J-STD-020C
- Terminals: Finish - Bright Tin. Plated Leads Solderable per MIL-STD-202, Method 208
- Polarity: Cathode Band
- Ordering Information: See Last Page
- Marking: Type Number
- Weight: 1.1 grams (approximate)

DO-201AD		
Dim	Min	Max
A	25.40	—
B	7.20	9.50
C	1.20	1.30
D	4.80	5.30
All Dimensions in mm		

Maximum Ratings and Electrical Characteristics @ $T_A = 25^\circ\text{C}$ unless otherwise specified

Single phase, half wave, 60Hz, resistive or inductive load.
 For capacitive load, derate current by 20%.

Characteristic	Symbol	SB570	SB580	SB590	SB5100	Unit
Peak Repetitive Reverse Voltage Working Peak Reverse Voltage DC Blocking Voltage	V_{RRM} V_{RWM} V_R	70	80	90	100	V
RMS Reverse Voltage	$V_{R(RMS)}$	49	56	63	70	V
Average Rectified Output Current @ $T_L = 80^\circ\text{C}$	I_O	5.0				A
Non-Repetitive Peak Forward Surge Current 8.3ms single half sine-wave superimposed on rated load (JEDEC Method)	I_{FSM}	150				A
Forward Voltage @ $I_F = 5.0\text{A}$	V_{FM}	0.80				V
Peak Reverse Current @ $T_A = 25^\circ\text{C}$ at Rated DC Blocking Voltage @ $T_A = 100^\circ\text{C}$	I_{RM}	0.5 50				mA
Typical Junction Capacitance (Note 1)	C_j	400				pF
Typical Thermal Resistance Junction to Ambient	$R_{\theta JA}$	10				K/W
Operating and Storage Temperature Range	T_j, T_{STG}	-65 to +150				$^\circ\text{C}$

Notes: 1. Measured at 1.0MHz and applied reverse voltage of 4.0V DC.
 2. RoHS revision 13.2.2003. Glass and High Temperature Solder Exemptions Applied, see EU Directive Annex Notes 5 and 7.

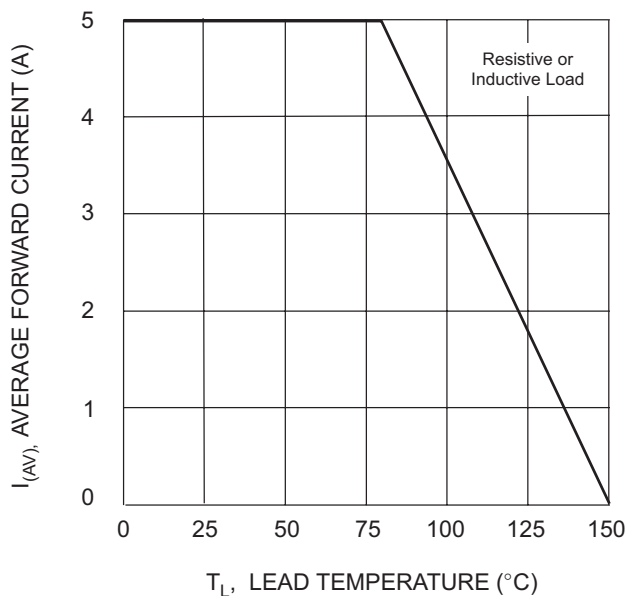


Fig. 1 Forward Current Derating Curve

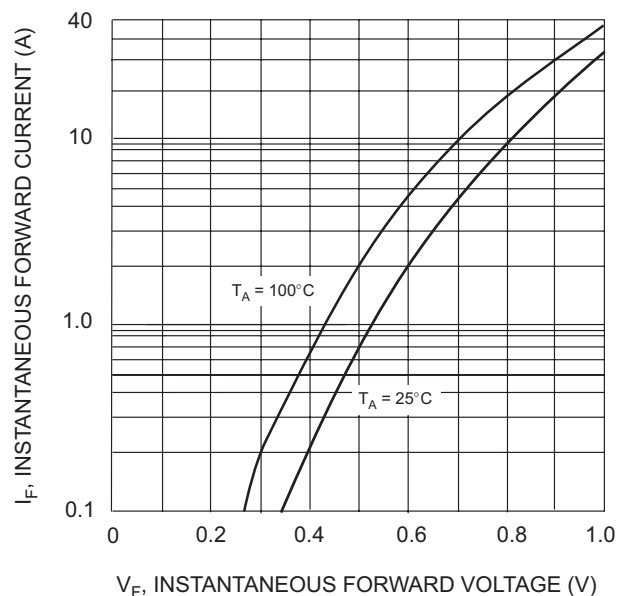


Fig. 2 Typical Forward Characteristics

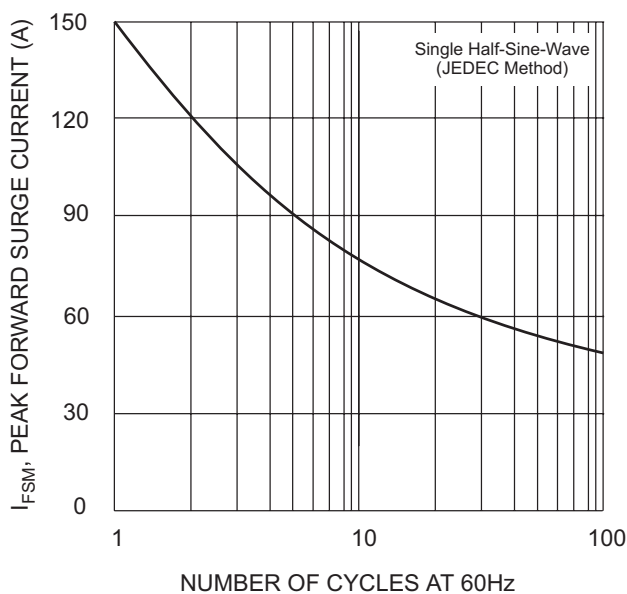


Fig. 3 Max Non-Repetitive Peak Fwd Surge Current

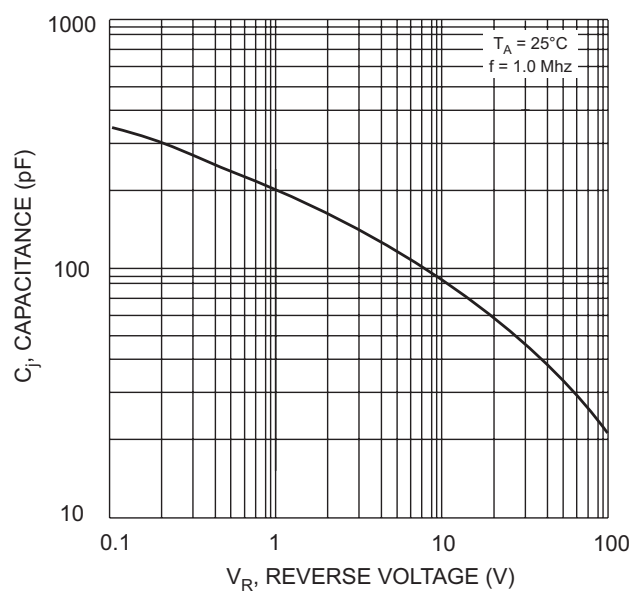


Fig. 4 Typical Junction Capacitance

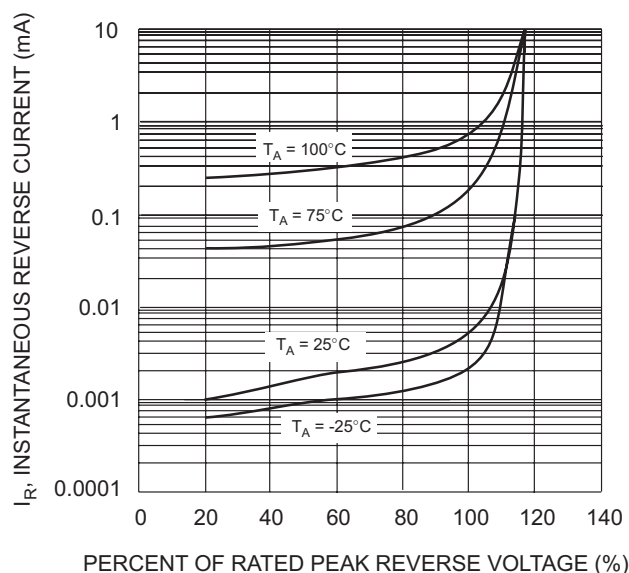


Fig. 5 Typical Reverse Characteristics

Ordering Information (Note 3)

Device	Packaging	Shipping
SB570-B	DO-201AD	500/Bulk
SB570-T	DO-201AD	1.2K/Tape & Reel, 13-inch
SB580-B	DO-201AD	500/Bulk
SB580-T	DO-201AD	1.2K/Tape & Reel, 13-inch
SB590-B	DO-201AD	500/Bulk
SB590-T	DO-201AD	1.2K/Tape & Reel, 13-inch
SB5100-B	DO-201AD	500/Bulk
SB5100-T	DO-201AD	1.2K/Tape & Reel, 13-inch

Notes: 3. For packaging details, visit our website at <http://www.diodes.com/datasheets/ap02008.pdf>.

ISOLATED MONITORING ADC

Features

- ADC
 - 3 input channels
 - 10-bit resolution
 - 2 μ s conversion time
- Isolated serial I/O port
 - UART (Si8900)
 - I²C/SMbus (Si8901)
 - 2.5 MHz SPI port (Si8902)
- Transient immunity: 45 kV/ μ s (typ)
- Temperature range: -40 to +85 °C
- >60-year life at rated working voltage
- CSA component notice 5A approval
- IEC 60950, 61010, 60601
- VDE/IEC 60747-5-2
- UL1577 recognized
 - Up to 5 kVrms for 1 minute

Applications

- Isolated data acquisition
- AC mains monitor
- Solar inverters
- Isolated temp/humidity sensing
- Switch mode power systems
- Telemetry

Description

The Si8900/1/2 series of isolated monitoring ADCs are useful as linear signal galvanic isolators, level shifters, and/or ground loop eliminators in many applications including power-delivery systems and solar inverters. These devices integrate a 10-bit SAR ADC subsystem, supervisory state machine and isolated UART (Si8900), I²C/SMbus port (Si8901), or SPI Port (Si8902) in a single package. Based on Silicon Labs' proprietary CMOS isolation technology, ordering options include a choice of 2.5 or 5 kV isolation ratings. All products are safety certified by UL, CSA, and VDE. The Si8900/1/2 devices offer a typical common-mode transient immunity performance of 45 kV/ μ s for robust performance in noisy and high-voltage environments. Devices in this family are available in 16-pin SOIC wide-body packages.

Safety Approval

- UL 1577 recognized
 - Up to 5 kVrms for 1 minute
- CSA component notice 5A approval
 - IEC 60950, 61010, 60601
- VDE certification conformity
- IEC 60747-5-2 (VDE 0884 Part 2)

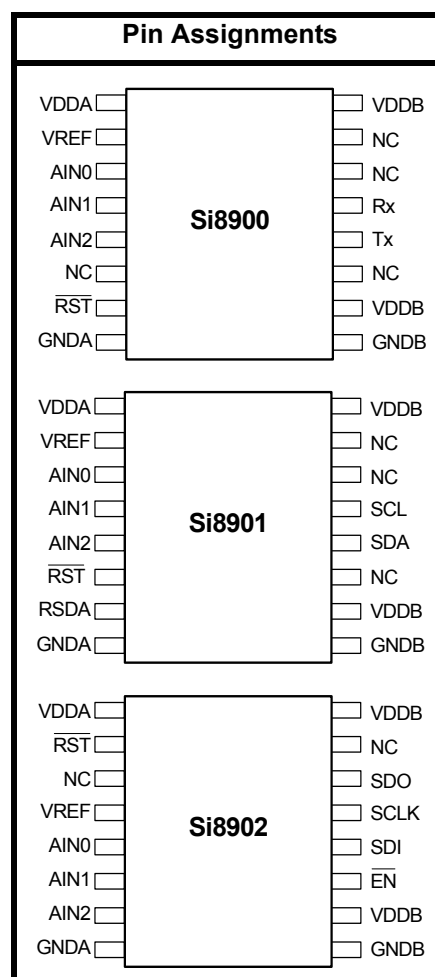
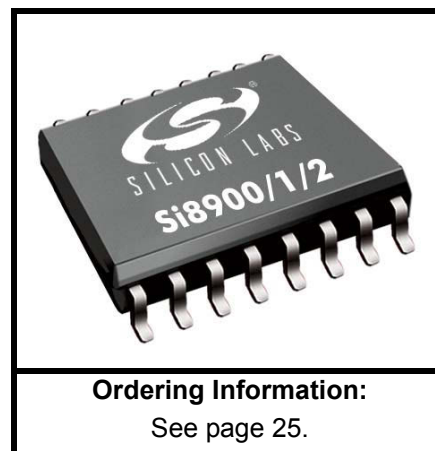


TABLE OF CONTENTS

<u>Section</u>	<u>Page</u>
1. Electrical Specifications	4
2. Regulatory Information	9
3. Functional Description	10
4. ADC Data Transmission Modes	11
4.1. UART (Si8900)	13
4.2. I ² C/SMBus (Si8901)	14
4.3. SPI Port (Si8902)	16
4.4. Master Controller Firmware	17
5. Si8900/1/2 Configuration Registers	18
6. Applications	20
6.1. Isolated Outputs	20
6.2. Device Reset	21
6.3. Application Example	22
7. Device Pin Assignments	23
8. Ordering Guide	25
9. Package Outline: 16-Pin Wide Body SOIC	26
10. Land Pattern: 16-Pin Wide-Body SOIC	28
11. Top Marking: 16-Pin Wide Body SOIC	29
11.1. Si8900/1/2 Top Marking	29
11.2. Top Marking Explanation	29
Document Change List	30
Contact Information	32

1. Electrical Specifications

Table 1. Recommended Operating Conditions

Parameter	Symbol	Condition	Min	Typ	Max	Unit
Input Side Supply Voltage	V_{DDA}	With respect to GND1	2.7	—	3.6	V
Input Side Supply Current	I_{DDA}	$V_{DDA} = 3.3\text{ V}$, Si890x active	—	10	13.3	mA
		$V_{DDA} = 3.3\text{ V}$, Si890x idle	—	8.6	11.4	
Output Side Supply Voltage	V_{DDB}	With respect to GND2	2.7	—	5.5	V
Output Side Supply Current	I_{DDB}	$V_{DDB} = 3.3\text{ V to }5.5\text{ V}$, Si890x active	—	4.4	5.8	mA
		$V_{DDB} = 3.3\text{ V to }5.5\text{ V}$, Si890x idle	—	3.3	3.9	
Operating Temperature	T_A		−40	—	+85	°C

Table 2. Electrical Specifications

Parameter	Symbol	Test Condition	Min	Typ	Max	Unit
ADC						
Resolution	R		10			bits
Integral Nonlinearity	INL	$V_{REF} = 2.4\text{ V}$	—	±0.5	±1	LSB
Differential Nonlinearity	DNL	$V_{REF} = 2.4\text{ V}$, Guaranteed Monotonic	—	±0.5	±1	LSB
Offset Error	OFS		−2	0	+2	LSB
Full Scale Error	FSE		−2	0	+2	LSB
Offset Tempco	T_{OS}		—	45	—	ppm/°C
Input Voltage Range	V_{IN}		0		V_{REF}	V
Sampling Capacitance	C_{IN}		—	5	—	pF
Input MUX Impedance	R_{MUX}		—	5	—	kΩ
Power Supply Rejection	PSRR		—	−70	—	dB
Reference Voltage	V_{REF}	Default $V_{REF} = V_{DDA}$	0	—	V_{DDA}	V
VREF Supply Current	I_{VREF}		—	12	—	μA
ADC Conversion Time	t_{CONV}			2		μs

Table 2. Electrical Specifications (Continued)

Parameter	Symbol	Test Condition	Min	Typ	Max	Unit
Reset and Undervoltage Lockout						
Power-on RESET Voltage Threshold High	VRSTH		—	—	1.8	V
Power-on RESET Voltage Threshold Low	VRSTL		1.7	—	—	V
VDDA Power-On Reset Ramp Time	tRAMP	Time from VDDA = 0 V to VDDA $\geq$ VRST	—	—	1	ms
Power-On Reset Delay Time	tPOR	tRAMP < 1 ms			0.3	ms
Output Side UVLO Threshold	UVLO		—	2.3	—	V
Output side UVLO Hysteresis	H		—	100	—	mV
Digital Inputs						
Logic High Level Input Voltage	V _{IH}		0.7 x V _{DDB}	—	—	V
Logic Low Level Input Voltage	V _{IL}		—	—	0.6	V
Logic Input Current	I _{IN}	V _{IN} = 0 V or V _{DD}	−10		+10	μA
Input Capacitance	C _{IN}		—	15	—	pF
Digital Outputs						
Logic High Level Output Voltage	V _{OH}	V _{DDB} = 5 V, I _{OH} = −4 mA	V _{DDB} −0.4	4.8	—	V
		V _{DDB} = 3.3 V, I _{OH} = −4 mA	3.1	—	—	V
Logic Low Level Output Voltage	V _{OL}	V _{DDB} = 3.3 to 5 V, I _{OL} = 4 mA	—	0.2	0.4	V
Digital Output Series Impedance	R _{OUT}		—	85	—	Ω
Serial Ports						
UART Bit Rate			60	—	234	kbps
SMBus/I ² C Bit Rate		Slave Address = 1111000x	—	—	240	kbps
SPI Port			—	—	2.5	Mbps

Table 2. Electrical Specifications (Continued)

Parameter	Symbol	Test Condition	Min	Typ	Max	Unit
SPI Port Timing						
$\overline{\text{EN}}$ Falling Edge to SCLK Rising Edge	t_{SE}		80	—	—	ns
Last Clock Edge to $\overline{\text{EN}}$ Rising	t_{SD}		80	—	—	ns
$\overline{\text{EN}}$ Falling to SDO Valid	t_{SEZ}		—	—	160	ns
$\overline{\text{EN}}$ Rising to SDO High-Z	t_{SDZ}		—	—	160	ns
SCLK High Time	t_{CKH}		200	—	—	ns
SCLK Low Time	t_{CKL}		200	—	—	ns
SDI Valid to SCLK Sample Edge	t_{SIS}		80	—	—	ns
SCLK Sample Edge to SDI Change	t_{SIH}		80	—	—	ns
SCLK Shift Edge to SDO Change	t_{SOH}		—	—	160	ns

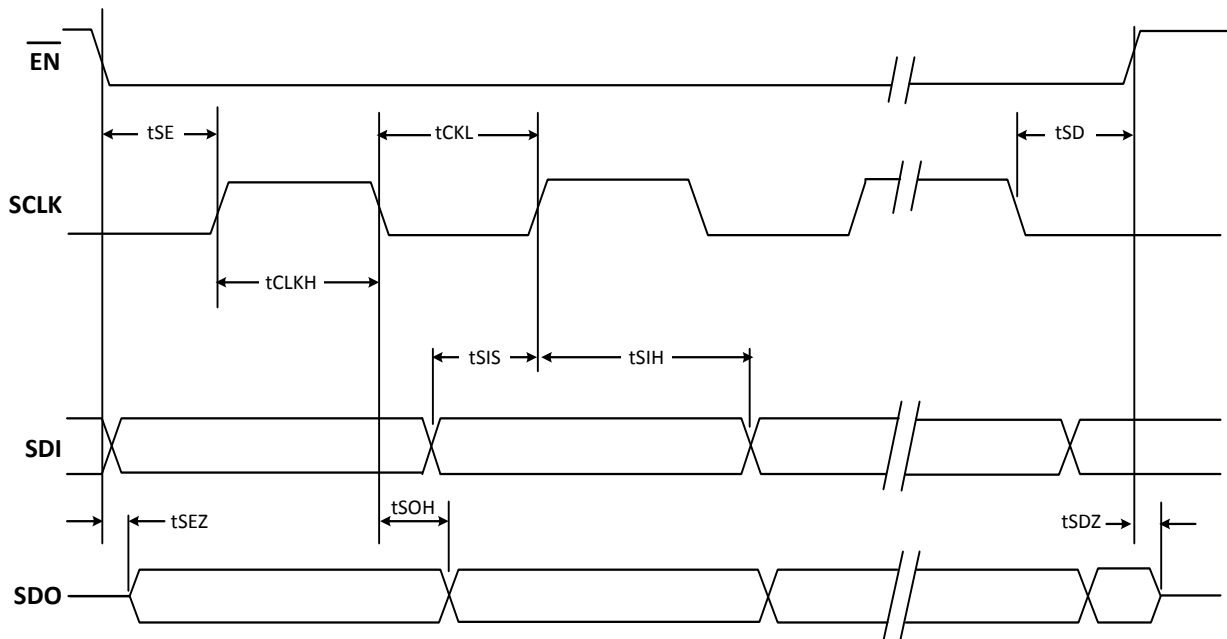


Figure 1. SPI Port Timing Characteristics

Table 3. Thermal Characteristics

Parameter	Symbol	Test Condition	WB SOIC-16	NB SOIC-16	Unit
IC Junction-to-Air Thermal Resistance	θ_{JA}		100	105	°C/W

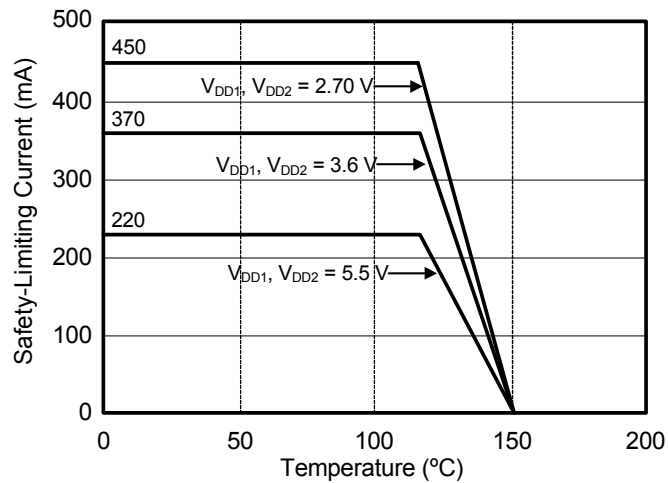


Figure 2. (WB SOIC-16) Thermal Derating Curve, Dependence of Safety Limiting Values with Case Temperature per DIN EN 60747-5-2

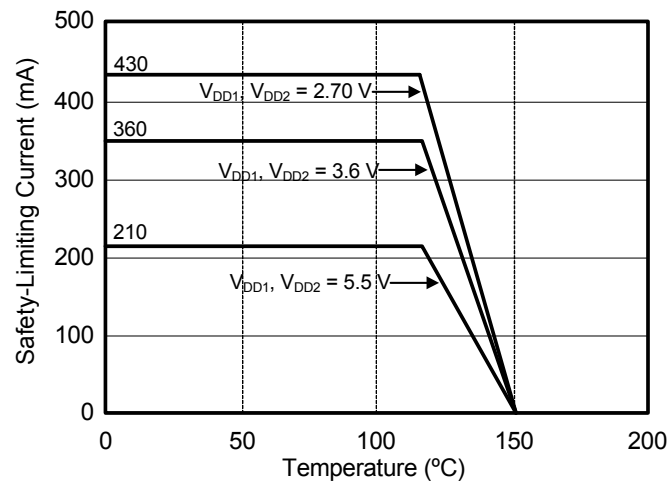


Figure 3. (NB SOIC-16) Thermal Derating Curve, Dependence of Safety Limiting Values with Case Temperature per DIN EN 60747-5-2

Table 4. Absolute Maximum Ratings

Parameter	Symbol	Min	Typ	Max	Unit
Storage Temperature	T_{STG}	-65	—	150	°C
Ambient Temperature under Bias	T_A	-40	—	85	°C
Input-Side Supply Voltage	V_{DDA}	-0.5	—	6.0	V
Output-Side Supply Voltage	V_{ddb}	-0.5	—	6.0	V
Input/Output Voltage	V_I	-0.5	—	VDD +0.5	V
Output Current Drive	I_O	—	—	10	mA
Lead Solder Temperature (10 s)		—	—	260	°C
Maximum Isolation Voltage		—	—	6500	V_{RMS}
*Note: Permanent device damage may occur if the absolute maximum ratings are exceeded. Functional operation should be restricted to conditions as specified in the operational sections of this data sheet. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.					

2. Regulatory Information

The Si8900/1/2 family is certified by Underwriters Laboratories, CSA International, and VDE. Table 5 summarizes the certification levels supported.

Table 5. Regulatory Information

CSA The Si89xx is certified under CSA Component Acceptance Notice 5A. For more details, see File 232873. 61010-1: Up to 600 VRMS reinforced insulation working voltage; up to 600 VRMS basic insulation working voltage. 60950-1: Up to 600 VRMS reinforced insulation working voltage; up to 1000 VRMS basic insulation working voltage. 60601-1: Up to 125 VRMS reinforced insulation working voltage; up to 380 VRMS basic insulation working voltage.
VDE The Si89xx is certified according to IEC 60747-5-2. For more details, see File 5006301-4880-0001. 60747-5-2: Up to 1200 Vpeak for basic insulation working voltage. 60950-1: Up to 600 VRMS reinforced insulation working voltage; up to 1000 VRMS basic insulation working voltage.
UL The Si89xx is certified under UL1577 component recognition program. For more details, see File E257455. Rated up to 5000 VRMS isolation voltage for basic protection.

3. Functional Description

The Si8900/1/2 (Figure 4) are isolated monitoring ADCs that convert linear input signals into digital format and transmit the resulting data through an on-chip isolated serial port to an external master processor (typically a microcontroller). The Si890x access protocol is simple: The master configures and controls the start of ADC conversion by writing a configuration register (CNFG_0) Command Byte to the Si890x. The master then acquires ADC conversion data by reading the Si890x serial port. Devices in this series differ only in the type of serial port. Options include a UART with on-chip baud rate generator that operates at 234 kbps max (Si8900), an SMBus/I²C port that operates at 240 kbps max (Si8901), and an SPI Port that operates at 2.5 MHz max (Si8902).

The integrated ADC subsystem consists of a three-channel analog input multiplexer (MUX) followed by a series gain amplifier (selectable 1x or 0.5x gain) and 10-bit SAR ADC. Serial-port-accessible ADC options allow the user to select an internal or external voltage reference, set the programmable gain amplifier (PGA), and select the ADC MUX address. The master can configure the Si890x to return ADC data on-demand (Demand Mode) or continuously (Burst Mode). For more information, see "CNFG_0 Command Byte" on page 18.

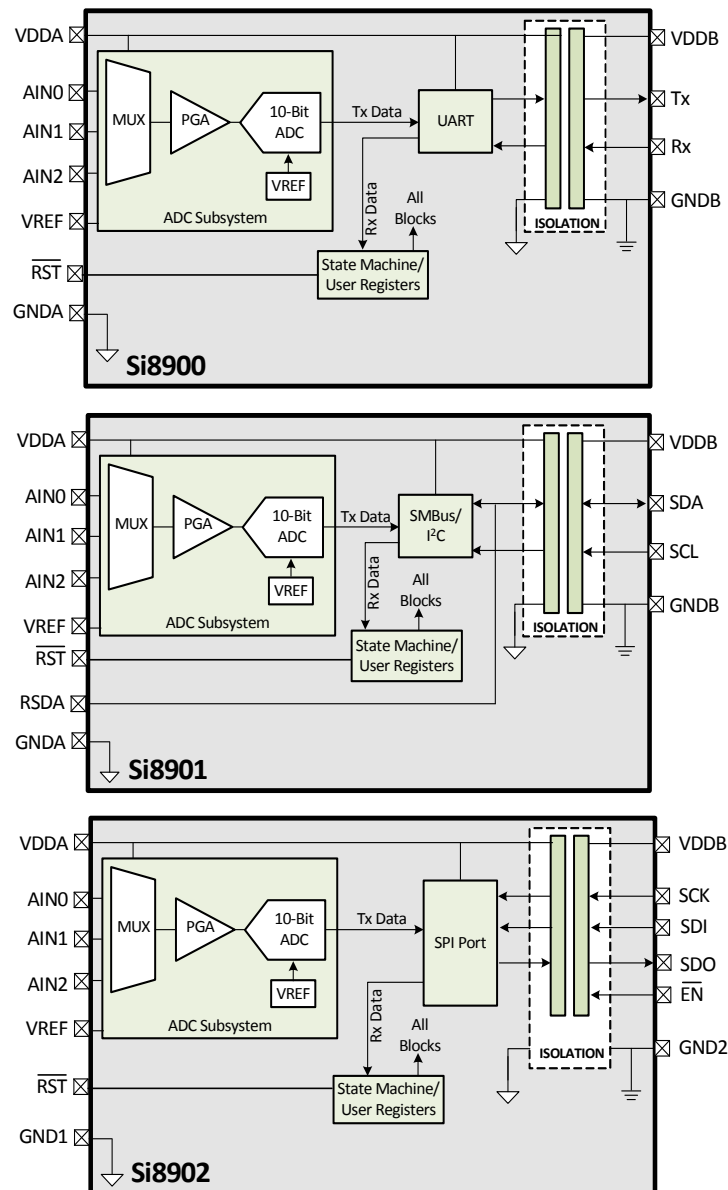


Figure 4. Si8900/1/2 Block Diagrams

4. ADC Data Transmission Modes

The master can access ADC read-only registers ADC_H and ADC_L using either Demand Mode or Burst Mode. In Demand Mode (MODE = 1), the master triggers individual A/D conversions “on-demand”. In Burst Mode (MODE = 0), the Si890x performs ADC conversions continuously.

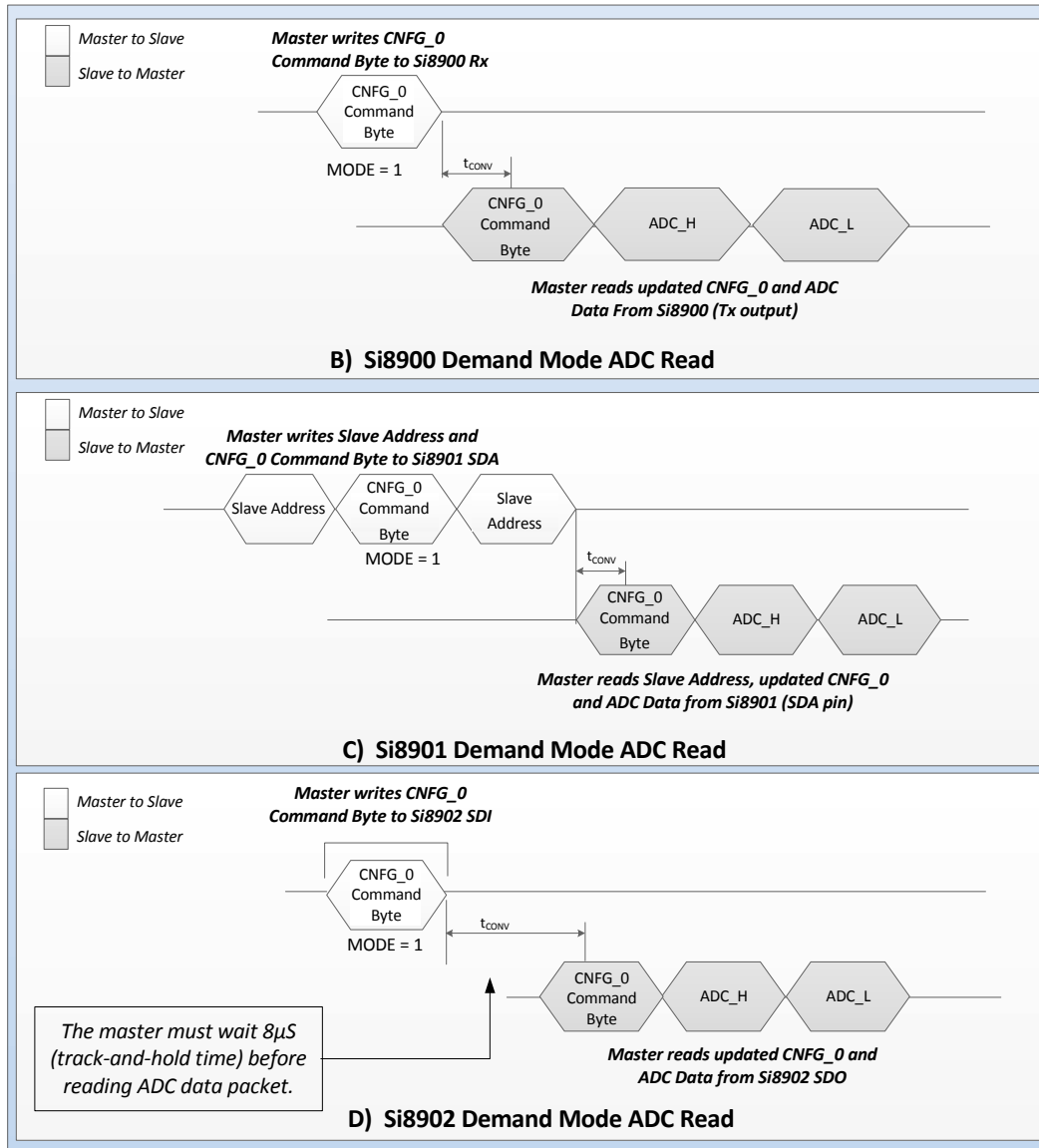


Figure 5. ADC Demand Mode Operation

Referring to Figure 5A, a Demand Mode ADC read is initiated when the master writes a Command Byte to the Si8900. (The Command Byte is a copy of the CNFG_0 register that has been properly configured by the master.) Upon receipt of the Command Byte, the Si8900 updates its CNFG_0 register and triggers the start of an ADC conversion, at which time the master may immediately begin reading ADC conversion data from the Si8900 UART. The ADC conversion data packet contains a copy of the Command Byte for verification and two-bytes of ADC conversion data. The Si8901 (Figure 5B) ADC read transaction is identical to that of the Si8900 with the exception of the added I²C/SMBus Slave Address byte (Si8901 Slave Address is 0xF0). The Si8902 Demand Mode ADC read transaction (Figure 5C) is the same as that of the Si8900, except the master must wait 8 µs after the transmission of the Command Byte before reading the Si8902 SPI port because byte transmission time is two times shorter versus the Si8900/01.

The Burst Mode ADC transactions for the Si8900 (Figure 6A) and Si8901 (Figure 6B) are substantially the same. A Burst Mode ADC read is initiated when the master writes a CNFG_0 (MODE = 0) Command Byte to the Si8900/1, which updates the CNFG_0 register and triggers the ADC continuously. Like the Demand Mode example, the Si8901 has a Slave Address byte prior to the CNFG_0 Command Byte. When using the Si8901, the master must write the I²C port address prior to reading the serial port. The Si8902 Burst Mode (Figure 6C) is similar to that of the Si8900/1, except the master must wait 8 μ s before reading the first Burst Mode ADC data packet. After reading the first Burst Mode ADC data packet, the master may read all ADC data packets that follow without delay.

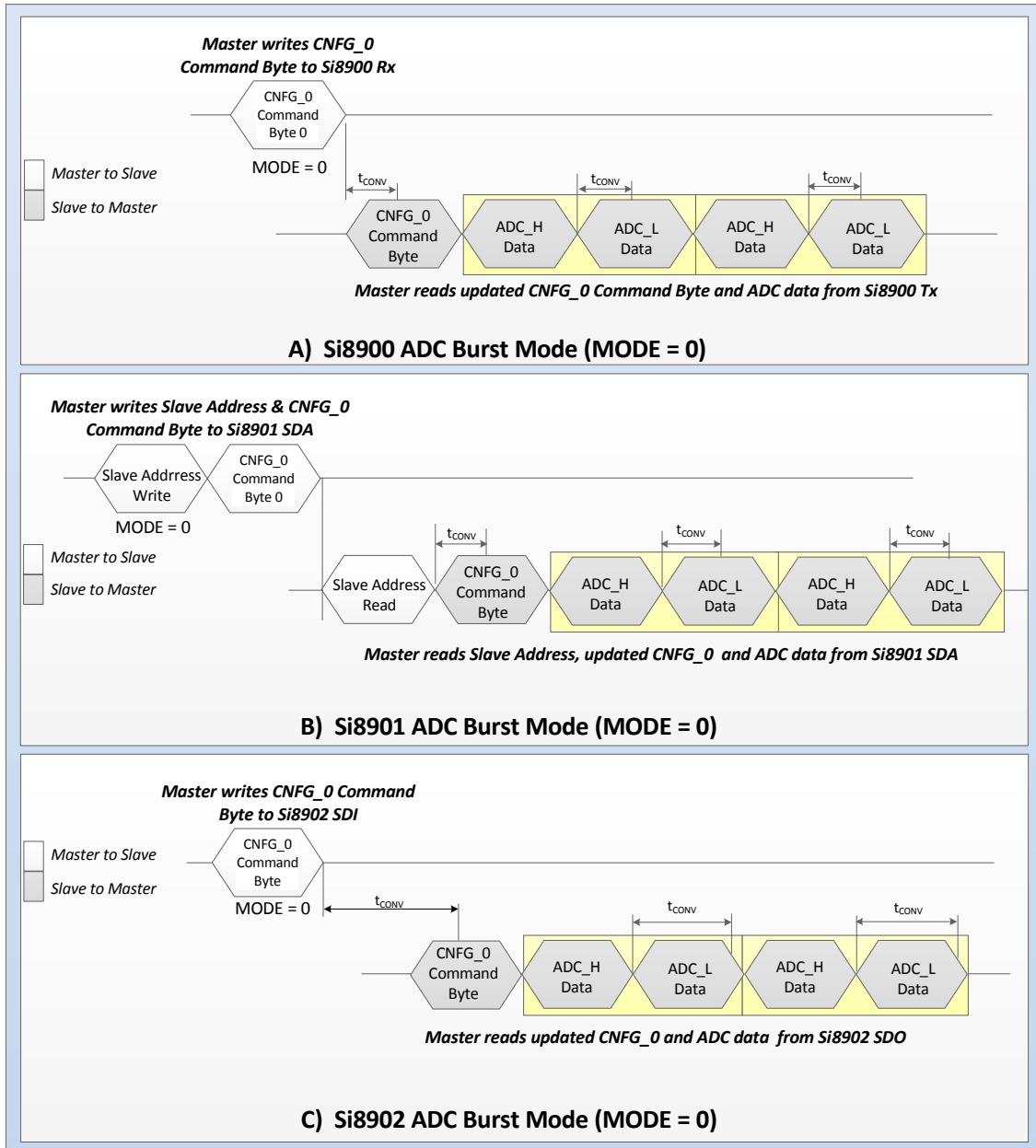


Figure 6. ADC Burst Mode Operation

4.1. UART (Si8900)

The UART is a two-wire interface (Tx, Rx) and operates as an asynchronous, full-duplex serial port with internal auto baud rate generator that measures the period of incoming data stream and automatically adjusts the internal baud rate generator to match. The auto baud rate detection and matching optimizes UART timing for minimum bit error rate. For more information, see “AN635: AC Line Monitoring Using the Si890x Family of Isolated ADCs”.

There are a total of 10 bits per data read/write: One start bit, eight data bits (LSB first), and one stop bit with data transmitted LSB first as shown in Figure 7. Figure 8A and Figure 8B show master/Si8900 ADC read transactions for Demand Mode and Burst Mode, respectively.

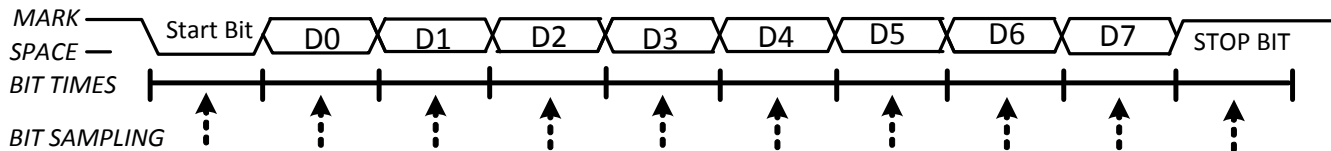


Figure 7. UART Data Byte

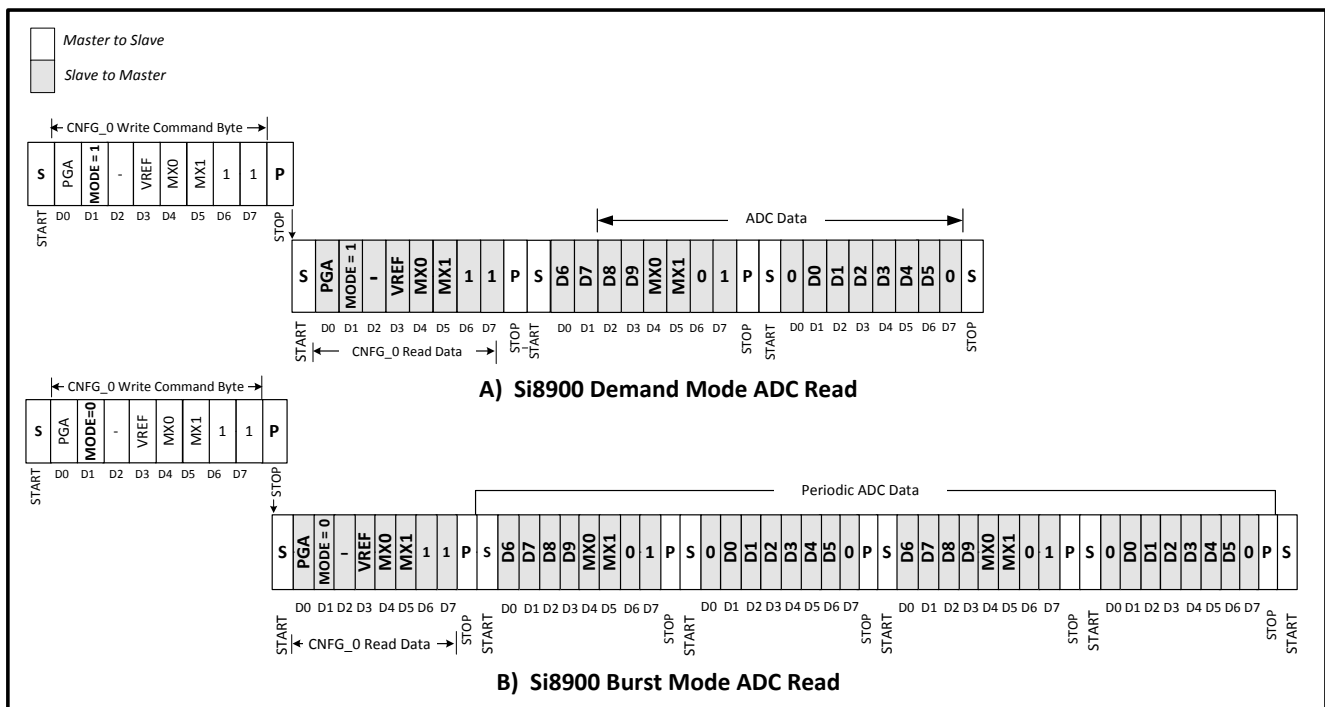


Figure 8. Si8900 ADC Read Operation

4.2. I²C/SMBus (Si8901)

The I²C/SMBus serial port is a two-wire serial bus where data line SDA is bidirectional and clock line SCL is unidirectional. Reads and writes to this interface by the master are byte-oriented, with the I²C/SMBus master controlling the serial data rates up to 240 kbps. The SDA and SCL lines must be pulled high through pull-up resistors of 5 k Ω or less. An Si8901 ADC read transaction begins with a START condition ("S" or Repeated START condition "SR"), which is defined as a high-to-low transition on SDA while SCL is high (Figure 9). The master terminates a transmission with a STOP condition (P), defined as a low-to-high transition on SDA while SCL is high. The data on SDA must remain stable during the high period of the SCL clock pulse because such changes in either line will be interpreted as a control command (e.g., S, P SR). SDA and SCL idle in the high state when the bus is not busy. Acknowledge bits (Figure 10) provide detection of successful data transfers, whereas unsuccessful transfers conclude with a not-acknowledge bit (NACK). Both the master and the Si8901 generate ACK and NACK bits. An ACK bit is generated when the receiving device pulls SDA low before the rising edge of the acknowledged related (ninth) SCL pulse and maintains it low during the high period of the clock pulse. A NACK bit is generated when the receiver allows SDA to be pulled high before the rising edge of the acknowledged related SCL pulse and maintains it high during the high period of the clock pulse. An unsuccessful data transfer occurs if a receiving device is busy or if a system fault has occurred. In the event of an unsuccessful data transfer, the bus master attempts communication at a later time. Figure 11A shows the I²C Slave Address Byte and CNFG_0 byte for the Si8901. Figure 11B and Figure 11C show master/Si8901 ADC read transactions for Demand Mode and Burst Mode, respectively.

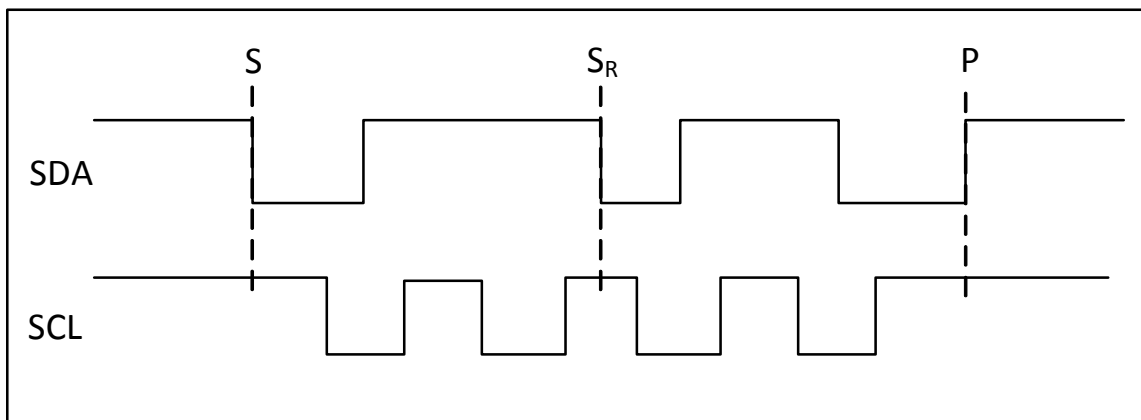


Figure 9. Start and Stop Conditions

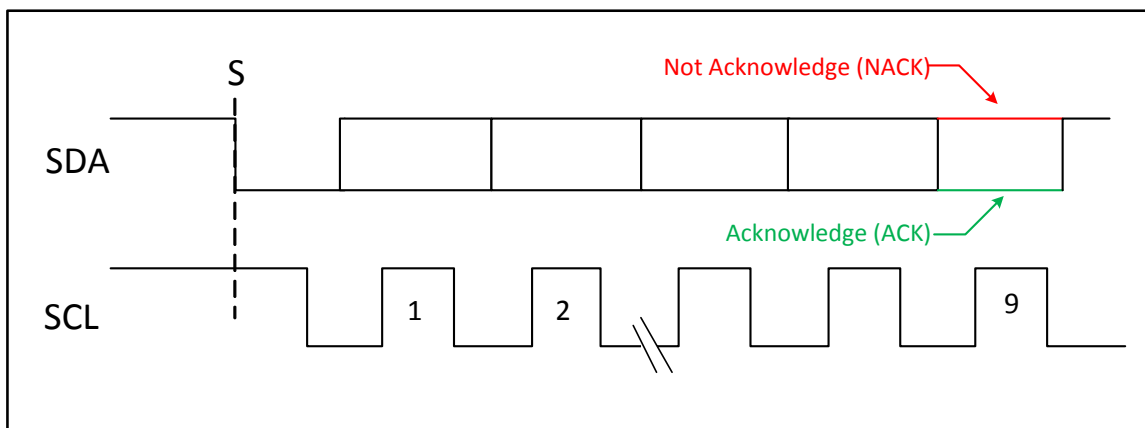


Figure 10. Acknowledge Cycle

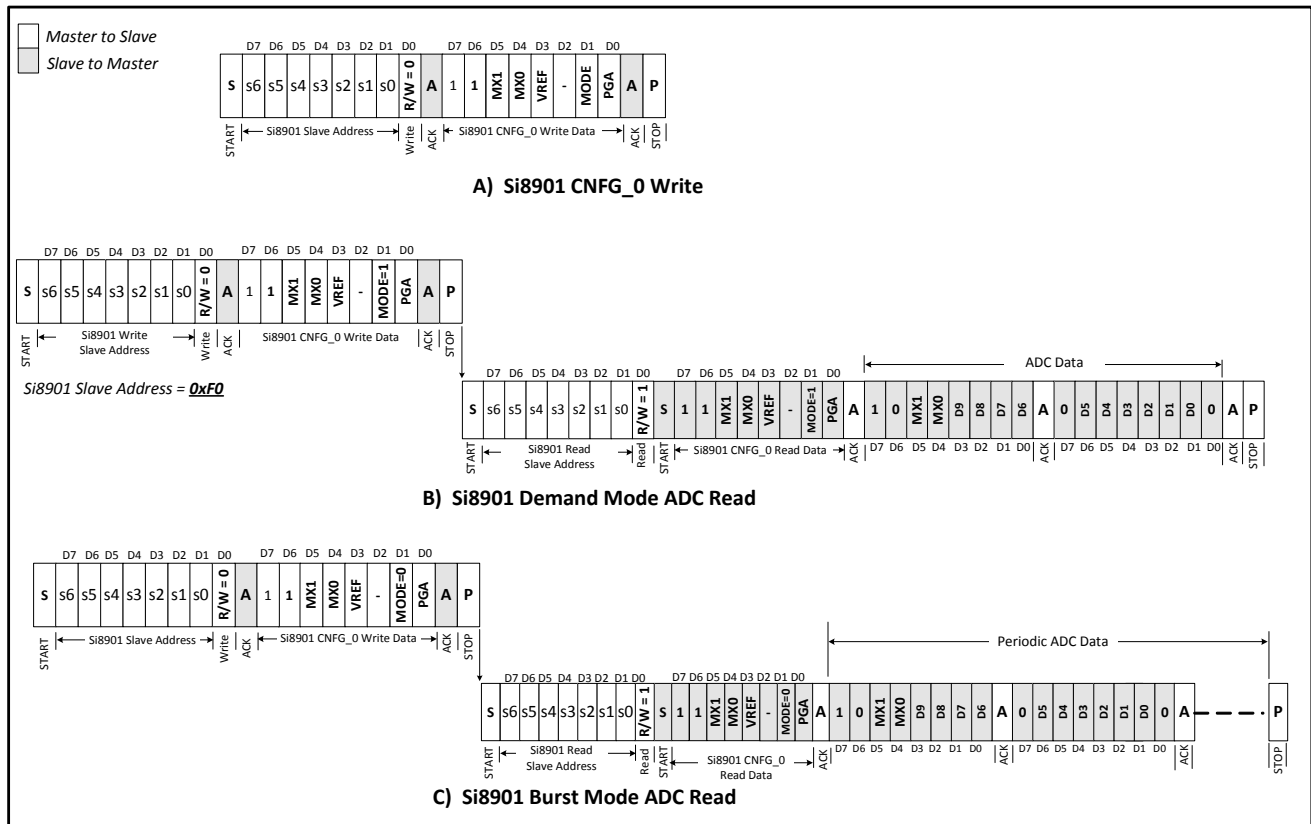


Figure 11. Si8901 ADC Read Operation

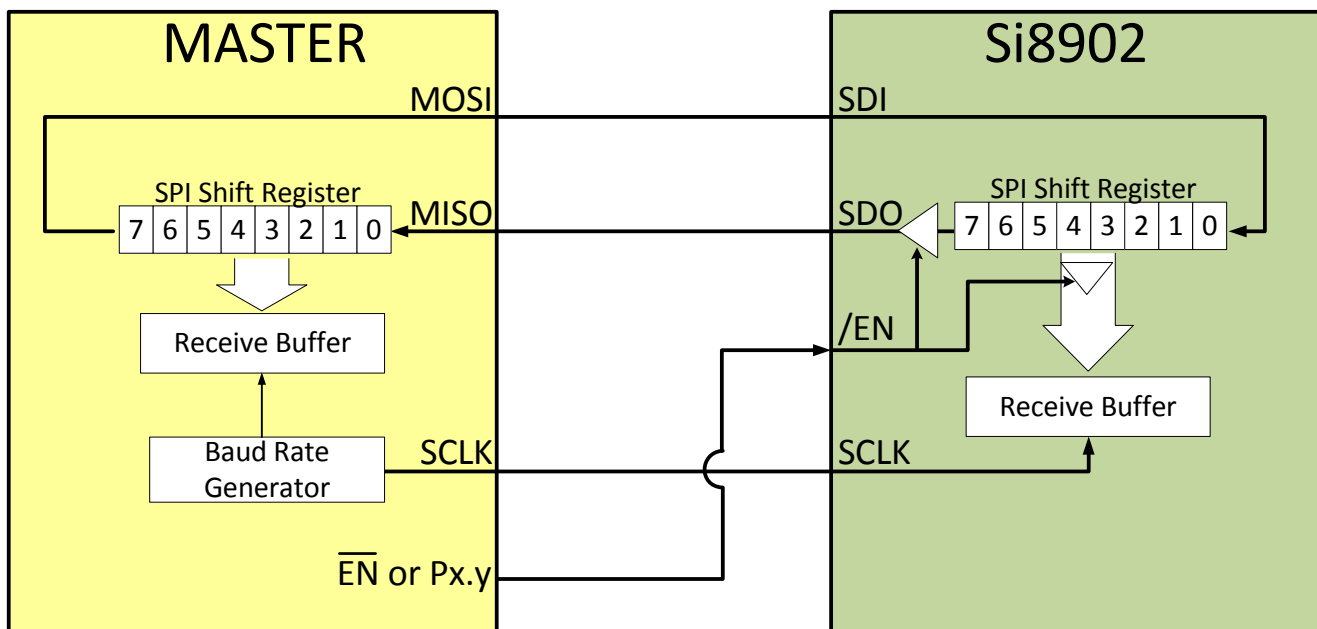


Figure 12. Master Connection to Si8902

4.3. SPI Port (Si8902)

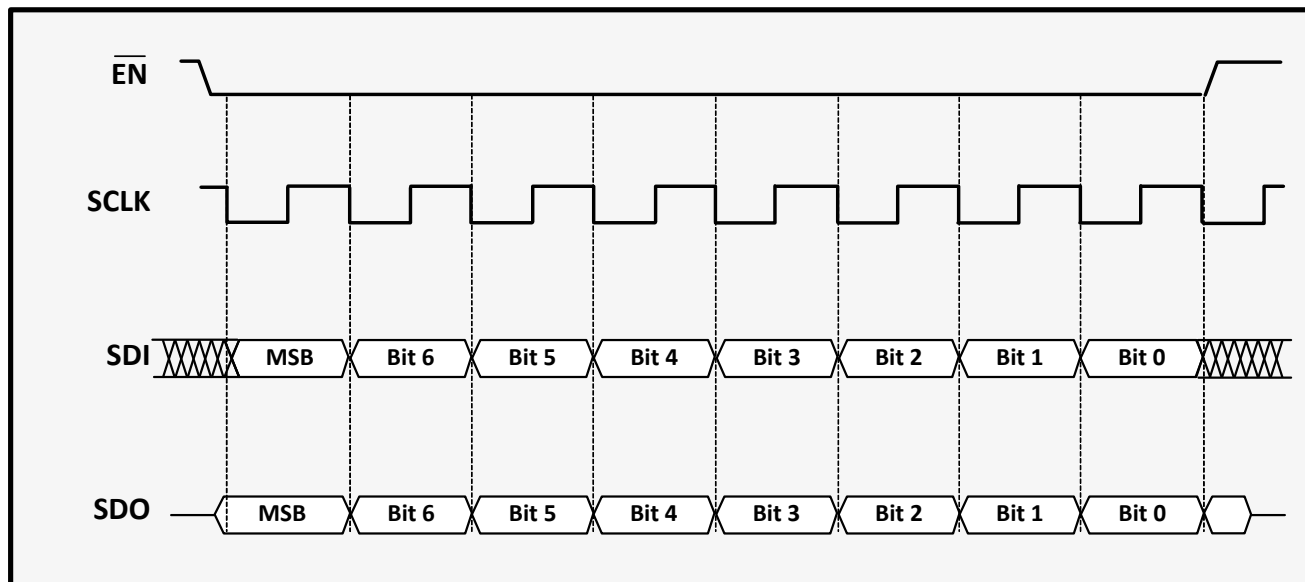


Figure 13. Si8902 Data/Clock Timing

The Serial Peripheral Interface (SPI port) is a slave mode, full-duplex, synchronous, 4-wire serial bus that connects to the master as shown in Figure 12. The master's clock and data timing must match the Si8902 timing shown Figure 12 (for more information about clock and data timing, please see the "SPI Port" section of Table 2 on page 6).

As shown in Figure 13, an SPI bus transaction begins with the master driving $\overline{EN}$ low and maintaining this state for the duration of the read transaction(s). The master transmits data from its master-out/slave-in terminal (MOSI) to the Si8902 serial read/write input terminal (SDI). The Si8902 transmits data to the master from its serial data-out terminal (SDO) to the master-in/slave-out terminal (MISO), and data transfer ends when the master returns $\overline{EN}$ to the high state. Figure 14A shows the Si8902 CNFG_0 Command Byte format, while Figures 14B and 14C show Si8902 Demand Mode and Burst Mode ADC reads.

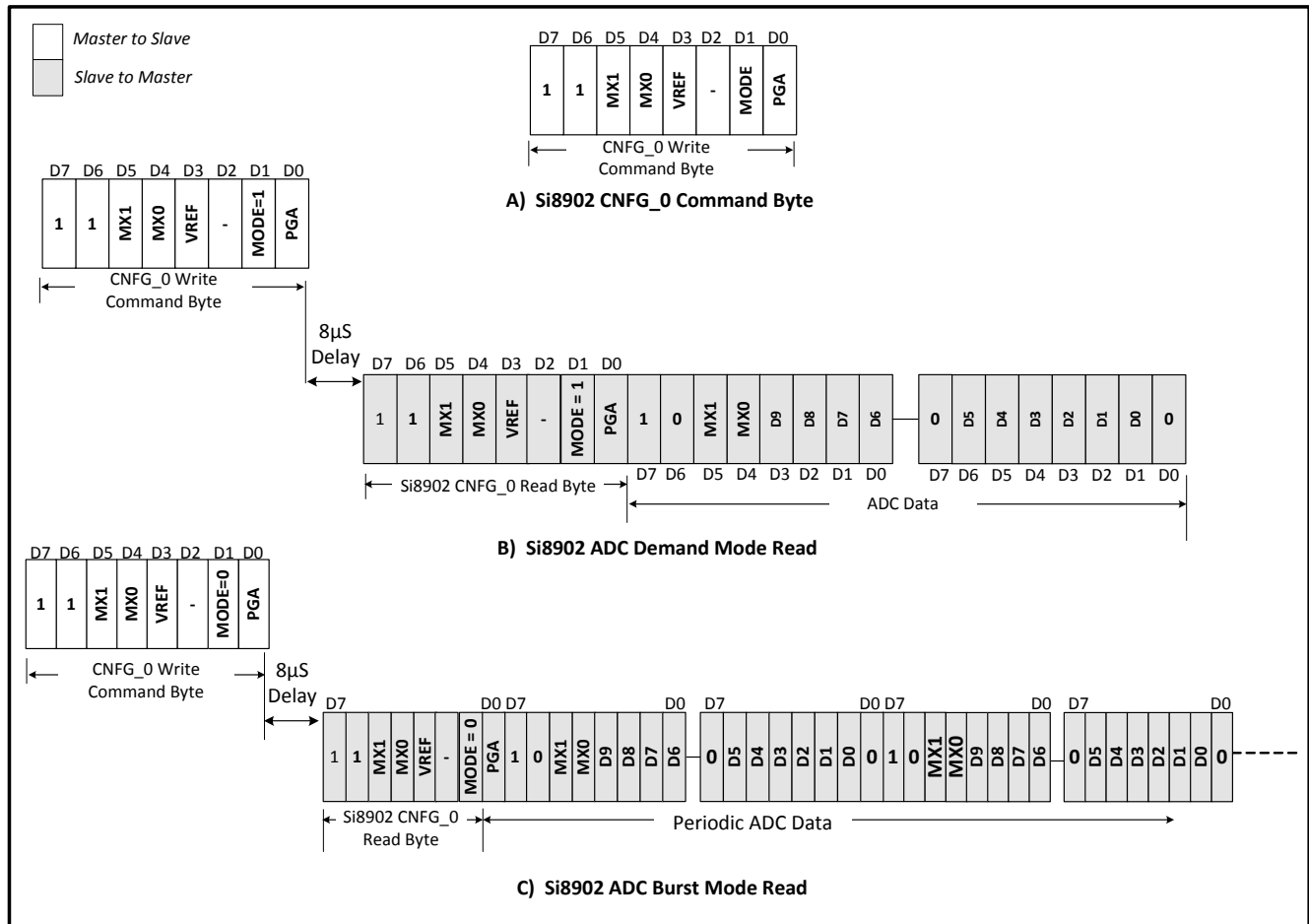


Figure 14. Si8902 ADC Read Operation

4.4. Master Controller Firmware

The user's master controller must include firmware to manage the Si890x Demand and Burst operating modes and serial port control. In some cases, the master controller may also require a firmware moving average function to reduce noise. For more information on master controller firmware, see “AN637: Si890x Master Controller Recommendations”, available for download at www.silabs.com/isolation.

5. Si8900/1/2 Configuration Registers

CNFG_0 Command Byte

Bit	D7	D6	D5	D4	D3	D2	D1	D0
Name	1	1	MX1	MX0	VREF	—	MODE	PGA
Type	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Default	1	1	1	1	1	1	1	1

Bit	Name	Function															
7:6	1,1	Internal use. These bits are always set to 1.															
5:4	MX1, MX0	ADC MUX Address. ADC MUX address selection is controlled by MX1, MX0 as follows: <table><tr><th>MX1</th><th>MX0</th><th>Selected ADC MUX Channel</th></tr><tr><td>1</td><td>1</td><td>Not Used</td></tr><tr><td>1</td><td>0</td><td>AIN2</td></tr><tr><td>0</td><td>1</td><td>AIN1</td></tr><tr><td>0</td><td>0</td><td>AIN0</td></tr></table>	MX1	MX0	Selected ADC MUX Channel	1	1	Not Used	1	0	AIN2	0	1	AIN1	0	0	AIN0
MX1	MX0	Selected ADC MUX Channel															
1	1	Not Used															
1	0	AIN2															
0	1	AIN1															
0	0	AIN0															
3	VREF	ADC Voltage Reference Source VDD is selected as the reference voltage when this bit is set to 1. An externally connected voltage reference generator is selected when this bit is reset to 0.															
2	—	Not used.															
1	MODE	ADC Read Mode ADC Demand Mode read is enabled when this bit is 1, and Burst Mode is enabled when this bit is 0. For more information on Demand and Burst mode operation, please see "ADC Data Transmission Modes" on page 11.															
0	PGA	PGA Gain Set PGA gain is 1 when this bit is set to 1. PGA gain is 0.5 when this bit is reset to 0.															

ADC_H Byte

Bit	D7	D6	D5	D4	D3	D2	D1	D0
Name	1	0	MX1	MX0	D9	D8	D7	D6
Type	R	R	R	R	R	R	R	R
Default	—	—	—	—	—	—	—	—

Bit	Name	Function
7:6	1,0	Internal use. These bits are always set to 1,0.
5:4	MX1, MX0	ADC MUX Address ADC input MUX address for the converted data in ADC_H, ADC_L.
3:0	D9: D6	ADC conversion data bits D9:D6 Most significant 4 bits of ADC conversion data.

ADC_L Byte

Bit	D7	D6	D5	D4	D3	D2	D1	D0
Name	0	D5	D4	D3	D2	D1	D0	0
Type	R	R	R	R	R	R	R	R
Default	—	—	—	—	—	—	—	—

Bit	Name	Function
7	0	Internal use. This bit is always set to 0.
6:1	D5:D0	ADC Conversion Data Bits D5:D0 Least significant 6 bits of ADC conversion data.
0	0	Internal use. This bit is always set to 0.

6. Applications

6.1. Isolated Outputs

The Si890x serial outputs are internally isolated from the device input side. To ensure safety in the end-user application, high voltage circuits (i.e., circuits with >30 VAC) must be physically separated from the safety extra-low voltage circuits (i.e., circuits with <30 VAC) by a certain distance (creepage/clearance). If a component straddles this isolation barrier, it must meet those creepage/clearance requirements and also provide a sufficiently large high-voltage breakdown protection rating (commonly referred to as working voltage protection). Tables published in the component standards (UL1577, IEC60747, CSA 5A) are readily accepted by certification bodies to provide proof for end-system specifications requirements. Refer to the end-system specification (61010-1, 60950-1, 60601-1, etc.) requirements before starting any circuit design that uses galvanic isolation. To enhance the robustness of a design, it is further recommended that the user also include 100 Ω resistors in series with the Si890x inputs and outputs if the system is excessively noisy. The nominal impedance of an isolated Si890x output channel is approximately 50 Ω and is a combination of the value of the on-chip series termination resistor and channel resistance of the output driver FET. When driving loads where transmission line effects are a factor, output pins should be appropriately terminated with controlled-impedance PCB traces.

The Si890x supply inputs must be bypassed with a parallel combination of 10 μ F and 0.1 μ F capacitors at VDDA and VDDB as shown in Figure 15A. The capacitors should be placed as close to the package as possible. The Si890x uses the VDDA supply as its internal ADC voltage reference by default. A precision external reference can be installed as shown in Figure 15A and must be bypassed with a parallel combination of 0.1 μ F and 4.7 μ F capacitors. (Note that the CNFG_0 VREF bit must be set to 0 when using the external reference.) The Si890x has an on-chip power on reset circuit (POR) that maintains the device in its reset state until VDDA has stabilized. A 2 k Ω pull-up resistor on $\overline{\text{RST}}$ is strongly recommended to reduce the possibility of external noise coupling into the reset input. The Si8901 will also require a 5 k Ω pull-up resistor to VDDA on the RSDA input. The Si8901 will also require a 5 k Ω pull-up resistor to VDDA on the RSDA input.

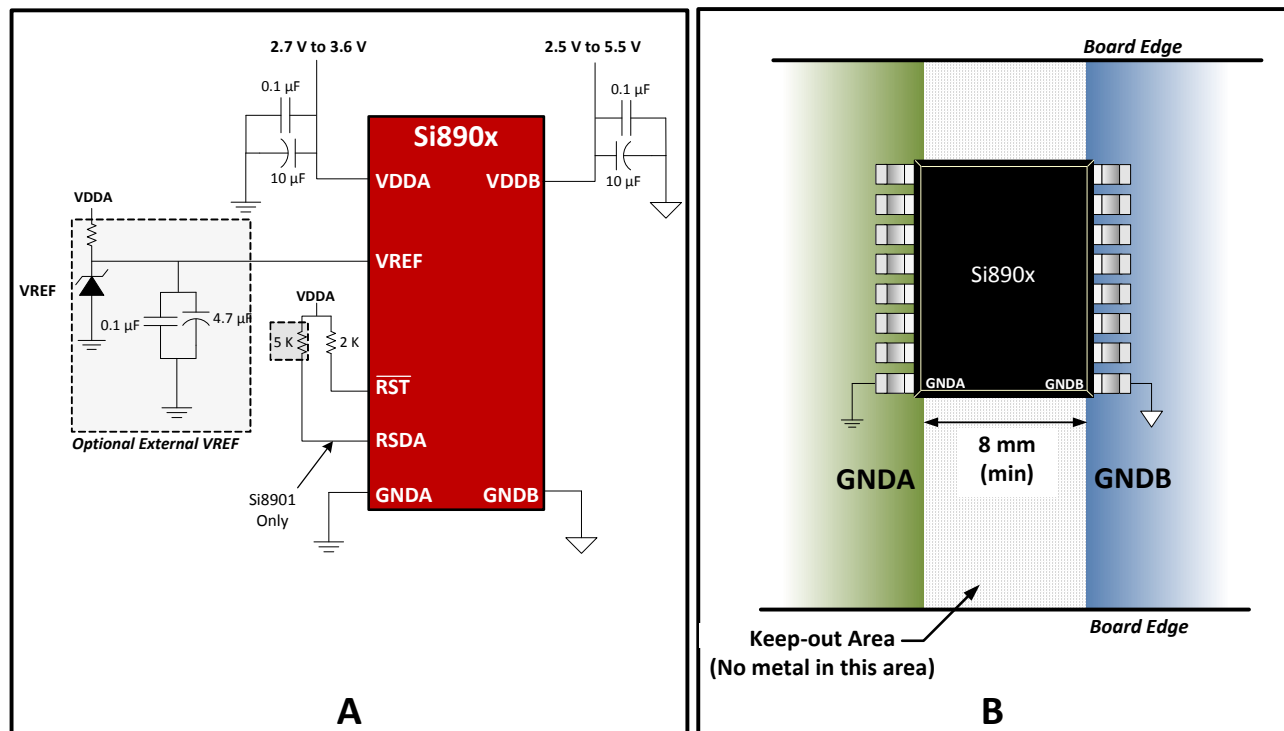


Figure 15. Si890x Installation

Figure 15B shows the required PCB ground configuration, where an 8 mm (min) “keep-out area” is provided to ensure adequate creepage and clearance distances between the two grounds. PCB metal traces *cannot* be present or cross through the keep-out area on the PCB top, bottom, or internal layer.

6.2. Device Reset

During power-up, the Si890x is held in the reset state by the internal power-on reset signal (POR) until VDDA settles above VRST. When this condition is met, a delay is initiated that maintains the Si890x in the reset state for time period tPOR, after which the reset signal is driven high allowing the Si890x to start-up. Note the maximum allowable VDD ramp time (i.e. time from 0 V to VDDA settled above VRST) is 1 ms. Slower ramp times may cause the Si890x to be released from reset before VDDA reaches the VRST level.

Figure 16 shows typical VDDA monitor reset timing where the internal reset is driven low (Si890x in reset) when VDDA falls below VRST (e.g., during a power down or VDDA brownout). The internal reset is released to its high state when VDDA again settles above VRST. External circuitry can also be used to force a reset event by driving the external $\overline{\text{RST}}$ input low. A 2 k Ω pull-up resistor on $\overline{\text{RST}}$ is recommended to avoid erroneous reset events from external noise coupling to the $\overline{\text{RST}}$ input.

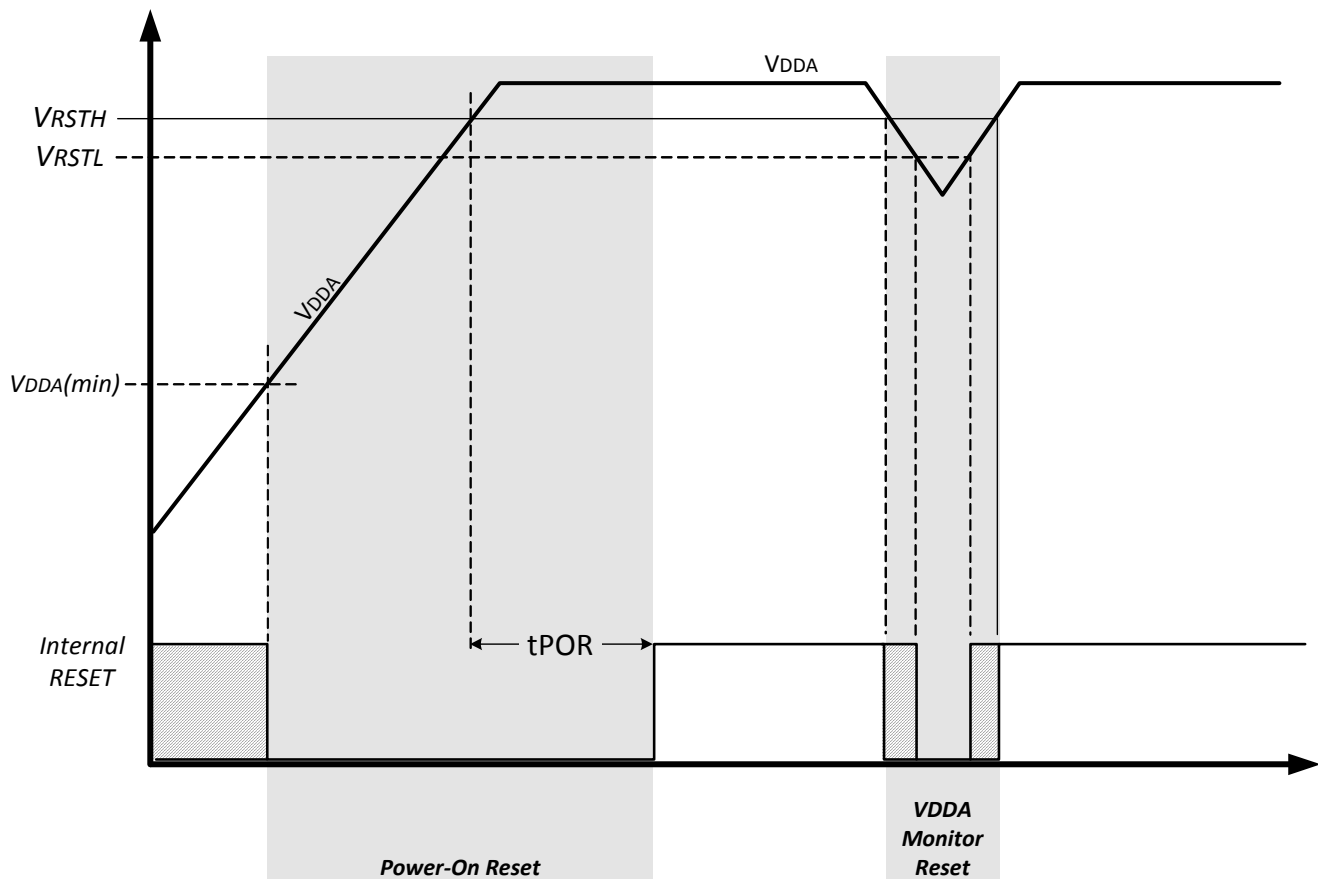


Figure 16. Si890x Power-on and Monitor Reset

6.3. Application Example

Figure 17 shows the Si8900 operating as a single-phase ac line voltage and current monitor. The VDDA dc bias circuit uses a low-cost 3.3 V linear regulator referenced to the neutral (white wire). The ac current is measured on ADC input AIN0. The ac line voltage is scaled by resistors R17 and R18 and level-shifted by the 1.5 V VREF. AC line current is measured using differential amplifier U1 connected across shunt resistor R1. Data is transferred to the external controller or processor via the isolated UART.

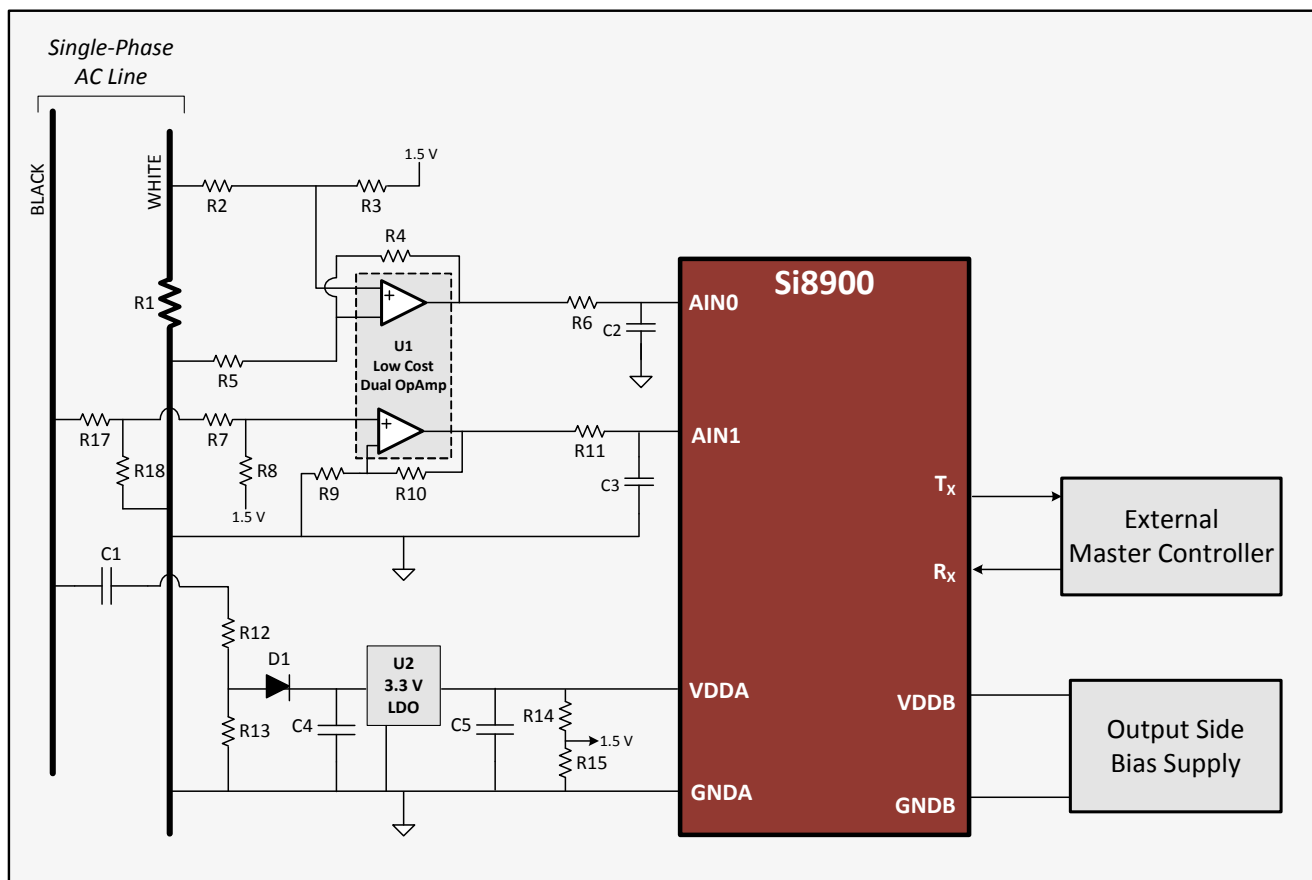


Figure 17. AC Line Monitor Application Example

7. Device Pin Assignments

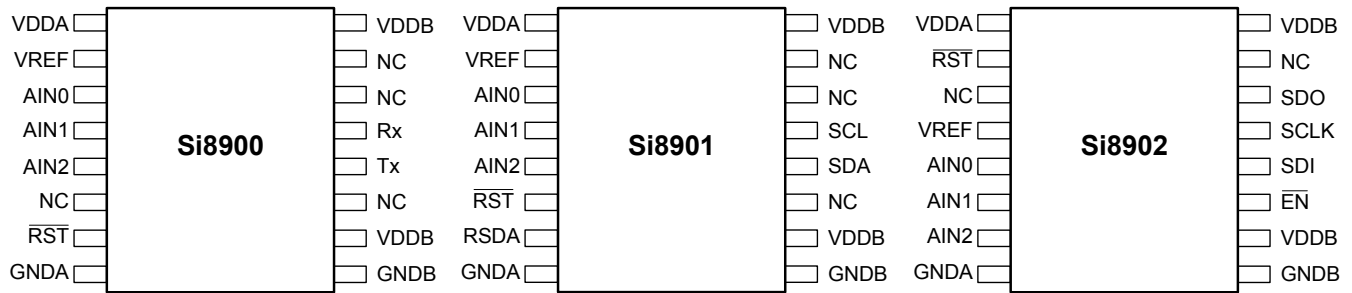


Figure 18. Si8900/1/2 Pinout (16SOW)

Table 6. Si8900/1/2 Pin Assignments

Pin	Si8900 Pin	Si8901 Pin	Si8902 Pin	Description
1	VDDA			Input side VDD bias voltage (typically 3.3 V)
2	VREF		$\overline{\text{RST}}$	Si8900/1: External voltage reference input. Si8902: Active low reset.
3	AIN0	AIN0	NC	Si8900: ADC analog input channel 0. Si8901: ADC analog input channel 0. Si8902: No connection
4	AIN1	AIN1	VREF	Si8900: ADC analog input channel 1. Si8901: ADC analog input channel 1. Si8902: External VREF in.
5	AIN2	AIN2	AIN0	Si8900: ADC analog input channel 2. Si8901: ADC analog input channel 2. Si8902: ADC analog input channel 0.
6	NC	$\overline{\text{RST}}$	AIN1	Si8900: No Connection. Si8901: Active low reset. Si8902: ADC analog input channel 1.
7	$\overline{\text{RST}}$	RSDA	AIN2	Si8900: Active low reset. Si8901: RSDA bias resistor (typically 5 k Ω). Si8902: ADC analog input channel 2.
8	GNDA			Input side ground
9	GNDB			Output side ground
10	VDDDB			Output side VDD bias voltage (2.7 V to 5.5 V)
11	NC		$\overline{\text{EN}}$	Si8900/1: No connection. Si8902: SPI Port Enable.
12	Tx	SDA	SDI	Si8900: UART unidirectional transmit output. Si8901: I ² C Bidirectional data input/output. Si8902: SPI port Serial data in.

Table 6. Si8900/1/2 Pin Assignments (Continued)

Pin	Si8900 Pin	Si8901 Pin	Si8902 Pin	Description
13	Rx	SCL	SCLK	Si8900: UART unidirectional receive input. Si8901: I ² C port unidirectional serial clock input. Si8902: SPI port unidirectional serial clock input.
14	NC		SDO	Si8900/1: No connection. Si8902: SPI port Serial data out (SDO)
15	NC			No connection
16	VDDDB			Si8900/1/2: Output side VDD bias voltage (2.7 V to 5.5 V).

8. Ordering Guide

Table 7. Product Ordering Information^{1,2,3}

Part Number (OPN)	Serial Port	Package	Isolation Rating	Temp Range
Si8900B-A01-GS	UART	WB SOIC	2.5 kV	–40 to +85 °C
Si8900D-A01-GS	UART	WB SOIC	5.0 kV	–40 to +85 °C
Si8901B-A01-GS	I ² C/SMBus	WB SOIC	2.5 kV	–40 to +85 °C
Si8901D-A01-GS	I ² C/SMBus	WB SOIC	5.0 kV	–40 to +85 °C
Si8902B-A01-GS	SPI Port	WB SOIC	2.5 kV	–40 to +85 °C
Si8902D-A01-GS	SPI Port	WB SOIC	5.0 kV	–40 to +85 °C

Notes:

1. Add an “R” suffix to the part number to specify the tape and reel option. Example: “Si8900AB-A-ISR”.
2. All packages are RoHS-compliant.
3. Moisture sensitivity level is MSL3 for wide-body SOIC-16 package with peak reflow temperatures of 260 °C according to the JEDEC industry standard classifications and peak solder temperatures.

9. Package Outline: 16-Pin Wide Body SOIC

Figure 19 illustrates the package details for the Si8900/1/2 Digital Isolator. Table 8 lists the values for the dimensions shown in the illustration.

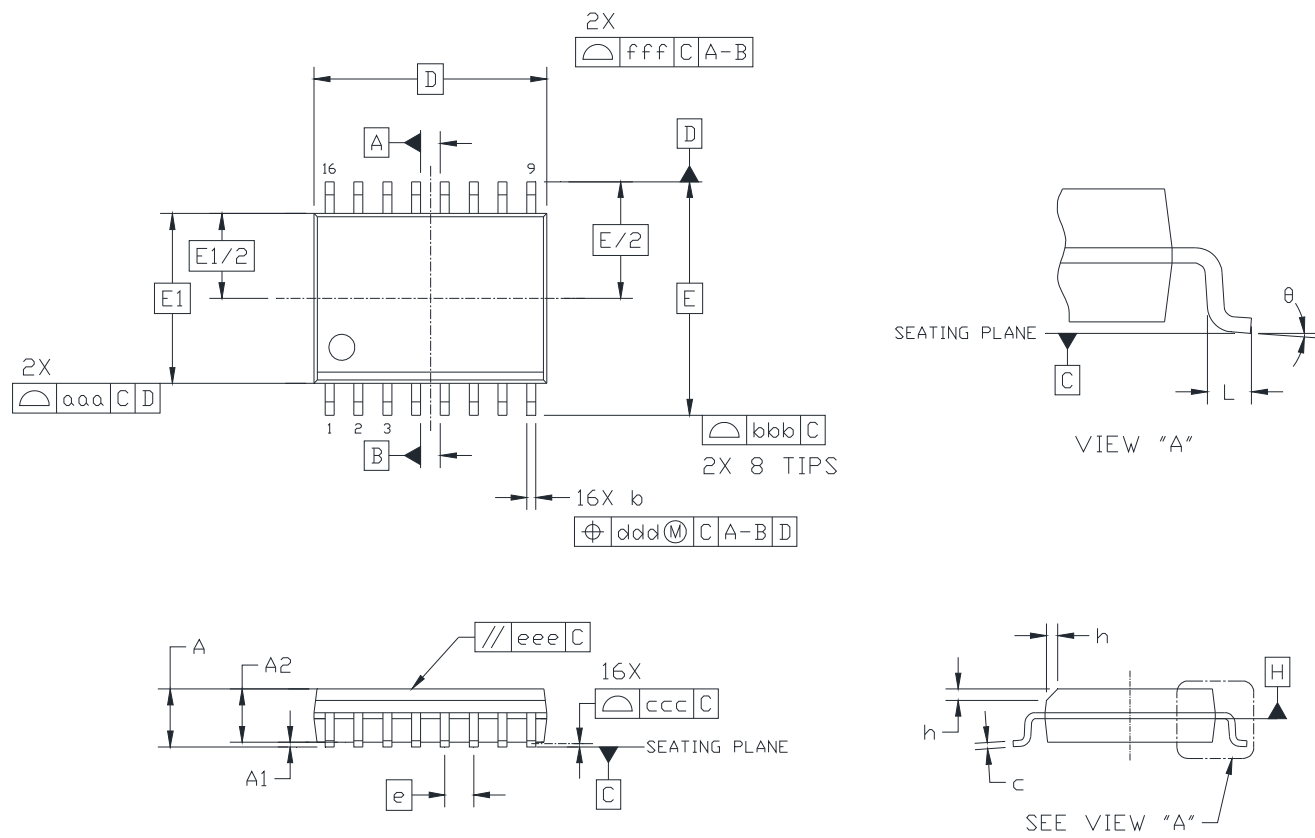


Figure 19. 16-Pin Wide Body SOIC

Table 8. Package Diagram Dimensions

Symbol	Millimeters	
	Min	Max
A	—	2.65
A1	0.10	0.30
A2	2.05	—
b	0.31	0.51
c	0.20	0.33
D	10.30 BSC	
E	10.30 BSC	
E1	7.50 BSC	
e	1.27 BSC	
L	0.40	1.27
h	0.25	0.75
θ	0°	8°
aaa	—	0.10
bbb	—	0.33
ccc	—	0.10
ddd	—	0.25
eee	—	0.10
fff	—	0.20
Notes: 1. All dimensions shown are in millimeters (mm) unless otherwise noted. 2. Dimensioning and Tolerancing per ANSI Y14.5M-1994. 3. This drawing conforms to JEDEC Outline MS-013, Variation AA. 4. Recommended reflow profile per JEDEC J-STD-020C specification for small body, lead-free components.		

10. Land Pattern: 16-Pin Wide-Body SOIC

Figure 20 illustrates the recommended land pattern details for the Si8900/1/2 in a 16-pin wide-body SOIC. Table 9 lists the values for the dimensions shown in the illustration.

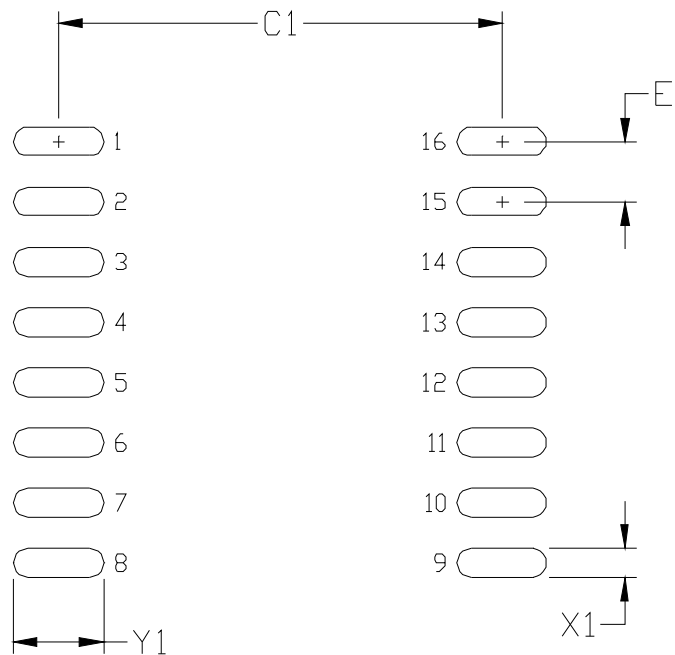


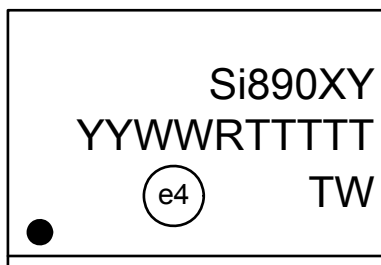
Figure 20. 16-Pin SOIC Land Pattern

Table 9. 16-Pin Wide Body SOIC Land Pattern Dimensions

Dimension	Feature	(mm)
C1	Pad Column Spacing	9.40
E	Pad Row Pitch	1.27
X1	Pad Width	0.60
Y1	Pad Length	1.90
Notes: 1. This Land Pattern Design is based on IPC-7351 pattern SOIC127P1032X265-16AN for Density Level B (Median Land Protrusion). 2. All feature sizes shown are at Maximum Material Condition (MMC) and a card fabrication tolerance of 0.05 mm is assumed.		

11. Top Marking: 16-Pin Wide Body SOIC

11.1. Si8900/1/2 Top Marking



11.2. Top Marking Explanation

Line 1 Marking:	Base Part Number Ordering Options (See Ordering Guide for more information).	Si890 = Isolator product series X = Serial Port 0 = UART 1 = I ² C 2 = SPI Y = Insulation rating B = 2.5 kV; D = 5.0 kV
	YY = Year WW = Workweek	Assigned by assembly subcontractor. Corresponds to the year and workweek of the mold date.
Line 2 Marking:	RTTTTT = Mfg Code	Manufacturing code from assembly house "R" indicates revision
	Circle = 1.7 mm Diameter (Center-Justified)	"e4" Pb-Free Symbol
Line 3 Marking:	Country of Origin ISO Code Abbreviation	TW = Taiwan

DOCUMENT CHANGE LIST

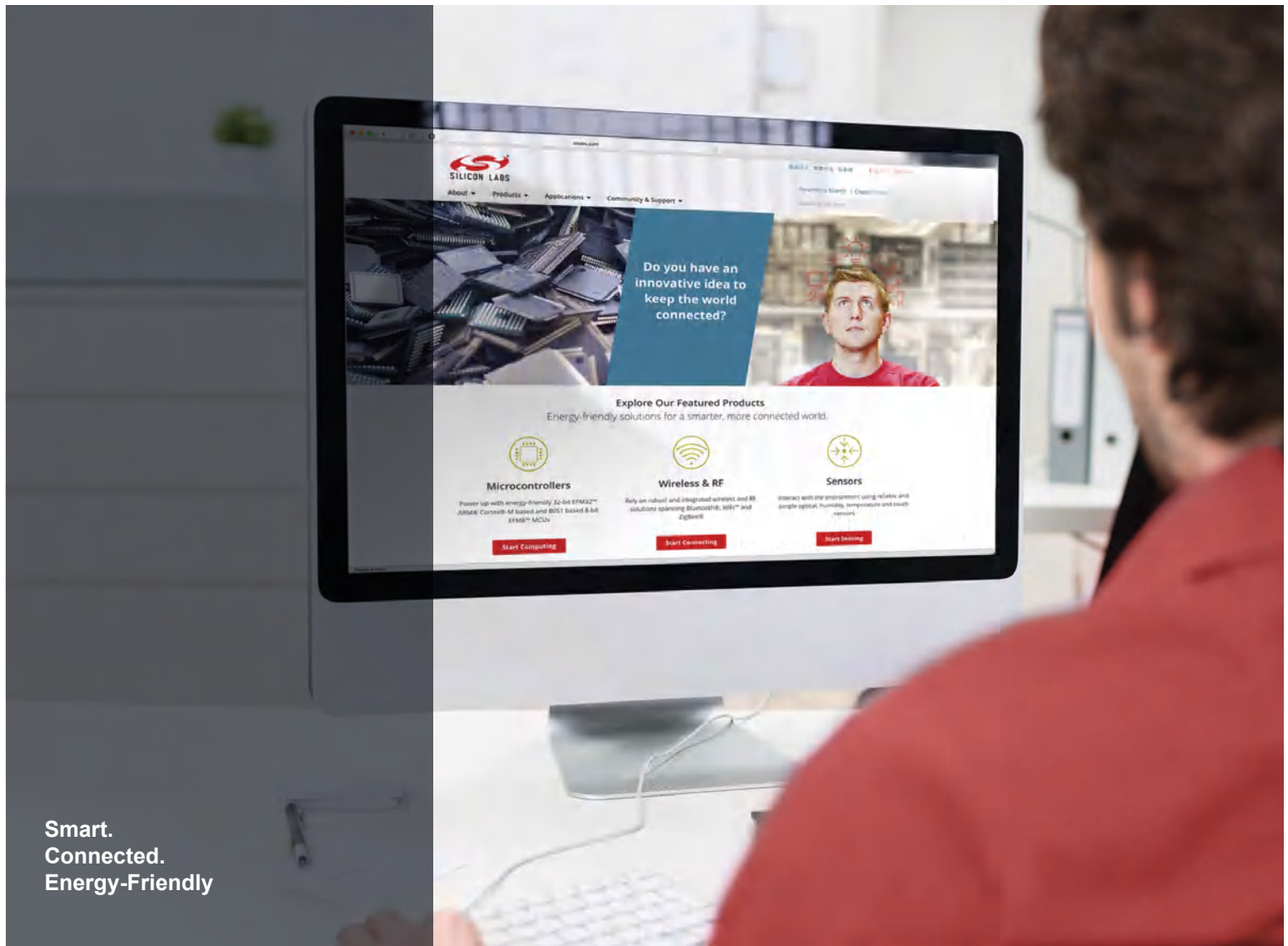
Revision 0.5 to Revision 1.0

- No changes.

Revision 1.0 to Revision 1.1

- Removed "pending" throughout.
- Changed AN638 reference to AN637.
- Updated "Top Marking: 16-Pin Wide Body SOIC" on page 29.

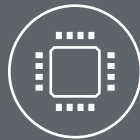
NOTES:



Smart.
Connected.
Energy-Friendly



Products
www.silabs.com/products



Quality
www.silabs.com/quality



Support and Community
community.silabs.com

Disclaimer

Silicon Laboratories intends to provide customers with the latest, accurate, and in-depth documentation of all peripherals and modules available for system and software implementers using or intending to use the Silicon Laboratories products. Characterization data, available modules and peripherals, memory sizes and memory addresses refer to each specific device, and "Typical" parameters provided can and do vary in different applications. Application examples described herein are for illustrative purposes only. Silicon Laboratories reserves the right to make changes without further notice and limitation to product information, specifications, and descriptions herein, and does not give warranties as to the accuracy or completeness of the included information. Silicon Laboratories shall have no liability for the consequences of use of the information supplied herein. This document does not imply or express copyright licenses granted hereunder to design or fabricate any integrated circuits. The products must not be used within any Life Support System without the specific written consent of Silicon Laboratories. A "Life Support System" is any product or system intended to support or sustain life and/or health, which, if it fails, can be reasonably expected to result in significant personal injury or death. Silicon Laboratories products are generally not intended for military applications. Silicon Laboratories products shall under no circumstances be used in weapons of mass destruction including (but not limited to) nuclear, biological or chemical weapons, or missiles capable of delivering such weapons.

Trademark Information

Silicon Laboratories Inc., Silicon Laboratories, Silicon Labs, SiLabs and the Silicon Labs logo, CMEMS®, EFM, EFM32, EFR, Energy Micro, Energy Micro logo and combinations thereof, "the world's most energy friendly microcontrollers", Ember®, EZLink®, EZMac®, EZRadio®, EZRadioPRO®, DSPLL®, ISOmodem®, Precision32®, ProSLIC®, SiPHY®, USBXpress® and others are trademarks or registered trademarks of Silicon Laboratories Inc. ARM, CORTEX, Cortex-M3 and THUMB are trademarks or registered trademarks of ARM Holdings. Keil is a registered trademark of ARM Limited. All other products or brand names mentioned herein are trademarks of their respective holders.



Silicon Laboratories Inc.
400 West Cesar Chavez
Austin, TX 78701
USA

<http://www.silabs.com>

SMAJ Series



Uni-directional



Bi-directional

Agency Approvals

AGENCY	AGENCY FILE NUMBER
	E230531

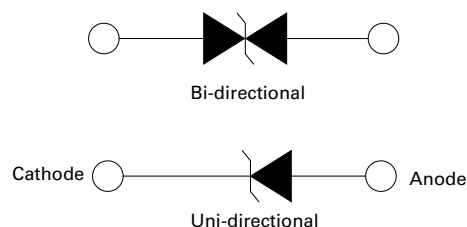
Maximum Ratings and Thermal Characteristics (T_A=25°C unless otherwise noted)

Parameter	Symbol	Value	Unit
Peak Pulse Power Dissipation at T _A =25°C by 10/1000µs Waveform (Fig.2)(Note 1), (Note 2), (Note 5)	P _{PPM}	400	W
Power Dissipation on Infinite Heat Sink at T _L =50°C	P _D	3.3	W
Peak Forward Surge Current, 8.3ms Single Half Sine Wave (Note 3)	I _{FSM}	60	A
Maximum Instantaneous Forward Voltage at 25A for Unidirectional Only (Note 4)	V _F	3.5/5.0	V
Operating Temperature Range	T _J	-65 to 150	°C
Storage Temperature Range	T _{STG}	-65 to 175	°C
Typical Thermal Resistance Junction to Lead	R _{θJL}	30	°C/W
Typical Thermal Resistance Junction to Ambient	R _{θJA}	120	°C/W

Notes:

1. Non-repetitive current pulse, per Fig.4 and derated above T_J (initial) =25°C per Fig. 3.
2. Mounted on 5.0x5.0mm copper pad to each terminal.
3. Measured on 8.3ms single half sine wave or equivalent square wave for unidirectional device only.
4. V_F < 3.5V for single die parts and V_F < 5.0V for stacked-die parts.
5. The P_{PPM} of stacked-die parts is 600W and please contact littelfuse for the detail stacked-die parts.

Functional Diagram



Description

The SMAJ series is designed specifically to protect sensitive electronic equipment from voltage transients induced by lightning and other transient voltage events.

Features

- 400W Peak pulse power capability at 10/1000µs waveform, repetition rate (duty cycle): 0.01%
- Excellent clamping capability
- Typical I_R less than 1µA when V_{BR} min > 12V
- For surface mounted applications to optimize board space
- Low profile package
- Typical failure mode is short from over-specified voltage or current
- Whisker test is conducted based on JEDEC JESD201A per its table 4a and 4c
- IEC-61000-4-2 ESD 30kV(Air), 30kV (Contact)
- ESD protection of data lines in accordance with IEC 61000-4-2
- EFT protection of data lines in accordance with IEC 61000-4-4
- Built-in strain relief
- Fast response time: typically less than 1.0ps from 0 Volts to V_{BR} min
- Glass passivated junction
- Low inductance
- High temperature to reflow soldering guaranteed: 260°C/40sec
- V_{BR} @ T_J = V_{BR} @ 25°C x (1 + α T x (T_J - 25)) (α T: Temperature Coefficient, typical value is 0.1%)
- Plastic package is flammability rated V-0 per Underwriters Laboratories
- Meet MSL level1, per J-STD-020, LF maximum peak of 260°C
- Matte tin lead-free Plated
- Halogen free and RoHS compliant
- Pb-free E3 means 2nd level interconnect is Pb-free and the terminal finish material is tin(Sn) (IPC/JEDEC J-STD-609A.01)

Applications

TVS devices are ideal for the protection of I/O Interfaces, V_{CC} bus and other vulnerable circuits used in Telecom, Computer, Industrial and Consumer electronic applications.

Additional Information



Datasheet



Resources



Samples

Transient Voltage Suppression Diodes

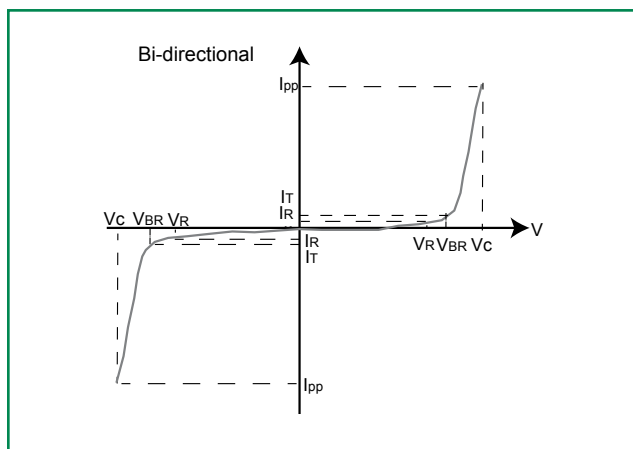
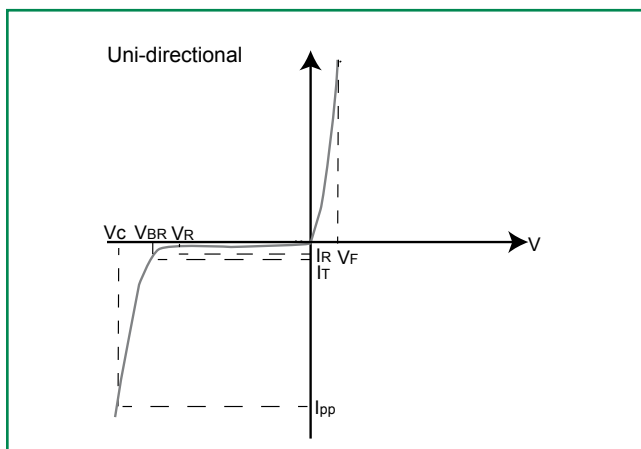
Surface Mount – 400W > SMAJ series

Electrical Characteristics ($T_A = 25^\circ\text{C}$ unless otherwise noted)

Part Number (Uni)	Part Number (Bi)	Marking		Reverse Stand off Voltage V_R (Volts)	Breakdown Voltage V_{BR} (Volts) @ I_T		Test Current I_T (mA)	Maximum Clamping Voltage V_C @ I_{PP} (V)	Maximum Peak Pulse Current I_{PP} (A)	Maximum Reverse Leakage I_R @ V_R (μA)	Agency Approval 
		UNI	BI		MIN	MAX					
SMAJ5.0A	SMAJ5.0CA	AE	WE	5.0	6.40	7.00	10	9.2	43.5	800	X
SMAJ6.0A	SMAJ6.0CA	AG	WG	6.0	6.67	7.37	10	10.3	38.8	800	X
SMAJ6.5A	SMAJ6.5CA	AK	WK	6.5	7.22	7.98	10	11.2	35.7	500	X
SMAJ7.0A	SMAJ7.0CA	AM	WM	7.0	7.78	8.60	10	12.0	33.3	200	X
SMAJ7.5A	SMAJ7.5CA	AP	WP	7.5	8.33	9.21	1	12.9	31.0	100	X
SMAJ8.0A	SMAJ8.0CA	AR	WR	8.0	8.89	9.83	1	13.6	29.4	50	X
SMAJ8.5A	SMAJ8.5CA	AT	WT	8.5	9.44	10.40	1	14.4	27.8	20	X
SMAJ9.0A	SMAJ9.0CA	AV	WV	9.0	10.00	11.10	1	15.4	26.0	10	X
SMAJ10A	SMAJ10CA	AX	WX	10.0	11.10	12.30	1	17.0	23.5	5	X
SMAJ11A	SMAJ11CA	AZ	WZ	11.0	12.20	13.50	1	18.2	22.0	1	X
SMAJ12A	SMAJ12CA	BE	XE	12.0	13.30	14.70	1	19.9	20.1	1	X
SMAJ13A	SMAJ13CA	BG	XG	13.0	14.40	15.90	1	21.5	18.6	1	X
SMAJ14A	SMAJ14CA	BK	XK	14.0	15.60	17.20	1	23.2	17.2	1	X
SMAJ15A	SMAJ15CA	BM	XM	15.0	16.70	18.50	1	24.4	16.4	1	X
SMAJ16A	SMAJ16CA	BP	XP	16.0	17.80	19.70	1	26.0	15.4	1	X
SMAJ17A	SMAJ17CA	BR	XR	17.0	18.90	20.90	1	27.6	14.5	1	X
SMAJ18A	SMAJ18CA	BT	XT	18.0	20.00	22.10	1	29.2	13.7	1	X
SMAJ20A	SMAJ20CA	BV	XV	20.0	22.20	24.50	1	32.4	12.3	1	X
SMAJ22A	SMAJ22CA	BX	XX	22.0	24.40	26.90	1	35.5	11.3	1	X
SMAJ24A	SMAJ24CA	BZ	XZ	24.0	26.70	29.50	1	38.9	10.3	1	X
SMAJ26A	SMAJ26CA	CE	YE	26.0	28.90	31.90	1	42.1	9.5	1	X
SMAJ28A	SMAJ28CA	CG	YG	28.0	31.10	34.40	1	45.4	8.8	1	X
SMAJ30A	SMAJ30CA	CK	YK	30.0	33.30	36.80	1	48.4	8.3	1	X
SMAJ33A	SMAJ33CA	CM	YM	33.0	36.70	40.60	1	53.3	7.5	1	X
SMAJ36A	SMAJ36CA	CP	YP	36.0	40.00	44.20	1	58.1	6.9	1	X
SMAJ40A	SMAJ40CA	CR	YR	40.0	44.40	49.10	1	64.5	6.2	1	X
SMAJ43A	SMAJ43CA	CT	YT	43.0	47.80	52.80	1	69.4	5.8	1	X
SMAJ45A	SMAJ45CA	CV	YV	45.0	50.00	55.30	1	72.7	5.5	1	X
SMAJ48A	SMAJ48CA	CX	YX	48.0	53.30	58.90	1	77.4	5.2	1	X
SMAJ51A	SMAJ51CA	CZ	YZ	51.0	56.70	62.70	1	82.4	4.9	1	X
SMAJ54A	SMAJ54CA	RE	ZE	54.0	60.00	66.30	1	87.1	4.6	1	X
SMAJ58A	SMAJ58CA	RG	ZG	58.0	64.40	71.20	1	93.6	4.3	1	X
SMAJ60A	SMAJ60CA	RK	ZK	60.0	66.70	73.70	1	96.8	4.1	1	X
SMAJ64A	SMAJ64CA	RM	ZM	64.0	71.10	78.60	1	103.0	3.9	1	X
SMAJ70A	SMAJ70CA	RP	ZP	70.0	77.80	86.00	1	113.0	3.5	1	X
SMAJ75A	SMAJ75CA	RR	ZR	75.0	83.30	92.10	1	121.0	3.3	1	X
SMAJ78A	SMAJ78CA	RT	ZT	78.0	86.70	95.80	1	126.0	3.2	1	X
SMAJ85A	SMAJ85CA	RV	ZV	85.0	94.40	104.00	1	137.0	2.9	1	X
SMAJ90A	SMAJ90CA	RX	ZX	90.0	100.00	111.00	1	146.0	2.7	1	X
SMAJ100A	SMAJ100CA	RZ	ZZ	100.0	111.00	123.00	1	162.0	2.5	1	X
SMAJ110A	SMAJ110CA	SE	VE	110.0	122.00	135.00	1	177.0	2.3	1	X
SMAJ120A	SMAJ120CA	SG	VG	120.0	133.00	147.00	1	193.0	2.1	1	X
SMAJ130A	SMAJ130CA	SK	VK	130.0	144.00	159.00	1	209.0	1.9	1	X
SMAJ150A	SMAJ150CA	SM	VM	150.0	167.00	185.00	1	243.0	1.6	1	X
SMAJ160A	SMAJ160CA	SP	VP	160.0	178.00	197.00	1	259.0	1.5	1	X
SMAJ170A	SMAJ170CA	SR	VR	170.0	189.00	209.00	1	275.0	1.5	1	X
SMAJ180A	SMAJ180CA	ST	VT	180.0	201.00	222.00	1	292.0	1.4	1	
SMAJ200A	SMAJ200CA	SV	VV	200.0	224.00	247.00	1	324.0	1.2	1	
SMAJ220A	SMAJ220CA	SX	VX	220.0	246.00	272.00	1	356.0	1.1	1	
SMAJ250A	SMAJ250CA	SZ	VZ	250.0	279.00	309.00	1	405.0	1.0	1	
SMAJ300A	SMAJ300CA	TE	UE	300.0	335.00	371.00	1	486.0	0.8	1	
SMAJ350A	SMAJ350CA	TG	UG	350.0	391.00	432.00	1	567.0	0.7	1	
SMAJ400A	SMAJ400CA	TK	UK	400.0	447.00	494.00	1	648.0	0.6	1	
SMAJ440A	SMAJ440CA	TM	UM	440.0	492.00	543.00	1	713.0	0.6	1	

For bidirectional type having V_R of 10 volts and less, the I_R limit is double.
 For parts without A, the V_{BR} is $\pm 10\%$ and V_C is 5% higher than with A parts
 © 2015 Littelfuse, Inc.
 Specifications are subject to change without notice.
 Revised: 11/20/15

I-V Curve Characteristics



P_{PPM} Peak Pulse Power Dissipation – Max power dissipation

V_R Stand-off Voltage – Maximum voltage that can be applied to the TVS without operation

V_{BR} Breakdown Voltage – Maximum voltage that flows through the TVS at a specified test current (I_T)

V_C Clamping Voltage – Peak voltage measured across the TVS at a specified I_{ppm} (peak impulse current)

I_R Reverse Leakage Current – Current measured at V_R

V_F Forward Voltage Drop for Uni-directional

Ratings and Characteristic Curves ($T_A = 25^\circ\text{C}$ unless otherwise noted)

Figure 1 - TVS Transients Clamping Waveform

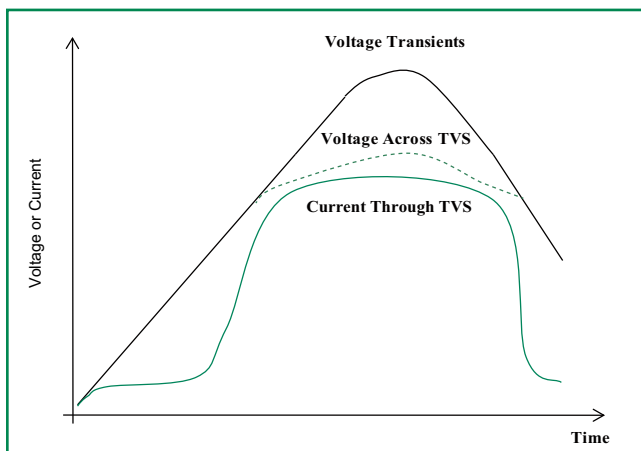
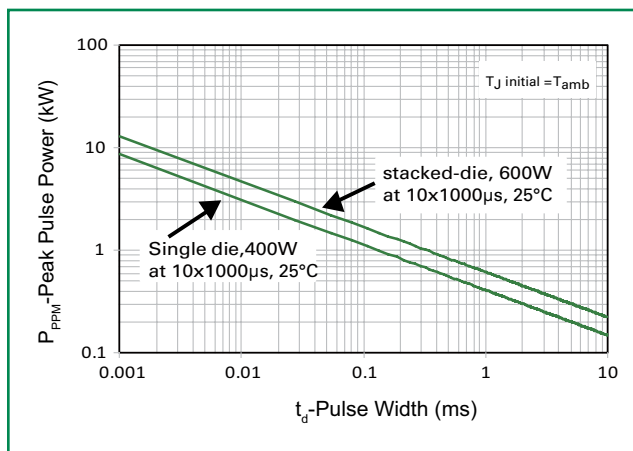


Figure 2 - Peak Pulse Power Rating Curve



continues on next page.

Ratings and Characteristic Curves ($T_A=25^\circ\text{C}$ unless otherwise noted) (Continued)

Figure 3 - Peak Pulse Power Derating Curve

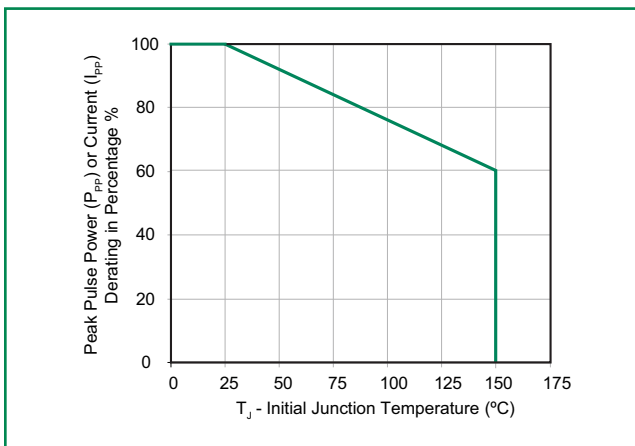


Figure 4 - Pulse Waveform

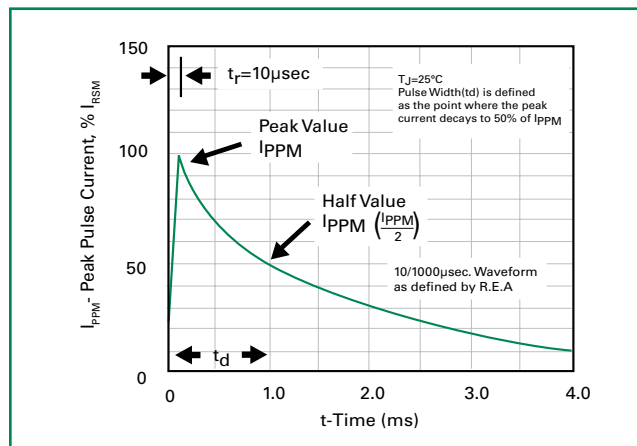


Figure 5 - Typical Junction Capacitance

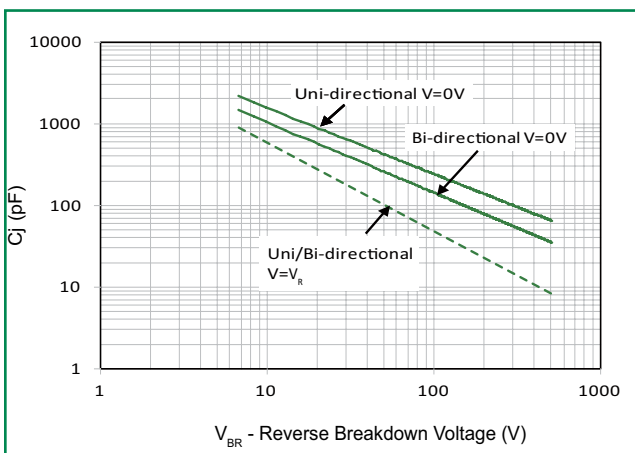


Figure 6 - Typical Transient Thermal Impedance

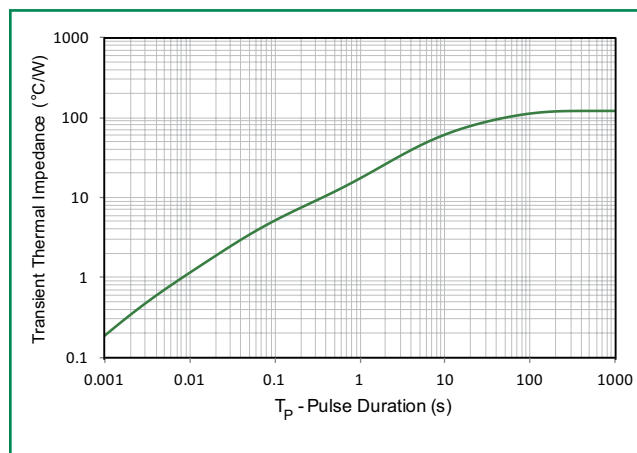


Figure 7 - Maximum Non-Repetitive Forward Surge Current Uni-Directional Only

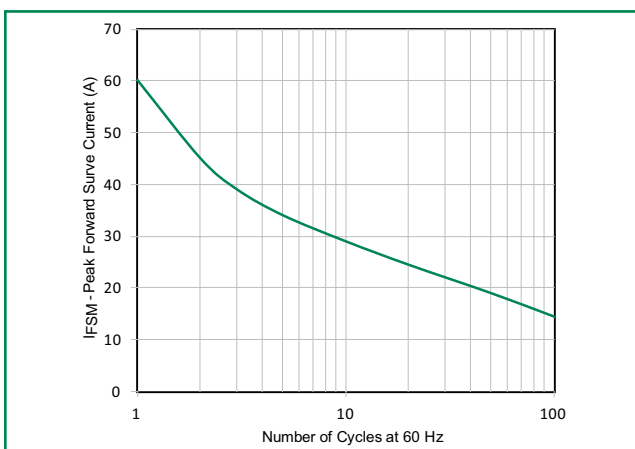
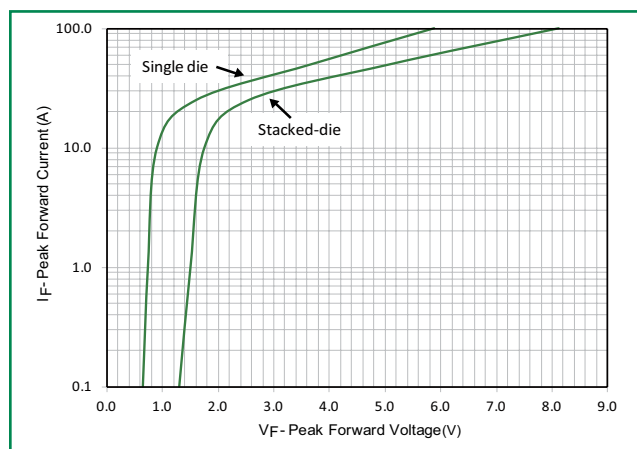


Figure 8 - Peak Forward Voltage Drop vs Peak Forward Current (Typical Values)

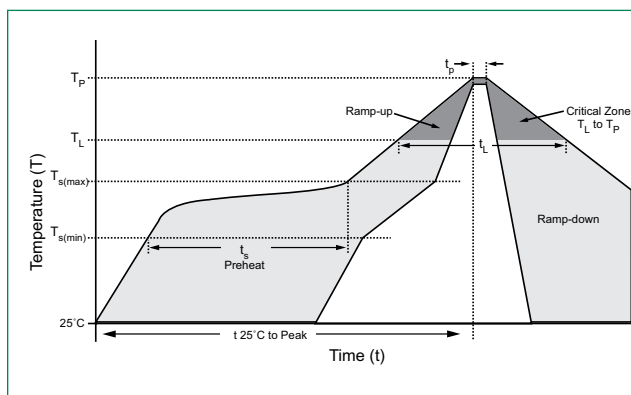


Soldering Parameters

Reflow Condition		Lead-free assembly
Pre Heat	- Temperature Min ($T_{s(min)}$)	150°C
	- Temperature Max ($T_{s(max)}$)	200°C
	- Time (min to max) (t_s)	60 – 180 secs
Average ramp up rate (Liquidus Temp (T_A) to peak)		3°C/second max
$T_{s(max)}$ to T_A - Ramp-up Rate		3°C/second max
Reflow	- Temperature (T_A) (Liquidus)	217°C
	- Time (min to max) (t_s)	60 – 150 seconds
Peak Temperature (T_p)		260 ^{+0/-5} °C
Time within 5°C of actual peak Temperature (t_p)		20 – 40 seconds
Ramp-down Rate		6°C/second max
Time 25°C to peak Temperature (T_p)		8 minutes Max.
Do not exceed		260°C

Physical Specifications

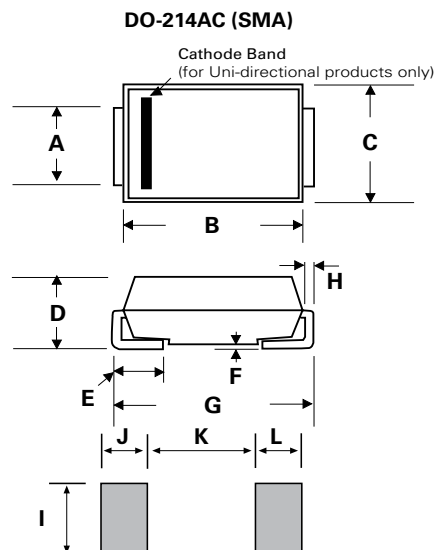
Weight	0.002 ounce, 0.061 gram
Case	JEDEC DO-214AC Molded Plastic over glass passivated junction
Polarity	Color band denotes cathode except Bipolar
Terminal	Matte Tin-plated leads, Solderable per JESD22-B102



Environmental Specifications

High Temp. Storage	JESD22-A103
HTRB	JESD22-A108
Temperature Cycling	JESD22-A104
MSL	JEDEC-J-STD-020, Level 1
H3TRB	JESD22-A101
RSH	JESD22-A111

Dimensions

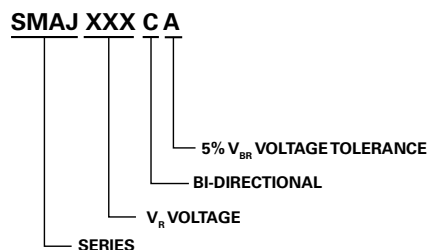


Dimensions	Inches		Millimeters	
	Min	Max	Min	Max
A	0.049	0.065	1.250	1.650
B	0.157	0.181	3.990	4.600
C	0.095	0.110	2.400	2.790
D	0.075	0.090	1.900	2.290
E	0.030	0.060	0.780	1.520
F	-	0.008	-	0.203
G	0.189	0.208	4.800	5.280
H	0.006	0.012	0.152	0.305
I	0.070	-	1.800	-
J	0.082	-	2.100	-
K	-	0.090	-	2.300
L	0.082	-	2.100	-

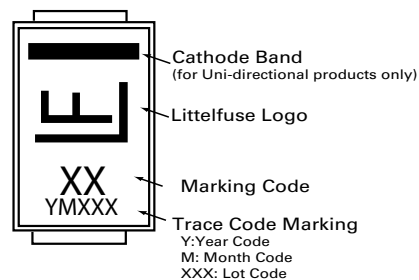
Transient Voltage Suppression Diodes

Surface Mount – 400W > SMAJ series

Part Numbering System



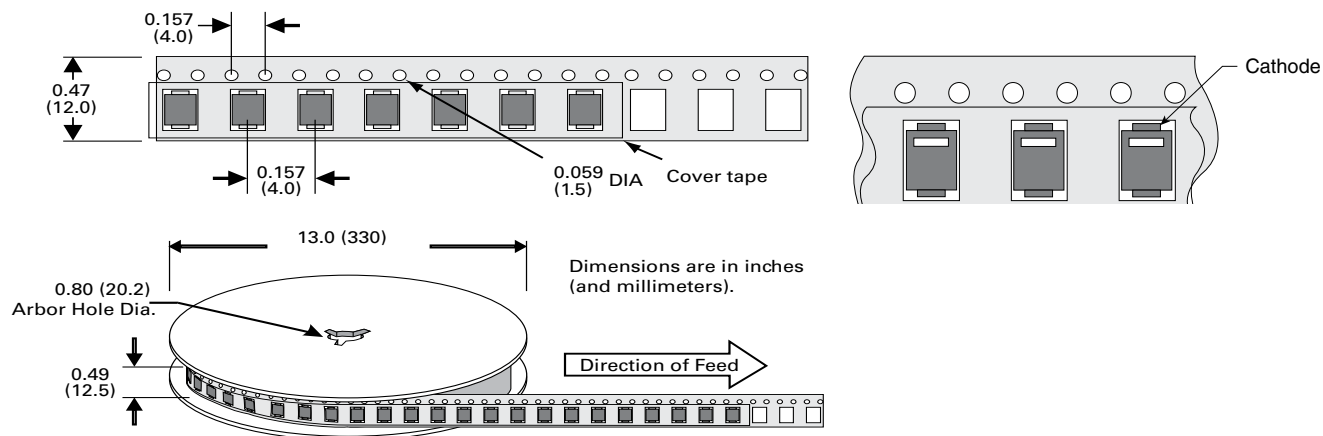
Part Marking System



Packaging

Part number	Component Package	Quantity	Packaging Option	Packaging Specification
SMAJ-xxxXX	DO-214AC	5000	Tape & Reel - 12mm tape/13" reel	EIA STD RS-481

Tape and Reel Specification

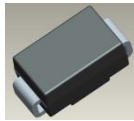


Features

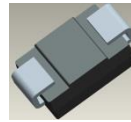
- 400, 600W Peak Pulse Power Dissipation
- 70V Standoff Voltage
- 100V Maximum Clamping Voltage
- Suitable for 48V Backplane Telecom Applications
- Glass Passivated Die Construction
- Fast Response Time: Typically Less than 1ps
- **Lead-Free Finish; RoHS Compliant (Notes 1 & 2)**
- **Halogen and Antimony Free. "Green" Device (Note 3)**

Mechanical Data

- Case: SMA / SMB
- Case Material: Molded Plastic. UL Flammability Classification Rating 94V-0
- Moisture Sensitivity: Level 1 per J-STD-020D
- Terminals: Lead-Free Plating (Matte Tin Finish). Solderable per MIL-STD-202, Method 208 
- Polarity Indicator: Cathode Band
- Weight: SMA 0.064 grams (Approximate)
SMB 0.093 grams (Approximate)



Top View



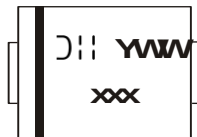
Bottom View

Ordering Information (Note 4)

Part Number	Case	Packaging
SMAT70A-13-F	SMA	5,000/Tape & Reel
SMBT70A-13-F	SMB	3,000/Tape & Reel

- Notes:
1. EU Directive 2002/95/EC (RoHS) & 2011/65/EU (RoHS 2) compliant. All applicable RoHS exemptions applied.
 2. See http://www.diodes.com/quality/lead_free.html for more information about Diodes Incorporated's definitions of Halogen- and Antimony-free, "Green" and Lead-free.
 3. Halogen- and Antimony-free "Green" products are defined as those which contain <900ppm bromine, <900ppm chlorine (<1500ppm total Br + Cl) and <1000ppm antimony compounds.
 4. For packaging details, go to our website at <http://www.diodes.com/products/packages.html>.

Marking Information



xxx = Product Type Marking Code
See Electrical Characteristics Table
DII = Manufacturers' Code Marking
YWW = Date Code Marking
Y = Last Digit of Year ex: 4 for 2014
WW = Week Code 01 to 53

Maximum Ratings (@T_A = +25°C unless otherwise specified.)

Characteristic	Symbol	SMAT70A	SMBT70A	Unit
Peak Pulse Power Dissipation (Non-repetitive current pulse derated above T _A = +25°C)	P _{PK}	400	600	W
Peak Forward Surge Current, 8.3ms Single Half-Sine Wave Superimposed on Rated Load (Note 5)	I _{FSM}	40	100	A
Instantaneous Forward Voltage @ I _{PP} = 35A (Note 5)	V _F	3.5		V

Thermal Characteristics

Characteristic	Symbol	Value	Unit
Operating and Storage Temperature Range	T _J , T _{STG}	-55 to +150	°C

Electrical Characteristics (@T_A = +25°C unless otherwise specified.)

Part Number	Reverse Standoff Voltage	Breakdown Voltage V _{BR} @ I _T (Note 6)		Test Current	Max. Reverse Leakage @ V _{RWM}	Max. Clamping Voltage @ I _{PP}	Max. Peak Pulse Current I _{PP}	Typical Total Capacitance (Note 6)	Typical Voltage Temp. Variation of V _{BR}	Marking Code
	V _{RWM} (V)	Min (V)	Max (V)	I _T (mA)	I _R (μA)	V _C (V)	(A)	(pF)	mV/°C	
SMAT70A	70	77.8	89.5	1.0	5.0	100	3.5	140	80	KEX
SMBT70A	70	77.8	89.5	1.0	5.0	100	5.3	290	80	NPX

Notes: 5. V_{BR} measured with I_T current pulse = 10 – 15 ms.
 6. f = 1MHz, V_R = 0VDC.

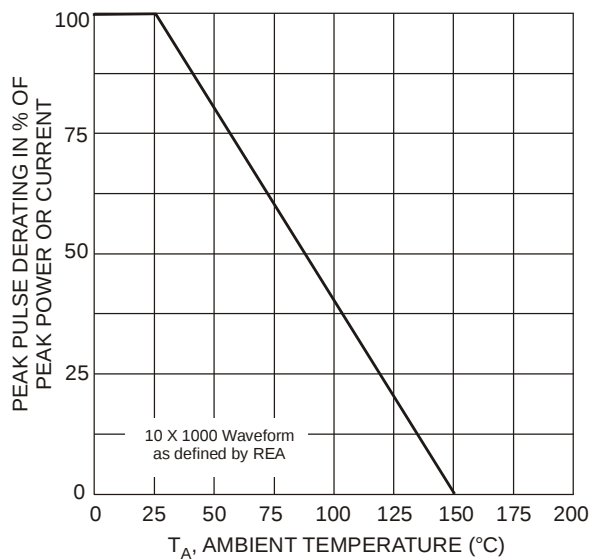


Fig. 1 Pulse Derating Curve

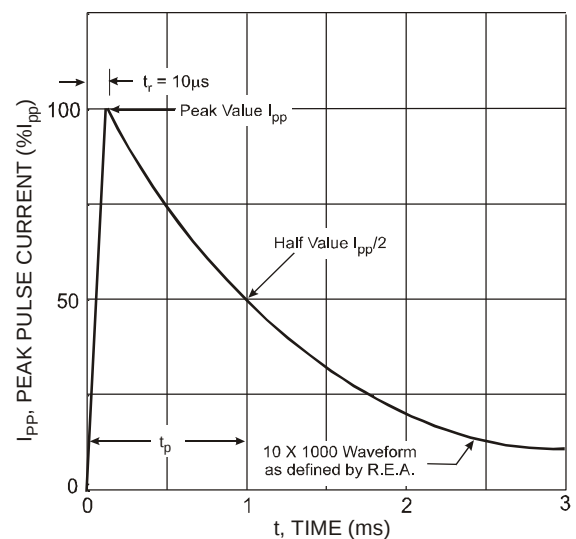


Fig. 2 Pulse Waveform

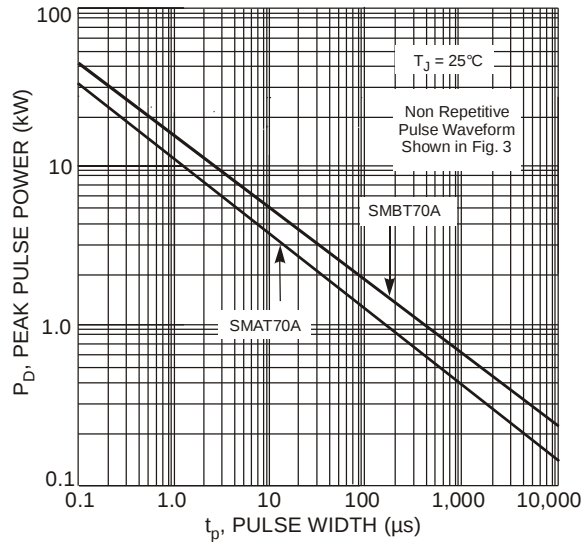


Fig. 3 Pulse Rating Curve

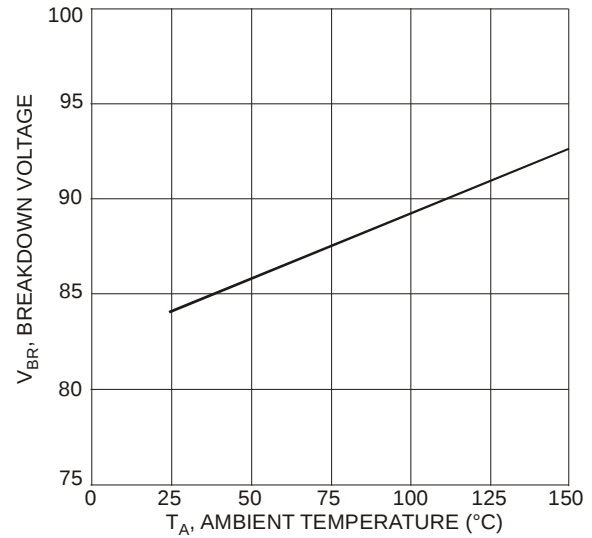
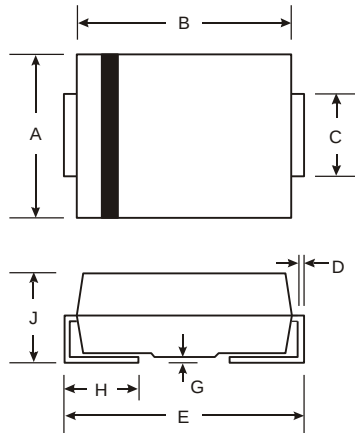


Fig. 4 Average Breakdown Voltage vs. Ambient Temperature

Package Outline Dimensions

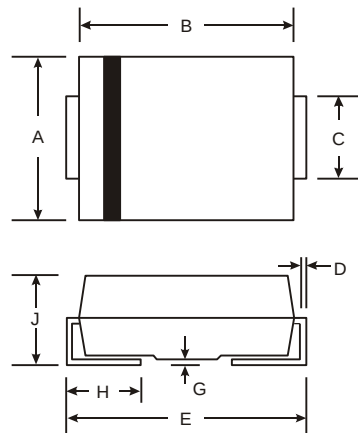
Please see AP02002 at <http://www.diodes.com/datasheets/ap02002.pdf> for the latest version.

(1) SMA



SMA		
Dim	Min	Max
A	2.29	2.92
B	4.00	4.60
C	1.27	1.63
D	0.15	0.31
E	4.80	5.59
G	0.05	0.20
H	0.76	1.52
J	2.01	2.30
All Dimensions in mm		

(2) SMB

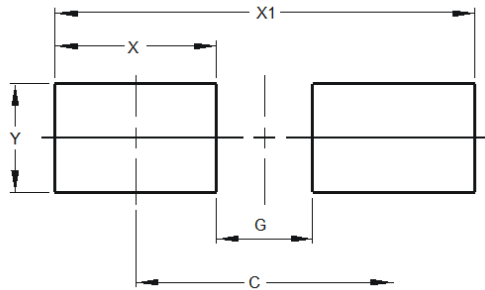


SMB		
Dim	Min	Max
A	3.30	3.94
B	4.06	4.57
C	1.96	2.21
D	0.15	0.31
E	5.00	5.59
G	0.05	0.20
H	0.76	1.52
J	2.00	2.50
All Dimensions in mm		

Suggested Pad Layout

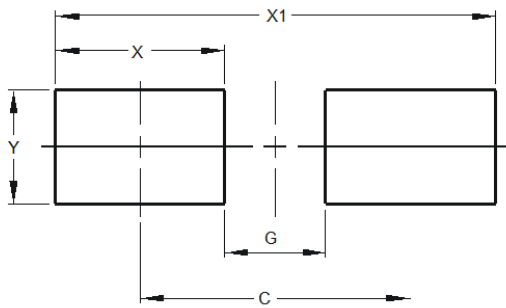
Please see AP02001 at <http://www.diodes.com/datasheets/ap02001.pdf> for the latest version.

(1) SMA



Dimensions	Value (in mm)
C	4.00
G	1.50
X	2.50
X1	6.50
Y	1.70

(2) SMB



Dimensions	Value (in mm)
C	4.30
G	1.80
X	2.50
X1	6.80
Y	2.30

IMPORTANT NOTICE

DIODES INCORPORATED MAKES NO WARRANTY OF ANY KIND, EXPRESS OR IMPLIED, WITH REGARDS TO THIS DOCUMENT, INCLUDING, BUT NOT LIMITED TO, THE IMPLIED WARRANTIES OF MERCHANTABILITY AND FITNESS FOR A PARTICULAR PURPOSE (AND THEIR EQUIVALENTS UNDER THE LAWS OF ANY JURISDICTION).

Diodes Incorporated and its subsidiaries reserve the right to make modifications, enhancements, improvements, corrections or other changes without further notice to this document and any product described herein. Diodes Incorporated does not assume any liability arising out of the application or use of this document or any product described herein; neither does Diodes Incorporated convey any license under its patent or trademark rights, nor the rights of others. Any Customer or user of this document or products described herein in such applications shall assume all risks of such use and will agree to hold Diodes Incorporated and all the companies whose products are represented on Diodes Incorporated website, harmless against all damages.

Diodes Incorporated does not warrant or accept any liability whatsoever in respect of any products purchased through unauthorized sales channel. Should Customers purchase or use Diodes Incorporated products for any unintended or unauthorized application, Customers shall indemnify and hold Diodes Incorporated and its representatives harmless against all claims, damages, expenses, and attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized application.

Products described herein may be covered by one or more United States, international or foreign patents pending. Product names and markings noted herein may also be covered by one or more United States, international or foreign trademarks.

This document is written in English but may be translated into multiple languages for reference. Only the English version of this document is the final and determinative format released by Diodes Incorporated.

LIFE SUPPORT

Diodes Incorporated products are specifically not authorized for use as critical components in life support devices or systems without the express written approval of the Chief Executive Officer of Diodes Incorporated. As used herein:

A. Life support devices or systems are devices or systems which:

1. are intended to implant into the body, or
2. support or sustain life and whose failure to perform when properly used in accordance with instructions for use provided in the labeling can be reasonably expected to result in significant injury to the user.

B. A critical component is any component in a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or to affect its safety or effectiveness.

Customers represent that they have all necessary expertise in the safety and regulatory ramifications of their life support devices or systems, and acknowledge and agree that they are solely responsible for all legal, regulatory and safety-related requirements concerning their products and any use of Diodes Incorporated products in such safety-critical, life support devices or systems, notwithstanding any devices- or systems-related information or support that may be provided by Diodes Incorporated. Further, Customers must fully indemnify Diodes Incorporated and its representatives against any damages arising out of the use of Diodes Incorporated products in such safety-critical, life support devices or systems.

Copyright © 2014, Diodes Incorporated

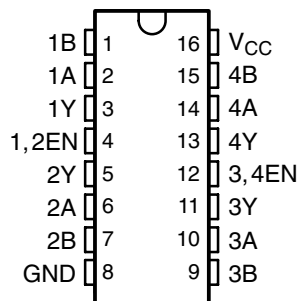
www.diodes.com

SN65175, SN75175 QUADRUPLE DIFFERENTIAL LINE RECEIVERS

SLLS145C – OCTOBER 1990 – REVISED NOVEMBER 2006

- Meet or Exceed the Requirements of ANSI Standard EIA/TIA-422-B, RS-423-B, and RS-485
- Meet ITU Recommendations V.10, V.11, X.26, and X.27
- Designed for Multipoint Bus Transmission on Long Bus Lines in Noisy Environments
- 3-State Outputs
- Common-Mode Input Voltage Range –12 V to 12 V
- Input Sensitivity . . . ± 200 mV
- Input Hysteresis . . . 50 mV Typ
- High Input Impedance . . . 12 k Ω Min
- Operate From Single 5-V Supply
- Low-Power Requirements
- Plug-In Replacement for MC3486

D OR N PACKAGE
(TOP VIEW)



description

The SN65175 and SN75175 are monolithic quadruple differential line receivers with 3-state outputs. They are designed to meet the requirements of ANSI Standards EIA/TIA-422-B, RS-423-B, and RS-485, and several ITU recommendations. These standards are for balanced multipoint bus transmission at rates up to 10 megabits per second. Each of the two pairs of receivers has a common active-high enable.

The receivers feature high input impedance, input hysteresis for increased noise immunity, and input sensitivity of ± 200 mV over a common-mode input voltage range of ± 12 V. The SN65175 and SN75175 are designed for optimum performance when used with the SN75172 or SN75174 quadruple differential line drivers.

The SN65175 is characterized for operation from -40°C to 85°C . The SN75175 is characterized for operation from 0°C to 70°C .

FUNCTION TABLE
(each receiver)

DIFFERENTIAL A – B	ENABLE	OUTPUT Y
$V_{ID} \geq 0.2$ V	H	H
-0.2 V $< V_{ID} < 0.2$ V	H	?
$V_{ID} \leq -0.2$ V	H	L
X	L	Z
Open circuit	H	?

H = high level, L = low level, ? = indeterminate,
X = irrelevant, Z = high impedance (off)



Please be aware that an important notice concerning availability, standard warranty, and use in critical applications of Texas Instruments semiconductor products and disclaimers thereto appears at the end of this data sheet.

PRODUCTION DATA information is current as of publication date. Products conform to specifications per the terms of Texas Instruments standard warranty. Production processing does not necessarily include testing of all parameters.

**TEXAS
INSTRUMENTS**

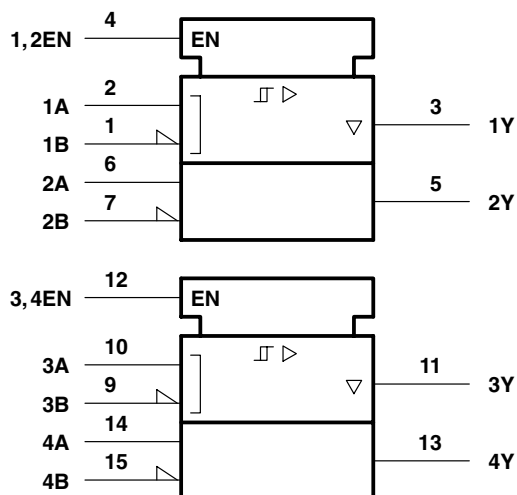
POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

Copyright © 2006, Texas Instruments Incorporated

SN65175, SN75175 QUADRUPLE DIFFERENTIAL LINE RECEIVERS

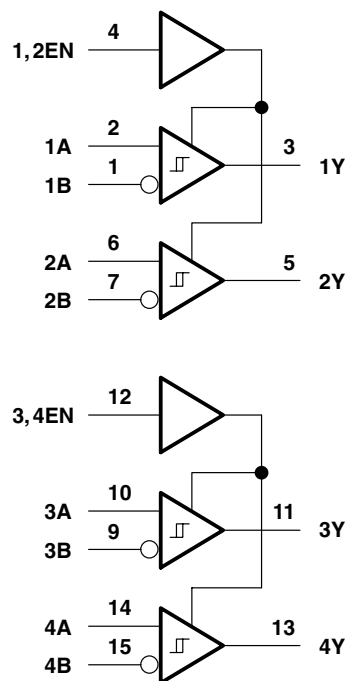
SLLS145C – OCTOBER 1990 – REVISED NOVEMBER 2006

logic symbol†

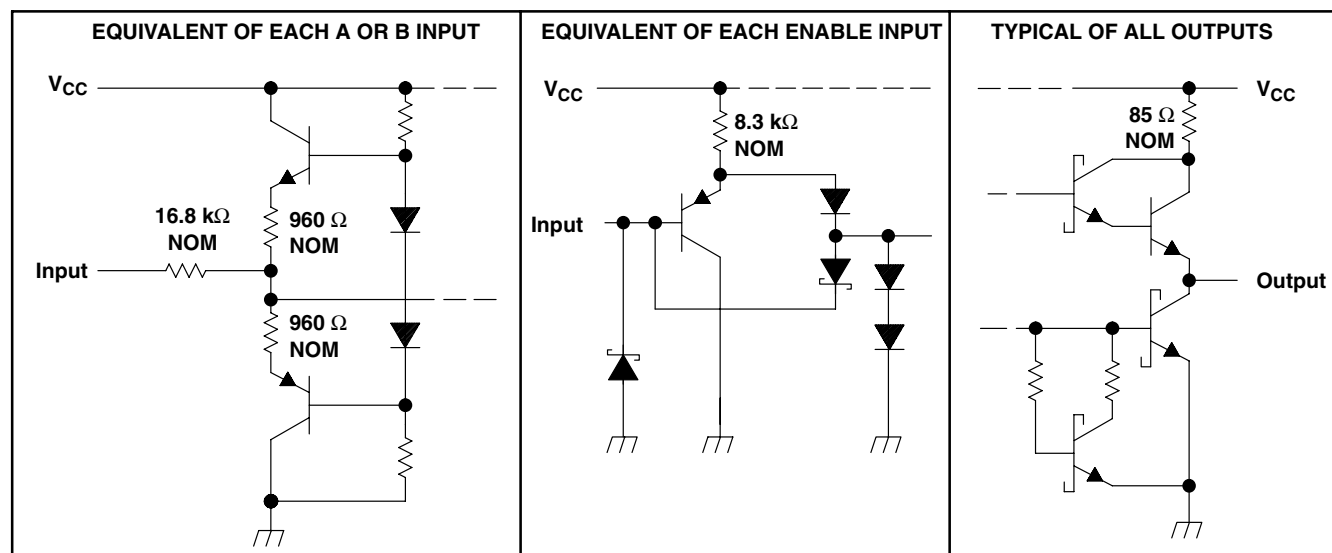


† This symbol is in accordance with ANSI/IEEE Std 91-1984 and IEC Publication 617-12.

logic diagram (positive logic)



schematics of inputs and outputs



SN65175, SN75175 QUADRUPLE DIFFERENTIAL LINE RECEIVERS

SLLS145C – OCTOBER 1990 – REVISED NOVEMBER 2006

absolute maximum ratings over operating free-air temperature range (unless otherwise noted)[†]

Supply voltage, V_{CC} (see Note 1)	7 V
Input voltage V_I , (A or B inputs)	± 25 V
Differential input voltage, V_{ID} (see Note 2)	± 25 V
Enable input voltage, V_I , EN	7 V
Low-level output current, I_{OL}	50 mA
Continuous total dissipation	See Dissipation Rating Table
Operating free-air temperature range, T_A : SN65175	-40°C to 85°C
SN75175	0°C to 70°C
Storage temperature range, T_{stg}	-65°C to 150°C
Lead temperature 1,6 mm (1/16 inch) from case for 10 seconds	260°C

[†] Stresses beyond those listed under “absolute maximum ratings” may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated under “recommended operating conditions” is not implied. Exposure to absolute-maximum-rated conditions for extended periods may affect device reliability.

- NOTES: 1. All voltage values, except differential input voltage, are with respect to network ground terminal.
2. Differential-input voltage is measured at the noninverting input with respect to the corresponding inverting input.

DISSIPATION RATING TABLE

PACKAGE	$T_A \leq 25^{\circ}\text{C}$ POWER RATING	DERATING FACTOR	$T_A = 70^{\circ}\text{C}$ POWER RATING	$T_A = 85^{\circ}\text{C}$ POWER RATING
D	950 mW	7.6 mW/ $^{\circ}\text{C}$	608 mW	494 mW
N	1150 mW	9.2 mW/ $^{\circ}\text{C}$	736 mW	598 mW

recommended operating conditions

		MIN	NOM	MAX	UNIT
Supply voltage, V_{CC}		4.75	5	5.25	V
Common-mode input voltage, V_{IC}				± 12	V
Differential input voltage, V_{ID}				± 12	V
High-level enable-input voltage, V_{IH}		2			V
Low-level enable-input voltage, V_{IL}				0.8	V
High-level output current, I_{OH}				-400	μA
Low-level output current, I_{OL}				16	mA
Operating free-air temperature, T_A	SN65175	-40		85	$^{\circ}\text{C}$
	SN75175	0		70	



SN65175, SN75175

QUADRUPLE DIFFERENTIAL LINE RECEIVERS

SLLS145C – OCTOBER 1990 – REVISED NOVEMBER 2006

electrical characteristics over recommended ranges of common-mode input voltage, supply voltage and operating free-air temperature

PARAMETER	TEST CONDITIONS	MIN	TYP†	MAX	UNIT
V_{IT+} Positive-going input threshold voltage	$V_O = 2.7\text{ V}$, $I_O = -0.4\text{ mA}$			0.2	V
V_{IT-} Negative-going input threshold voltage	$V_O = 0.5\text{ V}$, $I_O = 16\text{ mA}$	-0.2‡			V
V_{hys} Hysteresis voltage ($V_{IT+} - V_{IT-}$)	See Figure 4		50		mV
V_{IK} Enable-input clamp voltage	$I_I = -18\text{ mA}$			-1.5	V
V_{OH} High-level output voltage	$V_{ID} = 200\text{ mV}$, $I_{OH} = -400\text{ }\mu\text{A}$, See Figure 1	2.7			V
V_{OL} Low-level output voltage	$V_{ID} = -200\text{ mV}$, See Figure 1			0.45	V
				0.5	
I_{OZ} High-impedance-state output current	$V_O = 0.4\text{ V to }2.4\text{ V}$			± 20	μA
I_I Line input current	Other input at 0 V, See Note 3			1	mA
				-0.8	
I_{IH} High-level enable-input current	$V_{IH} = 2.7\text{ V}$			20	μA
I_{IL} Low-level enable-input current	$V_{IL} = 0.4\text{ V}$			-100	μA
r_i Input resistance		12			$\text{k}\Omega$
I_{OS} Short-circuit output current§		-15		-85	mA
I_{CC} Supply current	Outputs disabled			70	mA

† All typical values are at $V_{CC} = 5\text{ V}$, $T_A = 25^\circ\text{C}$.

‡ The algebraic convention, in which the less positive (more negative) limit is designated as minimum, is used in this data sheet for threshold voltage levels only.

§ Not more than one output should be shorted at a time, and the duration of the short circuit should not exceed one second.

NOTE 3: Refer to ANSI Standards EIA/TIA-422-B, RS-423-B, and RS-485 for exact conditions.

switching characteristics, $V_{CC} = 5\text{ V}$, $C_L = 15\text{ pF}$, $T_A = 25^\circ\text{C}$

PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNIT
t_{PLH} Propagation delay time, low- to high-level output	See Figure 2	22	35		ns
t_{PHL} Propagation delay time, high- to low-level output		25	35		ns
t_{PZH} Output enable time to high level	See Figure 3	13	30		ns
t_{PZL} Output enable time to low level		19	30		ns
t_{PHZ} Output disable time from high level	See Figure 3	26	35		ns
t_{PLZ} Output disable time from low level		25	35		ns



PARAMETER MEASUREMENT INFORMATION

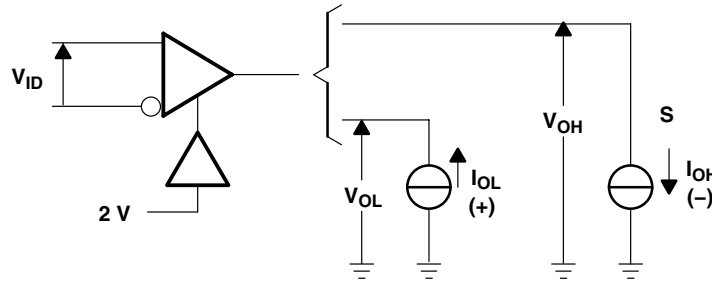
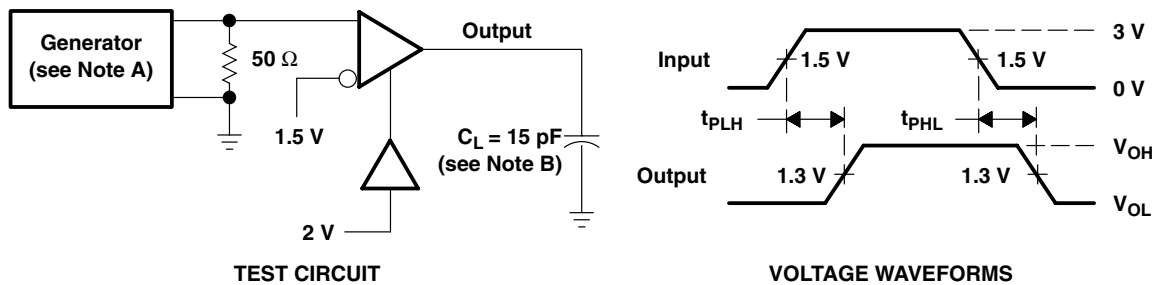


Figure 1. V_{OH} , V_{OL}



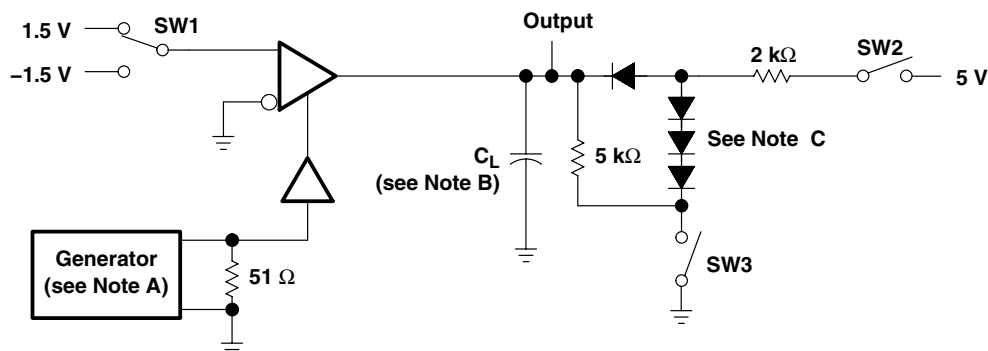
- NOTES: A. The input pulse is supplied by a generator having the following characteristics: $PRR \leq 1 \text{ MHz}$, duty cycle = 50%, $t_r \leq 6 \text{ ns}$, $t_f \leq 6 \text{ ns}$, $Z_O = 50 \Omega$.
B. C_L includes probe and stray capacitance.

Figure 2. Test Circuit and Voltage Waveforms

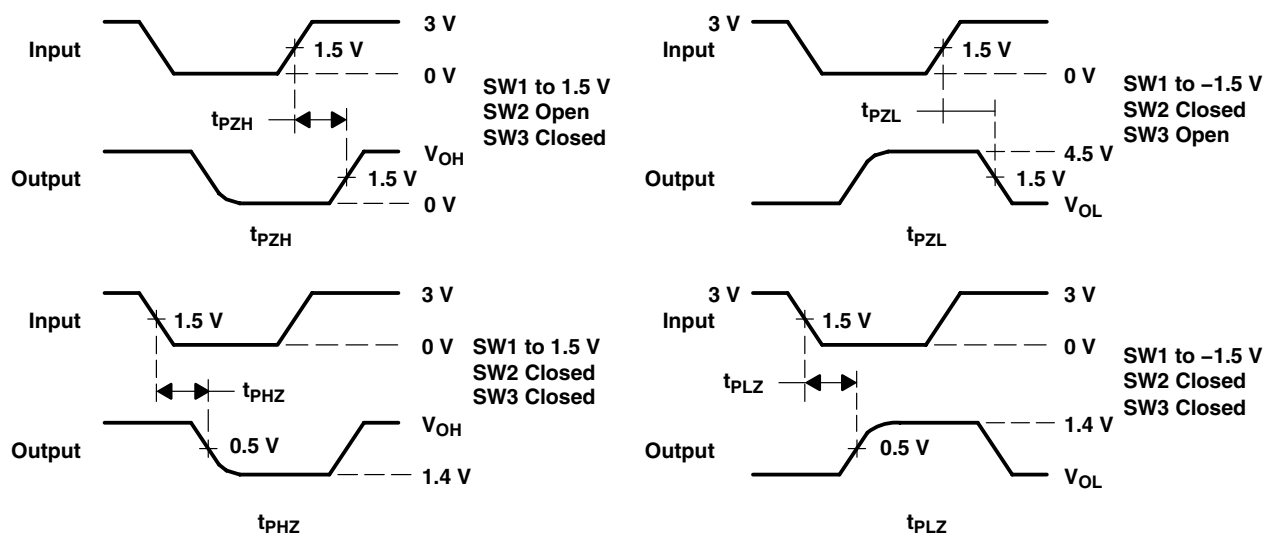
SN65175, SN75175 QUADRUPLE DIFFERENTIAL LINE RECEIVERS

SLLS145C – OCTOBER 1990 – REVISED NOVEMBER 2006

PARAMETER MEASUREMENT INFORMATION



TEST CIRCUIT

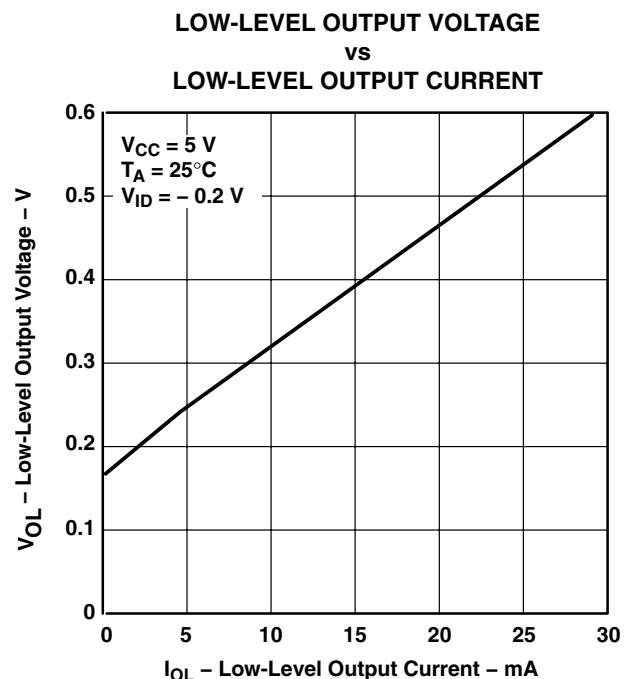
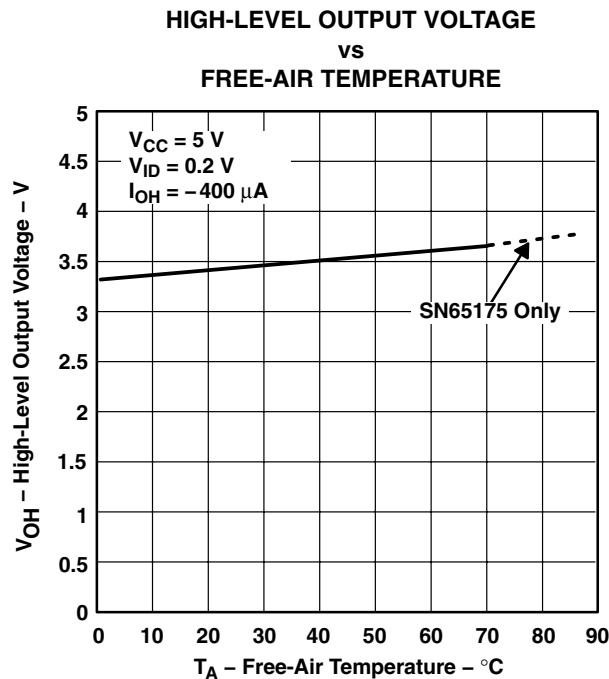
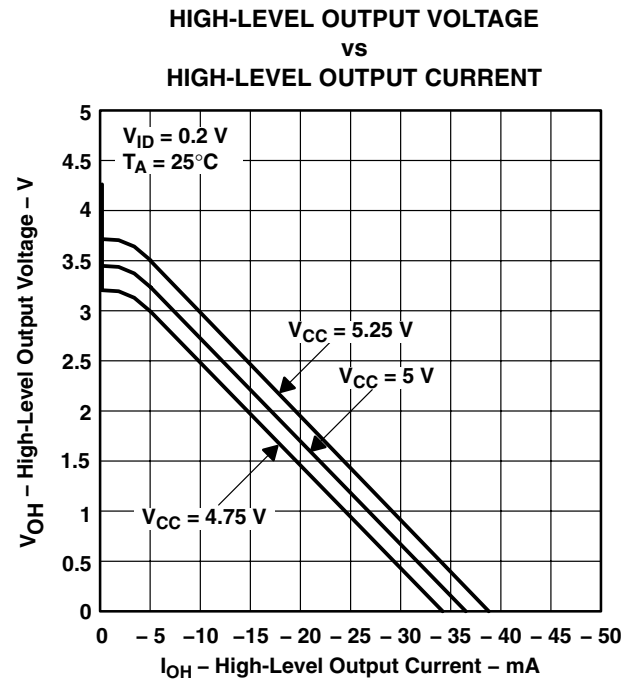
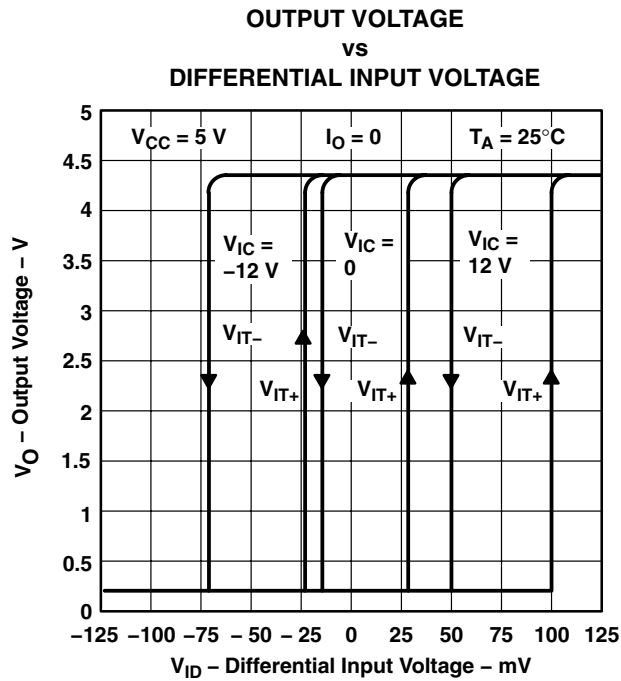


VOLTAGE WAVEFORMS

- NOTES: A. The input pulse is supplied by a generator having the following characteristics: $PRR \leq 1 \text{ MHz}$, duty cycle = 50%, $t_f \leq 6 \text{ ns}$, $t_r \leq 6 \text{ ns}$, $Z_O = 50 \Omega$.
 B. C_L includes probe and stray capacitance.
 C. All diodes are 1N916 or equivalent.

Figure 3. Test Circuit and Voltage Waveforms

TYPICAL CHARACTERISTICS



SN65175, SN75175
QUADRUPLE DIFFERENTIAL LINE RECEIVERS

SLLS145C – OCTOBER 1990 – REVISED NOVEMBER 2006

TYPICAL CHARACTERISTICS

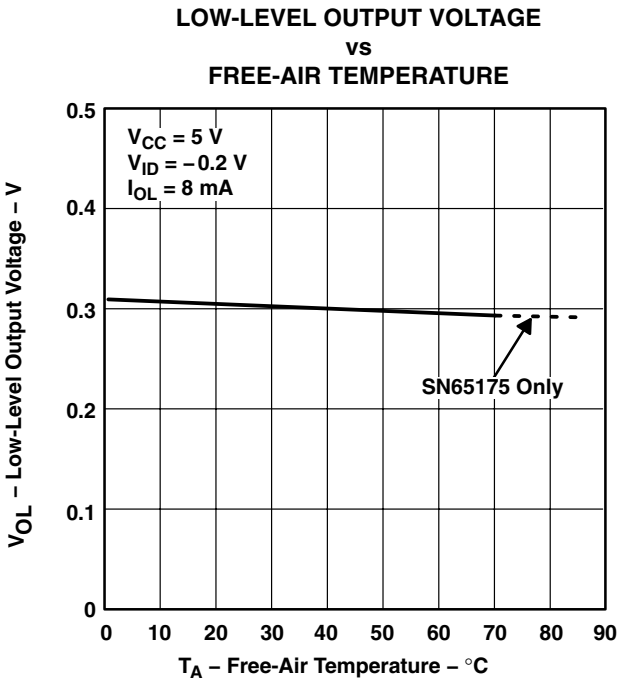


Figure 8

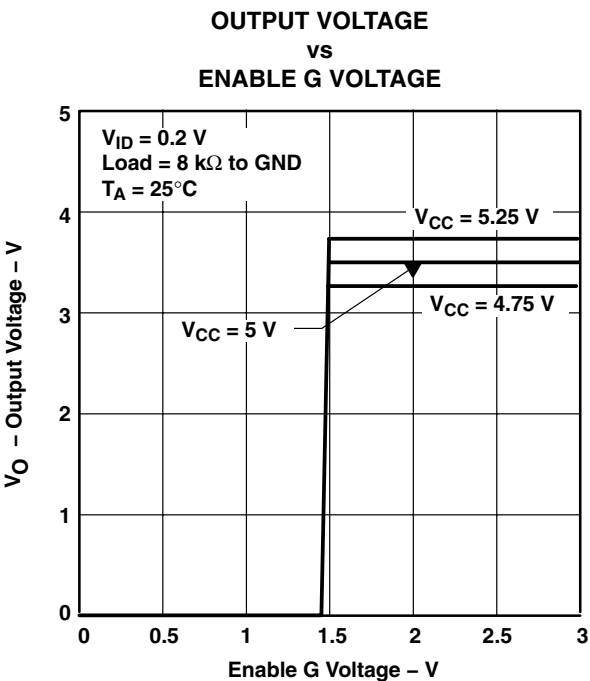


Figure 9

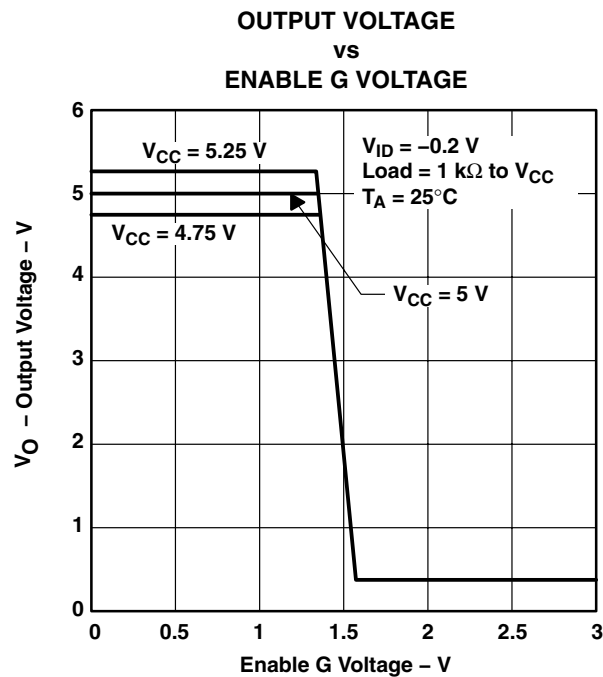


Figure 10

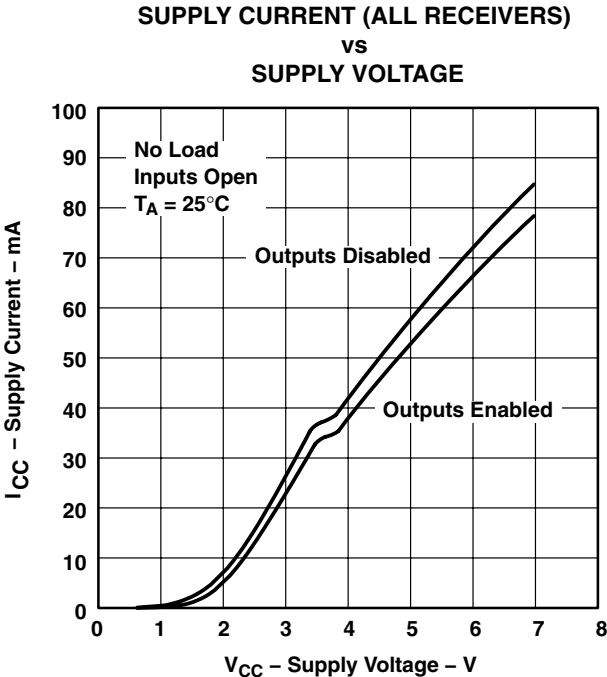


Figure 11

TYPICAL CHARACTERISTICS

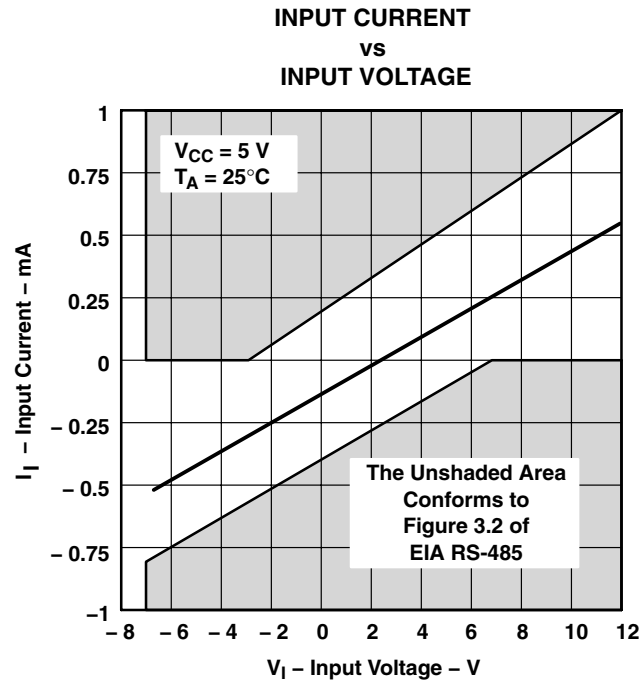
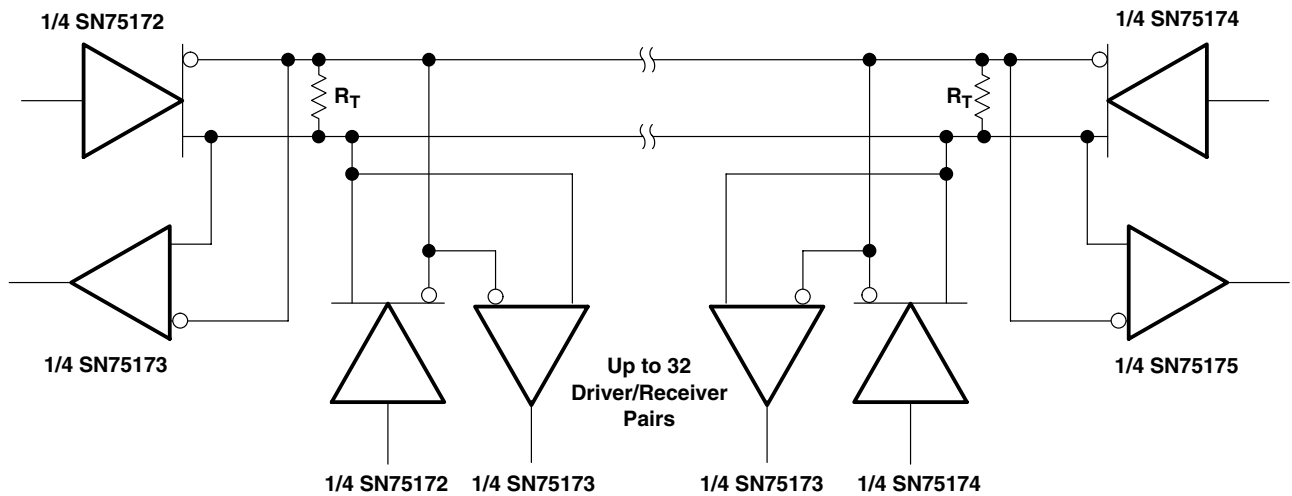


Figure 12

APPLICATION INFORMATION



NOTE A: The line should be terminated at both ends in its characteristic impedance ($R_T = Z_0$). Stub lengths off the main line should be kept as short as possible.

Figure 13. Typical Application Circuit

PACKAGING INFORMATION

Orderable Device	Status (1)	Package Type	Package Drawing	Pins	Package Qty	Eco Plan (2)	Lead/Ball Finish (6)	MSL Peak Temp (3)	Op Temp (°C)	Device Marking (4/5)	Samples
SN65175D	ACTIVE	SOIC	D	16	40	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	-40 to 85	SN65175	Samples
SN65175DG4	ACTIVE	SOIC	D	16	40	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	-40 to 85	SN65175	Samples
SN65175DR	ACTIVE	SOIC	D	16	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	-40 to 85	SN65175	Samples
SN65175DRG4	ACTIVE	SOIC	D	16	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	-40 to 85	SN65175	Samples
SN75175D	ACTIVE	SOIC	D	16	40	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	0 to 70	SN75175	Samples
SN75175DE4	ACTIVE	SOIC	D	16	40	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	0 to 70	SN75175	Samples
SN75175DG4	ACTIVE	SOIC	D	16	40	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	0 to 70	SN75175	Samples
SN75175DR	ACTIVE	SOIC	D	16	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	0 to 70	SN75175	Samples
SN75175DRE4	ACTIVE	SOIC	D	16	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	0 to 70	SN75175	Samples
SN75175DRG4	ACTIVE	SOIC	D	16	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	0 to 70	SN75175	Samples
SN75175J	OBSOLETE	CDIP	J	16		TBD	Call TI	Call TI	0 to 70		
SN75175N	ACTIVE	PDIP	N	16	25	Pb-Free (RoHS)	CU NIPDAU	N / A for Pkg Type	0 to 70	SN75175N	Samples
SN75175NSR	ACTIVE	SO	NS	16	2000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	0 to 70	SN75175	Samples
SN75175NSRE4	ACTIVE	SO	NS	16	2000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	0 to 70	SN75175	Samples
SN75175NSRG4	ACTIVE	SO	NS	16	2000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	0 to 70	SN75175	Samples

(1) The marketing status values are defined as follows:

ACTIVE: Product device recommended for new designs.

LIFEBUY: TI has announced that the device will be discontinued, and a lifetime-buy period is in effect.

NRND: Not recommended for new designs. Device is in production to support existing customers, but TI does not recommend using this part in a new design.

PREVIEW: Device has been announced but is not in production. Samples may or may not be available.

OBSOLETE: TI has discontinued the production of the device.

⁽²⁾ Eco Plan - The planned eco-friendly classification: Pb-Free (RoHS), Pb-Free (RoHS Exempt), or Green (RoHS & no Sb/Br) - please check <http://www.ti.com/productcontent> for the latest availability information and additional product content details.

TBD: The Pb-Free/Green conversion plan has not been defined.

Pb-Free (RoHS): TI's terms "Lead-Free" or "Pb-Free" mean semiconductor products that are compatible with the current RoHS requirements for all 6 substances, including the requirement that lead not exceed 0.1% by weight in homogeneous materials. Where designed to be soldered at high temperatures, TI Pb-Free products are suitable for use in specified lead-free processes.

Pb-Free (RoHS Exempt): This component has a RoHS exemption for either 1) lead-based flip-chip solder bumps used between the die and package, or 2) lead-based die adhesive used between the die and leadframe. The component is otherwise considered Pb-Free (RoHS compatible) as defined above.

Green (RoHS & no Sb/Br): TI defines "Green" to mean Pb-Free (RoHS compatible), and free of Bromine (Br) and Antimony (Sb) based flame retardants (Br or Sb do not exceed 0.1% by weight in homogeneous material)

⁽³⁾ MSL, Peak Temp. - The Moisture Sensitivity Level rating according to the JEDEC industry standard classifications, and peak solder temperature.

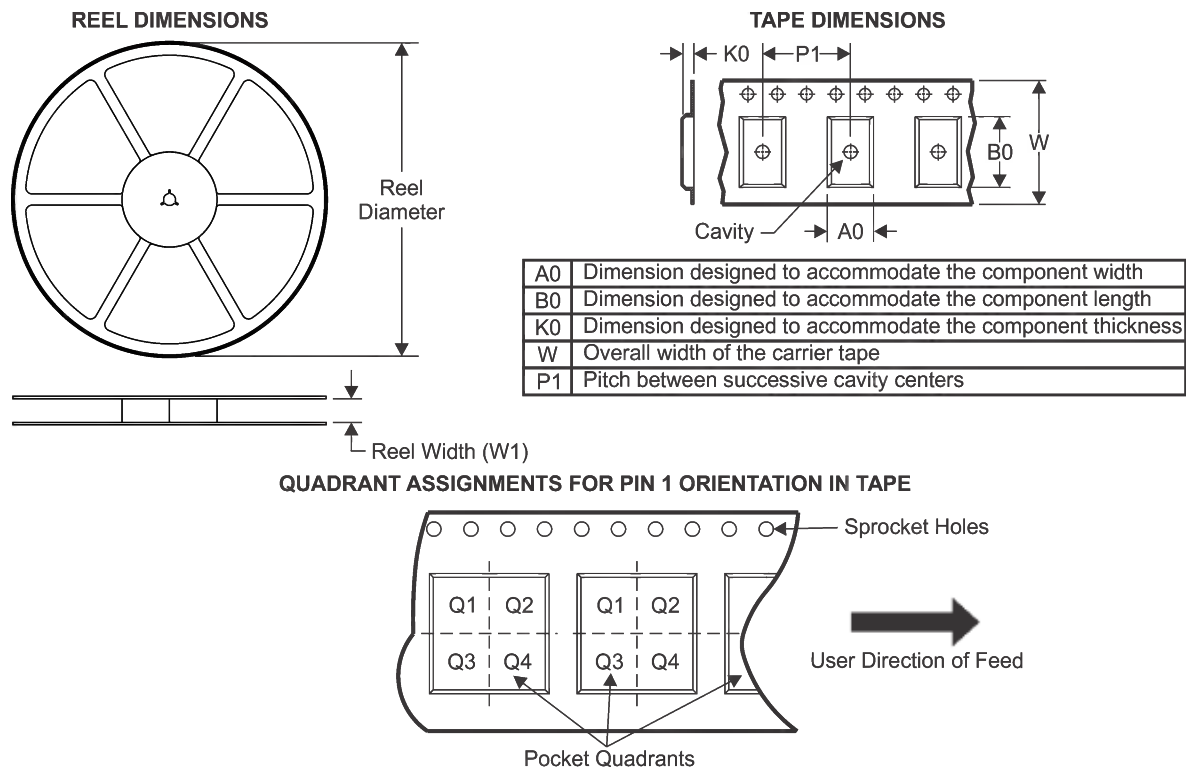
⁽⁴⁾ There may be additional marking, which relates to the logo, the lot trace code information, or the environmental category on the device.

⁽⁵⁾ Multiple Device Markings will be inside parentheses. Only one Device Marking contained in parentheses and separated by a "~" will appear on a device. If a line is indented then it is a continuation of the previous line and the two combined represent the entire Device Marking for that device.

⁽⁶⁾ Lead/Ball Finish - Orderable Devices may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead/Ball Finish values may wrap to two lines if the finish value exceeds the maximum column width.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

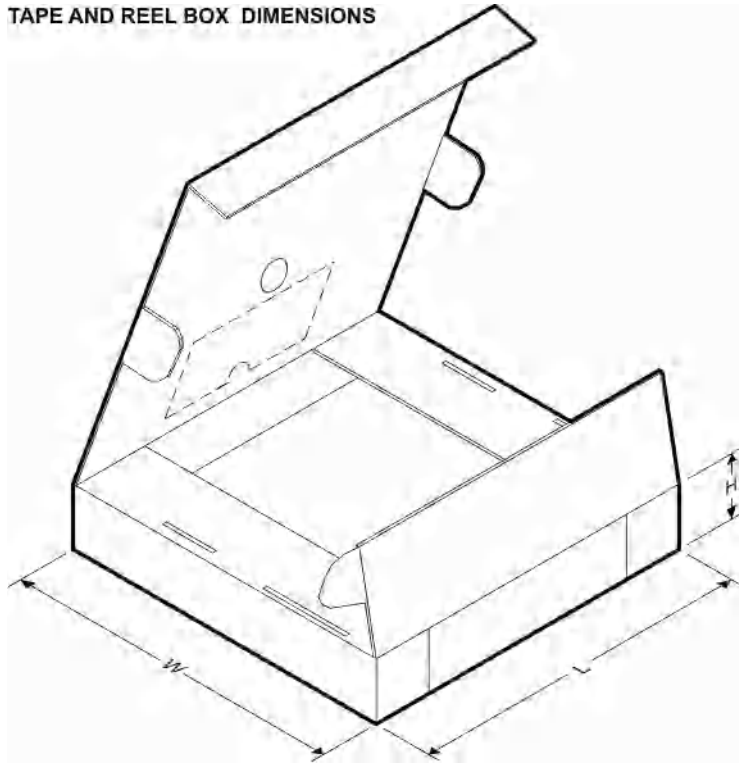
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
SN65175DR	SOIC	D	16	2500	330.0	16.4	6.5	10.3	2.1	8.0	16.0	Q1
SN75175DR	SOIC	D	16	2500	330.0	16.4	6.5	10.3	2.1	8.0	16.0	Q1
SN75175DR	SOIC	D	16	2500	330.0	16.4	6.5	10.3	2.1	8.0	16.0	Q1

TAPE AND REEL BOX DIMENSIONS



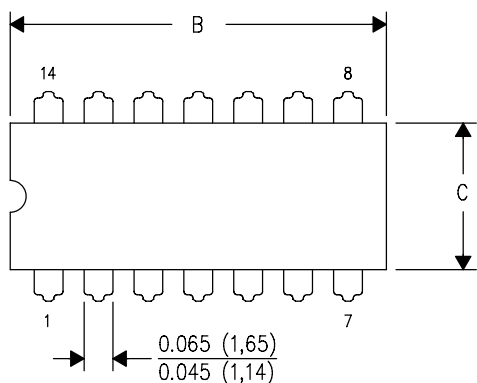
*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
SN65175DR	SOIC	D	16	2500	333.2	345.9	28.6
SN75175DR	SOIC	D	16	2500	333.2	345.9	28.6
SN75175DR	SOIC	D	16	2500	367.0	367.0	38.0

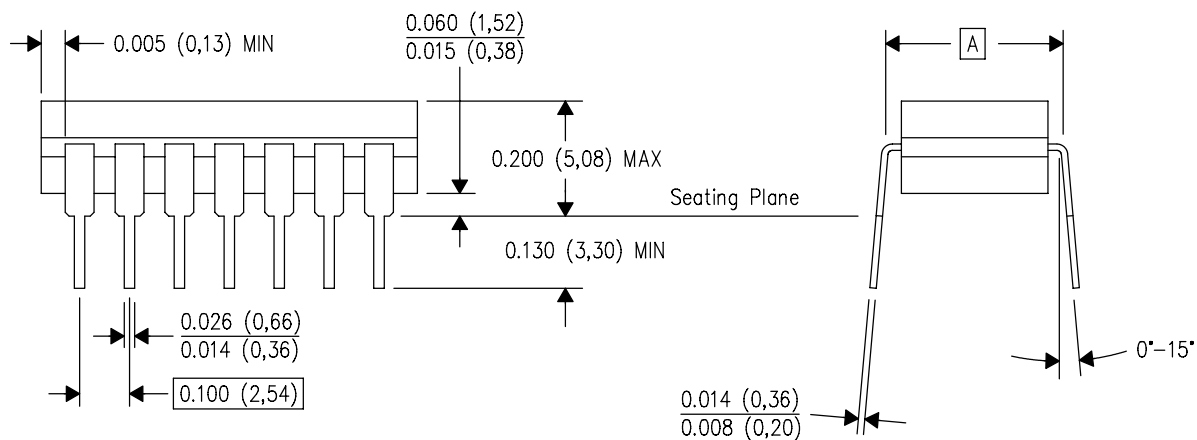
J (R-GDIP-T**)

14 LEADS SHOWN

CERAMIC DUAL IN-LINE PACKAGE



PINS ** DIM	14	16	18	20
A	0.300 (7,62) BSC	0.300 (7,62) BSC	0.300 (7,62) BSC	0.300 (7,62) BSC
B MAX	0.785 (19,94)	.840 (21,34)	0.960 (24,38)	1.060 (26,92)
B MIN	—	—	—	—
C MAX	0.300 (7,62)	0.300 (7,62)	0.310 (7,87)	0.300 (7,62)
C MIN	0.245 (6,22)	0.245 (6,22)	0.220 (5,59)	0.245 (6,22)



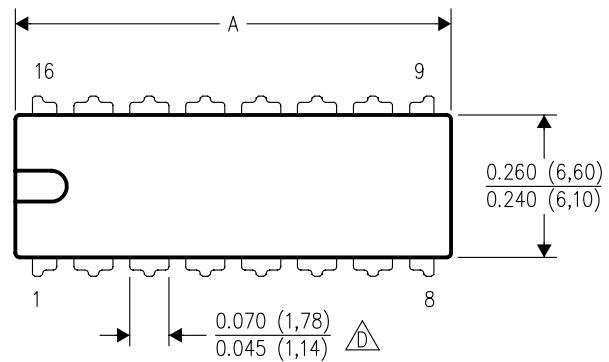
4040083/F 03/03

- NOTES:
- A. All linear dimensions are in inches (millimeters).
 - B. This drawing is subject to change without notice.
 - C. This package is hermetically sealed with a ceramic lid using glass frit.
 - D. Index point is provided on cap for terminal identification only on press ceramic glass frit seal only.
 - E. Falls within MIL STD 1835 GDIP1-T14, GDIP1-T16, GDIP1-T18 and GDIP1-T20.

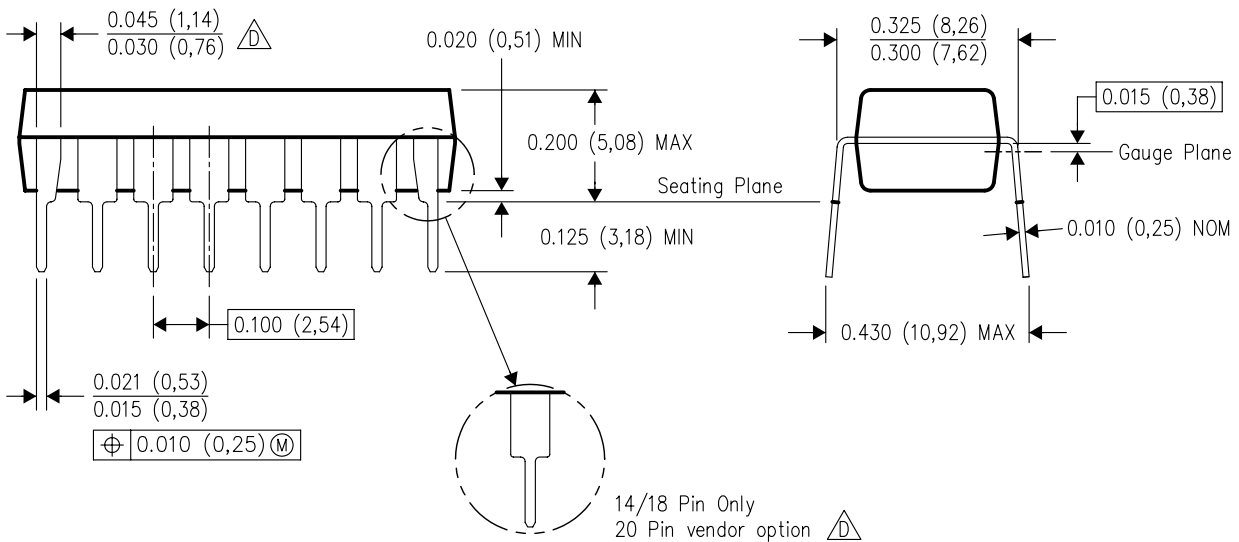
N (R-PDIP-T**)

16 PINS SHOWN

PLASTIC DUAL-IN-LINE PACKAGE



PINS **	14	16	18	20
DIM				
A MAX	0.775 (19,69)	0.775 (19,69)	0.920 (23,37)	1.060 (26,92)
A MIN	0.745 (18,92)	0.745 (18,92)	0.850 (21,59)	0.940 (23,88)
MS-001 VARIATION	AA	BB	AC	AD



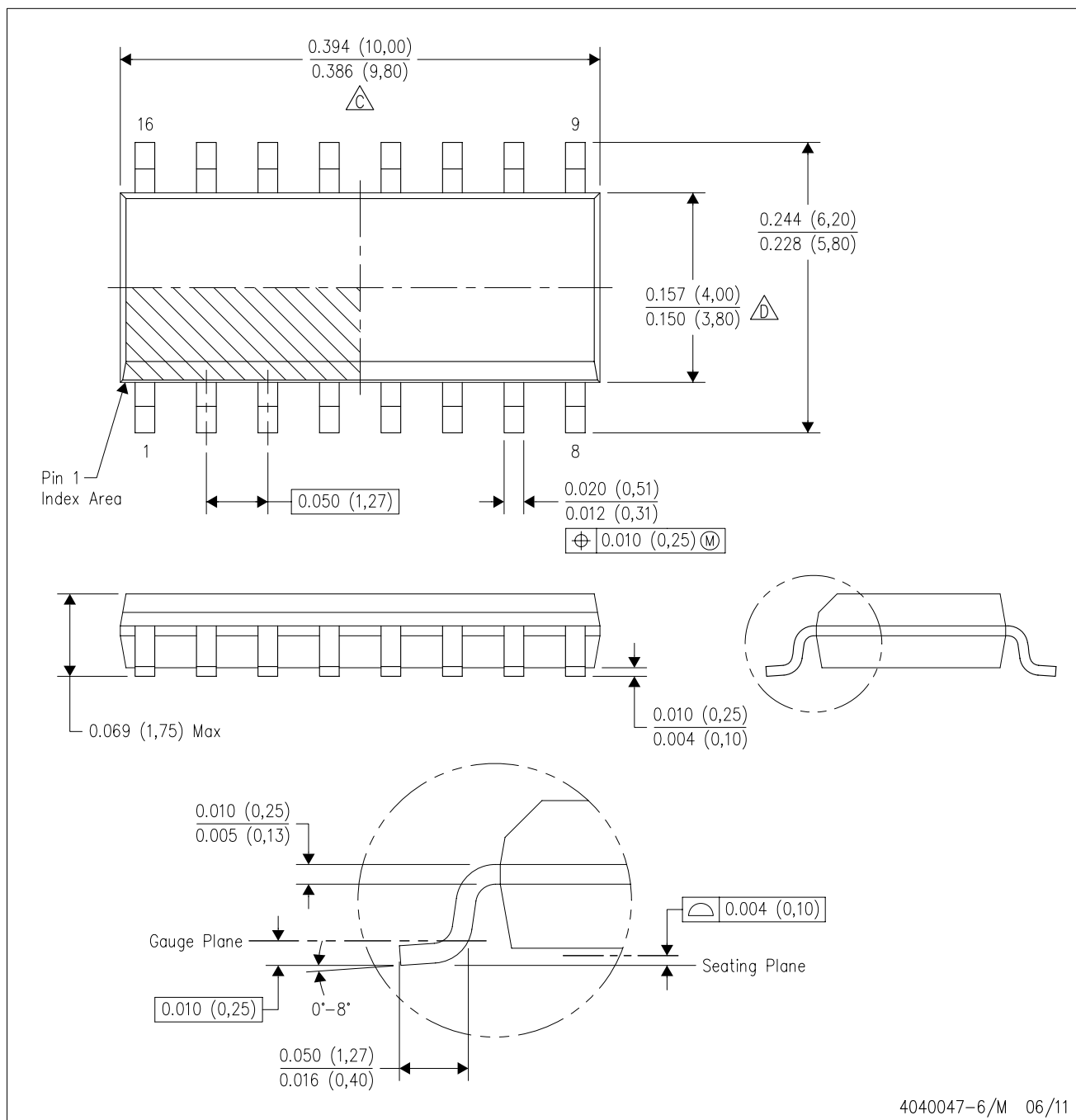
14/18 Pin Only
20 Pin vendor option

4040049/E 12/2002

- NOTES:
- A. All linear dimensions are in inches (millimeters).
 - B. This drawing is subject to change without notice.
 - Falls within JEDEC MS-001, except 18 and 20 pin minimum body length (Dim A).
 - The 20 pin end lead shoulder width is a vendor option, either half or full width.

D (R-PDSO-G16)

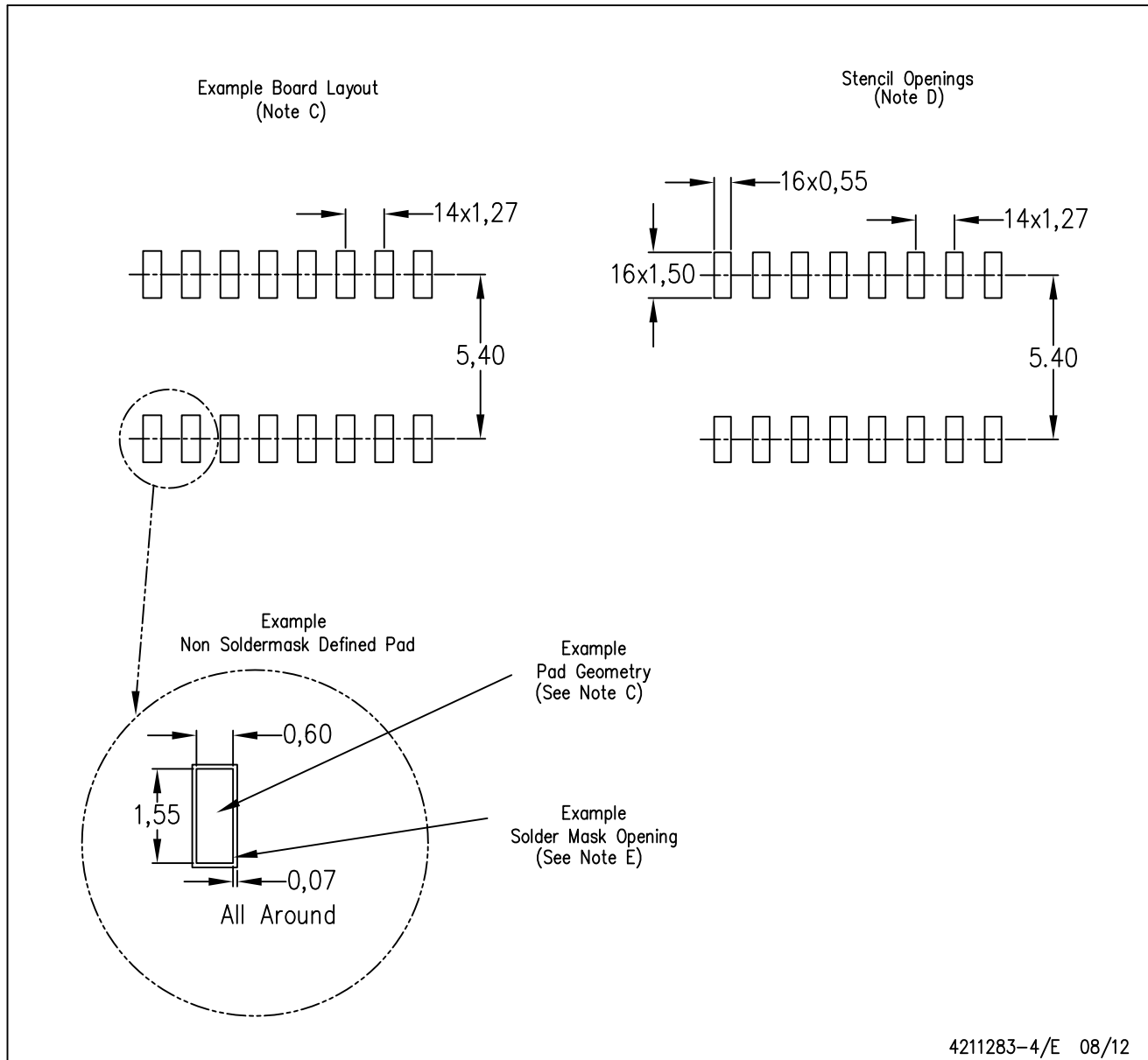
PLASTIC SMALL OUTLINE



- NOTES:
- A. All linear dimensions are in inches (millimeters).
 - B. This drawing is subject to change without notice.
 - $\triangle C$ Body length does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.006 (0,15) each side.
 - $\triangle D$ Body width does not include interlead flash. Interlead flash shall not exceed 0.017 (0,43) each side.
 - E. Reference JEDEC MS-012 variation AC.

D (R-PDSO-G16)

PLASTIC SMALL OUTLINE



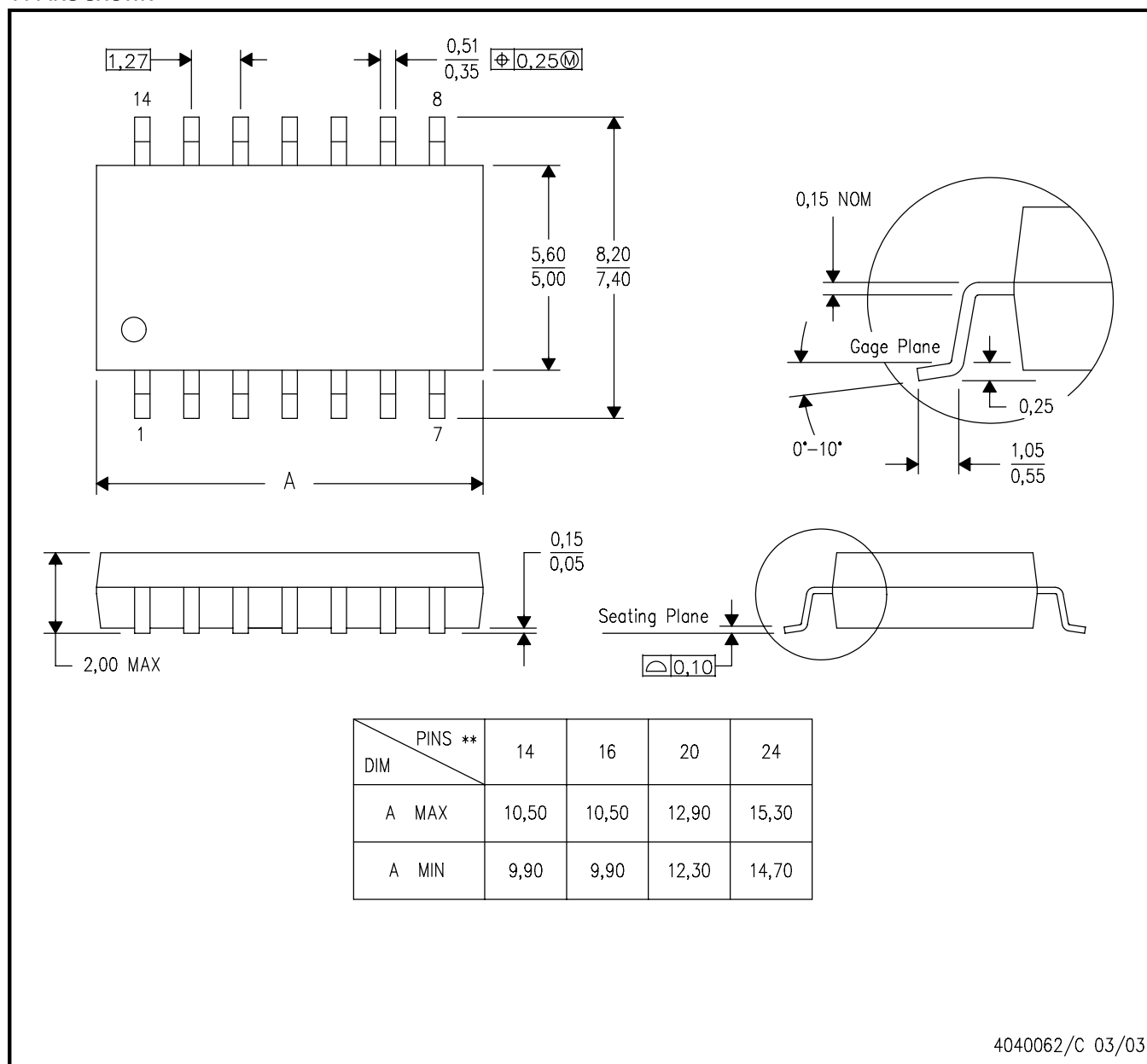
- NOTES:
- A. All linear dimensions are in millimeters.
 - B. This drawing is subject to change without notice.
 - C. Publication IPC-7351 is recommended for alternate designs.
 - D. Laser cutting apertures with trapezoidal walls and also rounding corners will offer better paste release. Customers should contact their board assembly site for stencil design recommendations. Refer to IPC-7525 for other stencil recommendations.
 - E. Customers should contact their board fabrication site for solder mask tolerances between and around signal pads.

MECHANICAL DATA

NS (R-PDSO-G**)

PLASTIC SMALL-OUTLINE PACKAGE

14-PINS SHOWN



- NOTES:
- A. All linear dimensions are in millimeters.
 - B. This drawing is subject to change without notice.
 - C. Body dimensions do not include mold flash or protrusion, not to exceed 0,15.

IMPORTANT NOTICE

Texas Instruments Incorporated and its subsidiaries (TI) reserve the right to make corrections, enhancements, improvements and other changes to its semiconductor products and services per JESD46, latest issue, and to discontinue any product or service per JESD48, latest issue. Buyers should obtain the latest relevant information before placing orders and should verify that such information is current and complete. All semiconductor products (also referred to herein as "components") are sold subject to TI's terms and conditions of sale supplied at the time of order acknowledgment.

TI warrants performance of its components to the specifications applicable at the time of sale, in accordance with the warranty in TI's terms and conditions of sale of semiconductor products. Testing and other quality control techniques are used to the extent TI deems necessary to support this warranty. Except where mandated by applicable law, testing of all parameters of each component is not necessarily performed.

TI assumes no liability for applications assistance or the design of Buyers' products. Buyers are responsible for their products and applications using TI components. To minimize the risks associated with Buyers' products and applications, Buyers should provide adequate design and operating safeguards.

TI does not warrant or represent that any license, either express or implied, is granted under any patent right, copyright, mask work right, or other intellectual property right relating to any combination, machine, or process in which TI components or services are used. Information published by TI regarding third-party products or services does not constitute a license to use such products or services or a warranty or endorsement thereof. Use of such information may require a license from a third party under the patents or other intellectual property of the third party, or a license from TI under the patents or other intellectual property of TI.

Reproduction of significant portions of TI information in TI data books or data sheets is permissible only if reproduction is without alteration and is accompanied by all associated warranties, conditions, limitations, and notices. TI is not responsible or liable for such altered documentation. Information of third parties may be subject to additional restrictions.

Resale of TI components or services with statements different from or beyond the parameters stated by TI for that component or service voids all express and any implied warranties for the associated TI component or service and is an unfair and deceptive business practice. TI is not responsible or liable for any such statements.

Buyer acknowledges and agrees that it is solely responsible for compliance with all legal, regulatory and safety-related requirements concerning its products, and any use of TI components in its applications, notwithstanding any applications-related information or support that may be provided by TI. Buyer represents and agrees that it has all the necessary expertise to create and implement safeguards which anticipate dangerous consequences of failures, monitor failures and their consequences, lessen the likelihood of failures that might cause harm and take appropriate remedial actions. Buyer will fully indemnify TI and its representatives against any damages arising out of the use of any TI components in safety-critical applications.

In some cases, TI components may be promoted specifically to facilitate safety-related applications. With such components, TI's goal is to help enable customers to design and create their own end-product solutions that meet applicable functional safety standards and requirements. Nonetheless, such components are subject to these terms.

No TI components are authorized for use in FDA Class III (or similar life-critical medical equipment) unless authorized officers of the parties have executed a special agreement specifically governing such use.

Only those TI components which TI has specifically designated as military grade or "enhanced plastic" are designed and intended for use in military/aerospace applications or environments. Buyer acknowledges and agrees that any military or aerospace use of TI components which have **not** been so designated is solely at the Buyer's risk, and that Buyer is solely responsible for compliance with all legal and regulatory requirements in connection with such use.

TI has specifically designated certain components as meeting ISO/TS16949 requirements, mainly for automotive use. In any case of use of non-designated products, TI will not be responsible for any failure to meet ISO/TS16949.

Products

Audio	www.ti.com/audio
Amplifiers	amplifier.ti.com
Data Converters	dataconverter.ti.com
DLP® Products	www.dlp.com
DSP	dsp.ti.com
Clocks and Timers	www.ti.com/clocks
Interface	interface.ti.com
Logic	logic.ti.com
Power Mgmt	power.ti.com
Microcontrollers	microcontroller.ti.com
RFID	www.ti-rfid.com
OMAP Applications Processors	www.ti.com/omap
Wireless Connectivity	www.ti.com/wirelessconnectivity

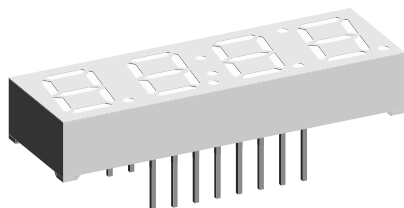
Applications

Automotive and Transportation	www.ti.com/automotive
Communications and Telecom	www.ti.com/communications
Computers and Peripherals	www.ti.com/computers
Consumer Electronics	www.ti.com/consumer-apps
Energy and Lighting	www.ti.com/energy
Industrial	www.ti.com/industrial
Medical	www.ti.com/medical
Security	www.ti.com/security
Space, Avionics and Defense	www.ti.com/space-avionics-defense
Video and Imaging	www.ti.com/video

TI E2E Community

e2e.ti.com

Clock Display



16770

DESCRIPTION

Four digit display, with 10 mm digit character size. Designed as clock display with active colon between digit two and three.

FEATURES

- High efficient AlInGAP technology
- Dark surface, white segments
- Common anode (TDC.1050m)
- Common cathode (TDC.1060m)
- Multiplex mode
- Recommended viewing distance up to 7 m
- Material categorization: For definitions of compliance please see www.vishay.com/doc?99912


RoHS
COMPLIANT

APPLICATIONS

- Clock modules for video/audio equipment, instrumentation, set top boxes

PRODUCT GROUP AND PACKAGE DATA

- Product group: Display
- Package: 10 mm clock
- Product series: Standard
- Angle of half intensity: $\pm 50^\circ$

PARTS TABLE

PART	COLOR	LUMINOUS INTENSITY (μcd)			at I_F (mA)	WAVELENGTH (nm)			at I_F (mA)	FORWARD VOLTAGE (V)			at I_F (mA)	CIRCUITRY
		MIN.	TYP.	MAX.		MIN.	TYP.	MAX.		MIN.	TYP.	MAX.		
TDCG1050m	Green	2800	4000	-	10	562	573	575	20	-	2	2.4	20	Common anode
TDCG1060m	Green	2800	4000	-	10	562	573	575	20	-	2	2.4	20	Common cathode
TDCR1050m	Red	4000	6000	-	10	-	631	-	20	-	2	2.4	20	Common anode
TDCR1060m	Red	4000	6000	-	10	-	631	-	20	-	2	2.4	20	Common cathode
TDCY1050m	Super yellow	4000	8000	-	10	-	589	-	20	-	2	2.4	20	Common anode
TDCY1060m	Super yellow	4000	8000	-	10	-	589	-	20	-	2	2.4	20	Common cathode

ABSOLUTE MAXIMUM RATINGS ($T_{\text{amb}} = 25^\circ\text{C}$, unless otherwise specified)

TDCG1050m, TDCG1060m, TDCR1050m, TDCR1060m, TDCY1050m, TDCY1060m

PARAMETER	TEST CONDITION	SYMBOL	VALUE	UNIT
Reverse voltage per segment		V_R	5	V
DC forward current per segment		I_F	25	mA
Peak forward current per segment	Duty 1/10 at 1 kHz	I_{FM}	160	mA
Power dissipation		P_V	60	mW
Operating temperature range		T_{amb}	- 40 to + 85	$^\circ\text{C}$
Storage temperature range		T_{stg}	- 40 to + 100	$^\circ\text{C}$
Soldering temperature		T_{sd}	260 ± 5	$^\circ\text{C}$

**OPTICAL AND ELECTRICAL CHARACTERISTICS** ($T_{amb} = 25\text{ }^{\circ}\text{C}$, unless otherwise specified)
TDCG1050m, TDCG1060m, GREEN

PARAMETER	TEST CONDITION	PART	SYMBOL	MIN.	TYP.	MAX.	UNIT
Luminous intensity per segment ⁽¹⁾	$I_F = 2\text{ mA}$	TDCG1050m	I_V	-	1000	-	μcd
		TDCG1060m					
	$I_F = 10\text{ mA}$	TDCG1050m	I_V	2800	4000	-	μcd
		TDCG1060m					
Luminous intensity of colon	$I_F = 2\text{ mA}$	TDCG1050m	I_V	-	200	-	μcd
		TDCG1060m					
	$I_F = 10\text{ mA}$	TDCG1050m	I_V	500	1200	-	μcd
		TDCG1060m					
Dominant wavelength	$I_F = 20\text{ mA}$	TDCG1050m, TDCG1060m	λ_d	562	573	575	nm
Peak wavelength	$I_F = 20\text{ mA}$		λ_p	-	575	-	nm
Spectral bandwidth	$I_F = 20\text{ mA}$		$\Delta\lambda$	-	20	-	nm
Forward voltage per segment or DP	$I_F = 20\text{ mA}$		V_F	-	2	2.4	V
Reverse current per segment or DP	$V_R = 5\text{ V}$		I_R	-	-	10	μA

Note

⁽¹⁾ $I_{Vmin.}$ and I_V groups are mean values of all segments (a to g, D1 to D4), matching factor within segments is ≥ 0.5 , excluding decimal points and colon.

OPTICAL AND ELECTRICAL CHARACTERISTICS ($T_{amb} = 25\text{ }^{\circ}\text{C}$, unless otherwise specified)
TDCR1050m, TDCR1060m, RED

PARAMETER	TEST CONDITION	PART	SYMBOL	MIN.	TYP.	MAX.	UNIT
Luminous intensity per segment ⁽¹⁾	$I_F = 2\text{ mA}$	TDCR1050m	I_V	-	1500	-	μcd
		TDCR1060m					
	$I_F = 10\text{ mA}$	TDCR1050m	I_V	4000	6000	-	μcd
		TDCR1060m					
Luminous intensity of colon	$I_F = 2\text{ mA}$	TDCR1050m	I_V	-	400	-	μcd
		TDCR1060m					
	$I_F = 10\text{ mA}$	TDCR1050m	I_V	500	800	-	μcd
		TDCR1060m					
Dominant wavelength	$I_F = 20\text{ mA}$	TDCR1050m, TDCR1060m	λ_d	-	631	-	nm
Peak wavelength	$I_F = 20\text{ mA}$		λ_p	-	639	-	nm
Spectral bandwidth	$I_F = 20\text{ mA}$		$\Delta\lambda$	-	20	-	nm
Forward voltage per segment or DP	$I_F = 20\text{ mA}$		V_F	-	2	2.4	V
Reverse current per segment or DP	$V_R = 5\text{ V}$		I_R	-	-	10	μA

Note

⁽¹⁾ $I_{Vmin.}$ and I_V groups are mean values of all segments (a to g, D1 to D4), matching factor within segments is ≥ 0.5 , excluding decimal points and colon.



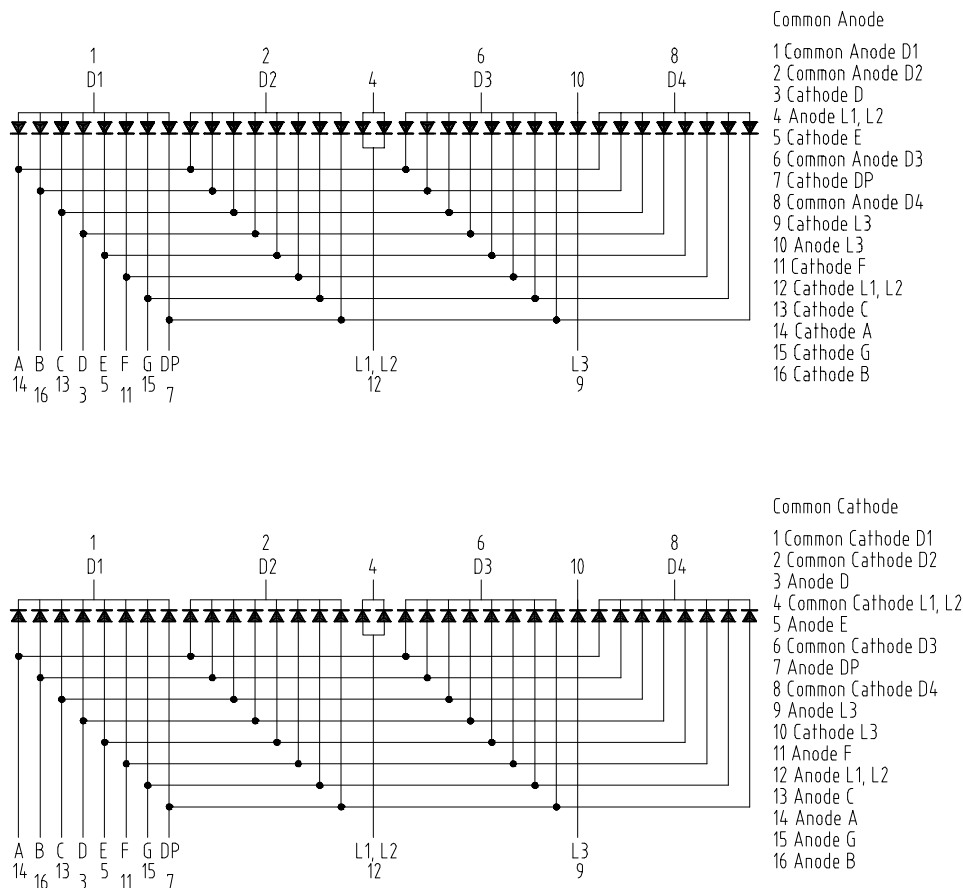
OPTICAL AND ELECTRICAL CHARACTERISTICS ($T_{amb} = 25\text{ }^{\circ}\text{C}$, unless otherwise specified) TDCY1050m, TDCY1060m, SUPER YELLOW

PARAMETER	TEST CONDITION	PART	SYMBOL	MIN.	TYP.	MAX.	UNIT
Luminous intensity per segment ⁽¹⁾	$I_F = 2\text{ mA}$	TDCY1050m	I_V	-	1500	-	μcd
		TDCY1060m					
	$I_F = 10\text{ mA}$	TDCY1050m	I_V	4000	8000	-	μcd
		TDCY1060m					
Luminous intensity of colon	$I_F = 2\text{ mA}$	TDCY1050m	I_V	-	400	-	μcd
		TDCY1060m					
	$I_F = 10\text{ mA}$	TDCY1050m	I_V	500	1000	-	μcd
		TDCY1060m					
Dominant wavelength	$I_F = 20\text{ mA}$	TDCY1050m, TDCY1060m	λ_d	-	589	-	nm
Peak wavelength	$I_F = 20\text{ mA}$		λ_p	-	591	-	nm
Spectral bandwidth	$I_F = 20\text{ mA}$		$\Delta\lambda$	-	15	-	nm
Forward voltage per segment or DP	$I_F = 20\text{ mA}$		V_F	-	2	2.4	V
Reverse current per segment or DP	$V_R = 5\text{ V}$		I_R	-	-	10	μA

Note

⁽¹⁾ $I_{Vmin.}$ and I_V groups are mean values of all segments (a to g, D1 to D4), matching factor within segments is ≥ 0.5 , excluding decimal points and colon.

PINNING



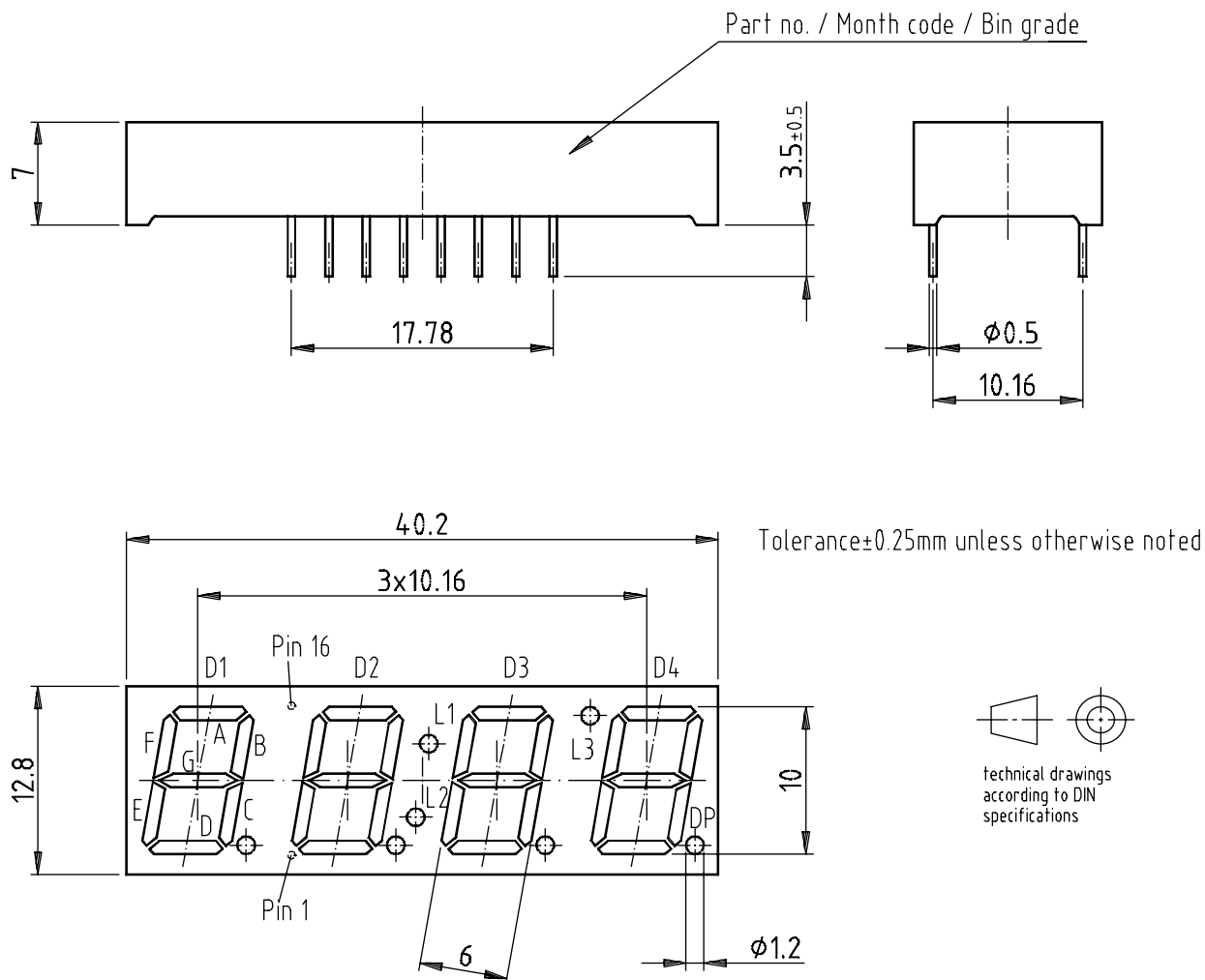
Drawing-No.: 6.544-5332.01-4 Bl. 2

Issue: 1; 20.02.02

16715



PACKAGE DIMENSIONS in millimeters



Drawing-No.: 6.544-5332.01-4 Bl. 1

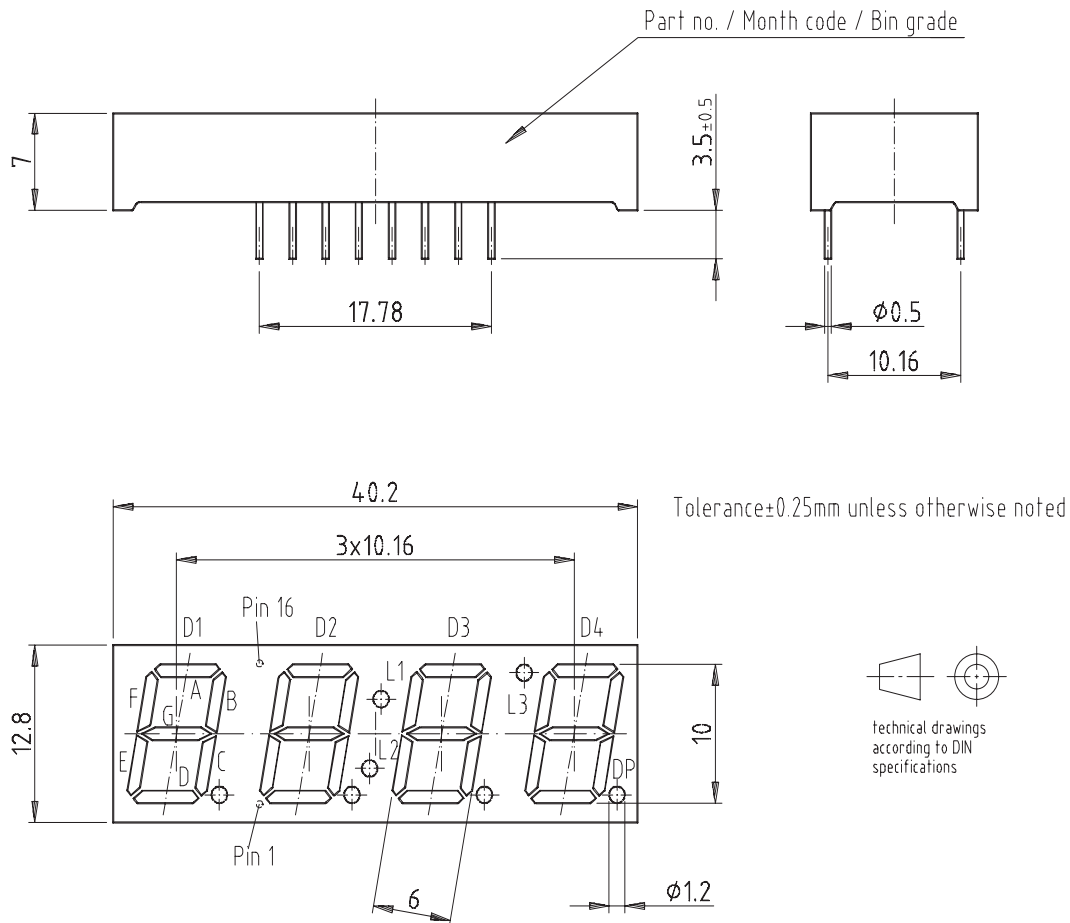
Issue: 3; 27.02.02

16764



Display-10 mm Clock Multiplex

Package Dimensions in mm



Drawing-No.: 6.544-5332.01-4 Bl. 1

Issue: 3; 27.02.02

16764

Ozone Depleting Substances Policy Statement

It is the policy of **Vishay Semiconductor GmbH** to

1. Meet all present and future national and international statutory requirements.
2. Regularly and continuously improve the performance of our products, processes, distribution and operating systems with respect to their impact on the health and safety of our employees and the public, as well as their impact on the environment.

It is particular concern to control or eliminate releases of those substances into the atmosphere which are known as ozone depleting substances (ODSs).

The Montreal Protocol (1987) and its London Amendments (1990) intend to severely restrict the use of ODSs and forbid their use within the next ten years. Various national and international initiatives are pressing for an earlier ban on these substances.

Vishay Semiconductor GmbH has been able to use its policy of continuous improvements to eliminate the use of ODSs listed in the following documents.

1. Annex A, B and list of transitional substances of the Montreal Protocol and the London Amendments respectively
2. Class I and II ozone depleting substances in the Clean Air Act Amendments of 1990 by the Environmental Protection Agency (EPA) in the USA
3. Council Decision 88/540/EEC and 91/690/EEC Annex A, B and C (transitional substances) respectively.

Vishay Semiconductor GmbH can certify that our semiconductors are not manufactured with ozone depleting substances and do not contain such substances.

**We reserve the right to make changes to improve technical design
and may do so without further notice.**

Parameters can vary in different applications. All operating parameters must be validated for each customer application by the customer. Should the buyer use Vishay Semiconductors products for any unintended or unauthorized application, the buyer shall indemnify Vishay Semiconductors against all claims, costs, damages, and expenses, arising out of, directly or indirectly, any claim of personal damage, injury or death associated with such unintended or unauthorized use.

Vishay Semiconductor GmbH, P.O.B. 3535, D-74025 Heilbronn, Germany
Telephone: 49 (0)7131 67 2831, Fax number: 49 (0)7131 67 2423



Disclaimer

ALL PRODUCT, PRODUCT SPECIFICATIONS AND DATA ARE SUBJECT TO CHANGE WITHOUT NOTICE TO IMPROVE RELIABILITY, FUNCTION OR DESIGN OR OTHERWISE.

Vishay Intertechnology, Inc., its affiliates, agents, and employees, and all persons acting on its or their behalf (collectively, "Vishay"), disclaim any and all liability for any errors, inaccuracies or incompleteness contained in any datasheet or in any other disclosure relating to any product.

Vishay makes no warranty, representation or guarantee regarding the suitability of the products for any particular purpose or the continuing production of any product. To the maximum extent permitted by applicable law, Vishay disclaims (i) any and all liability arising out of the application or use of any product, (ii) any and all liability, including without limitation special, consequential or incidental damages, and (iii) any and all implied warranties, including warranties of fitness for particular purpose, non-infringement and merchantability.

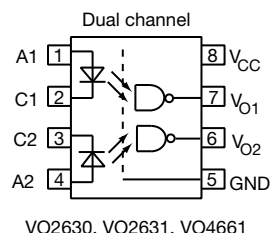
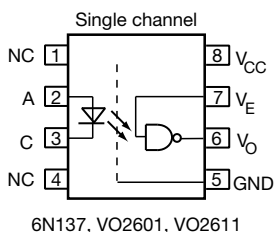
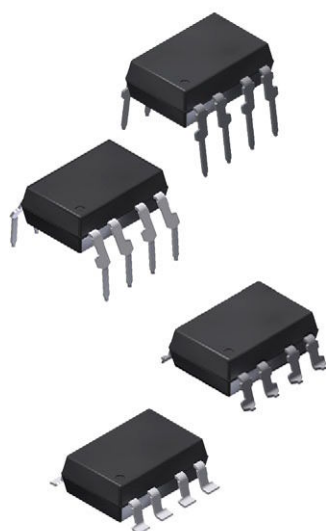
Statements regarding the suitability of products for certain types of applications are based on Vishay's knowledge of typical requirements that are often placed on Vishay products in generic applications. Such statements are not binding statements about the suitability of products for a particular application. It is the customer's responsibility to validate that a particular product with the properties described in the product specification is suitable for use in a particular application. Parameters provided in datasheets and / or specifications may vary in different applications and performance may vary over time. All operating parameters, including typical parameters, must be validated for each customer application by the customer's technical experts. Product specifications do not expand or otherwise modify Vishay's terms and conditions of purchase, including but not limited to the warranty expressed therein.

Except as expressly indicated in writing, Vishay products are not designed for use in medical, life-saving, or life-sustaining applications or for any other application in which the failure of the Vishay product could result in personal injury or death. Customers using or selling Vishay products not expressly indicated for use in such applications do so at their own risk. Please contact authorized Vishay personnel to obtain written terms and conditions regarding products designed for such applications.

No license, express or implied, by estoppel or otherwise, to any intellectual property rights is granted by this document or by any conduct of Vishay. Product names and markings noted herein may be trademarks of their respective owners.



High Speed Optocoupler, Single and Dual, 10 MBd



FEATURES

- Choice of CMR performance of 15 kV/μs, 5 kV/μs, and 1000 V/μs
- High speed: 10 MBd typical
- +5 V CMOS compatibility
- Pure tin leads
- Guaranteed AC and DC performance over temperature
- Meets IEC 60068-2-42 (SO₂) and IEC 60068-2-43 (H₂S) requirements
- Low input current capability of 5 mA
- Material categorization: for definitions of compliance please see www.vishay.com/doc299912


RoHS
COMPLIANT

APPLICATIONS

- Microprocessor system interface
- PLC, ATE input / output isolation
- Computer peripheral interface
- Digital fieldbus isolation: CC-link, DeviceNet, profibus, SDS
- High speed A/D and D/A conversion
- AC plasma display panel level shifting
- Multiplexed data transmission
- Digital control power supply
- Ground loop elimination, noise isolation

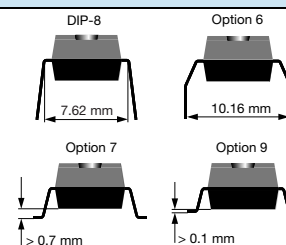
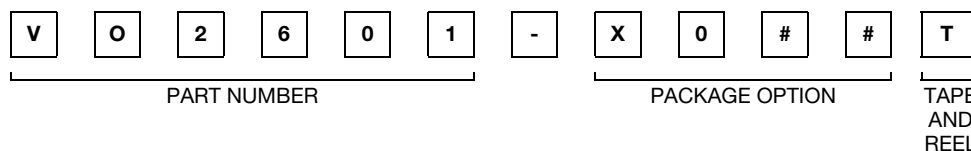
AGENCY APPROVALS

- UL1577
- cUL
- DIN EN 60747-5-5 (VDE 0884-5) available with option 1
- BS EN 60950-1
- CQC GB8898-2011, GB4943.1-2011

DESCRIPTION

The 6N137, VO2601, and VO2611 are single channel 10 MBd optocouplers utilizing a high efficient input LED coupled with an integrated optical photodiode IC detector. The detector has an open drain NMOS-transistor output, providing less leakage compared to an open collector Schottky clamped transistor output. The VO2630, VO2631, and VO4661 are dual channel 10 MBd optocouplers. For the single channel type, an enable function on pin 7 allows the detector to be strobed. The internal shield provides a guaranteed common mode transient immunity of 5 kV/μs for the VO2601 and VO2631 and 15 kV/μs for the VO2611 and VO4661. The use of a 0.1 μF bypass capacitor connected between pin 5 and 8 is recommended.

ORDERING INFORMATION



AGENCY CERTIFIED/PACKAGE	CHANNELS 1			CHANNELS 2		
	CMR (V/μs)			CMR (V/μs)		
	1000	5000	15 000	1000	5000	15 000
BSI, UL, cUL						
DIP-8	6N137	VO2601	VO2611	VO2630	VO2631	VO4661
DIP-8, 400 mil (option 6)	6N137-X006	VO2601-X006	VO2611-X006	VO2630-X006	VO2631-X006	VO4661-X006
SMD-8 (option 7)	6N137-X007T	VO2601-X007T	VO2611-X007T	VO2630-X007T	VO2631-X007T	VO4661-X007T
SMD-8 (option 9)	6N137-X009T	-	-	VO2630-X009T	-	-
VDE, BSI, UL, cUL	1000	5000	15 000	1000	5000	15 000
DIP-8, 400 mil (option 6)	-	VO2601-X016	VO2611-X016	-	VO2631-X016	-
SMD-8 (option 7)	-	VO2601-X017T	VO2611-X017T	-	VO2631-X017T	-



TRUTH TABLE (positive logic)		
LED	ENABLE	OUTPUT
On	H	L
Off	H	H
On	L	H
Off	L	H
On	NC	L
Off	NC	H

ABSOLUTE MAXIMUM RATINGS ($T_{amb} = 25\text{ }^{\circ}\text{C}$, unless otherwise specified)				
PARAMETER	CONDITIONS	SYMBOL	VALUE	UNIT
INPUT				
Average forward current (single channel)		I_F	20	mA
Average forward current (per channel for dual channel)		I_F	15	mA
Reverse input voltage		V_R	5	V
Enable input voltage		V_E	$V_{CC} + 0.5\text{ V}$	V
Enable input current		I_E	5	mA
Surge current	$t = 100\text{ }\mu\text{s}$	I_{FSM}	200	mA
Output power dissipation (single channel)		P_{diss}	35	mW
Output power dissipation (per channel for dual channel)		P_{diss}	25	mW
OUTPUT				
Supply voltage	1 min maximum	V_{CC}	7	V
Output current		I_O	50	mA
Output voltage		V_O	7	V
Output power dissipation (single channel)		P_{diss}	85	mW
Output power dissipation (per channel for dual channel)		P_{diss}	60	mW
COUPLER				
Storage temperature		T_{stg}	-55 to +150	$^{\circ}\text{C}$
Operating temperature		T_{amb}	-40 to +100	$^{\circ}\text{C}$
Lead solder temperature	for 10 s		260	$^{\circ}\text{C}$
Solder reflow temperature			260	$^{\circ}\text{C}$

Note

- Stresses in excess of the absolute maximum ratings can cause permanent damage to the device. Functional operation of the device is not implied at these or any other conditions in excess of those given in the operational sections of this document. Exposure to absolute maximum ratings for extended periods of the time can adversely affect reliability.

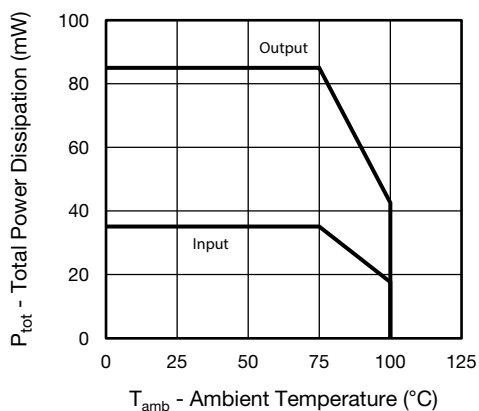


Fig. 1 - Total Power Dissipation vs. Ambient Temperature (single channel)

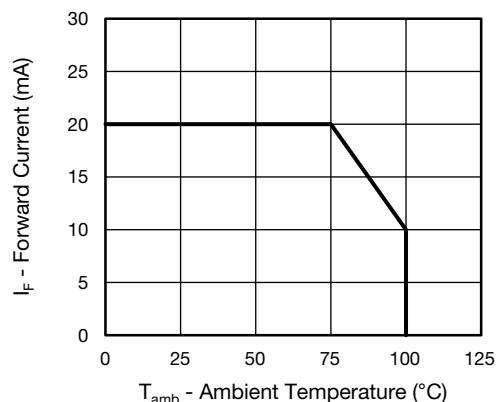


Fig. 3 - Forward Current vs. Ambient Temperature (single channel)

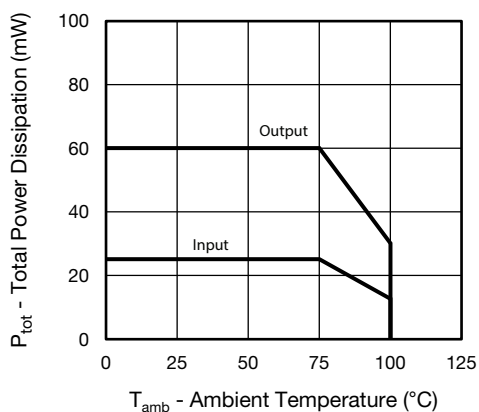


Fig. 2 - Total Power Dissipation vs. Ambient Temperature (dual channel)

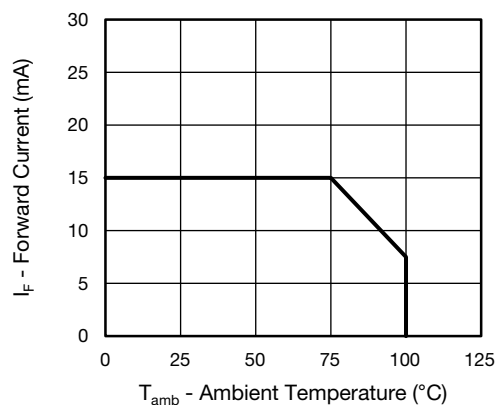


Fig. 4 - Forward Current vs. Ambient Temperature (dual channel)

RECOMMENDED OPERATING CONDITIONS					
PARAMETER	TEST CONDITION	SYMBOL	MIN.	MAX.	UNIT
Operating temperature		T _{amb}	-40	100	°C
Supply voltage		V _{CC}	4.5	5.5	V
Input current low level		I _{FL}	0	250	μA
Input current high level		I _{FH}	5	15	mA
Logic high enable voltage		V _{EH}	2	V _{CC}	V
Logic low enable voltage		V _{EL}	0	0.8	V
Output pull up resistor		R _L	330	4K	Ω
Fanout	R _L = 1 kΩ	N	-	5	-



ELECTRICAL CHARACTERISTICS ($T_{amb} = 25\text{ }^{\circ}\text{C}$, unless otherwise specified)						
PARAMETER	TEST CONDITION	SYMBOL	MIN.	TYP.	MAX.	UNIT
INPUT						
Input forward voltage	$I_F = 10\text{ mA}$	V_F	1.1	1.4	1.7	V
Reverse current	$V_R = 5\text{ V}$	I_R	-	0.01	10	μA
Input capacitance	$f = 1\text{ MHz}$, $V_F = 0\text{ V}$	C_I	-	55	-	pF
OUTPUT						
High level supply current (single channel)	$V_E = 0.5\text{ V}$, $I_F = 0\text{ mA}$	I_{CCH}	-	4.1	7	mA
	$V_E = V_{CC}$, $I_F = 0\text{ mA}$	I_{CCH}	-	3.3	6	mA
High level supply current (dual channel)	$I_F = 0\text{ mA}$	I_{CCH}	-	6.5	12	mA
Low level supply current (single channel)	$V_E = 0.5\text{ V}$, $I_F = 10\text{ mA}$	I_{CCL}	-	4	7	mA
	$V_E = V_{CC}$, $I_F = 10\text{ mA}$	I_{CCL}	-	3.3	6	mA
Low level supply current (dual channel)	$I_F = 10\text{ mA}$	I_{CCL}	-	6.5	12	mA
High level output current	$V_E = 2\text{ V}$, $V_{CC} = 5.5\text{ V}$, $I_F = 250\text{ }\mu\text{A}$	I_{OH}	-	0.002	1	μA
Low level output voltage	$V_E = 2\text{ V}$, $I_F = 5\text{ mA}$, I_{OL} (sinking) = 13 mA	V_{OL}	-	0.2	0.6	V
Input threshold current	$V_E = 2\text{ V}$, $V_{CC} = 5.5\text{ V}$, I_{OL} (sinking) = 13 mA	I_{TH}	-	2.4	5	mA
High level enable current	$V_E = 2\text{ V}$	I_{EH}	-	-0.6	-1.6	mA
Low level enable current	$V_E = 0.5\text{ V}$	I_{EL}	-	-0.8	-1.6	mA
High level enable voltage		V_{EH}	2	-	-	V
Low level enable voltage		V_{EL}	-	-	0.8	V

Note

- Minimum and maximum values are testing requirements. Typical values are characteristics of the device and are the result of engineering evaluation. Typical values are for information only and are not part of the testing requirements.

SWITCHING CHARACTERISTICS						
PARAMETER	TEST CONDITION	SYMBOL	MIN.	TYP.	MAX.	UNIT
Propagation delay time to high output level	$R_L = 350\text{ }\Omega$, $C_L = 15\text{ pF}$	t_{PLH}	20	48	75 ⁽¹⁾	ns
		t_{PLH}	-	-	100	ns
Propagation delay time to low output level	$R_L = 350\text{ }\Omega$, $C_L = 15\text{ pF}$	t_{PHL}	25	50	75 ⁽¹⁾	ns
		t_{PHL}	-	-	100	ns
Pulse width distortion	$R_L = 350\text{ }\Omega$, $C_L = 15\text{ pF}$	$ t_{PHL} - t_{PLH} $	-	2.9	35	ns
Propagation delay skew	$R_L = 350\text{ }\Omega$, $C_L = 15\text{ pF}$	t_{PSK}	-	8	40	ns
Output rise time (10 % to 90 %)	$R_L = 350\text{ }\Omega$, $C_L = 15\text{ pF}$	t_r	-	23	-	ns
Output fall time (90 % to 10 %)	$R_L = 350\text{ }\Omega$, $C_L = 15\text{ pF}$	t_f	-	7	-	ns
Propagation delay time of enable from V_{EH} to V_{EL}	$R_L = 350\text{ }\Omega$, $C_L = 15\text{ pF}$, $V_{EL} = 0\text{ V}$, $V_{EH} = 3\text{ V}$	t_{ELH}	-	12	-	ns
Propagation delay time of enable from V_{EL} to V_{EH}	$R_L = 350\text{ }\Omega$, $C_L = 15\text{ pF}$, $V_{EL} = 0\text{ V}$, $V_{EH} = 3\text{ V}$	t_{EHL}	-	11	-	ns

Notes

- Over recommended temperature ($T_{amb} = -40\text{ }^{\circ}\text{C}$ to $+100\text{ }^{\circ}\text{C}$), $V_{CC} = 5\text{ V}$, $I_F = 7.5\text{ mA}$ unless otherwise specified. All typicals at $T_{amb} = 25\text{ }^{\circ}\text{C}$, $V_{CC} = 5\text{ V}$.
- ⁽¹⁾ 75 ns applies to the 6N137 only, a JEDEC® registered specification

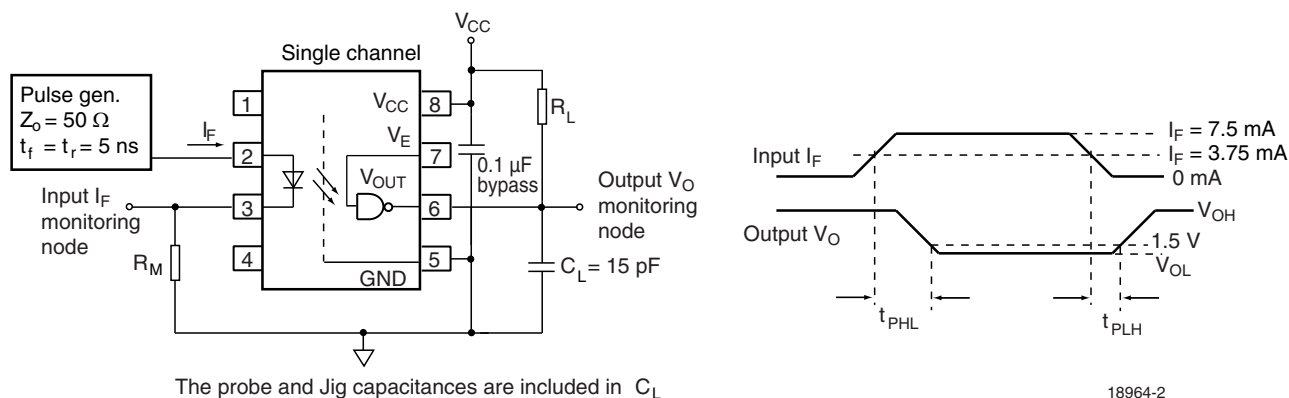


Fig. 5 - Single Channel Test Circuit for t_{PLH} , t_{PHL} , t_r and t_f

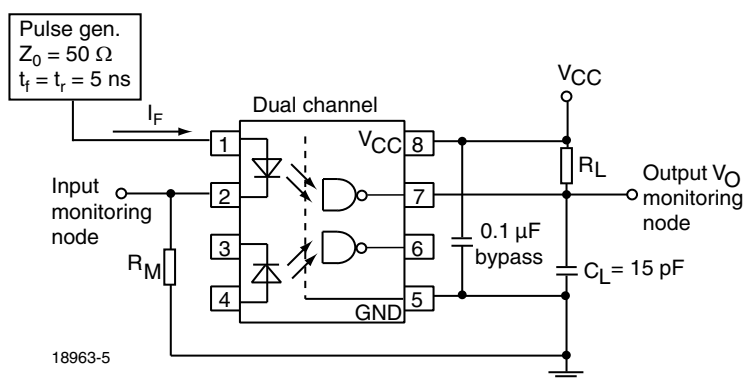


Fig. 6 - Dual Channel Test Circuit for t_{PLH} , t_{PHL} , t_r and t_f

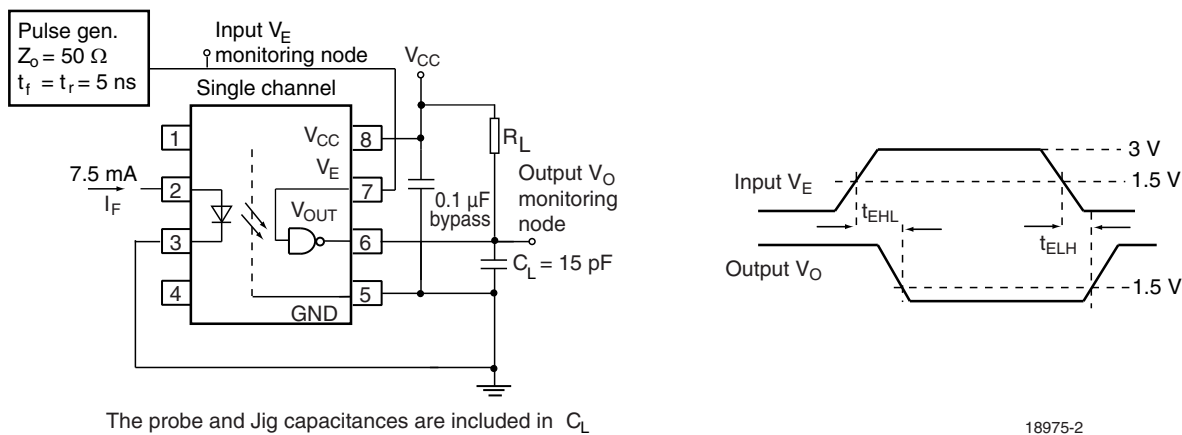


Fig. 7 - Single Channel Test Circuit for t_{EHL} and t_{ELH}

COMMON MODE TRANSIENT IMMUNITY ($T_{amb} = 25\text{ }^{\circ}\text{C}$, unless otherwise specified)						
PARAMETER	TEST CONDITION	SYMBOL	MIN.	TYP.	MAX.	UNIT
Common mode transient immunity	$ V_{CM} = 10\text{ V}$, $V_{CC} = 5\text{ V}$, $I_F = 0\text{ mA}$, $V_{O(min.)} = 2\text{ V}$, $R_L = 350\text{ }\Omega$, $T_{amb} = 25\text{ }^{\circ}\text{C}$ (1)	$ CM_H $	1000			V/ μs
	$ V_{CM} = 50\text{ V}$, $V_{CC} = 5\text{ V}$, $I_F = 0\text{ mA}$, $V_{O(min.)} = 2\text{ V}$, $R_L = 350\text{ }\Omega$, $T_{amb} = 25\text{ }^{\circ}\text{C}$ (2)	$ CM_H $	5000	10 000		V/ μs
	$ V_{CM} = 1\text{ kV}$, $V_{CC} = 5\text{ V}$, $I_F = 0\text{ mA}$, $V_{O(min.)} = 2\text{ V}$, $R_L = 350\text{ }\Omega$, $T_{amb} = 25\text{ }^{\circ}\text{C}$ (3)	$ CM_H $	15 000	25 000		V/ μs
	$ V_{CM} = 10\text{ V}$, $V_{CC} = 5\text{ V}$, $I_F = 7.5\text{ mA}$, $V_{O(max.)} = 0.8\text{ V}$, $R_L = 350\text{ }\Omega$, $T_{amb} = 25\text{ }^{\circ}\text{C}$ (1)	$ CM_L $	1000			V/ μs
	$ V_{CM} = 50\text{ V}$, $V_{CC} = 5\text{ V}$, $I_F = 7.5\text{ mA}$, $V_{O(max.)} = 0.8\text{ V}$, $R_L = 350\text{ }\Omega$, $T_{amb} = 25\text{ }^{\circ}\text{C}$ (2)	$ CM_L $	5000	10 000		V/ μs
	$ V_{CM} = 1\text{ kV}$, $V_{CC} = 5\text{ V}$, $I_F = 7.5\text{ mA}$, $V_{O(max.)} = 0.8\text{ V}$, $R_L = 350\text{ }\Omega$, $T_{amb} = 25\text{ }^{\circ}\text{C}$ (3)	$ CM_L $	15 000	25 000		V/ μs

Notes

- (1) For 6N137 and VO2630
(2) For VO2601 and VO2631
(3) For VO2611 and VO4661

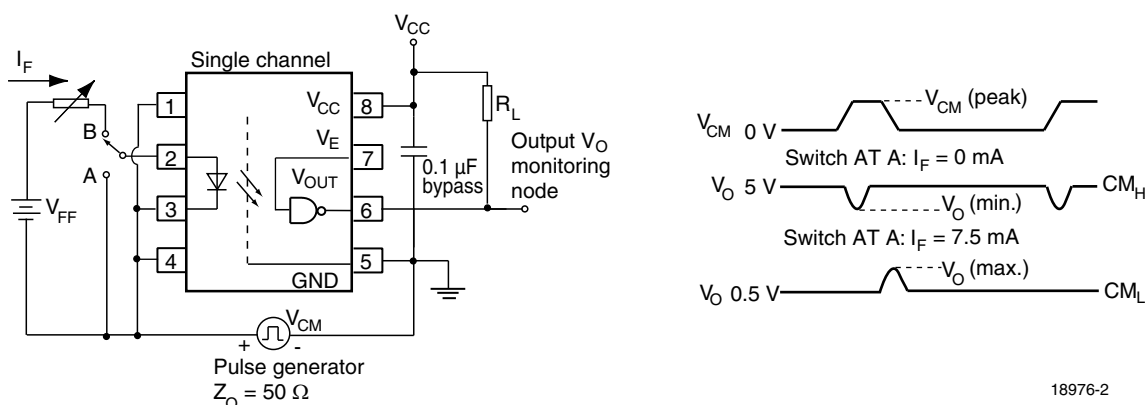


Fig. 8 - Single Channel Test Circuit for Common Mode Transient Immunity

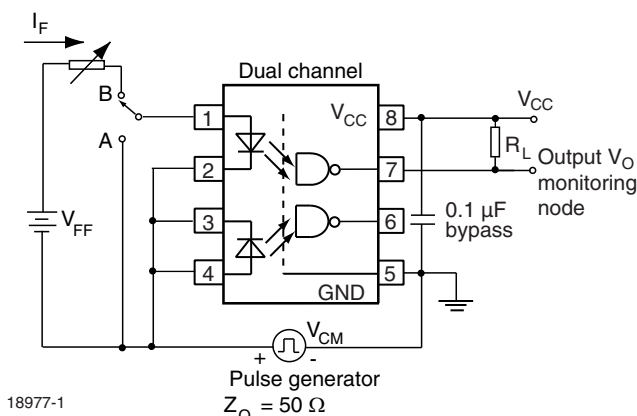


Fig. 9 - Dual Channel Test Circuit for Common Mode Transient Immunity



SAFETY AND INSULATION RATINGS				
PARAMETER	TEST CONDITION	SYMBOL	VALUE	UNIT
Climatic classification	According to IEC 68 part 1		55 / 100 / 21	
Pollution degree	According to DIN VDE 0109		2	
Comparative tracking index	Insulation group IIIa	CTI	175	
Maximum rated withstanding isolation voltage	According to UL1577, t = 1 min	V_{ISO}	5300	V_{RMS}
Maximum transient isolation voltage	According to DIN EN 60747-5-5	V_{IOTM}	8000	V_{peak}
Maximum repetitive peak isolation voltage	According to DIN EN 60747-5-5	V_{IORM}	890	V_{peak}
Isolation resistance	$T_{amb} = 25\text{ }^{\circ}\text{C}$, $V_{IO} = 500\text{ V}$	R_{IO}	$\geq 10^{12}$	Ω
	$T_{amb} = 100\text{ }^{\circ}\text{C}$, $V_{IO} = 500\text{ V}$	R_{IO}	$\geq 10^{11}$	Ω
Output safety power		P_{SO}	500	mW
Input safety current		I_{SI}	300	mA
Input safety temperature		T_S	175	$^{\circ}\text{C}$
Creepage distance	DIP-8		≥ 7	mm
Clearance distance			≥ 7	mm
Creepage distance	DIP-8, 400 mil (option 6)		≥ 8	mm
Clearance distance			≥ 8	mm
Creepage distance	SMD-8 (option 7)		≥ 8	mm
Clearance distance			≥ 8	mm
Creepage distance	SMD-8 (option 9)		≥ 8	mm
Clearance distance			≥ 8	mm
Insulation thickness		DTI	≥ 0.4	mm

Note

- As per IEC 60747-5-5, § 7.4.3.8.2, this optocoupler is suitable for “safe electrical insulation” only within the safety ratings. Compliance with the safety ratings shall be ensured by means of protective circuits.

TYPICAL CHARACTERISTICS ($T_{amb} = 25\text{ }^{\circ}\text{C}$, unless otherwise specified)

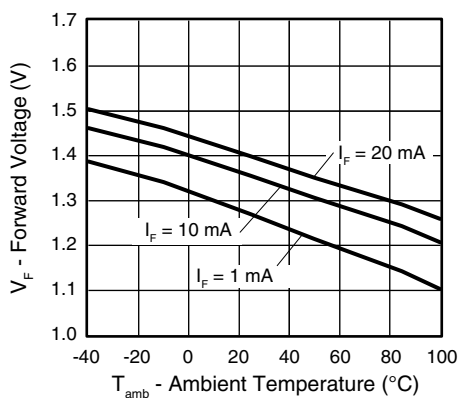


Fig. 10 - Forward Voltage vs. Ambient Temperature

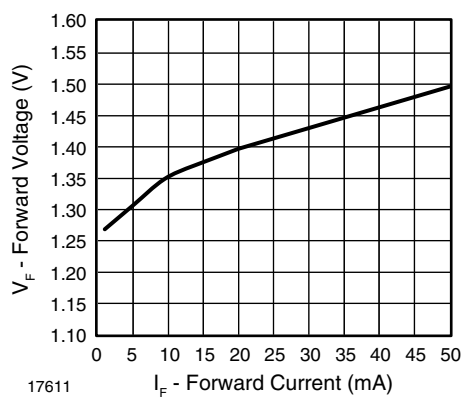


Fig. 11 - Forward Voltage vs. Forward Current

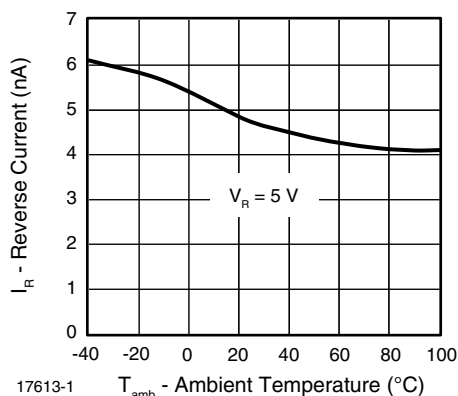


Fig. 12 - Reverse Current vs. Ambient Temperature

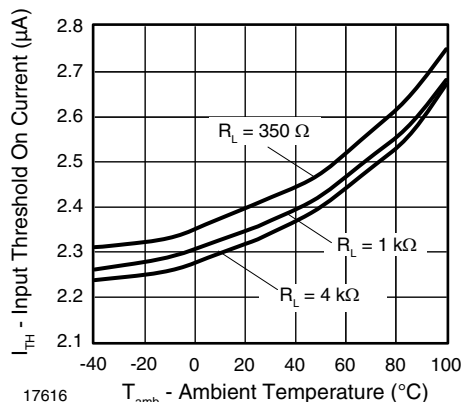


Fig. 15 - Input Threshold On Current vs. Ambient Temperature

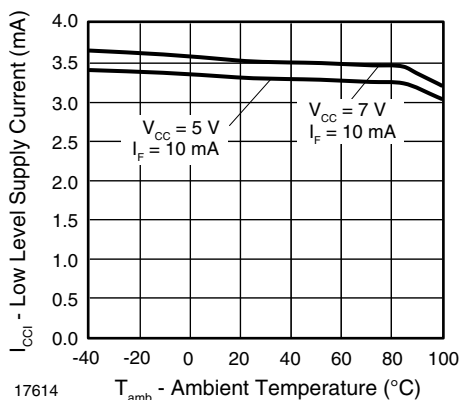


Fig. 13 - Low Level Supply Current vs. Ambient Temperature

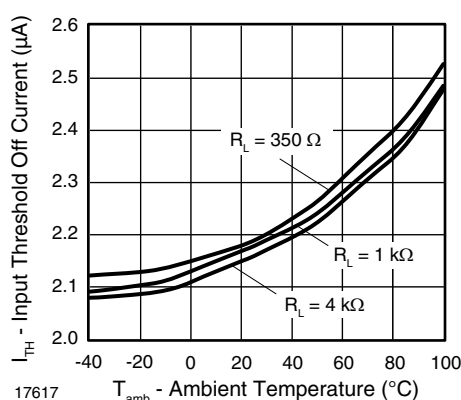


Fig. 16 - Input Threshold Off Current vs. Ambient Temperature

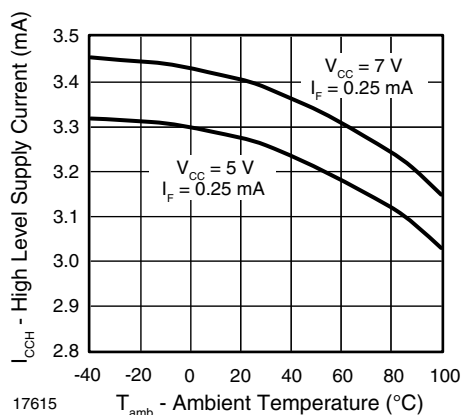


Fig. 14 - High Level Supply Current vs. Ambient Temperature

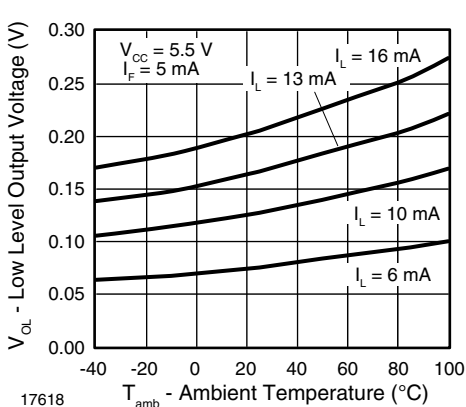


Fig. 17 - Low Level Output Voltage vs. Ambient Temperature

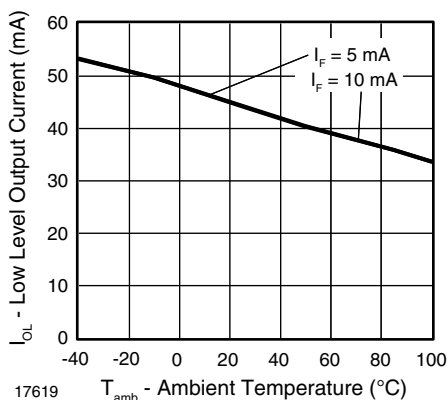


Fig. 18 - Low Level Output Current vs. Ambient Temperature

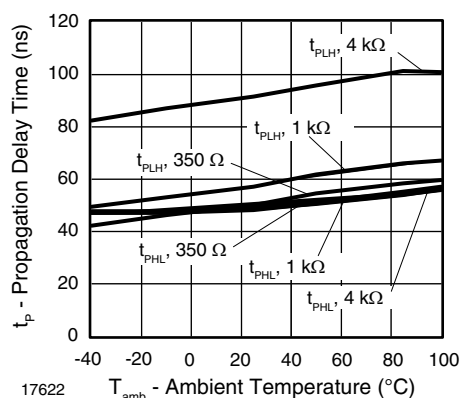


Fig. 21 - Propagation Delay vs. Ambient Temperature

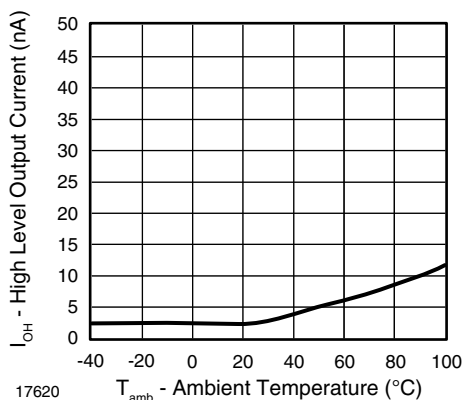


Fig. 19 - High Level Output Current vs. Ambient Temperature

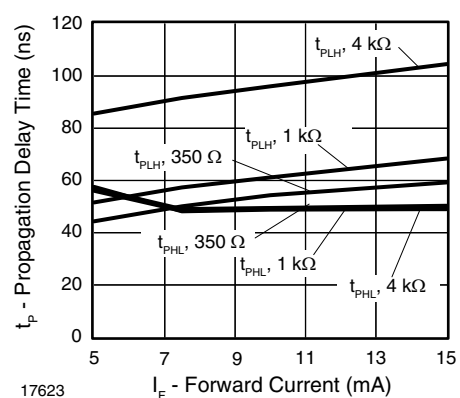


Fig. 22 - Propagation Delay vs. Forward Current

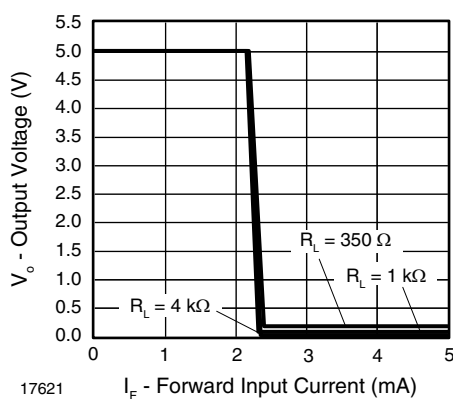


Fig. 20 - Output Voltage vs. Forward Input Current

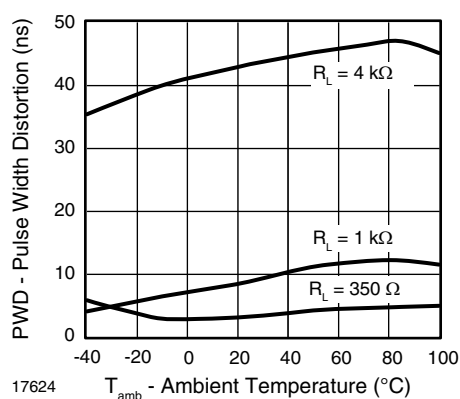


Fig. 23 - Pulse Width Distortion vs. Ambient Temperature

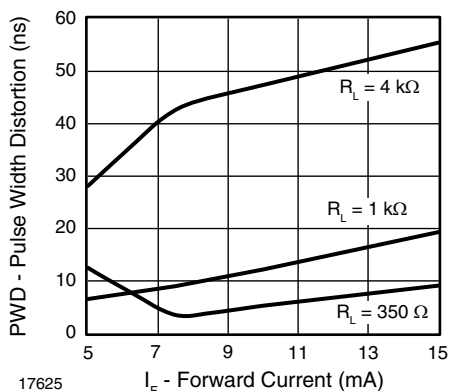


Fig. 24 - Pulse Width Distortion vs. Forward Current

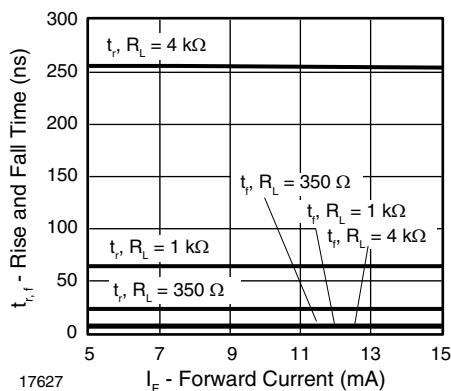


Fig. 26 - Rise and Fall Time vs. Forward Current

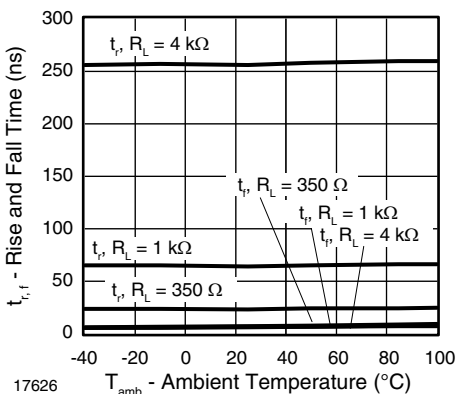


Fig. 25 - Rise and Fall Time vs. Ambient Temperature

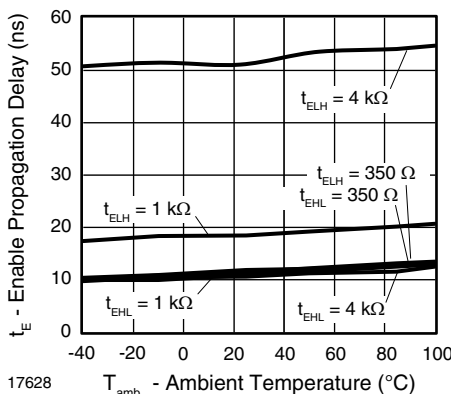
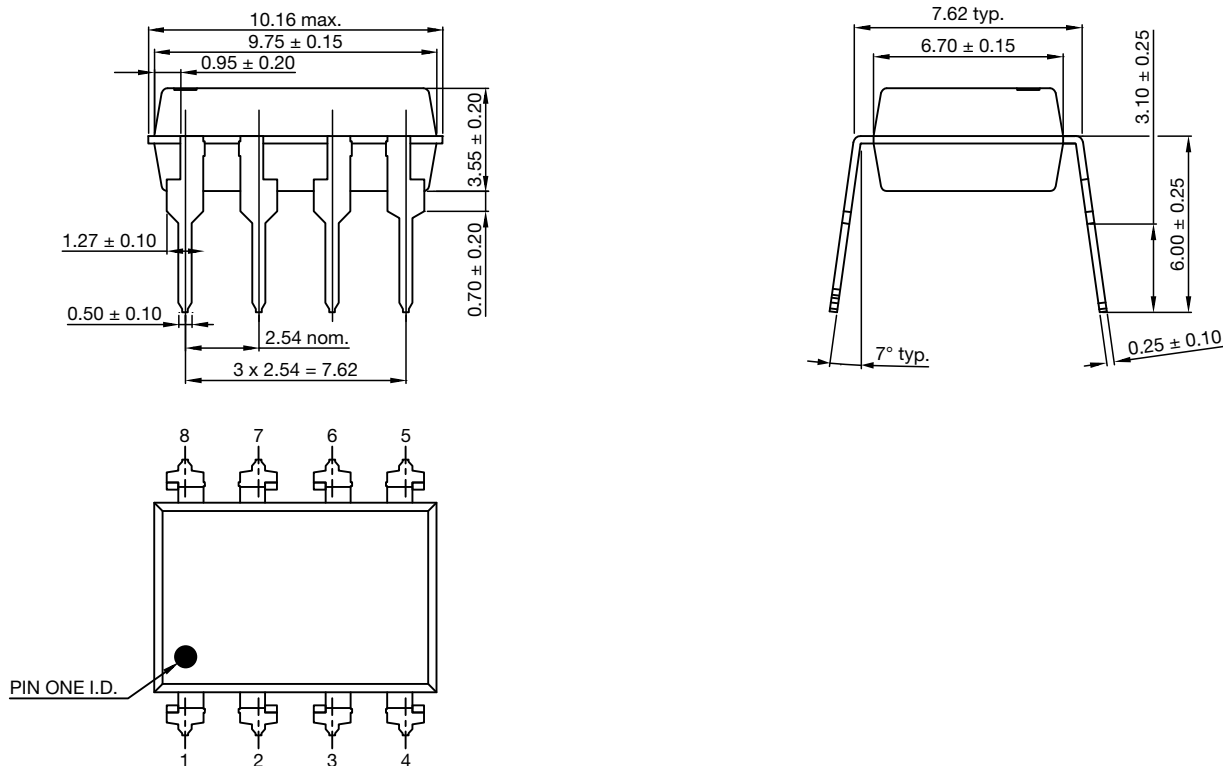


Fig. 27 - Enable Propagation Delay vs. Ambient Temperature

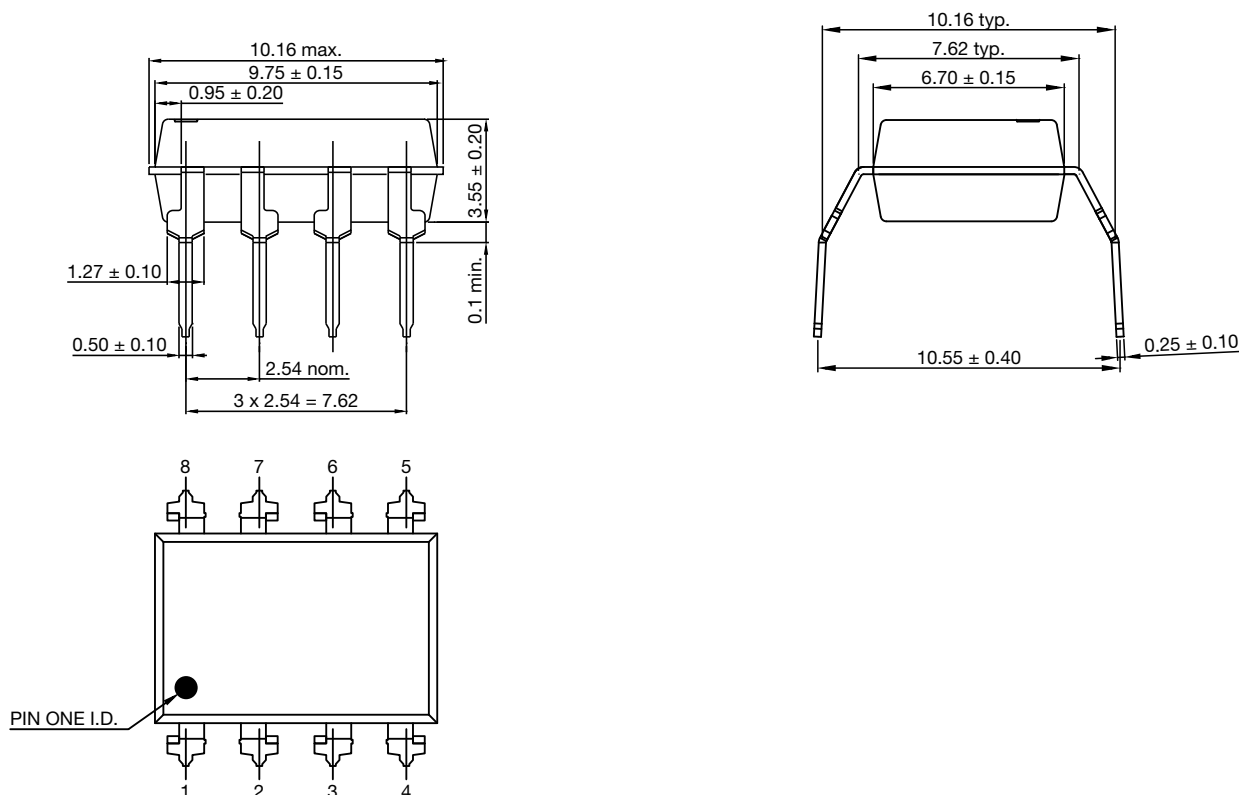


PACKAGE DIMENSIONS (in millimeters)

DIP-8

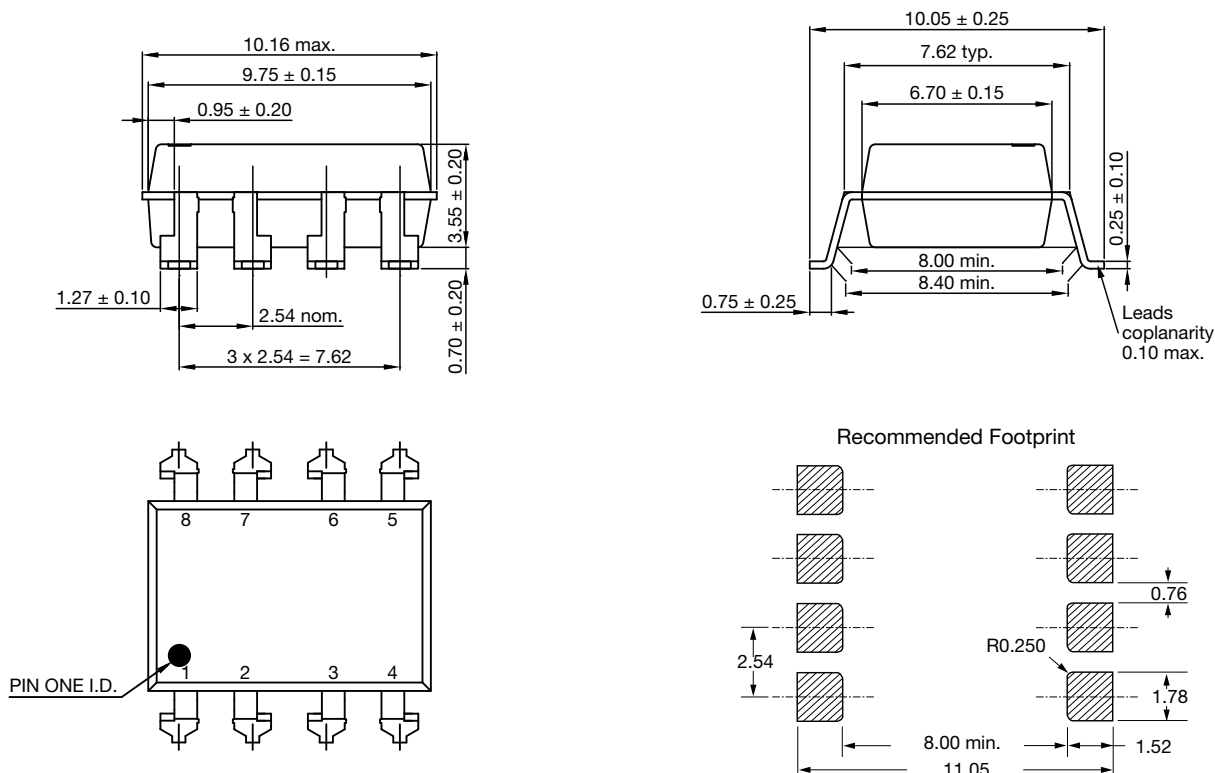


DIP-8, 400 mil (option 6)

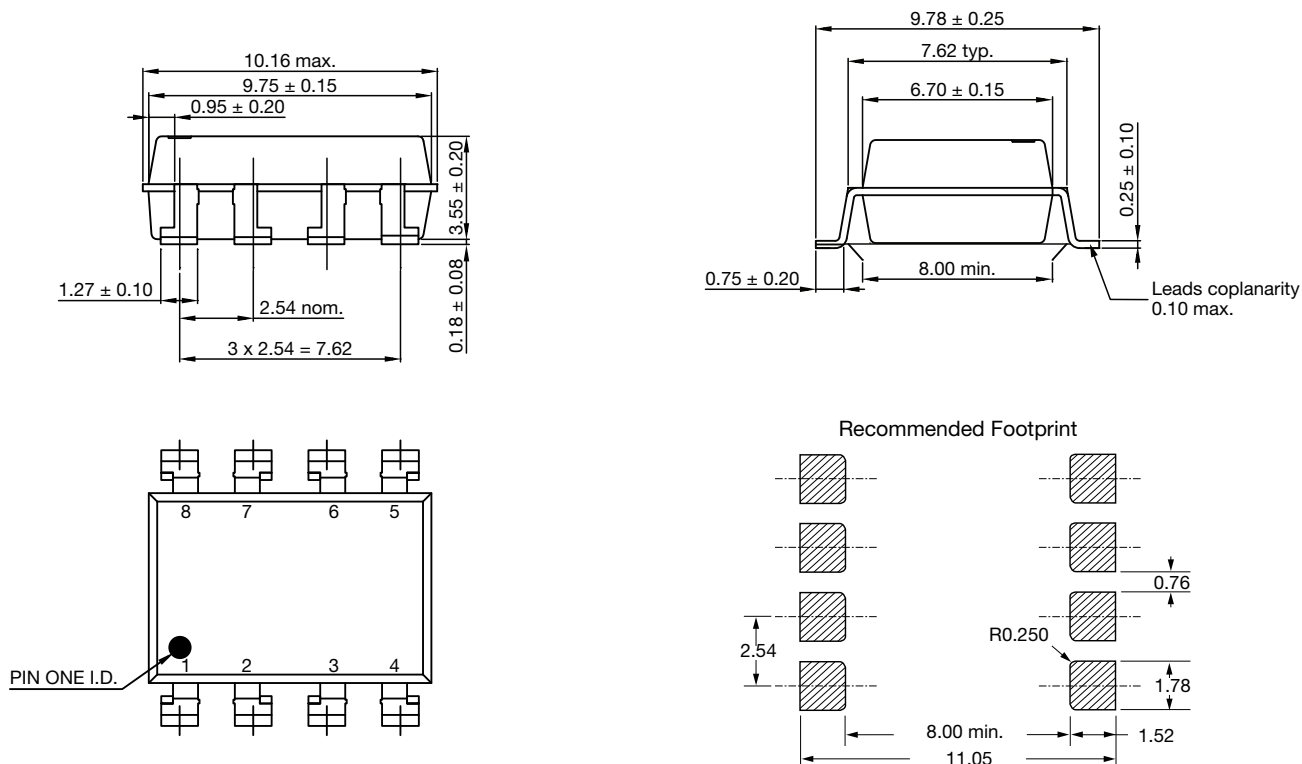




SMD-8 (option 7)



SMD-8 (option 9)



PACKAGE MARKING

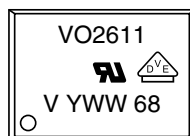


Fig. 28 - Example of VO2611-X017T

Notes

- VDE logo is only marked on option 1 parts.
- Tape and reel suffix (T) is not part of the package marking.

PACKING INFORMATION (in millimeters)

Tube

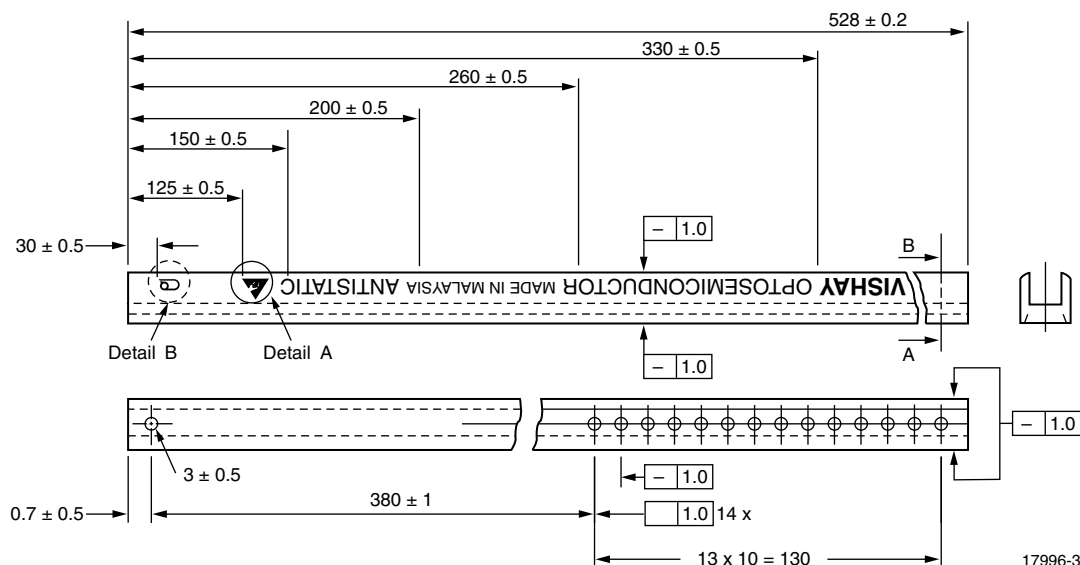


Fig. 29 - Shipping Tube Specifications for DIP-8 Packages

DEVICES PER TUBS			
TYPE	UNITS/TUBE	TUBES/BOX	UNITS/BOX
DIP-8	50	40	2000

DIP-8

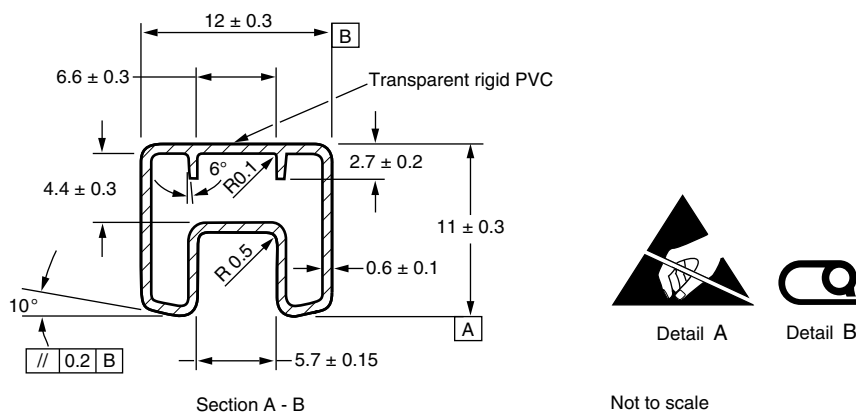


Fig. 30 - Tube Shipping Medium

DIP-8, 400 mil (option 6)

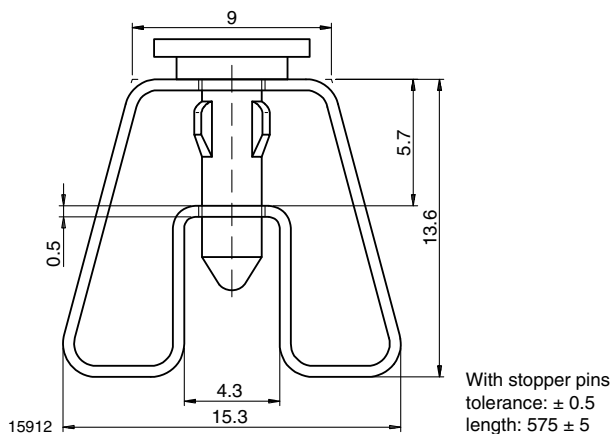


Fig. 31 - Tube Shipping Medium

Tape and Reel

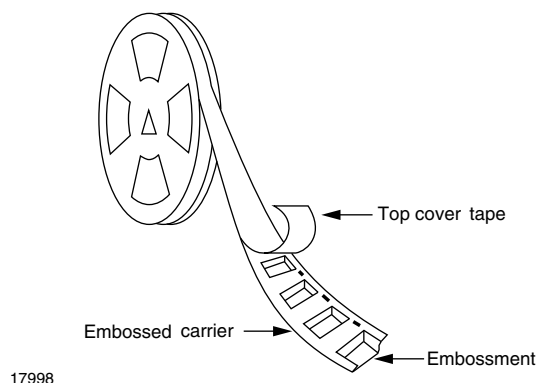


Fig. 32 - Tape and Reel Shipping Medium

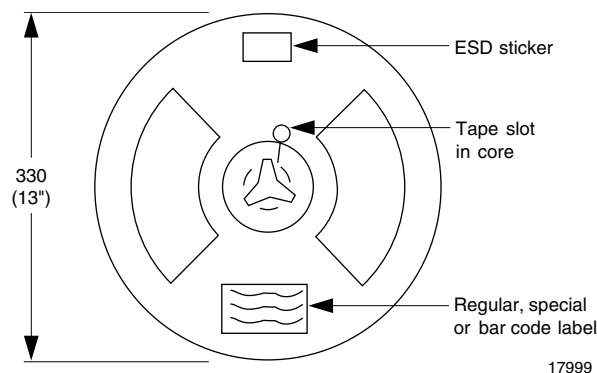


Fig. 33 - Tape and Reel Shipping Medium

SMD-8 (option 7)

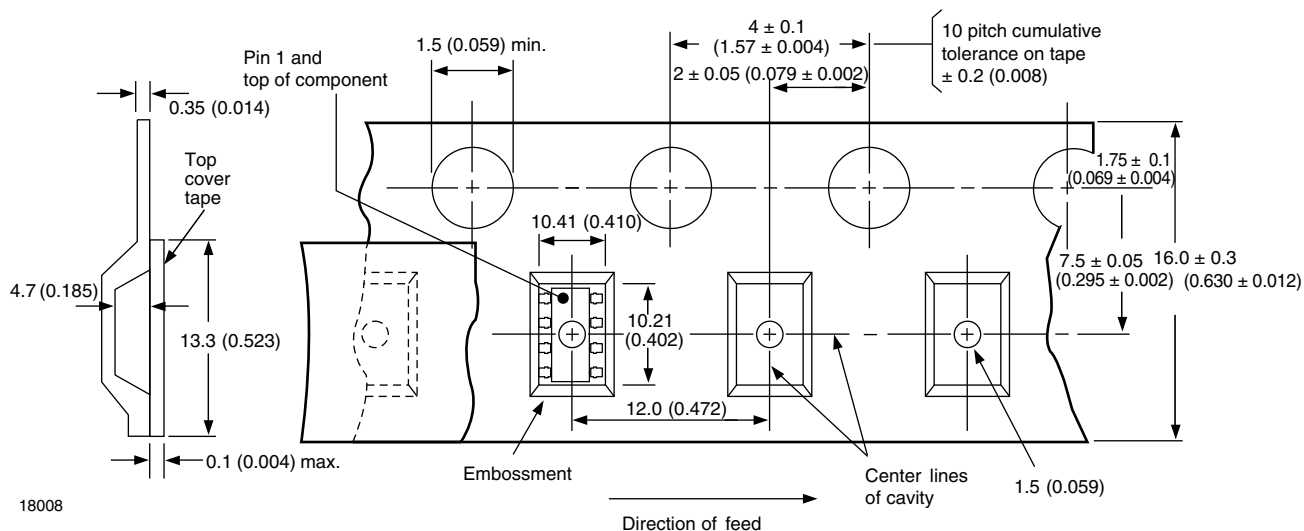


Fig. 34 - Tape and Reel Packing (1000 pieces on Reel)

SMD-8 (option 9)

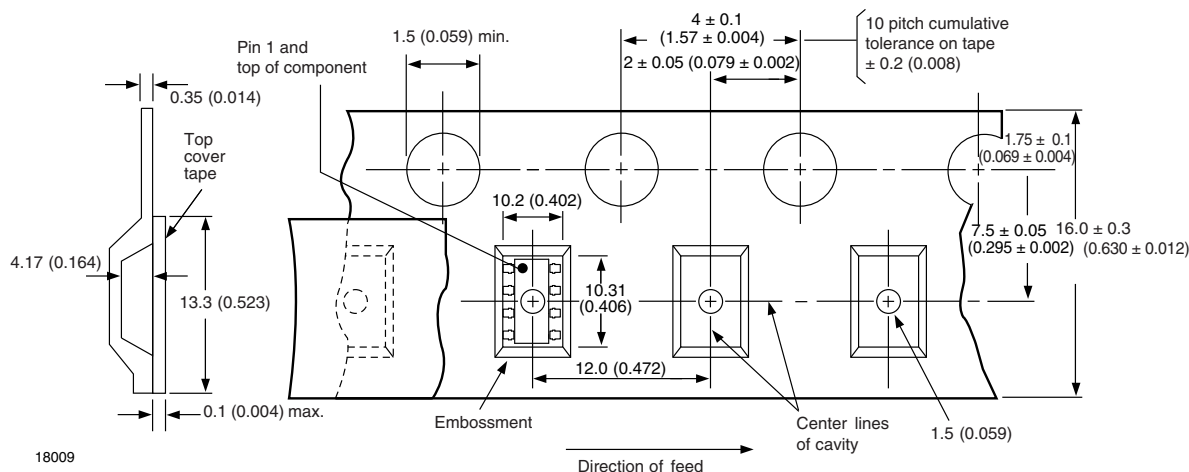


Fig. 35 - Tape and Reel Shipping Medium

SOLDER PROFILES

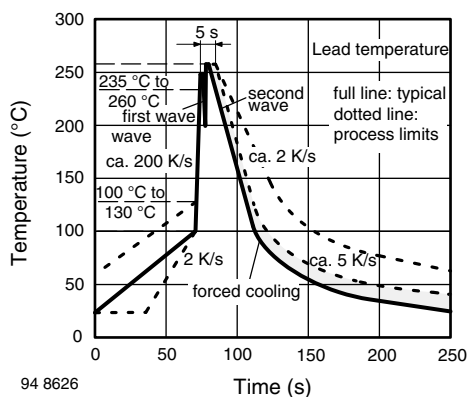


Fig. 36 - Wave Soldering Double Wave Profile According to J-STD-020 for DIP Devices

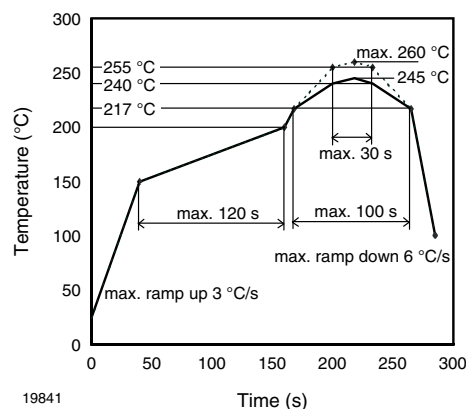


Fig. 37 - Lead (Pb)-free Reflow Solder Profile According to J-STD-020 for SMD Devices

HANDLING AND STORAGE CONDITIONS

ESD level: HBM class 2

Floor life: unlimited

Conditions: $T_{amb} < 30\text{ °C}$, RH < 85 %

Moisture sensitivity level 1, according to J-STD-020



Disclaimer

ALL PRODUCT, PRODUCT SPECIFICATIONS AND DATA ARE SUBJECT TO CHANGE WITHOUT NOTICE TO IMPROVE RELIABILITY, FUNCTION OR DESIGN OR OTHERWISE.

Vishay Intertechnology, Inc., its affiliates, agents, and employees, and all persons acting on its or their behalf (collectively, "Vishay"), disclaim any and all liability for any errors, inaccuracies or incompleteness contained in any datasheet or in any other disclosure relating to any product.

Vishay makes no warranty, representation or guarantee regarding the suitability of the products for any particular purpose or the continuing production of any product. To the maximum extent permitted by applicable law, Vishay disclaims (i) any and all liability arising out of the application or use of any product, (ii) any and all liability, including without limitation special, consequential or incidental damages, and (iii) any and all implied warranties, including warranties of fitness for particular purpose, non-infringement and merchantability.

Statements regarding the suitability of products for certain types of applications are based on Vishay's knowledge of typical requirements that are often placed on Vishay products in generic applications. Such statements are not binding statements about the suitability of products for a particular application. It is the customer's responsibility to validate that a particular product with the properties described in the product specification is suitable for use in a particular application. Parameters provided in datasheets and / or specifications may vary in different applications and performance may vary over time. All operating parameters, including typical parameters, must be validated for each customer application by the customer's technical experts. Product specifications do not expand or otherwise modify Vishay's terms and conditions of purchase, including but not limited to the warranty expressed therein.

Except as expressly indicated in writing, Vishay products are not designed for use in medical, life-saving, or life-sustaining applications or for any other application in which the failure of the Vishay product could result in personal injury or death. Customers using or selling Vishay products not expressly indicated for use in such applications do so at their own risk. Please contact authorized Vishay personnel to obtain written terms and conditions regarding products designed for such applications.

No license, express or implied, by estoppel or otherwise, to any intellectual property rights is granted by this document or by any conduct of Vishay. Product names and markings noted herein may be trademarks of their respective owners.

Features

- High Performance, Low Power AVR[®] 8-Bit Microcontroller
- Advanced RISC Architecture
 - 123 Powerful Instructions – Most Single Clock Cycle Execution
 - 32 x 8 General Purpose Working Registers
 - Fully Static Operation
- High Endurance Non-volatile Memory Segments
 - 4K/8K Bytes of In-System Self-Programmable Flash Program Memory
 - 64/64 Bytes EEPROM
 - 256/512 Bytes Internal SRAM
 - Write/Erase Cycles: 10,000 Flash/100,000 EEPROM
 - Data Retention: 20 years at 85°C / 100 years at 25°C
 - Programming Lock for Software Security
- Peripheral Features
 - One 8-bit Timer/Counter with Separate Prescaler and Compare Mode
 - One 16-bit Timer/Counter with Prescaler, and Compare and Capture Modes
 - 6- or 8-channel 10-bit ADC
 - Master/Slave SPI Serial Interface
 - Byte-oriented 2-wire Serial Interface (Philips I²C Compatible)
 - Programmable Watchdog Timer with Separate On-Chip Oscillator
 - On-Chip Analog Comparator
 - Interrupt and Wake-up on Pin Change
- Special Microcontroller Features
 - debugWIRE On-Chip Debug System
 - In-System Programmable via SPI Port
 - Power-On Reset and Programmable Brown-Out Detection
 - Internal Calibrated Oscillator
 - External and Internal Interrupt Sources
 - Three Sleep Modes: Idle, ADC Noise Reduction and Power-Down
 - On-Chip Temperature Sensor
- I/O and Packages
 - 24 Programmable I/O Lines:
 - 28-pin PDIP
 - 28-pad QFN
 - 28 Programmable I/O Lines:
 - 32-lead TQFP
 - 32-pad QFN
 - 32-ball UFBGA
- Operating Voltage:
 - 1.8 – 5.5V
- Temperature Range:
 - -40°C to +85°C
- Speed Grade:
 - 0 – 4 MHz @ 1.8 – 5.5V
 - 0 – 8 MHz @ 2.7 – 5.5V
 - 0 – 12 MHz @ 4.5 – 5.5V
- Low Power Consumption
 - Active Mode: 1 MHz, 1.8V: 240 µA
 - Power-Down Mode: 0.1 µA at 1.8V



8-bit AVR[®] Microcontroller with 4/8K Bytes In-System Programmable Flash

ATtiny48/88

Summary

Rev. 8008HS-AVR-04/11



1. Pin Configurations

Figure 1-1. Pinout of ATtiny48/88

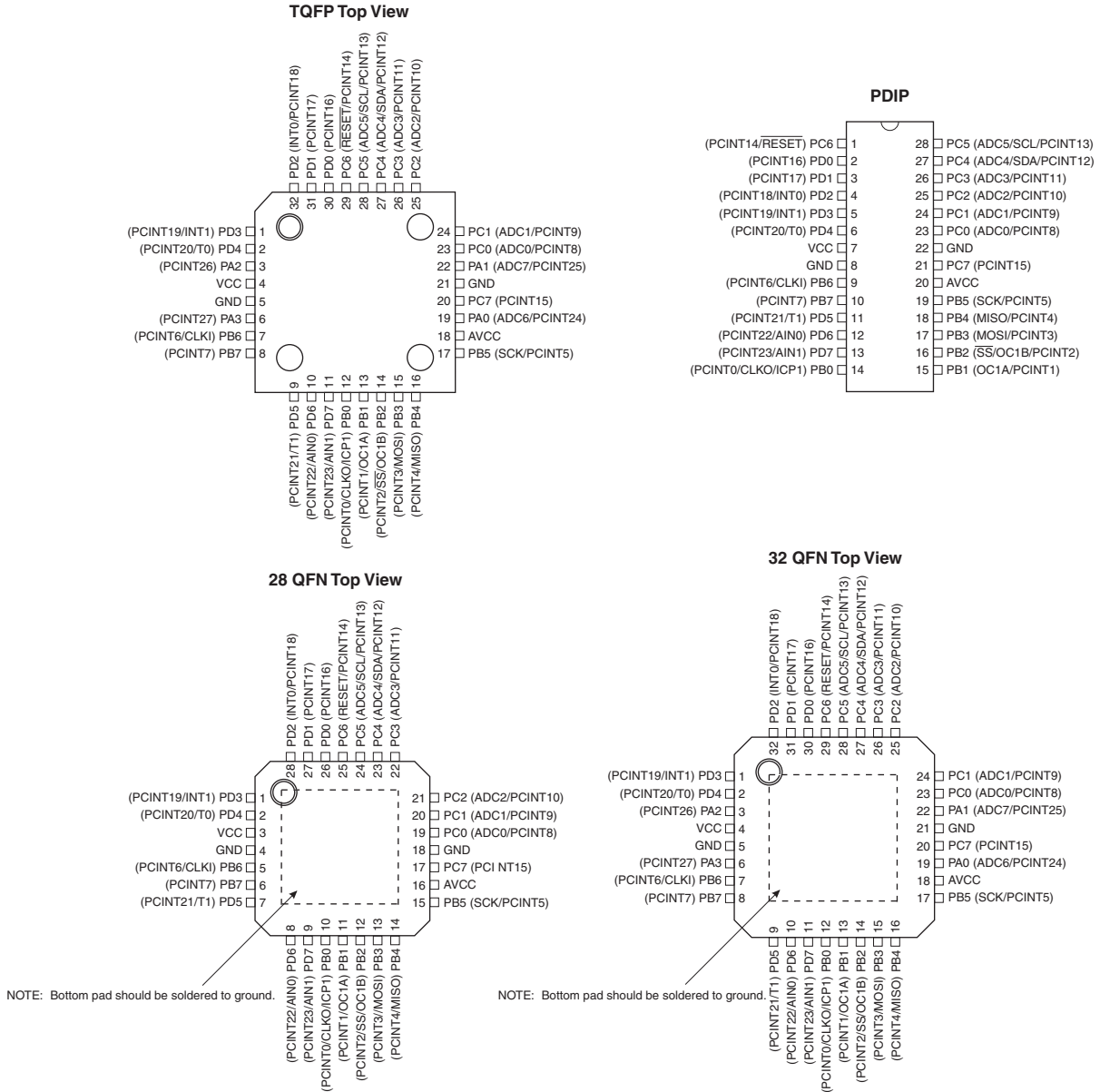


Table 1-1. 32 UFBGA Top View. See [page 288](#).

	1	2	3	4	5	6
A	PD2	PD1	PC6	PC4	PC2	PC1
B	PD3	PD4	PD0	PC5	PC3	PC0
C	GND	PA2			PA1	GND
D	VCC	PA3			PC7	PA0
E	PB6	PD6	PB0	PB2	AVCC	PB5
F	PB7	PD5	PD7	PB1	PB3	PB4

1.1 Pin Descriptions

1.1.1 VCC

Digital supply voltage.

1.1.2 AVCC

AV_{CC} is the supply voltage pin for the A/D converter and a selection of I/O pins. This pin should be externally connected to V_{CC} even if the ADC is not used. If the ADC is used, it is recommended this pin is connected to V_{CC} through a low-pass filter, as described in [“Analog Noise Canceling Techniques” on page 172](#).

The following pins receive their supply voltage from AV_{CC}: PC7, PC[5:0] and (in 32-lead packages) PA[1:0]. All other I/O pins take their supply voltage from V_{CC}.

1.1.3 GND

Ground.

1.1.4 Port A (PA3:0)

Port A is a 4-bit bi-directional I/O port with internal pull-up resistors (selected for each bit). The PA[3:0] output buffers have symmetrical drive characteristics with both sink and source capability. As inputs, Port A pins that are externally pulled low will source current if the pull-up resistors are activated. The Port A pins are tri-stated when a reset condition becomes active, even if the clock is not running.

This port is available in 32-lead TQFP, 32-pad QFN and 32-ball UFBGA packages, only.

1.1.5 Port B (PB7:0)

Port B is an 8-bit bi-directional I/O port with internal pull-up resistors (selected for each bit). The Port B output buffers have symmetrical drive characteristics with both sink and source capability. As inputs, Port B pins that are externally pulled low will source current if the pull-up resistors are activated. The Port B pins are tri-stated when a reset condition becomes active, even if the clock is not running.

Depending on the clock selection fuse settings, PB6 can be used as input to the internal clock operating circuit.

The various special features of Port B are elaborated in [“Alternate Functions of Port B” on page 69](#).

1.1.6 Port C (PC7, PC5:0)

Port C is a 8-bit bi-directional I/O port with internal pull-up resistors (selected for each bit). The PC7 and PC[5:0] output buffers have symmetrical drive characteristics with both sink and source capability. As inputs, Port C pins that are externally pulled low will source current if the pull-up resistors are activated. The Port C pins are tri-stated when a reset condition becomes active, even if the clock is not running.

1.1.7 PC6/ $\overline{\text{RESET}}$

If the RSTDISBL Fuse is programmed, PC6 is used as an I/O pin. Note that the electrical characteristics of PC6 differ from those of the other pins of Port C.

If the RSTDISBL Fuse is unprogrammed, PC6 is used as a reset input. A low level on this pin for longer than the minimum pulse width will generate a reset, even if the clock is not running. The

minimum pulse length is given in [Table 22-3 on page 209](#). Shorter pulses are not guaranteed to generate a reset.

The various special features of Port C are elaborated in [“Alternate Functions of Port C” on page 72](#).

1.1.8 Port D (PD7:0)

Port D is an 8-bit bi-directional I/O port with internal pull-up resistors (selected for each bit). The PD[7:4] output buffers have symmetrical drive characteristics with both sink and source capabilities, while the PD[3:0] output buffers have high sink capabilities. As inputs, Port D pins that are externally pulled low will source current if the pull-up resistors are activated. The Port D pins are tri-stated when a reset condition becomes active, even if the clock is not running.

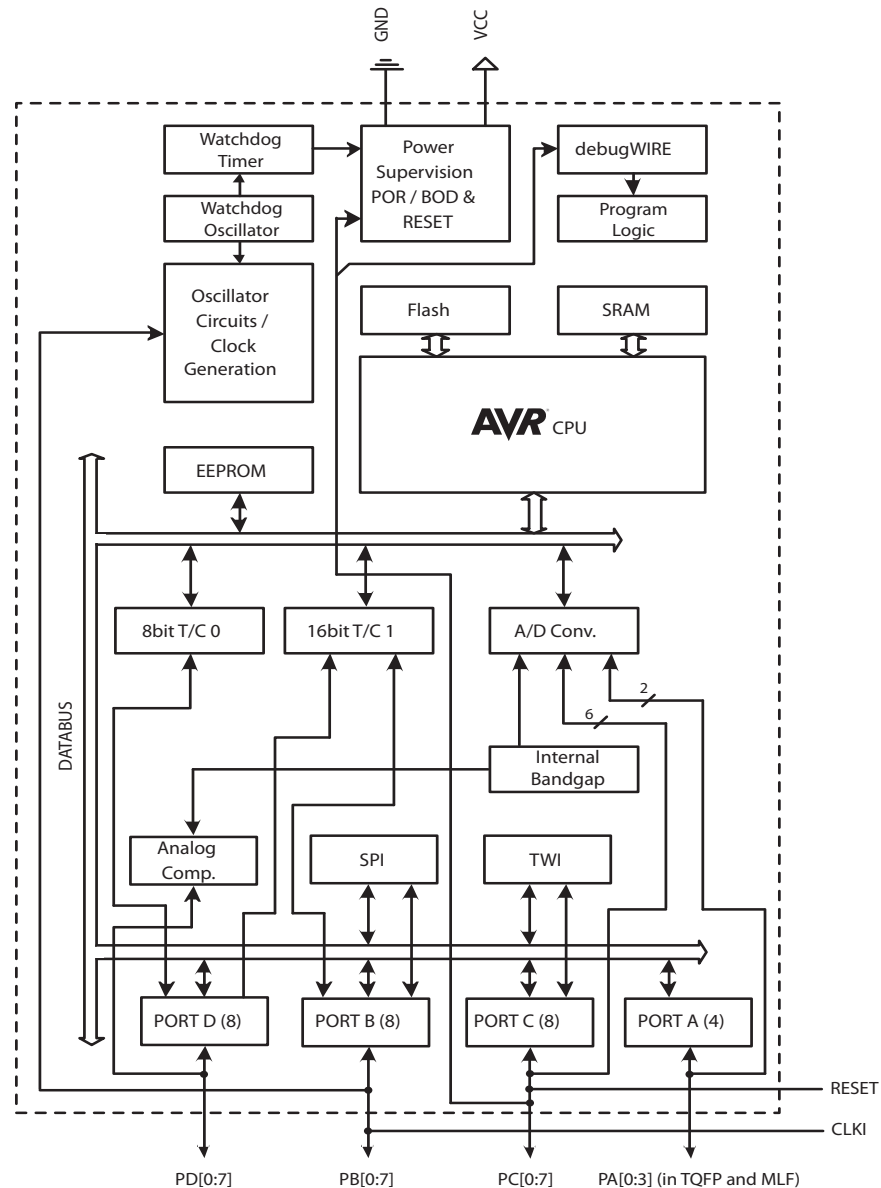
The various special features of Port D are elaborated in [“Alternate Functions of Port D” on page 75](#).

2. Overview

The ATtiny48/88 is a low-power CMOS 8-bit microcontroller based on the AVR enhanced RISC architecture. By executing powerful instructions in a single clock cycle, the ATtiny48/88 achieves throughputs approaching 1 MIPS per MHz allowing the system designer to optimize power consumption versus processing speed.

2.1 Block Diagram

Figure 2-1. Block Diagram



The AVR core combines a rich instruction set with 32 general purpose working registers. All the 32 registers are directly connected to the Arithmetic Logic Unit (ALU), allowing two independent registers to be accessed in one single instruction executed in one clock cycle. The resulting architecture is more code efficient while achieving throughputs up to ten times faster than conventional CISC microcontrollers.

The ATtiny48/88 provides the following features:

- 4/8K bytes of In-System Programmable Flash
- 64/64 bytes EEPROM
- 256/512 bytes SRAM
- 24 general purpose I/O lines
 - 28 in 32-lead TQFP, 32-pad QFN, and 32-ball UFBGA packages
- 32 general purpose working registers
- Two flexible Timer/Counters with compare modes
- Internal and external interrupts
- A byte-oriented, 2-wire serial interface
- An SPI serial port
- A 6-channel, 10-bit ADC
 - 8 in 32-lead TQFP, 32-pad QFN, and 32-ball UFBGA packages
- A programmable Watchdog Timer with internal oscillator
- Three software selectable power saving modes.

The device includes the following modes for saving power:

- Idle mode: stops the CPU while allowing the timer/counter, ADC, analog comparator, SPI, TWI, and interrupt system to continue functioning
- ADC Noise Reduction mode: minimizes switching noise during ADC conversions by stopping the CPU and all I/O modules except the ADC
- Power-down mode: registers keep their contents and all chip functions are disabled until the next interrupt or hardware reset

The device is manufactured using Atmel's high density non-volatile memory technology. The On-chip ISP Flash allows the program memory to be reprogrammed In-System through an SPI serial interface, by a conventional non-volatile memory programmer, or by an on-chip boot program running on the AVR core. The boot program can use any interface to download the application program in the Flash memory. By combining an 8-bit RISC CPU with In-System Self-Programmable Flash on a monolithic chip, the Atmel ATtiny48/88 is a powerful microcontroller that provides a highly flexible and cost effective solution to many embedded control applications.

The ATtiny48/88 AVR is supported by a full suite of program and system development tools including: C compilers, macro assemblers, program debugger/simulators and evaluation kits.

2.2 Comparison Between ATtiny48 and ATtiny88

The ATtiny48 and ATtiny88 differ only in memory sizes, as summarised in [Table 2-1](#), below.

Table 2-1. Memory Size Summary

Device	Flash	EEPROM	RAM
ATtiny48	4K Bytes	64 Bytes	256 Bytes
ATtiny88	8K Bytes	64 Bytes	512 Bytes

3. General Information

3.1 Resources

A comprehensive set of development tools, application notes and datasheets are available for download at <http://www.atmel.com/avr>.

3.2 About Code Examples

This documentation contains simple code examples that briefly show how to use various parts of the device. These code examples assume that the part specific header file is included before compilation. Be aware that not all C compiler vendors include bit definitions in the header files and interrupt handling in C is compiler dependent. Please confirm with the C compiler documentation for more details.

For I/O Registers located in extended I/O map, “IN”, “OUT”, “SBIS”, “SBIC”, “CBI”, and “SBI” instructions must be replaced with instructions that allow access to extended I/O. Typically “LDS” and “STS” combined with “SBR”, “SBRC”, “SBR”, and “CBR”.

3.3 Capacitive Touch Sensing

Atmel QTouch Library provides a simple to use solution for touch sensitive interfaces on Atmel AVR microcontrollers. The QTouch Library includes support for QTouch® and QMatrix® acquisition methods.

Touch sensing is easily added to any application by linking the QTouch Library and using the Application Programming Interface (API) of the library to define the touch channels and sensors. The application then calls the API to retrieve channel information and determine the state of the touch sensor.

The QTouch Library is free and can be downloaded from the Atmel website. For more information and details of implementation, refer to the QTouch Library User Guide – also available from the Atmel website.

3.4 Data Retention

Reliability Qualification results show that the projected data retention failure rate is much less than 1 PPM over 20 years at 85°C or 100 years at 25°C.

3.5 Disclaimer

Typical values contained in this datasheet are based on simulations and characterization of other AVR microcontrollers manufactured on the same process technology.



4. Register Summary

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	Page
(0xFF)	Reserved	-	-	-	-	-	-	-	-	
(0xFE)	Reserved	-	-	-	-	-	-	-	-	
(0xFD)	Reserved	-	-	-	-	-	-	-	-	
(0xFC)	Reserved	-	-	-	-	-	-	-	-	
(0xFB)	Reserved	-	-	-	-	-	-	-	-	
(0xFA)	Reserved	-	-	-	-	-	-	-	-	
(0xF9)	Reserved	-	-	-	-	-	-	-	-	
(0xF8)	Reserved	-	-	-	-	-	-	-	-	
(0xF7)	Reserved	-	-	-	-	-	-	-	-	
(0xF6)	Reserved	-	-	-	-	-	-	-	-	
(0xF5)	Reserved	-	-	-	-	-	-	-	-	
(0xF4)	Reserved	-	-	-	-	-	-	-	-	
(0xF3)	Reserved	-	-	-	-	-	-	-	-	
(0xF2)	Reserved	-	-	-	-	-	-	-	-	
(0xF1)	Reserved	-	-	-	-	-	-	-	-	
(0xF0)	Reserved	-	-	-	-	-	-	-	-	
(0xEF)	Reserved	-	-	-	-	-	-	-	-	
(0xEE)	Reserved	-	-	-	-	-	-	-	-	
(0xED)	Reserved	-	-	-	-	-	-	-	-	
(0xEC)	Reserved	-	-	-	-	-	-	-	-	
(0xEB)	Reserved	-	-	-	-	-	-	-	-	
(0xEA)	Reserved	-	-	-	-	-	-	-	-	
(0xE9)	Reserved	-	-	-	-	-	-	-	-	
(0xE8)	Reserved	-	-	-	-	-	-	-	-	
(0xE7)	Reserved	-	-	-	-	-	-	-	-	
(0xE6)	Reserved	-	-	-	-	-	-	-	-	
(0xE5)	Reserved	-	-	-	-	-	-	-	-	
(0xE4)	Reserved	-	-	-	-	-	-	-	-	
(0xE3)	Reserved	-	-	-	-	-	-	-	-	
(0xE2)	Reserved	-	-	-	-	-	-	-	-	
(0xE1)	Reserved	-	-	-	-	-	-	-	-	
(0xE0)	Reserved	-	-	-	-	-	-	-	-	
(0xDF)	Reserved	-	-	-	-	-	-	-	-	
(0xDE)	Reserved	-	-	-	-	-	-	-	-	
(0xDD)	Reserved	-	-	-	-	-	-	-	-	
(0xDC)	Reserved	-	-	-	-	-	-	-	-	
(0xDB)	Reserved	-	-	-	-	-	-	-	-	
(0xDA)	Reserved	-	-	-	-	-	-	-	-	
(0xD9)	Reserved	-	-	-	-	-	-	-	-	
(0xD8)	Reserved	-	-	-	-	-	-	-	-	
(0xD7)	Reserved	-	-	-	-	-	-	-	-	
(0xD6)	Reserved	-	-	-	-	-	-	-	-	
(0xD5)	Reserved	-	-	-	-	-	-	-	-	
(0xD4)	Reserved	-	-	-	-	-	-	-	-	
(0xD3)	Reserved	-	-	-	-	-	-	-	-	
(0xD2)	Reserved	-	-	-	-	-	-	-	-	
(0xD1)	Reserved	-	-	-	-	-	-	-	-	
(0xD0)	Reserved	-	-	-	-	-	-	-	-	
(0xCF)	Reserved	-	-	-	-	-	-	-	-	
(0xCE)	Reserved	-	-	-	-	-	-	-	-	
(0xCD)	Reserved	-	-	-	-	-	-	-	-	
(0xCC)	Reserved	-	-	-	-	-	-	-	-	
(0xCB)	Reserved	-	-	-	-	-	-	-	-	
(0xCA)	Reserved	-	-	-	-	-	-	-	-	
(0xC9)	Reserved	-	-	-	-	-	-	-	-	
(0xC8)	Reserved	-	-	-	-	-	-	-	-	
(0xC7)	Reserved	-	-	-	-	-	-	-	-	
(0xC6)	Reserved	-	-	-	-	-	-	-	-	
(0xC5)	Reserved	-	-	-	-	-	-	-	-	
(0xC4)	Reserved	-	-	-	-	-	-	-	-	
(0xC3)	Reserved	-	-	-	-	-	-	-	-	
(0xC2)	Reserved	-	-	-	-	-	-	-	-	
(0xC1)	Reserved	-	-	-	-	-	-	-	-	
(0xC0)	Reserved	-	-	-	-	-	-	-	-	
(0xBF)	Reserved	-	-	-	-	-	-	-	-	

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	Page
(0xBE)	TWHSR	–	–	–	–	–	–	–	TWHS	160
(0xBD)	TWAMR	TWAM6	TWAM5	TWAM4	TWAM3	TWAM2	TWAM1	TWAM0	–	160
(0xBC)	TWCR	TWINT	TWEA	TWSTA	TWSTO	TWWC	TWEN	–	TWIE	156
(0xBB)	TWDR	2-wire Serial Interface Data Register								159
(0xBA)	TWAR	TWA6	TWA5	TWA4	TWA3	TWA2	TWA1	TWA0	TWGCE	159
(0xB9)	TWSR	TWS7	TWS6	TWS5	TWS4	TWS3	–	TWPS1	TWPS0	158
(0xB8)	TWBR	2-wire Serial Interface Bit Rate Register								156
(0xB7)	Reserved	–	–	–	–	–	–	–	–	
(0xB6)	Reserved	–	–	–	–	–	–	–	–	
(0xB5)	Reserved	–	–	–	–	–	–	–	–	
(0xB4)	Reserved	–	–	–	–	–	–	–	–	
(0xB3)	Reserved	–	–	–	–	–	–	–	–	
(0xB2)	Reserved	–	–	–	–	–	–	–	–	
(0xB1)	Reserved	–	–	–	–	–	–	–	–	
(0xB0)	Reserved	–	–	–	–	–	–	–	–	
(0xAF)	Reserved	–	–	–	–	–	–	–	–	
(0xAE)	Reserved	–	–	–	–	–	–	–	–	
(0xAD)	Reserved	–	–	–	–	–	–	–	–	
(0xAC)	Reserved	–	–	–	–	–	–	–	–	
(0xAB)	Reserved	–	–	–	–	–	–	–	–	
(0xAA)	Reserved	–	–	–	–	–	–	–	–	
(0xA9)	Reserved	–	–	–	–	–	–	–	–	
(0xA8)	Reserved	–	–	–	–	–	–	–	–	
(0xA7)	Reserved	–	–	–	–	–	–	–	–	
(0xA6)	Reserved	–	–	–	–	–	–	–	–	
(0xA5)	Reserved	–	–	–	–	–	–	–	–	
(0xA4)	Reserved	–	–	–	–	–	–	–	–	
(0xA3)	Reserved	–	–	–	–	–	–	–	–	
(0xA2)	Reserved	–	–	–	–	–	–	–	–	
(0xA1)	Reserved	–	–	–	–	–	–	–	–	
(0xA0)	Reserved	–	–	–	–	–	–	–	–	
(0x9F)	Reserved	–	–	–	–	–	–	–	–	
(0x9E)	Reserved	–	–	–	–	–	–	–	–	
(0x9D)	Reserved	–	–	–	–	–	–	–	–	
(0x9C)	Reserved	–	–	–	–	–	–	–	–	
(0x9B)	Reserved	–	–	–	–	–	–	–	–	
(0x9A)	Reserved	–	–	–	–	–	–	–	–	
(0x99)	Reserved	–	–	–	–	–	–	–	–	
(0x98)	Reserved	–	–	–	–	–	–	–	–	
(0x97)	Reserved	–	–	–	–	–	–	–	–	
(0x96)	Reserved	–	–	–	–	–	–	–	–	
(0x95)	Reserved	–	–	–	–	–	–	–	–	
(0x94)	Reserved	–	–	–	–	–	–	–	–	
(0x93)	Reserved	–	–	–	–	–	–	–	–	
(0x92)	Reserved	–	–	–	–	–	–	–	–	
(0x91)	Reserved	–	–	–	–	–	–	–	–	
(0x90)	Reserved	–	–	–	–	–	–	–	–	
(0x8F)	Reserved	–	–	–	–	–	–	–	–	
(0x8E)	Reserved	–	–	–	–	–	–	–	–	
(0x8D)	Reserved	–	–	–	–	–	–	–	–	
(0x8C)	Reserved	–	–	–	–	–	–	–	–	
(0x8B)	OCR1BH	Timer/Counter1 — Output Compare Register B High Byte								114
(0x8A)	OCR1BL	Timer/Counter1 — Output Compare Register B Low Byte								114
(0x89)	OCR1AH	Timer/Counter1 — Output Compare Register A High Byte								114
(0x88)	OCR1AL	Timer/Counter1 — Output Compare Register A Low Byte								114
(0x87)	ICR1H	Timer/Counter1 — Input Capture Register High Byte								114
(0x86)	ICR1L	Timer/Counter1 — Input Capture Register Low Byte								114
(0x85)	TCNT1H	Timer/Counter1 — Counter Register High Byte								113
(0x84)	TCNT1L	Timer/Counter1 — Counter Register Low Byte								113
(0x83)	Reserved	–	–	–	–	–	–	–	–	
(0x82)	TCCR1C	FOC1A	FOC1B	–	–	–	–	–	–	113
(0x81)	TCCR1B	ICNC1	ICES1	–	WGM13	WGM12	CS12	CS11	CS10	112
(0x80)	TCCR1A	COM1A1	COM1A0	COM1B1	COM1B0	–	–	WGM11	WGM10	110
(0x7F)	DIDR1	–	–	–	–	–	–	AIN1D	AIN0D	163
(0x7E)	DIDR0	ADC7D	ADC6D	ADC5D	ADC4D	ADC3D	ADC2D	ADC1D	ADC0D	180
(0x7D)	Reserved	–	–	–	–	–	–	–	–	

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	Page
(0x7C)	ADMUX	–	REFS0	ADLAR	–	MUX3	MUX2	MUX1	MUX0	176
(0x7B)	ADCSRB	–	ACME	–	–	–	ADTS2	ADTS1	ADTS0	162, 179
(0x7A)	ADCSRA	ADEN	ADSC	ADATE	ADIF	ADIE	ADPS2	ADPS1	ADPS0	178
(0x79)	ADCH	ADC Data Register High byte								179
(0x78)	ADCL	ADC Data Register Low byte								179
(0x77)	Reserved	–	–	–	–	–	–	–	–	
(0x76)	Reserved	–	–	–	–	–	–	–	–	
(0x75)	Reserved	–	–	–	–	–	–	–	–	
(0x74)	Reserved	–	–	–	–	–	–	–	–	
(0x73)	Reserved	–	–	–	–	–	–	–	–	
(0x72)	Reserved	–	–	–	–	–	–	–	–	
(0x71)	Reserved	–	–	–	–	–	–	–	–	
(0x70)	Reserved	–	–	–	–	–	–	–	–	
(0x6F)	TIMSK1	–	–	ICIE1	–	–	OCIE1B	OCIE1A	TOIE1	114
(0x6E)	TIMSK0	–	–	–	–	–	OCIE0B	OCIE0A	TOIE0	87
(0x6D)	PCMSK2	PCINT23	PCINT22	PCINT21	PCINT20	PCINT19	PCINT18	PCINT17	PCINT16	59
(0x6C)	PCMSK1	PCINT15	PCINT14	PCINT13	PCINT12	PCINT11	PCINT10	PCINT9	PCINT8	59
(0x6B)	PCMSK0	PCINT7	PCINT6	PCINT5	PCINT4	PCINT3	PCINT2	PCINT1	PCINT0	59
(0x6A)	PCMSK3	–	–	–	–	PCINT27	PCINT26	PCINT25	PCINT24	59
(0x69)	EICRA	–	–	–	–	ISC11	ISC10	ISC01	ISC00	55
(0x68)	PCICR	–	–	–	–	PCIE3	PCIE2	PCIE1	PCIE0	57
(0x67)	Reserved	–	–	–	–	–	–	–	–	
(0x66)	OSCCAL	Oscillator Calibration Register								34
(0x65)	Reserved	–	–	–	–	–	–	–	–	
(0x64)	PRR	PRTWI	–	PRTIM0	–	PRTIM1	PRSPI	–	PRADC	40
(0x63)	Reserved	–	–	–	–	–	–	–	–	
(0x62)	Reserved	–	–	–	–	–	–	–	–	
(0x61)	CLKPR	CLKPCE	–	–	–	CLKPS3	CLKPS2	CLKPS1	CLKPS0	34
(0x60)	WDTCR	WDIF	WDIE	WDP3	WDCE	WDE	WDP2	WDP1	WDP0	49
0x3F (0x5F)	SREG	I	T	H	S	V	N	Z	C	9
0x3E (0x5E)	SPH	–	–	–	–	–	–	SP9	SP8	11
0x3D (0x5D)	SPL	SP7	SP6	SP5	SP4	SP3	SP2	SP1	SP0	11
0x3C (0x5C)	Reserved	–	–	–	–	–	–	–	–	
0x3B (0x5B)	Reserved	–	–	–	–	–	–	–	–	
0x3A (0x5A)	Reserved	–	–	–	–	–	–	–	–	
0x39 (0x59)	Reserved	–	–	–	–	–	–	–	–	
0x38 (0x58)	Reserved	–	–	–	–	–	–	–	–	
0x37 (0x57)	SPMCSR	–	RWWSB	–	CTPB	RFLB	PGWRT	PGERS	SELFPRGEN	186
0x36 (0x56)	Reserved	–	–	–	–	–	–	–	–	
0x35 (0x55)	MCUCR	–	BODS	BODSE	PUD	–	–	–	–	40, 77
0x34 (0x54)	MCUSR	–	–	–	–	WDRF	BORF	EXTRF	PORF	49
0x33 (0x53)	SMCR	–	–	–	–	–	SM1	SM0	SE	39
0x32 (0x52)	Reserved	–	–	–	–	–	–	–	–	
0x31 (0x51)	DWDR	debugWire Data Register								182
0x30 (0x50)	ACSR	ACD	ACBG	ACO	ACI	ACIE	ACIC	ACIS1	ACIS0	162
0x2F (0x4F)	Reserved	–	–	–	–	–	–	–	–	
0x2E (0x4E)	SPDR	SPI Data Register								128
0x2D (0x4D)	SPSR	SPIF	WCOL	–	–	–	–	–	SPI2X	127
0x2C (0x4C)	SPCR	SPIE	SPE	DORD	MSTR	CPOL	CPHA	SPR1	SPR0	126
0x2B (0x4B)	GPOR2	General Purpose I/O Register 2								27
0x2A (0x4A)	GPOR1	General Purpose I/O Register 1								27
0x29 (0x49)	Reserved	–	–	–	–	–	–	–	–	
0x28 (0x48)	OCR0B	Timer/Counter0 Output Compare Register B								87
0x27 (0x47)	OCR0A	Timer/Counter0 Output Compare Register A								86
0x26 (0x46)	TCNT0	Timer/Counter0 (8-bit)								86
0x25 (0x45)	TCCR0A	–	–	–	–	CTC0	CS02	CS01	CS00	85
0x24 (0x44)	Reserved	–	–	–	–	–	–	–	–	
0x23 (0x43)	GTCCR	TSM	–	–	–	–	–	–	PSRSYNC	118
0x22 (0x42)	Reserved	–	–	–	–	–	–	–	–	
0x21 (0x41)	EEARL	EEPROM Address Register Low Byte								25
0x20 (0x40)	EEDR	EEPROM Data Register								25
0x1F (0x3F)	EEDR	–	–	EEP01	EEP00	EERIE	EEMPE	EEPE	EERE	25
0x1E (0x3E)	GPOR0	General Purpose I/O Register 0								27
0x1D (0x3D)	EIMSK	–	–	–	–	–	–	INT1	INT0	56
0x1C (0x3C)	EIFR	–	–	–	–	–	–	INTF1	INTF0	56
0x1B (0x3B)	PCIFR	–	–	–	–	PCIF3	PCIF2	PCIF1	PCIF0	58

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	Page
0x1A (0x3A)	Reserved	–	–	–	–	–	–	–	–	
0x19 (0x39)	Reserved	–	–	–	–	–	–	–	–	
0x18 (0x38)	Reserved	–	–	–	–	–	–	–	–	
0x17 (0x37)	Reserved	–	–	–	–	–	–	–	–	
0x16 (0x36)	TIFR1	–	–	ICF1	–	–	OCF1B	OCF1A	TOV1	115
0x15 (0x35)	TIFR0	–	–	–	–	–	OCF0B	OCF0A	TOV0	87
0x14 (0x34)	Reserved	–	–	–	–	–	–	–	–	
0x13 (0x33)	Reserved	–	–	–	–	–	–	–	–	
0x12 (0x32)	PORTCR	BBMD	BBMC	BBMB	BBMA	PUDD	PUDC	PUDB	PUDA	77
0x11 (0x31)	Reserved	–	–	–	–	–	–	–	–	
0x10 (0x30)	Reserved	–	–	–	–	–	–	–	–	
0x0F (0x2F)	Reserved	–	–	–	–	–	–	–	–	
0x0E (0x2E)	PORTA	–	–	–	–	PORTA3	PORTA2	PORTA1	PORTA0	78
0x0D (0x2D)	DDRA	–	–	–	–	DDA3	DDA2	DDA1	DDA0	78
0x0C (0x2C)	PINA	–	–	–	–	PINA3	PINA2	PINA1	PINA0	78
0x0B (0x2B)	PORTD	PORTD7	PORTD6	PORTD5	PORTD4	PORTD3	PORTD2	PORTD1	PORTD0	79
0x0A (0x2A)	DDRD	DDD7	DDD6	DDD5	DDD4	DDD3	DDD2	DDD1	DDD0	79
0x09 (0x29)	PIND	PIND7	PIND6	PIND5	PIND4	PIND3	PIND2	PIND1	PIND0	79
0x08 (0x28)	PORTC	PORTC7	PORTC6	PORTC5	PORTC4	PORTC3	PORTC2	PORTC1	PORTC0	78
0x07 (0x27)	DDRC	DDC7	DDC6	DDC5	DDC4	DDC3	DDC2	DDC1	DDC0	78
0x06 (0x26)	PINC	PINC7	PINC6	PINC5	PINC4	PINC3	PINC2	PINC1	PINC0	79
0x05 (0x25)	PORTB	PORTB7	PORTB6	PORTB5	PORTB4	PORTB3	PORTB2	PORTB1	PORTB0	78
0x04 (0x24)	DDRB	DDB7	DDB6	DDB5	DDB4	DDB3	DDB2	DDB1	DDB0	78
0x03 (0x23)	PINB	PINB7	PINB6	PINB5	PINB4	PINB3	PINB2	PINB1	PINB0	78
0x02 (0x22)	Reserved	–	–	–	–	–	–	–	–	
0x01 (0x21)	Reserved	–	–	–	–	–	–	–	–	
0x00 (0x20)	Reserved	–	–	–	–	–	–	–	–	

- Note:
- For compatibility with future devices, reserved bits should be written to zero if accessed. Reserved I/O memory addresses should never be written.
 - I/O Registers within the address range 0x00 – 0x1F are directly bit-accessible using the SBI and CBI instructions. In these registers, the value of single bits can be checked by using the SBIS and SBIC instructions.
 - Some of the Status Flags are cleared by writing a logical one to them. Note that, unlike most other AVRs, the CBI and SBI instructions will only operate on the specified bit, and can therefore be used on registers containing such Status Flags. The CBI and SBI instructions work with registers 0x00 to 0x1F only.
 - When using the I/O specific commands IN and OUT, the I/O addresses 0x00 – 0x3F must be used. When addressing I/O Registers as data space using LD and ST instructions, 0x20 must be added to these addresses. The ATtiny48/88 is a complex microcontroller with more peripheral units than can be supported within the 64 location reserved in Opcode for the IN and OUT instructions. For the Extended I/O space from 0x60 – 0xFF in SRAM, only the ST/STS/STD and LD/LDS/LDD instructions can be used.

5. Instruction Set Summary

Mnemonics	Operands	Description	Operation	Flags	#Clocks
ARITHMETIC AND LOGIC INSTRUCTIONS					
ADD	Rd, Rr	Add two Registers	$Rd \leftarrow Rd + Rr$	Z,C,N,V,H	1
ADC	Rd, Rr	Add with Carry two Registers	$Rd \leftarrow Rd + Rr + C$	Z,C,N,V,H	1
ADIW	RdI,K	Add Immediate to Word	$Rdh:Rdl \leftarrow Rdh:Rdl + K$	Z,C,N,V,S	2
SUB	Rd, Rr	Subtract two Registers	$Rd \leftarrow Rd - Rr$	Z,C,N,V,H	1
SUBI	Rd, K	Subtract Constant from Register	$Rd \leftarrow Rd - K$	Z,C,N,V,H	1
SBC	Rd, Rr	Subtract with Carry two Registers	$Rd \leftarrow Rd - Rr - C$	Z,C,N,V,H	1
SBCI	Rd, K	Subtract with Carry Constant from Reg.	$Rd \leftarrow Rd - K - C$	Z,C,N,V,H	1
SBIW	RdI,K	Subtract Immediate from Word	$Rdh:Rdl \leftarrow Rdh:Rdl - K$	Z,C,N,V,S	2
AND	Rd, Rr	Logical AND Registers	$Rd \leftarrow Rd \bullet Rr$	Z,N,V	1
ANDI	Rd, K	Logical AND Register and Constant	$Rd \leftarrow Rd \bullet K$	Z,N,V	1
OR	Rd, Rr	Logical OR Registers	$Rd \leftarrow Rd \vee Rr$	Z,N,V	1
ORI	Rd, K	Logical OR Register and Constant	$Rd \leftarrow Rd \vee K$	Z,N,V	1
EOR	Rd, Rr	Exclusive OR Registers	$Rd \leftarrow Rd \oplus Rr$	Z,N,V	1
COM	Rd	One's Complement	$Rd \leftarrow 0xFF - Rd$	Z,C,N,V	1
NEG	Rd	Two's Complement	$Rd \leftarrow 0x00 - Rd$	Z,C,N,V,H	1
SBR	Rd,K	Set Bit(s) in Register	$Rd \leftarrow Rd \vee K$	Z,N,V	1
CBR	Rd,K	Clear Bit(s) in Register	$Rd \leftarrow Rd \bullet (0xFF - K)$	Z,N,V	1
INC	Rd	Increment	$Rd \leftarrow Rd + 1$	Z,N,V	1
DEC	Rd	Decrement	$Rd \leftarrow Rd - 1$	Z,N,V	1
TST	Rd	Test for Zero or Minus	$Rd \leftarrow Rd \bullet Rd$	Z,N,V	1
CLR	Rd	Clear Register	$Rd \leftarrow Rd \oplus Rd$	Z,N,V	1
SER	Rd	Set Register	$Rd \leftarrow 0xFF$	None	1
BRANCH INSTRUCTIONS					
RJMP	k	Relative Jump	$PC \leftarrow PC + k + 1$	None	2
IJMP		Indirect Jump to (Z)	$PC \leftarrow Z$	None	2
RCALL	k	Relative Subroutine Call	$PC \leftarrow PC + k + 1$	None	3
ICALL		Indirect Call to (Z)	$PC \leftarrow Z$	None	3
RET		Subroutine Return	$PC \leftarrow STACK$	None	4
RETI		Interrupt Return	$PC \leftarrow STACK$	I	4
CPSE	Rd,Rr	Compare, Skip if Equal	if $(Rd = Rr)$ $PC \leftarrow PC + 2$ or 3	None	1/2/3
CP	Rd,Rr	Compare	$Rd - Rr$	Z, N,V,C,H	1
CPC	Rd,Rr	Compare with Carry	$Rd - Rr - C$	Z, N,V,C,H	1
CPI	Rd,K	Compare Register with Immediate	$Rd - K$	Z, N,V,C,H	1
SBRC	Rr, b	Skip if Bit in Register Cleared	if $(Rr(b)=0)$ $PC \leftarrow PC + 2$ or 3	None	1/2/3
SBRS	Rr, b	Skip if Bit in Register is Set	if $(Rr(b)=1)$ $PC \leftarrow PC + 2$ or 3	None	1/2/3
SBIC	P, b	Skip if Bit in I/O Register Cleared	if $(P(b)=0)$ $PC \leftarrow PC + 2$ or 3	None	1/2/3
SBIS	P, b	Skip if Bit in I/O Register is Set	if $(P(b)=1)$ $PC \leftarrow PC + 2$ or 3	None	1/2/3
BRBS	s, k	Branch if Status Flag Set	if $(SREG(s) = 1)$ then $PC \leftarrow PC + k + 1$	None	1/2
BRBC	s, k	Branch if Status Flag Cleared	if $(SREG(s) = 0)$ then $PC \leftarrow PC + k + 1$	None	1/2
BREQ	k	Branch if Equal	if $(Z = 1)$ then $PC \leftarrow PC + k + 1$	None	1/2
BRNE	k	Branch if Not Equal	if $(Z = 0)$ then $PC \leftarrow PC + k + 1$	None	1/2
BRCS	k	Branch if Carry Set	if $(C = 1)$ then $PC \leftarrow PC + k + 1$	None	1/2
BRCC	k	Branch if Carry Cleared	if $(C = 0)$ then $PC \leftarrow PC + k + 1$	None	1/2
BRSH	k	Branch if Same or Higher	if $(C = 0)$ then $PC \leftarrow PC + k + 1$	None	1/2
BRLO	k	Branch if Lower	if $(C = 1)$ then $PC \leftarrow PC + k + 1$	None	1/2
BRMI	k	Branch if Minus	if $(N = 1)$ then $PC \leftarrow PC + k + 1$	None	1/2
BRPL	k	Branch if Plus	if $(N = 0)$ then $PC \leftarrow PC + k + 1$	None	1/2
BRGE	k	Branch if Greater or Equal, Signed	if $(N \oplus V = 0)$ then $PC \leftarrow PC + k + 1$	None	1/2
BRLT	k	Branch if Less Than Zero, Signed	if $(N \oplus V = 1)$ then $PC \leftarrow PC + k + 1$	None	1/2
BRHS	k	Branch if Half Carry Flag Set	if $(H = 1)$ then $PC \leftarrow PC + k + 1$	None	1/2
BRHC	k	Branch if Half Carry Flag Cleared	if $(H = 0)$ then $PC \leftarrow PC + k + 1$	None	1/2
BRTS	k	Branch if T Flag Set	if $(T = 1)$ then $PC \leftarrow PC + k + 1$	None	1/2
BRTC	k	Branch if T Flag Cleared	if $(T = 0)$ then $PC \leftarrow PC + k + 1$	None	1/2
BRVS	k	Branch if Overflow Flag is Set	if $(V = 1)$ then $PC \leftarrow PC + k + 1$	None	1/2
BRVC	k	Branch if Overflow Flag is Cleared	if $(V = 0)$ then $PC \leftarrow PC + k + 1$	None	1/2
BRIE	k	Branch if Interrupt Enabled	if $(I = 1)$ then $PC \leftarrow PC + k + 1$	None	1/2
BRID	k	Branch if Interrupt Disabled	if $(I = 0)$ then $PC \leftarrow PC + k + 1$	None	1/2
BIT AND BIT-TEST INSTRUCTIONS					
SBI	P,b	Set Bit in I/O Register	$I/O(P,b) \leftarrow 1$	None	2
CBI	P,b	Clear Bit in I/O Register	$I/O(P,b) \leftarrow 0$	None	2
LSL	Rd	Logical Shift Left	$Rd(n+1) \leftarrow Rd(n), Rd(0) \leftarrow 0$	Z,C,N,V	1
LSR	Rd	Logical Shift Right	$Rd(n) \leftarrow Rd(n+1), Rd(7) \leftarrow 0$	Z,C,N,V	1
ROL	Rd	Rotate Left Through Carry	$Rd(0) \leftarrow C, Rd(n+1) \leftarrow Rd(n), C \leftarrow Rd(7)$	Z,C,N,V	1
ROR	Rd	Rotate Right Through Carry	$Rd(7) \leftarrow C, Rd(n) \leftarrow Rd(n+1), C \leftarrow Rd(0)$	Z,C,N,V	1

Mnemonics	Operands	Description	Operation	Flags	#Clocks
ASR	Rd	Arithmetic Shift Right	$Rd(n) \leftarrow Rd(n+1), n=0..6$	Z,C,N,V	1
SWAP	Rd	Swap Nibbles	$Rd(3..0) \leftarrow Rd(7..4), Rd(7..4) \leftarrow Rd(3..0)$	None	1
BSET	s	Flag Set	$SREG(s) \leftarrow 1$	SREG(s)	1
BCLR	s	Flag Clear	$SREG(s) \leftarrow 0$	SREG(s)	1
BST	Rr, b	Bit Store from Register to T	$T \leftarrow Rr(b)$	T	1
BLD	Rd, b	Bit load from T to Register	$Rd(b) \leftarrow T$	None	1
SEC		Set Carry	$C \leftarrow 1$	C	1
CLC		Clear Carry	$C \leftarrow 0$	C	1
SEN		Set Negative Flag	$N \leftarrow 1$	N	1
CLN		Clear Negative Flag	$N \leftarrow 0$	N	1
SEZ		Set Zero Flag	$Z \leftarrow 1$	Z	1
CLZ		Clear Zero Flag	$Z \leftarrow 0$	Z	1
SEI		Global Interrupt Enable	$I \leftarrow 1$	I	1
CLI		Global Interrupt Disable	$I \leftarrow 0$	I	1
SES		Set Signed Test Flag	$S \leftarrow 1$	S	1
CLS		Clear Signed Test Flag	$S \leftarrow 0$	S	1
SEV		Set Twos Complement Overflow.	$V \leftarrow 1$	V	1
CLV		Clear Twos Complement Overflow	$V \leftarrow 0$	V	1
SET		Set T in SREG	$T \leftarrow 1$	T	1
CLT		Clear T in SREG	$T \leftarrow 0$	T	1
SEH		Set Half Carry Flag in SREG	$H \leftarrow 1$	H	1
CLH		Clear Half Carry Flag in SREG	$H \leftarrow 0$	H	1
DATA TRANSFER INSTRUCTIONS					
MOV	Rd, Rr	Move Between Registers	$Rd \leftarrow Rr$	None	1
MOVW	Rd, Rr	Copy Register Word	$Rd+1:Rd \leftarrow Rr+1:Rr$	None	1
LDI	Rd, K	Load Immediate	$Rd \leftarrow K$	None	1
LD	Rd, X	Load Indirect	$Rd \leftarrow (X)$	None	2
LD	Rd, X+	Load Indirect and Post-Inc.	$Rd \leftarrow (X), X \leftarrow X + 1$	None	2
LD	Rd, -X	Load Indirect and Pre-Dec.	$X \leftarrow X - 1, Rd \leftarrow (X)$	None	2
LD	Rd, Y	Load Indirect	$Rd \leftarrow (Y)$	None	2
LD	Rd, Y+	Load Indirect and Post-Inc.	$Rd \leftarrow (Y), Y \leftarrow Y + 1$	None	2
LD	Rd, -Y	Load Indirect and Pre-Dec.	$Y \leftarrow Y - 1, Rd \leftarrow (Y)$	None	2
LDD	Rd, Y+q	Load Indirect with Displacement	$Rd \leftarrow (Y + q)$	None	2
LD	Rd, Z	Load Indirect	$Rd \leftarrow (Z)$	None	2
LD	Rd, Z+	Load Indirect and Post-Inc.	$Rd \leftarrow (Z), Z \leftarrow Z + 1$	None	2
LD	Rd, -Z	Load Indirect and Pre-Dec.	$Z \leftarrow Z - 1, Rd \leftarrow (Z)$	None	2
LDD	Rd, Z+q	Load Indirect with Displacement	$Rd \leftarrow (Z + q)$	None	2
LDS	Rd, k	Load Direct from SRAM	$Rd \leftarrow (k)$	None	2
ST	X, Rr	Store Indirect	$(X) \leftarrow Rr$	None	2
ST	X+, Rr	Store Indirect and Post-Inc.	$(X) \leftarrow Rr, X \leftarrow X + 1$	None	2
ST	-X, Rr	Store Indirect and Pre-Dec.	$X \leftarrow X - 1, (X) \leftarrow Rr$	None	2
ST	Y, Rr	Store Indirect	$(Y) \leftarrow Rr$	None	2
ST	Y+, Rr	Store Indirect and Post-Inc.	$(Y) \leftarrow Rr, Y \leftarrow Y + 1$	None	2
ST	-Y, Rr	Store Indirect and Pre-Dec.	$Y \leftarrow Y - 1, (Y) \leftarrow Rr$	None	2
STD	Y+q, Rr	Store Indirect with Displacement	$(Y + q) \leftarrow Rr$	None	2
ST	Z, Rr	Store Indirect	$(Z) \leftarrow Rr$	None	2
ST	Z+, Rr	Store Indirect and Post-Inc.	$(Z) \leftarrow Rr, Z \leftarrow Z + 1$	None	2
ST	-Z, Rr	Store Indirect and Pre-Dec.	$Z \leftarrow Z - 1, (Z) \leftarrow Rr$	None	2
STD	Z+q, Rr	Store Indirect with Displacement	$(Z + q) \leftarrow Rr$	None	2
STS	k, Rr	Store Direct to SRAM	$(k) \leftarrow Rr$	None	2
LPM		Load Program Memory	$R0 \leftarrow (Z)$	None	3
LPM	Rd, Z	Load Program Memory	$Rd \leftarrow (Z)$	None	3
LPM	Rd, Z+	Load Program Memory and Post-Inc	$Rd \leftarrow (Z), Z \leftarrow Z + 1$	None	3
SPM		Store Program Memory	$(Z) \leftarrow R1:R0$	None	-
IN	Rd, P	In Port	$Rd \leftarrow P$	None	1
OUT	P, Rr	Out Port	$P \leftarrow Rr$	None	1
PUSH	Rr	Push Register on Stack	$STACK \leftarrow Rr$	None	2
POP	Rd	Pop Register from Stack	$Rd \leftarrow STACK$	None	2
MCU CONTROL INSTRUCTIONS					
NOP		No Operation		None	1
SLEEP		Sleep	(see specific descr. for Sleep function)	None	1
WDR		Watchdog Reset	(see specific descr. for WDR/timer)	None	1
BREAK		Break	For On-chip Debug Only	None	N/A

6. Ordering Information

6.1 ATtiny48

Speed (MHz)	Power Supply	Ordering Code ⁽¹⁾	Package ⁽²⁾	Operational Range
12	1.8 – 5.5V	ATtiny48-MMU ATtiny48-MMUR ATtiny48-MMH ATtiny48-MMHR ATtiny48-PU ATtiny48-AU ATtiny48-AUR ATtiny48-CCU ATtiny48-CCUR ATtiny48-MU ATtiny48-MUR	28M1 28M1 28M1 28M1 28P3 32A 32A 32CC1 32CC1 32M1-A 32M1-A	Industrial (-40°C to +85°C) ⁽³⁾

Notes: 1. Code indicators:

- H: NiPdAu lead finish
- U: matte tin
- R: tape & reel

2. All packages are Pb-free, halide-free and fully green and they comply with the European directive for Restriction of Hazardous Substances (RoHS).

3. These devices can also be supplied in wafer form. Please contact your local Atmel sales office for detailed ordering information and minimum quantities.

Package Type	
28M1	28-pad, 4 x 4 x 1.0 body, Lead Pitch 0.45 mm, Quad Flat No-Lead (QFN)
28P3	28-lead, 0.300" Wide, Plastic Dual Inline Package (PDIP)
32A	32-lead, Thin (1.0 mm) Plastic Quad Flat Package (TQFP)
32CC1	32-ball (6 x 6 Array), 0.50 mm Pitch, 4 x 4 x 0.6 mm, Ultra Thin, Fine-Pitch Ball Grid Array Package (UFBGA)
32M1-A	32-pad, 5 x 5 x 1.0 body, Lead Pitch 0.50 mm, Quad Flat No-Lead (QFN)

6.2 ATtiny88

Speed (MHz)	Power Supply	Ordering Code ⁽¹⁾	Package ⁽²⁾	Operational Range
12	1.8 – 5.5V	ATtiny88-MMU ATtiny88-MMUR ATtiny88-MMH ATtiny88-MMHR ATtiny88-PU ATtiny88-AU ATtiny88-AUR ATtiny88-CCU ATtiny88-CCUR ATtiny88-MU ATtiny88-MUR	28M1 28M1 28M1 28M1 28P3 32A 32A 32CC1 32CC1 32M1-A 32M1-A	Industrial (-40°C to +85°C) ⁽³⁾

Notes: 1. Code indicators:

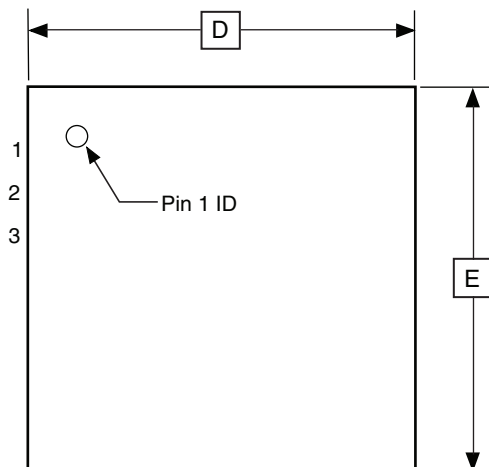
- H: NiPdAu lead finish
- U: matte tin
- R: tape & reel

2. All packages are Pb-free, halide-free and fully green and they comply with the European directive for Restriction of Hazardous Substances (RoHS).
3. These devices can also be supplied in wafer form. Please contact your local Atmel sales office for detailed ordering information and minimum quantities.

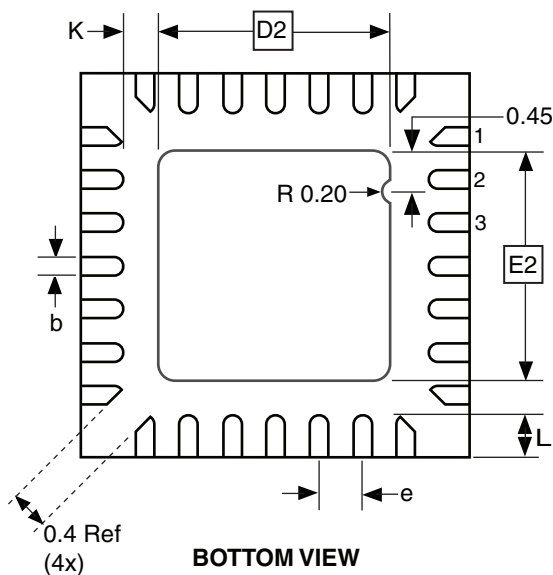
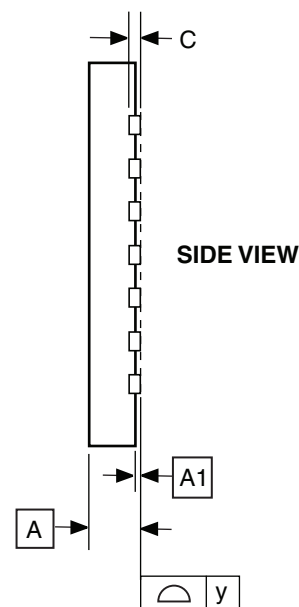
Package Type	
28M1	28-pad, 4 x 4 x 1.0 body, Lead Pitch 0.45 mm, Quad Flat No-Lead (QFN)
28P3	28-lead, 0.300" Wide, Plastic Dual Inline Package (PDIP)
32A	32-lead, Thin (1.0 mm) Plastic Quad Flat Package (TQFP)
32CC1	32-ball (6 x 6 Array), 0.50 mm Pitch, 4 x 4 x 0.6 mm, Ultra Thin, Fine-Pitch Ball Grid Array Package (UFBGA)
32M1-A	32-pad, 5 x 5 x 1.0 body, Lead Pitch 0.50 mm, Quad Flat No-Lead (QFN)

7. Packaging Information

7.1 28M1



TOP VIEW



BOTTOM VIEW

Note: The terminal #1 ID is a Laser-marked Feature.

COMMON DIMENSIONS
(Unit of Measure = mm)

SYMBOL	MIN	NOM	MAX	NOTE
A	0.80	0.90	1.00	
A1	0.00	0.02	0.05	
b	0.17	0.22	0.27	
C	0.20 REF			
D	3.95	4.00	4.05	
D2	2.35	2.40	2.45	
E	3.95	4.00	4.05	
E2	2.35	2.40	2.45	
e	0.45			
L	0.35	0.40	0.45	
y	0.00	—	0.08	
K	0.20	—	—	

10/24/08



Package Drawing Contact:
packagedrawings@atmel.com

TITLE

28M1, 28-pad, 4 x 4 x 1.0 mm Body, Lead Pitch 0.45 mm,
2.4 x 2.4 mm Exposed Pad, Thermally Enhanced
Plastic Very Thin Quad Flat No Lead Package (VQFN)

GPC

ZBV

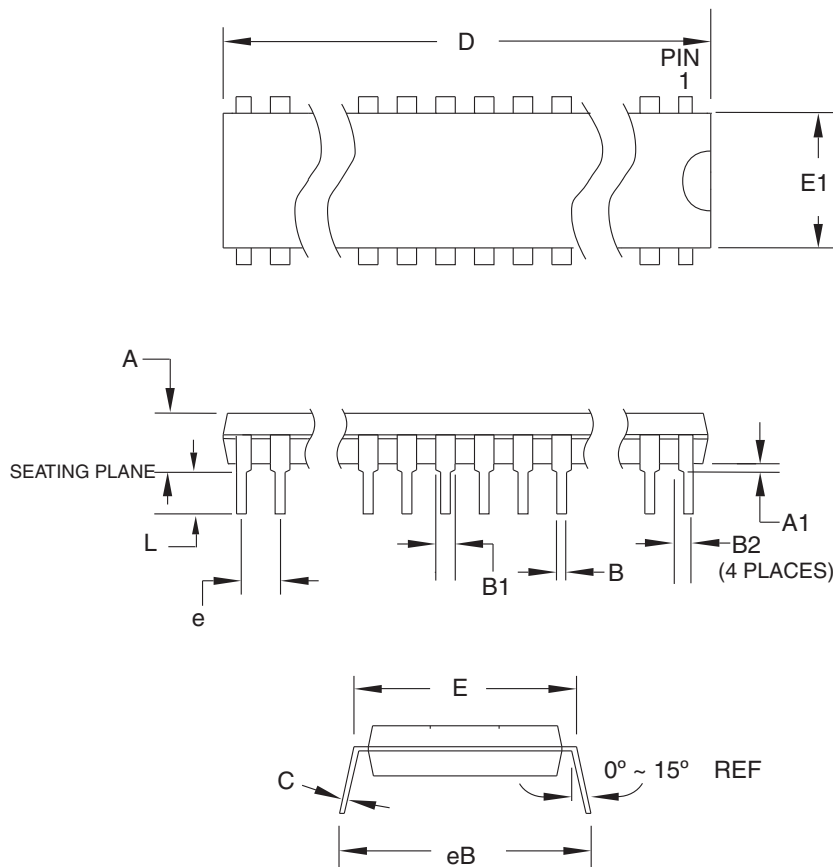
DRAWING NO.

28M1

REV.

B

7.2 28P3



COMMON DIMENSIONS
(Unit of Measure = mm)

SYMBOL	MIN	NOM	MAX	NOTE
A	—	—	4.5724	
A1	0.508	—	—	
D	34.544	—	34.798	Note 1
E	7.620	—	8.255	
E1	7.112	—	7.493	Note 1
B	0.381	—	0.533	
B1	1.143	—	1.397	
B2	0.762	—	1.143	
L	3.175	—	3.429	
C	0.203	—	0.356	
eB	—	—	10.160	
e	2.540 TYP			

Note: 1. Dimensions D and E1 do not include mold Flash or Protrusion.
Mold Flash or Protrusion shall not exceed 0.25 mm (0.010").

09/28/01



2325 Orchard Parkway
San Jose, CA 95131

TITLE

28P3, 28-lead (0.300"/7.62 mm Wide) Plastic Dual
Inline Package (PDIP)

DRAWING NO.

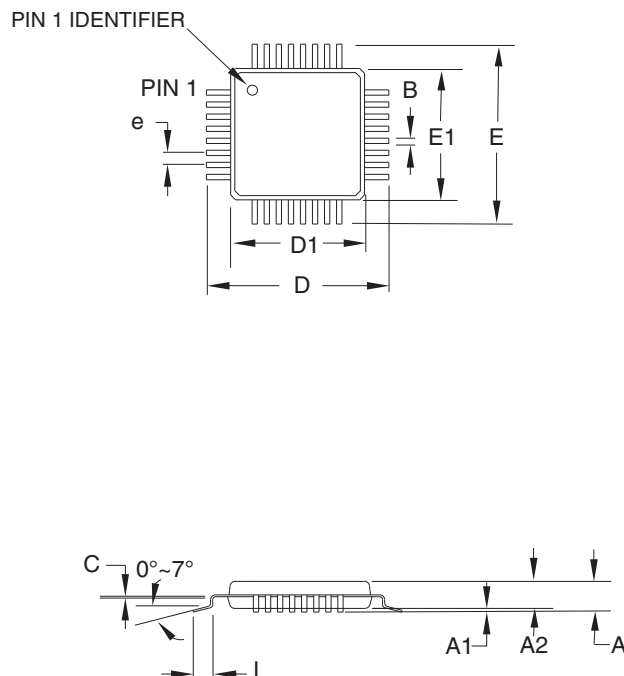
28P3

REV.

B



7.3 32A



COMMON DIMENSIONS
(Unit of Measure = mm)

SYMBOL	MIN	NOM	MAX	NOTE
A	—	—	1.20	
A1	0.05	—	0.15	
A2	0.95	1.00	1.05	
D	8.75	9.00	9.25	
D1	6.90	7.00	7.10	Note 2
E	8.75	9.00	9.25	
E1	6.90	7.00	7.10	Note 2
B	0.30	—	0.45	
C	0.09	—	0.20	
L	0.45	—	0.75	
e	0.80 TYP			

Notes:

1. This package conforms to JEDEC reference MS-026, Variation ABA.
2. Dimensions D1 and E1 do not include mold protrusion. Allowable protrusion is 0.25 mm per side. Dimensions D1 and E1 are maximum plastic body size dimensions including mold mismatch.
3. Lead coplanarity is 0.10 mm maximum.

2010-10-20



2325 Orchard Parkway
San Jose, CA 95131

TITLE

32A, 32-lead, 7 x 7 mm Body Size, 1.0 mm Body Thickness,
0.8 mm Lead Pitch, Thin Profile Plastic Quad Flat Package (TQFP)

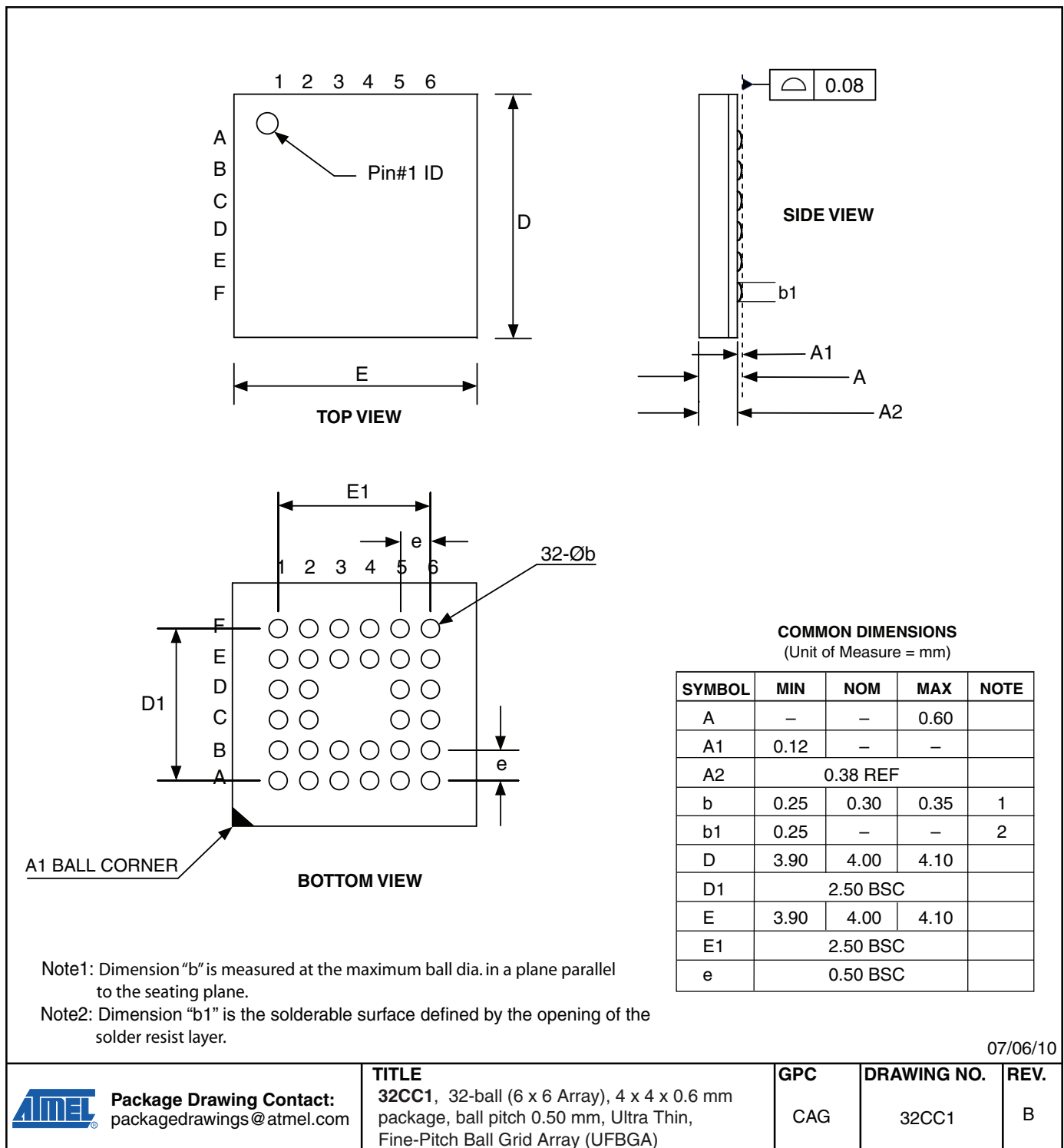
DRAWING NO.

32A

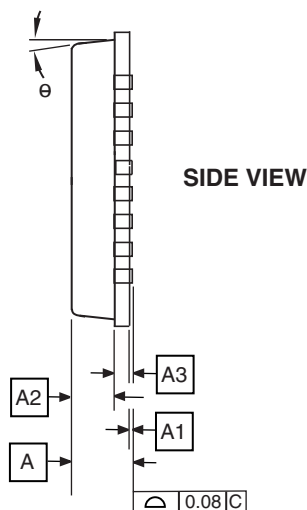
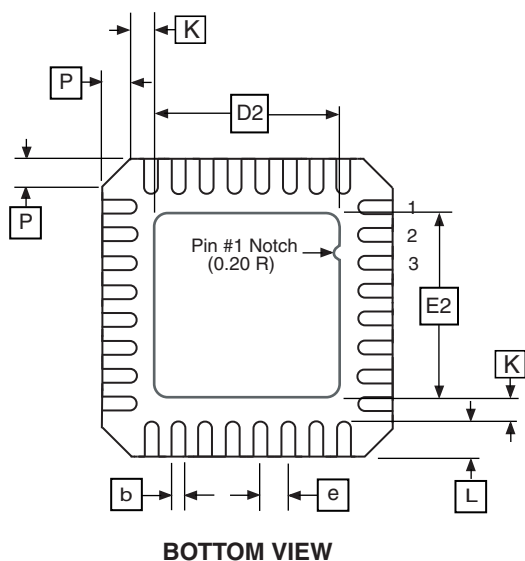
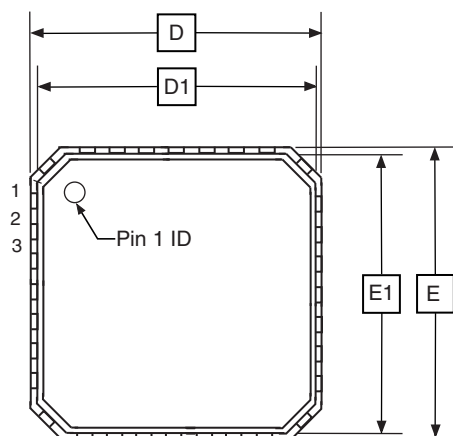
REV.

C

7.4 32CC1



7.5 32M1-A



COMMON DIMENSIONS
(Unit of Measure = mm)

SYMBOL	MIN	NOM	MAX	NOTE
A	0.80	0.90	1.00	
A1	—	0.02	0.05	
A2	—	0.65	1.00	
A3	0.20 REF			
b	0.18	0.23	0.30	
D	4.90	5.00	5.10	
D1	4.70	4.75	4.80	
D2	2.95	3.10	3.25	
E	4.90	5.00	5.10	
E1	4.70	4.75	4.80	
E2	2.95	3.10	3.25	
e	0.50 BSC			
L	0.30	0.40	0.50	
P	—	—	0.60	
θ	—	—	12°	
K	0.20	—	—	

Note: JEDEC Standard MO-220, Fig. 2 (Anvil Singulation), VHHD-2.

5/25/06



2325 Orchard Parkway
San Jose, CA 95131

TITLE

32M1-A, 32-pad, 5 x 5 x 1.0 mm Body, Lead Pitch 0.50 mm,
3.10 mm Exposed Pad, Micro Lead Frame Package (MLF)

DRAWING NO.

32M1-A

REV.

E

8. Errata

8.1 ATtiny48

8.1.1 Rev. C

No known errata.

8.1.2 Rev. B

Not sampled.

8.1.3 Rev. A

Not sampled.

8.2 ATtiny88

8.2.1 Rev. C

No known errata.

8.2.2 Rev. B

No known errata.

8.2.3 Rev. A

Not sampled.

9. Datasheet Revision History

9.1 Rev. 8008H - 04/11

1. Updated:
 - [“Ordering Information” on page 283](#), added tape & reel code -MMUR

9.2 Rev. 8008G - 04/11

1. Updated:
 - [“Block Diagram” on page 5](#)
 - [“Memories” on page 17](#)
 - [“Clock System” on page 28](#)
 - [“Lock Bits, Fuse Bits and Device Signature” on page 188](#)
 - [“External Programming” on page 191](#)
 - [“Speed” on page 208](#)
 - [“Two-Wire Serial Interface Characteristics” on page 212](#)
2. Added:
 - [“Capacitive Touch Sensing” on page 7](#)
 - [“Register Description” on page 15](#)
 - [“Overview” on page 129](#)
 - [“Compatibility with SMBus” on page 156](#)
3. Changed document status from “Preliminary” to “Final”.

9.3 Rev. 8008F - 06/10

1. Updated notes 1 and 10 in table in [Section 22.2 “DC Characteristics” on page 206](#).
2. Updated package drawing in [Section 27.4 “32CC1” on page 288](#).
3. Updated bit syntax throughout the datasheet, e.g. from CS02:0 to CS0[2:0].

9.4 Rev. 8008E - 05/10

1. [Section 24. “Register Summary” on page 277](#), added SPH at address 0x3E.
2. [Section 27.1 “28M1” on page 285](#) updated with correct package drawing.

9.5 Rev. 8008D - 03/10

1. Separated Typical Characteristic plots, added [Section 23.2 “ATtiny88” on page 248](#).
2. Updated:
 - [Section 1.1 “Pin Descriptions” on page 3](#), Port D, adjusted texts ‘sink and source’ and ‘high sink’.
 - [Table 6-3 on page 28](#) adjusted, to fix TBD.
 - [Section 6.2.3 “Internal 128 kHz Oscillator” on page 31](#) adjusted, to fix TBD.
 - [Section 8.4 “Watchdog Timer” on page 46](#), updated.
 - [Section 22.2 “DC Characteristics” on page 206](#), updated TBD in notes 5 and 8.
3. Added:

- UFBGA package (32CC1) in, “Features” on page 1, “Pin Configurations” on page 2, Section 26. “Ordering Information” on page 283, and Section 27. “Packaging Information” on page 285
- Addresses in all Register Desc. tables, with cross-references to Register Summary
- Tape and reel in Section 26. “Ordering Information” on page 283

9.6 Rev. 8008C - 03/09

1. Updated sections:
 - “Features” on page 1
 - “Reset and Interrupt Handling” on page 12
 - “EECR – EEPROM Control Register” on page 25
 - “Features” on page 129
 - “Bit Rate Generator Unit” on page 135
 - “TWBR – TWI Bit Rate Register” on page 156
 - “TWHSR – TWI High Speed Register” on page 160
 - “Analog Comparator” on page 161
 - “Overview” on page 164
 - “Operation” on page 165
 - “Starting a Conversion” on page 166
 - “Programming the Lock Bits” on page 199
 - “Absolute Maximum Ratings*” on page 206
 - “DC Characteristics” on page 206
 - “Speed” on page 208
 - “Register Summary” on page 277
2. Added sections
 - “High-Speed Two-Wire Interface Clock – $\text{clk}_{\text{TWIHS}}$ ” on page 29
 - “Analog Comparator Characteristics” on page 210
3. Updated Figure 6-1 on page 28.
4. Updated order codes on page 283 and page 284 to reflect changes in leadframe composition.

9.7 Rev. 8008B - 06/08

1. Updated introduction of “I/O-Ports” on page 60.
2. Updated “DC Characteristics” on page 206.
3. Added “Typical Characteristics” on page 219.

9.8 Rev. 8008A - 06/08

1. Initial revision.



Headquarters

Atmel Corporation

2325 Orchard Parkway
San Jose, CA 95131
USA
Tel: (+1)(408) 441-0311
Fax: (+1)(408) 487-2600

International

Atmel Asia Limited

Unit 1-5 & 16, 19/F
BEA Tower, Millennium City 5
418 Kwun Tong Road
Kwun Tong, Kowloon
HONG KONG
Tel: (+852) 2245-6100
Fax: (+852) 2722-1369

Atmel Munich GmbH

Business Campus
Parking 4
D-85748 Garching b. Munich
GERMANY
Tel: (+49) 89-31970-0
Fax: (+49) 89-3194621

Atmel Japan

9F, Tonetsu Shinkawa Bldg.
1-24-8 Shinkawa
Chuo-ku, Tokyo 104-0033
JAPAN
Tel: (81) 3-3523-3551
Fax: (81) 3-3523-7581

Product Contact

Web Site

www.atmel.com

Technical Support

avr@atmel.com

Sales Contact

www.atmel.com/contacts

Literature Requests

www.atmel.com/literature

Disclaimer: The information in this document is provided in connection with Atmel products. No license, express or implied, by estoppel or otherwise, to any intellectual property right is granted by this document or in connection with the sale of Atmel products. **EXCEPT AS SET FORTH IN ATMEL'S TERMS AND CONDITIONS OF SALE LOCATED ON ATMEL'S WEB SITE, ATMEL ASSUMES NO LIABILITY WHATSOEVER AND DISCLAIMS ANY EXPRESS, IMPLIED OR STATUTORY WARRANTY RELATING TO ITS PRODUCTS INCLUDING, BUT NOT LIMITED TO, THE IMPLIED WARRANTY OF MERCHANTABILITY, FITNESS FOR A PARTICULAR PURPOSE, OR NON-INFRINGEMENT. IN NO EVENT SHALL ATMEL BE LIABLE FOR ANY DIRECT, INDIRECT, CONSEQUENTIAL, PUNITIVE, SPECIAL OR INCIDENTAL DAMAGES (INCLUDING, WITHOUT LIMITATION, DAMAGES FOR LOSS OF PROFITS, BUSINESS INTERRUPTION, OR LOSS OF INFORMATION) ARISING OUT OF THE USE OR INABILITY TO USE THIS DOCUMENT, EVEN IF ATMEL HAS BEEN ADVISED OF THE POSSIBILITY OF SUCH DAMAGES.** Atmel makes no representations or warranties with respect to the accuracy or completeness of the contents of this document and reserves the right to make changes to specifications and product descriptions at any time without notice. Atmel does not make any commitment to update the information contained herein. Unless specifically provided otherwise, Atmel products are not suitable for, and shall not be used in, automotive applications. Atmel's products are not intended, authorized, or warranted for use as components in applications intended to support or sustain life.

© 2011 Atmel Corporation. All rights reserved. Atmel®, logo and combinations thereof, AVR® and others are registered trademarks or trademarks of Atmel Corporation or its subsidiaries. Other terms and product names may be trademarks of others.

Description

The AZBDC12A8 PWM servo drive is designed to drive brushless and brushed DC motors at a high switching frequency. To increase system reliability and to reduce cabling costs, the drive is designed for direct integration into your PCB. The AZBDC12A8 is fully protected against over-voltage, over-current, over-heating and short-circuits. A single digital output indicates operating status. The drive interfaces with digital controllers that have digital PWM output. The PWM IN duty cycle determines the output current and DIR input determines the direction of rotation. This servo drive requires only a single unregulated isolated DC power supply, and is fully RoHS II (Reduction of Hazardous Substances) compliant.

See Part Numbering Information on last page of datasheet for additional ordering options.

Power Range

Peak Current	12 A
Continuous Current	6 A
Supply Voltage	20 - 80 VDC

**Features**

- ▲ Four Quadrant Regenerative Operation
- ▲ Direct Board-to-Board Integration
- ▲ Lightweight
- ▲ High Switching Frequency
- ▲ Wide Temperature Range
- ▲ High Performance Thermal Dissipation
- ▲ Differential Input Command
- ▲ Digital Fault Output Monitor
- ▲ Current Monitor Output
- ▲ Single Supply Operation
- ▲ Compact Size
- ▲ High Power Density

HARDWARE PROTECTION

- Over-Voltage
- Over-Current
- Over-Temperature
- Short-circuit (phase-phase)
- Short-circuit (phase-ground)

INPUTS / OUTPUTS

- Digital Fault Output
- Digital Inhibit Input
- Analog Current Monitor
- Analog Command Input
- Analog Current Reference

FEEDBACK SUPPORTED

- Hall Sensors

MODES OF OPERATION

- Current

COMMUTATION

- Trapezoidal

MOTORS SUPPORTED

- Three Phase (Brushless)
- Single Phase (Brushed, Voice Coil, Inductive Load)

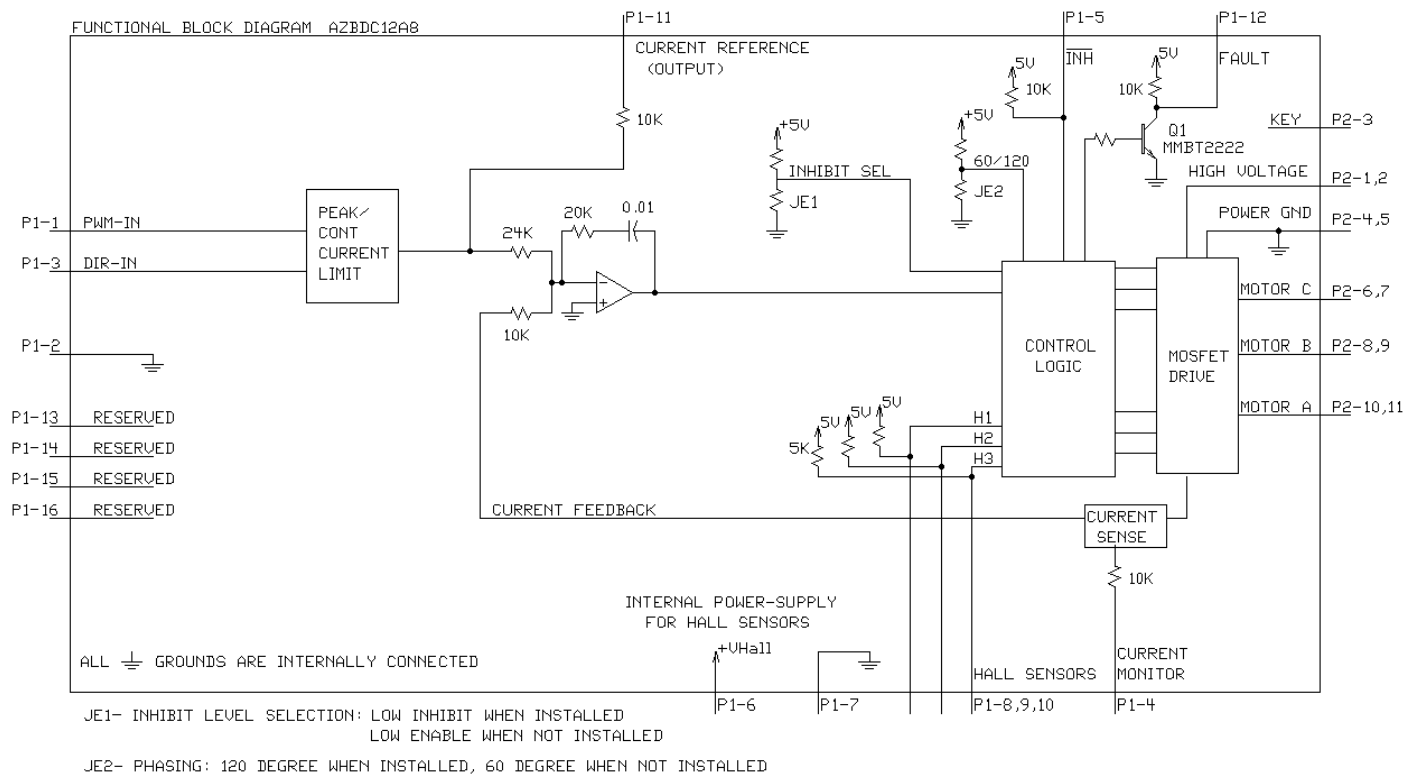
COMMAND SOURCE

- PWM

COMPLIANCES & AGENCY APPROVALS

- UL
- cUL
- CE Class A (LVD)
- CE Class A (EMC)
- RoHS II

BLOCK DIAGRAM



Information on Approvals and Compliances



US and Canadian safety compliance with UL 508c, the industrial standard for power conversion electronics. UL registered under file number E140173. Note that machine components compliant with UL are considered UL registered as opposed to UL listed as would be the case for commercial products.



Compliant with European EMC Directive 2004/108/EC on Electromagnetic Compatibility (specifically EN 61000-6-4:2007 for Emissions, Class A and EN 61000-6-2:2005 for Immunity, Performance Criteria A). LVD requirements of Directive 2006/95/EC (specifically, EN 60204-1:2004, a Low Voltage Directive to protect users from electrical shock).



The RoHS II Directive 2011/65/EU restricts the use of certain substances including lead, mercury, cadmium, hexavalent chromium and halogenated flame retardants PBB and PBDE in electronic equipment.

SPECIFICATIONS

Power Specifications		
Description	Units	Value
DC Supply Voltage Range	VDC	20 - 80
DC Bus Under Voltage Limit	VDC	18
DC Bus Over Voltage Limit	VDC	88
Maximum Peak Output Current ¹	A	12
Maximum Continuous Output Current	A	6
Maximum Continuous Output Power	W	456
Maximum Power Dissipation at Continuous Current	W	24
Minimum Load Inductance (Line-To-Line) ²	μH	100
Internal Bus Capacitance ³	μF	33
Low Voltage Supply Outputs	-	+6 VDC (30 mA)
Switching Frequency	kHz	31
Control Specifications		
Description	Units	Value
Command Sources	-	PWM
PWM Input Frequency Range	kHz	10 - 25
Feedback Supported	-	Halls
Commutation Methods	-	Trapezoidal
Modes of Operation	-	Current
Motors Supported	-	Three Phase (Brushless), Single Phase (Brushed, Voice Coil, Inductive Load)
Hardware Protection	-	Invalid Commutation Feedback, Over Current, Over Temperature, Over Voltage, Short Circuit (Phase-Phase & Phase-Ground)
Mechanical Specifications		
Description	Units	Value
Agency Approvals	-	CE Class A (EMC), CE Class A (LVD), cUL, RoHS II, UL
Size (H x W x D)	mm (in)	63.5 x 50.8 x 16.8 (2.5 x 2 x 0.7)
Weight	g (oz)	84.9 (3.0)
Heatsink (Base) Temperature Range ⁴	°C (°F)	0 - 75 (32 - 167)
Storage Temperature Range	°C (°F)	-40 - 85 (-40 - 185)
Form Factor	-	PCB Mounted
P1 Connector	-	16-pin, 2.54 mm spaced header
P2 Connector	-	11-pin, 2.54 mm spaced header

Notes

- Maximum duration of peak current is ~2 seconds. Peak RMS value must not exceed continuous current rating of the drive.
- Lower inductance is acceptable for bus voltages well below maximum. Use external inductance to meet requirements.
- Requires a 100μF/100V electrolytic capacitor near the P2 Power Connector between High Voltage and Power Ground pins.
- Additional cooling and/or heatsink may be required to achieve rated performance.

PIN FUNCTIONS

P1 - Signal Connector			
Pin	Name	Description / Notes	I/O
1	PWM / IN	10 – 25 kHz pulse width modulated digital input command (+5V). Input duty cycle commands the output current.	I
2	SIGNAL GND	Signal Ground	GND
3	DIRECTION	Direction Input (+5 V)	I
4	CURRENT MONITOR	Current Monitor. Analog output signal proportional to the actual current output. Scaling is 4 A/V. Measure relative to signal ground.	O
5	INHIBIT IN	TTL level (+5 V) inhibit/enable input. Leave open to enable drive. Pull to ground to inhibit drive. Inhibit turns off all power devices.	I
6	+V HALL OUT	Low Power Supply For Hall Sensors (+6 V @ 30 mA). Referenced to signal ground. Short circuit protected.	O
7	SIGNAL GND	Signal Ground	GND
8	HALL 1	Single-ended Hall/Commutation Sensor Inputs (+5 V logic level)	I
9	HALL 2*		I
10	HALL 3		I
11	CURRENT REFERENCE	Measures the command signal to the internal current-loop. This pin has a maximum output of ± 7.45 V when the drive outputs maximum peak current. Measure relative to signal ground.	O
12	FAULT OUT	TTL level (+5 V) output becomes high when power devices are disabled due to at least one of the following conditions: inhibit, invalid Hall state, output short circuit, over voltage, over temperature, power-up reset.	O
13	RESERVED	Reserved	-
14	RESERVED		-
15	RESERVED		-
16	RESERVED		-

P2 - Power Connector			
Pin	Name	Description / Notes	I/O
1	HIGH VOLTAGE	DC Power Input. 3A Continuous Current Rating Per Pin. Requires a 100 μ F / 100 V external electrolytic capacitor connected as close as possible to pins between High Voltage and Power Ground.	I
2	HIGH VOLTAGE		I
3	NC (KEY)	Key: No Connection (pin removed)	-
4	PWR GND	Power Ground (Common With Signal Ground). 3A Continuous Current Rating Per Pin	GND
5	PWR GND		GND
6	MOTOR C	Motor Phase Outputs. Current output distributed equally across 2 pins per motor phase, 3A continuous current carrying capacity per pin.	O
7	MOTOR C		O
8	MOTOR B		O
9	MOTOR B		O
10	MOTOR A		O
11	MOTOR A		O

*For use with Single Phase (Brushed) motors, ground Hall 2 and only connect motor leads to Motor A and Motor B.

HARDWARE SETTINGS

Jumper Settings

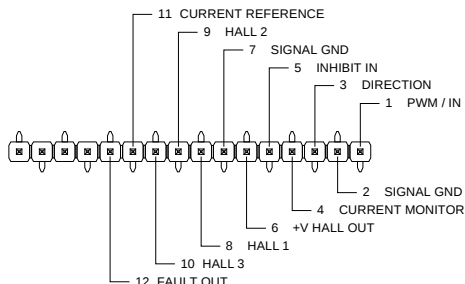
Jumpers are SMT, 0 ohm resistors located on the underside of the drive PCB. By default, the drive is configured with the jumpers installed. Typical drive operation will not require the jumpers to be removed. Please contact the factory before jumper removal.

Jumper		Description	Configuration	
		SMT Jumper (0 Ω Resistor)	Not Installed	Installed
JE1	Inhibit logic. Sets the logic level of inhibit pins. Labeled JE1 on the PCB of the drive.		Low Enable	Low Inhibit
JE2	Hall sensor phasing. Selects 120 or 60 degree commutation phasing. Labeled JE2 on the PCB of the drive.		60 degree	120 degree

MECHANICAL INFORMATION

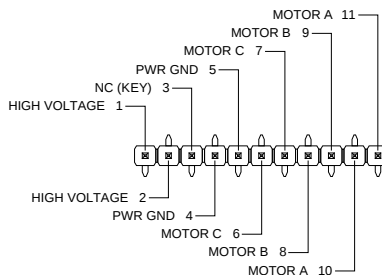
P1 - Signal Connector

Connector Information		16-pin, 2.54 mm spaced header
Mating Connector	Details	Samtec: BCS-116-L-S-PE
	Included with Drive	No

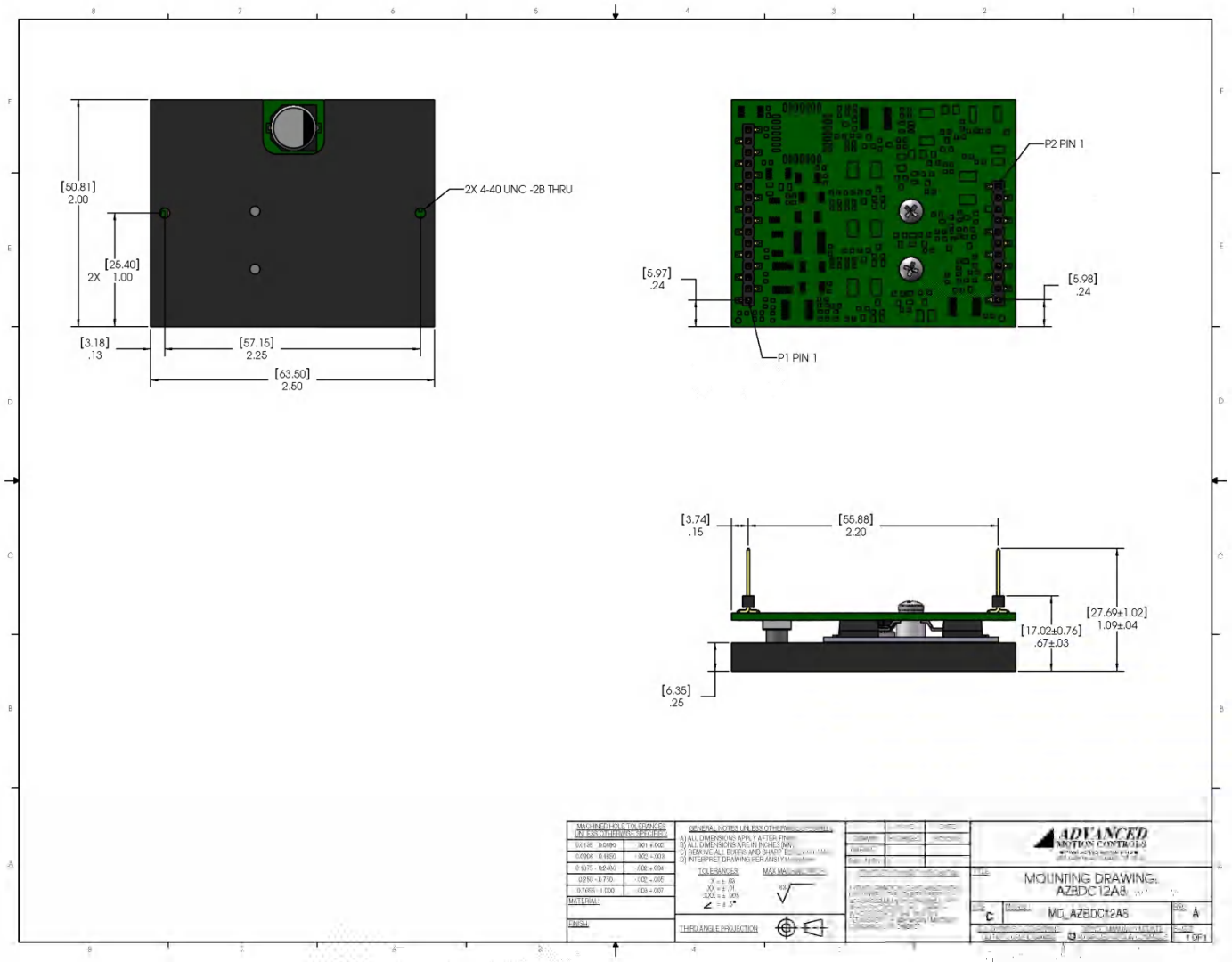


P2 - Power Connector

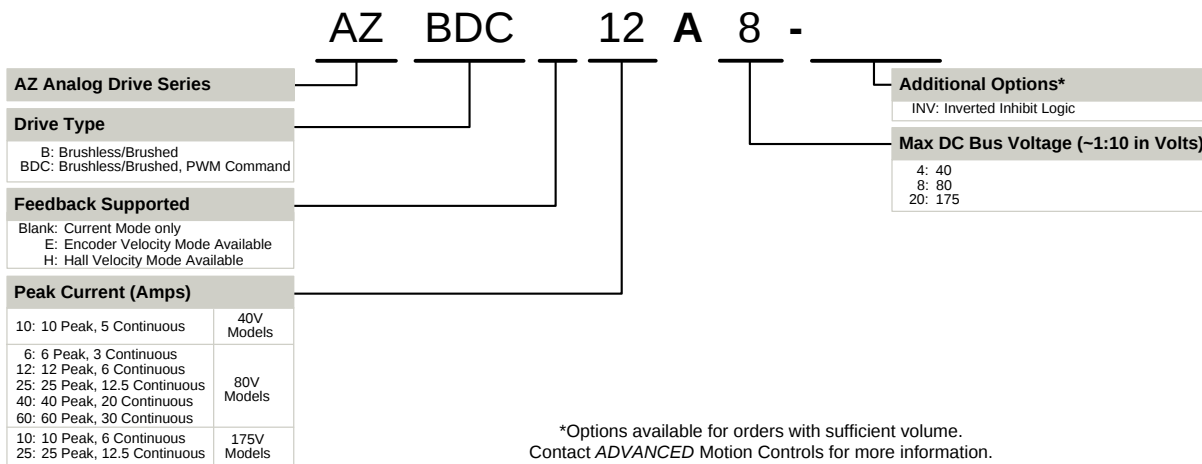
Connector Information		11-pin, 2.54 mm spaced header
Mating Connector	Details	Samtec: BCS-111-L-S-PE
	Included with Drive	No



MOUNTING DIMENSIONS



PART NUMBERING INFORMATION



ADVANCED Motion Controls AZ series of servo drives are available in many configurations. Note that not all possible part number combinations are offered as standard drives. All models listed in the selection tables of the website are readily available, standard product offerings.

ADVANCED Motion Controls also has the capability to promptly develop and deliver specified products for OEMs with volume requests. Our Applications and Engineering Departments will work closely with your design team through all stages of development in order to provide the best servo drive solution for your system. Equipped with on-site manufacturing for quick-turn customs capabilities, ADVANCED Motion Controls utilizes our years of engineering and manufacturing expertise to decrease your costs and time-to-market while increasing system quality and reliability.

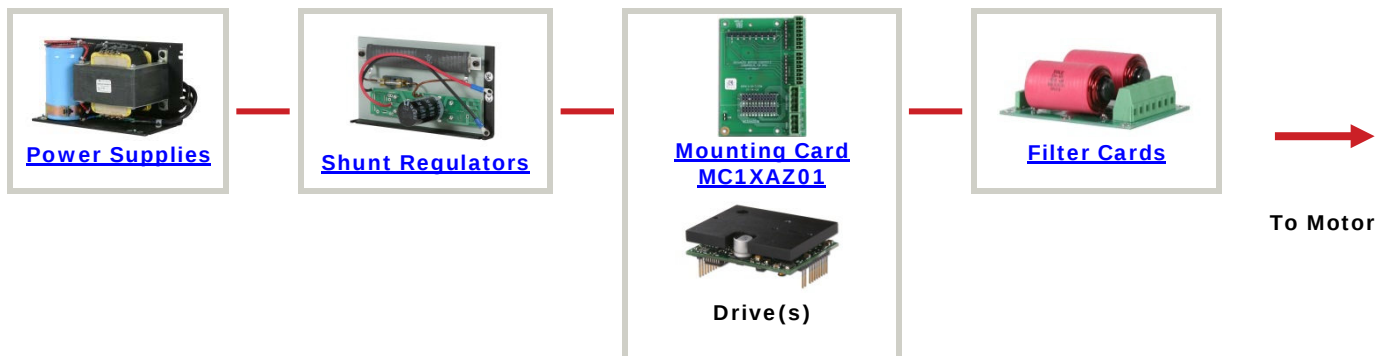
Examples of Modifications and Customized Products

- ▲ Integration of Drive into Motor Housing
- ▲ Mount OEM PCB onto Drive Without Cables
- ▲ Multi-axis Configuration for Compact System
- ▲ Custom PCB and Baseplate for Optimized Footprint
- ▲ RTV/Epoxy Components for High Vibration
- ▲ OEM Specified Connectors for Instant Compatibility
- ▲ OEM Specified Silkscreen for Custom Appearance
- ▲ Increased Thermal Limits for High Temp. Operation
- ▲ Integrate OEM Circuitry onto Drive PCB
- ▲ Custom Control Loop Tuned to Motor Characteristics
- ▲ Custom I/O Interface for System Compatibility
- ▲ Preset Switches and Pots to Reduce User Setup
- ▲ Optimized Switching Frequency
- ▲ Ramped Velocity Command for Smooth Acceleration
- ▲ Remove Unused Features to Reduce OEM Cost
- ▲ Application Specific Current and Voltage Limits

Feel free to contact Applications Engineering for further information and details.

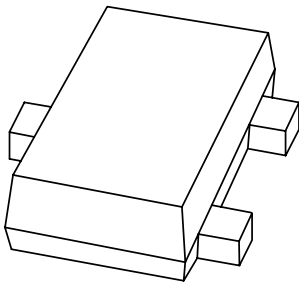
Available Accessories

ADVANCED Motion Controls offers a variety of accessories designed to facilitate drive integration into a servo system. Visit www.a-m-c.com to see which accessories will assist with your application design and implementation.



All specifications in this document are subject to change without written notice. Actual product may differ from pictures provided in this document.

DATA SHEET



BZB984 series Voltage regulator double diodes

Product data sheet
Supersedes data of 2001 Nov 28

2002 Jun 21

Voltage regulator double diodes

BZB984 series

FEATURES

- Total power dissipation: max. 425 mW
- Approx. 5% V_Z tolerance
- Ultra small flat plastic SMD package
- Working voltage range nom. 2.4 to 15 V (E24 range).

APPLICATIONS

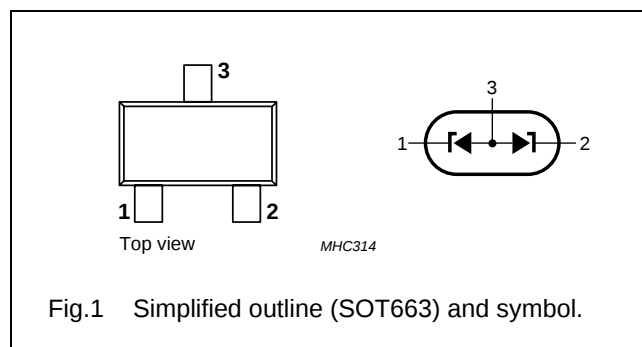
- General regulation functions
- ESD and surge protection.

DESCRIPTION

Low-power voltage regulator diodes in a SOT663 ultra small plastic SMD package.

PINNING

PIN	DESCRIPTION
1	cathode 1
2	cathode 2
3	common anode



MARKING

TYPE NUMBER	MARKING CODE	TYPE NUMBER	MARKING CODE	TYPE NUMBER	MARKING CODE	TYPE NUMBER	MARKING CODE
BZB984-C2V4	91	BZB984-C3V9	96	BZB984-C6V2	9B	BZB984-C10	9G
BZB984-C2V7	92	BZB984-C4V3	97	BZB984-C6V8	9C	BZB984-C11	9H
BZB984-C3V0	93	BZB984-C4V7	98	BZB984-C7V5	9D	BZB984-C12	9J
BZB984-C3V3	94	BZB984-C5V1	99	BZB984-C8V2	9E	BZB984-C13	9K
BZB984-C3V6	95	BZB984-C5V6	9A	BZB984-C9V1	9F	BZB984-C15	9L

LIMITING VALUES

In accordance with the Absolute Maximum Rating System (IEC 60134).

SYMBOL	PARAMETER	CONDITIONS	MIN.	MAX.	UNIT
I_F	continuous forward current		–	200	mA
I_{ZSM}	non-repetitive peak reverse current	$t_p = 100 \mu s$; square wave; $T_{amb} = 25^\circ C$; prior to surge	see Table 1		
P_{tot}	total power dissipation	$T_{amb} = 25^\circ C$; 2 diodes loaded; note 1	–	425	mW
		$T_{amb} = 25^\circ C$; 1 diode loaded; note 1	–	265	mW
P_{ZSM}	non-repetitive peak reverse dissipation	$t_p = 100 \mu s$; square wave; $T_{amb} = 25^\circ C$; prior to surge	–	40	W
T_{stg}	storage temperature		–65	+150	$^\circ C$
T_j	junction temperature		–	150	$^\circ C$

Note

1. Device mounted on an FR4 printed-circuit board.

Voltage regulator double diodes

BZB984 series

ELECTRICAL CHARACTERISTICS**Total BZB984-C series**

$T_{amb} = 25\text{ }^{\circ}\text{C}$ unless otherwise specified.

SYMBOL	PARAMETER	CONDITIONS	MAX.	UNIT
V_F	forward voltage	$I_F = 10\text{ mA}$; see Fig.2	0.9	V
I_R	reverse current			
	BZB984-C2V4	$V_R = 1\text{ V}$	50	μA
	BZB984-C2V7	$V_R = 1\text{ V}$	20	μA
	BZB984-C3V0	$V_R = 1\text{ V}$	10	μA
	BZB984-C3V3	$V_R = 1\text{ V}$	5	μA
	BZB984-C3V6	$V_R = 1\text{ V}$	5	μA
	BZB984-C3V9	$V_R = 1\text{ V}$	3	μA
	BZB984-C4V3	$V_R = 1\text{ V}$	3	μA
	BZB984-C4V7	$V_R = 2\text{ V}$	3	μA
	BZB984-C5V1	$V_R = 2\text{ V}$	2	μA
	BZB984-C5V6	$V_R = 2\text{ V}$	1	μA
	BZB984-C6V2	$V_R = 4\text{ V}$	3	μA
	BZB984-C6V8	$V_R = 4\text{ V}$	2	μA
	BZB984-C7V5	$V_R = 5\text{ V}$	1	μA
	BZB984-C8V2	$V_R = 5\text{ V}$	700	nA
	BZB984-C9V1	$V_R = 6\text{ V}$	500	nA
	BZB984-C10	$V_R = 7\text{ V}$	200	nA
	BZB984-C11	$V_R = 8\text{ V}$	100	nA
	BZB984-C12	$V_R = 8\text{ V}$	100	nA
	BZB984-C13	$V_R = 8\text{ V}$	100	nA
	BZB984-C15	$V_R = 10.5\text{ V}$	50	nA

Voltage regulator double diodes

BZB984 series

Table 1 Per type BZB984-C2V4 to C15

$T_j = 25\text{ }^{\circ}\text{C}$ unless otherwise specified.

BZB984- Cxxx	WORKING VOLTAGE V _Z (V) at I _Z = 5 mA		DIFFERENTIAL RESISTANCE r _{dif} (Ω)				TEMP. COEFF. S _Z (mV/K) at I _{Ztest} = 5 mA (see Figs 3 and 4)	DIODE CAP. C _d (pF) at f = 1 MHz; V _R = 0 V	NON-REPETITIVE PEAK REVERSE CURRENT I _{ZSM} (A) at t _p = 100 μs; T _{amb} = 25 °C
	Tol. ≈5%		at I _Z = 1 mA		at I _Z = 5 mA				
	MIN.	MAX.	TYP.	MAX.	TYP.	MAX.	TYP.	MAX.	MAX.
2V4	2.2	2.6	275	600	70	100	−1.3	450	6.0
2V7	2.5	2.9	300	600	75	100	−1.4	450	6.0
3V0	2.8	3.2	325	600	80	95	−1.6	450	6.0
3V3	3.1	3.5	350	600	85	95	−1.8	450	6.0
3V6	3.4	3.8	375	600	85	90	−1.9	450	6.0
3V9	3.7	4.1	400	600	85	90	−1.9	450	6.0
4V3	4.0	4.6	410	600	80	90	−1.7	450	6.0
4V7	4.4	5.0	425	500	50	80	−1.2	300	6.0
5V1	4.8	5.4	400	480	40	60	−0.5	300	6.0
5V6	5.2	6.0	80	400	15	40	1.0	300	6.0
6V2	5.8	6.6	40	150	6	10	2.2	200	6.0
6V8	6.4	7.2	30	80	6	15	3.0	200	6.0
7V5	7.0	7.9	30	80	6	15	3.6	150	4.0
8V2	7.7	8.7	40	80	6	15	4.3	150	4.0
9V1	8.5	9.6	40	100	6	15	5.2	150	3.0
10	9.4	10.6	50	150	8	20	6.0	90	3.0
11	10.4	11.6	50	150	10	20	6.9	90	2.5
12	11.4	12.7	50	150	10	25	7.9	85	2.5
13	12.4	14.1	50	170	10	30	8.8	80	2.5
15	13.8	15.6	50	200	10	30	10.7	75	2.0

Voltage regulator double diodes

BZB984 series

THERMAL CHARACTERISTICS

SYMBOL	PARAMETER	CONDITIONS	VALUE	UNIT
R _{th j-s}	thermal resistance from junction to soldering point	2 diodes loaded; note 1	125	K/W
		1 diode loaded; note 1	230	K/W
R _{th j-a}	thermal resistance from junction to ambient	2 diodes loaded; note 2	294	K/W
		1 diode loaded; note 2	472	K/W

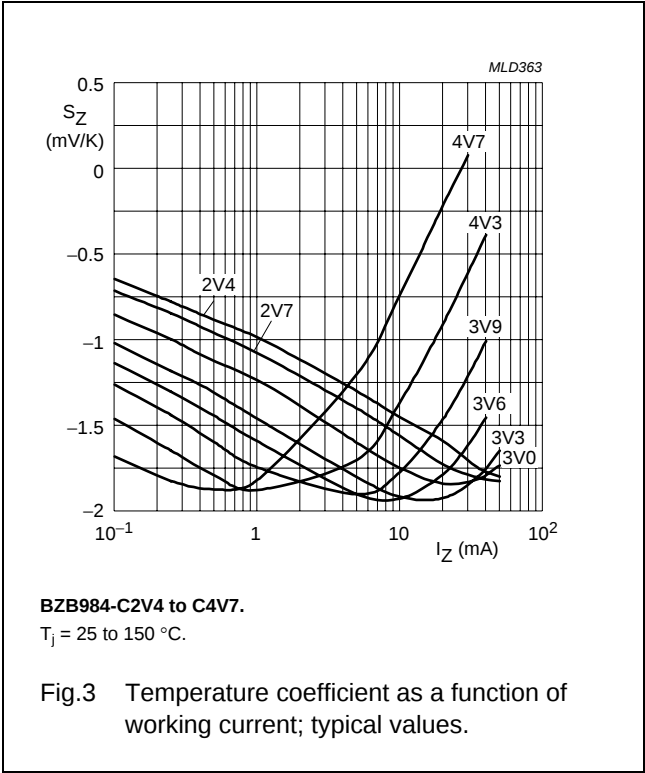
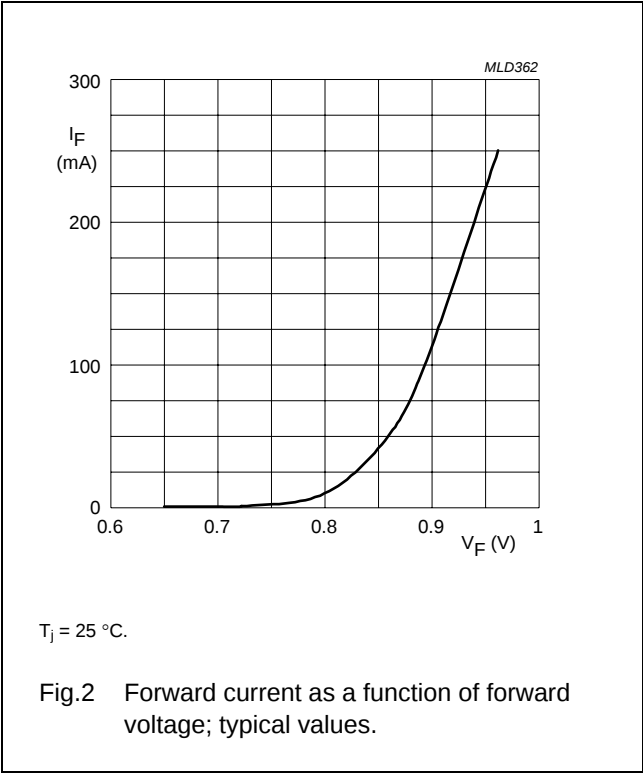
Notes

1. Solder points on cathode tabs.
2. Device mounted on an FR4 printed-circuit board.

Soldering

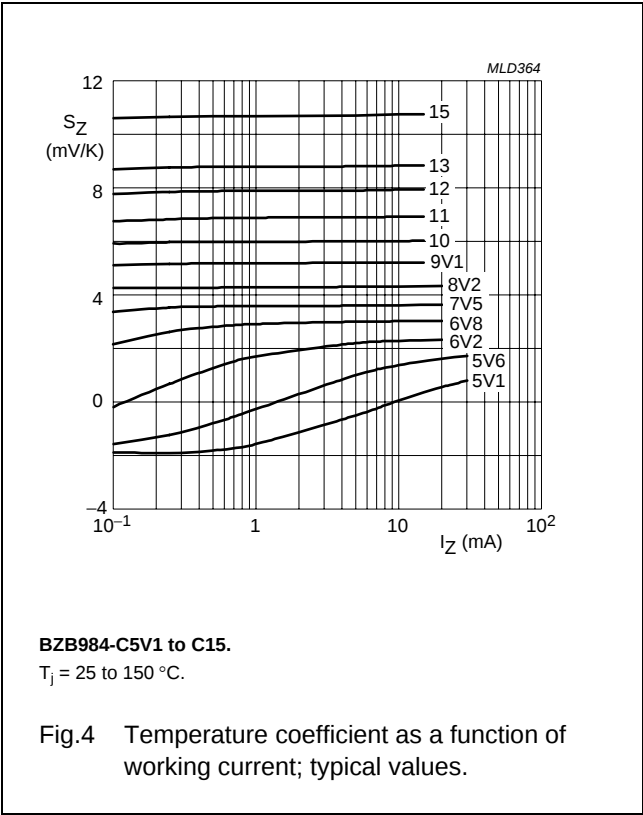
The only recommended soldering method is reflow soldering.

GRAPHICAL DATA



Voltage regulator double diodes

BZB984 series



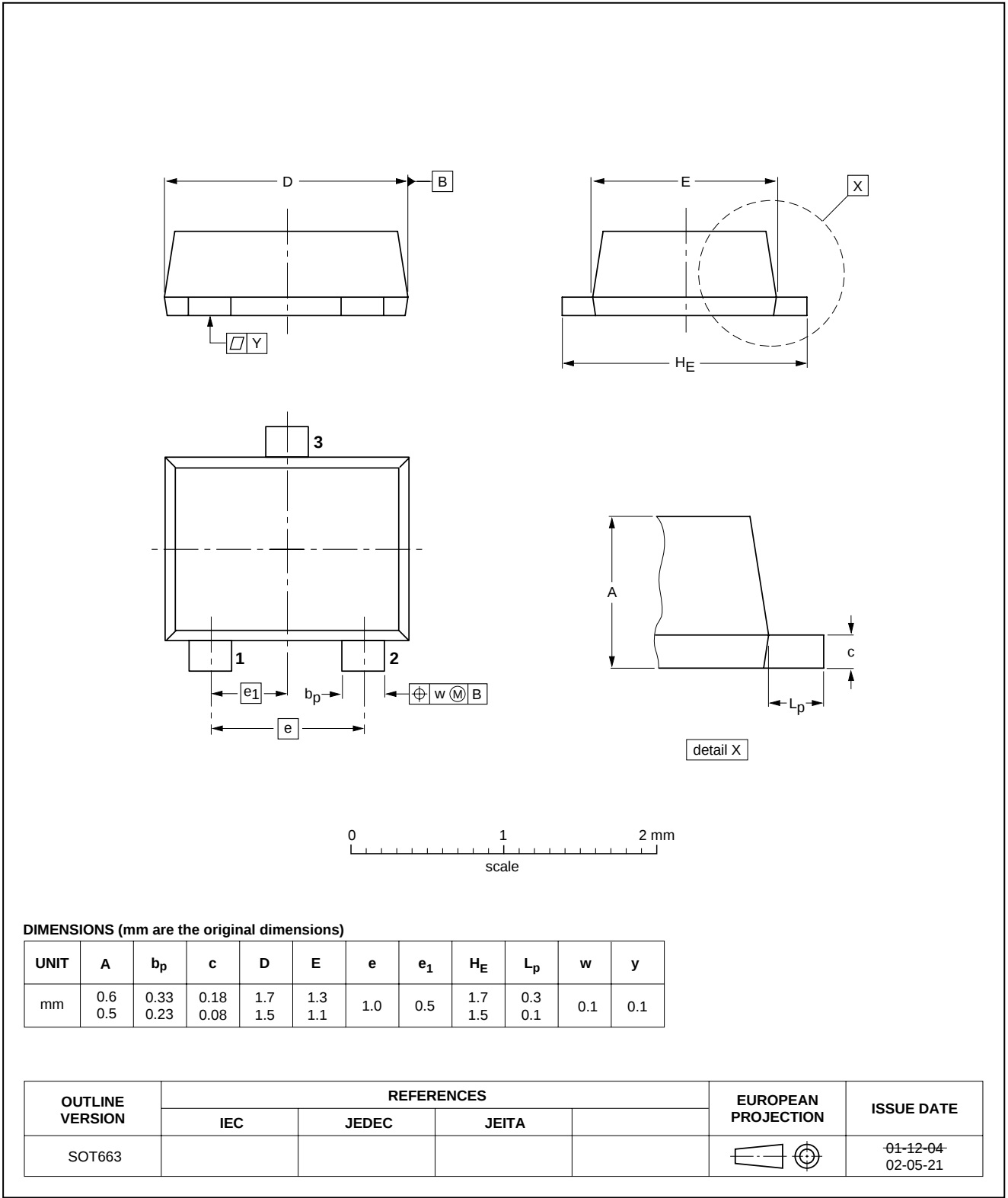
Voltage regulator double diodes

BZB984 series

PACKAGE OUTLINE

Plastic surface mounted package; 3 leads

SOT663



Voltage regulator double diodes

BZB984 series

DATA SHEET STATUS

DOCUMENT STATUS ⁽¹⁾	PRODUCT STATUS ⁽²⁾	DEFINITION
Objective data sheet	Development	This document contains data from the objective specification for product development.
Preliminary data sheet	Qualification	This document contains data from the preliminary specification.
Product data sheet	Production	This document contains the product specification.

Notes

1. Please consult the most recently issued document before initiating or completing a design.
2. The product status of device(s) described in this document may have changed since this document was published and may differ in case of multiple devices. The latest product status information is available on the Internet at URL <http://www.nxp.com>.

DISCLAIMERS

General — Information in this document is believed to be accurate and reliable. However, NXP Semiconductors does not give any representations or warranties, expressed or implied, as to the accuracy or completeness of such information and shall have no liability for the consequences of use of such information.

Right to make changes — NXP Semiconductors reserves the right to make changes to information published in this document, including without limitation specifications and product descriptions, at any time and without notice. This document supersedes and replaces all information supplied prior to the publication hereof.

Suitability for use — NXP Semiconductors products are not designed, authorized or warranted to be suitable for use in medical, military, aircraft, space or life support equipment, nor in applications where failure or malfunction of an NXP Semiconductors product can reasonably be expected to result in personal injury, death or severe property or environmental damage. NXP Semiconductors accepts no liability for inclusion and/or use of NXP Semiconductors products in such equipment or applications and therefore such inclusion and/or use is at the customer's own risk.

Applications — Applications that are described herein for any of these products are for illustrative purposes only. NXP Semiconductors makes no representation or warranty that such applications will be suitable for the specified use without further testing or modification.

Limiting values — Stress above one or more limiting values (as defined in the Absolute Maximum Ratings System of IEC 60134) may cause permanent damage to the device. Limiting values are stress ratings only and operation of the device at these or any other conditions

above those given in the Characteristics sections of this document is not implied. Exposure to limiting values for extended periods may affect device reliability.

Terms and conditions of sale — NXP Semiconductors products are sold subject to the general terms and conditions of commercial sale, as published at <http://www.nxp.com/profile/terms>, including those pertaining to warranty, intellectual property rights infringement and limitation of liability, unless explicitly otherwise agreed to in writing by NXP Semiconductors. In case of any inconsistency or conflict between information in this document and such terms and conditions, the latter will prevail.

No offer to sell or license — Nothing in this document may be interpreted or construed as an offer to sell products that is open for acceptance or the grant, conveyance or implication of any license under any copyrights, patents or other industrial or intellectual property rights.

Export control — This document as well as the item(s) described herein may be subject to export control regulations. Export might require a prior authorization from national authorities.

Quick reference data — The Quick reference data is an extract of the product data given in the Limiting values and Characteristics sections of this document, and as such is not complete, exhaustive or legally binding.

NXP Semiconductors

Customer notification

This data sheet was changed to reflect the new company name NXP Semiconductors. No changes were made to the content, except for the legal definitions and disclaimers.

Contact information

For additional information please visit: **<http://www.nxp.com>**

For sales offices addresses send e-mail to: **salesaddresses@nxp.com**

© NXP B.V. 2009

All rights are reserved. Reproduction in whole or in part is prohibited without the prior written consent of the copyright owner.

The information presented in this document does not form part of any quotation or contract, is believed to be accurate and reliable and may be changed without notice. No liability will be accepted by the publisher for any consequence of its use. Publication thereof does not convey nor imply any license under patent- or other industrial or intellectual property rights.

Printed in The Netherlands

613514/02/pp9

Date of release: 2002 Jun 21

Document order number: 9397 750 09768

founded by

PHILIPS

125V NPN LOW SATURATION TRANSISTOR IN SOT23
Features

- $BV_{CEO} > 125V$
- $I_C = 1A$ high Continuous Collector Current
- $I_{CM} = 3A$ Peak Pulse Current
- $R_{CE(sat)} = 160m\Omega$ for a low equivalent On-Resistance
- 625mW Power dissipation
- h_{FE} specified up to 3A for high current gain hold up
- **Totally Lead-Free & Fully RoHS compliant (Notes 1 & 2)**
- **Halogen and Antimony Free, "Green" Device (Note 3)**
- **Qualified to AEC-Q101 Standards for High Reliability**

Mechanical Data

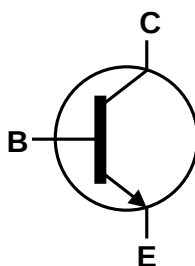
- Case: SOT23
- Case Material: molded plastic, "Green" molding compound
- UL Flammability Classification Rating 94V-0
- Moisture Sensitivity: Level 1 per J-STD-020
- Terminals: Finish – Matte Tin Plated Leads, Solderable per MIL-STD-202, Method 208 
- Weight 0.008 grams (approximate)

Applications

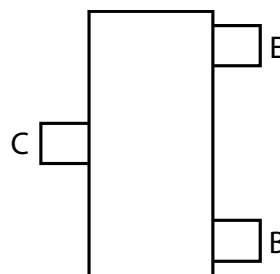
- DC-DC / DC-AC Modules
- Regulator
- LED driver
- CCFL Backlighting Inverters



Top View



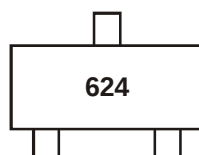
Device Symbol


 Top View
 Pin-Out

Ordering Information (Note 4)

Product	Marking	Reel size (inches)	Tape width (mm)	Quantity per reel
FMMT624TA	624	7	8	3,000
FMMT624TC	624	13	8	10,000

- Notes:
1. No purposely added lead. Fully EU Directive 2002/95/EC (RoHS) & 2011/65/EU (RoHS 2) compliant.
 2. See <http://www.diodes.com> for more information about Diodes Incorporated's definitions of Halogen and Antimony free, "Green" and Lead-Free.
 3. Halogen and Antimony free "Green" products are defined as those which contain <900ppm bromine, <900ppm chlorine (<1500ppm total Br + Cl) and <1000ppm antimony compounds.
 4. For packaging details, go to our website at <http://www.diodes.com>.

Marking Information


624 = Product Type Marking Code

Maximum Ratings (@T_A = +25°C, unless otherwise specified.)

Characteristic	Symbol	Value	Unit
Collector-Base Voltage	V _{CBO}	125	V
Collector-Emitter Voltage	V _{CEO}	125	V
Emitter-Base Voltage	V _{EBO}	7	V
Continuous Collector Current	I _C	1	A
Peak Pulse Current (Note 5)	I _{CM}	3	A
Base Current	I _B	500	mA

Thermal Characteristics (@T_A = +25°C, unless otherwise specified.)

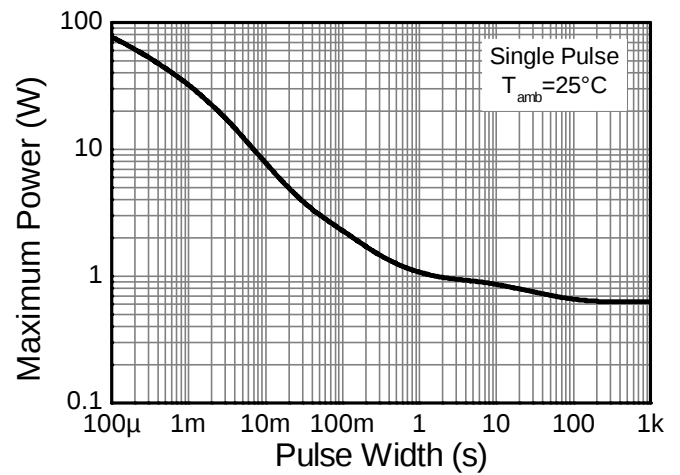
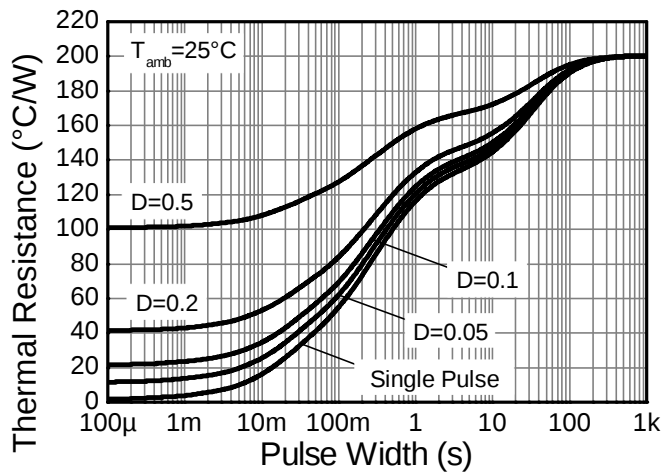
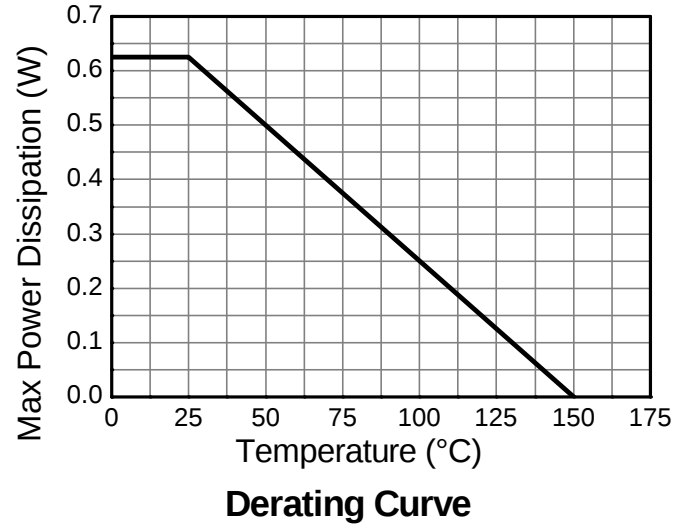
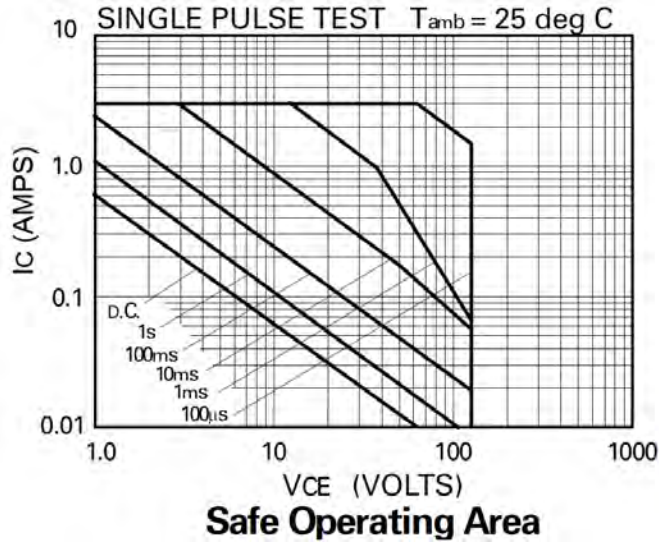
Characteristic	Symbol	Value	Unit
Power Dissipation (Note 5)	P _D	625	mW
Power Dissipation (Note 6)	P _D	806	mW
Thermal Resistance, Junction to Ambient (Note 5)	R _{θJA}	200	°C/W
Thermal Resistance, Junction to Ambient (Note 6)	R _{θJA}	155	°C/W
Thermal Resistance, Junction to Leads (Note 7)	R _{θJL}	194	°C/W
Operating and Storage Temperature Range	T _J , T _{STG}	-55 to +150	°C

ESD Ratings (Note 8)

Characteristic	Symbol	Value	Unit	JEDEC Class
Electrostatic Discharge - Human Body Model	ESD HBM	4,000	V	3A
Electrostatic Discharge - Machine Model	ESD MM	≥ 400	V	C

- Notes:
5. For a device surface mounted on 25mm X 25mm FR4 PCB with high coverage of single sided 1 oz copper, in still air conditions; the device is measured when operating in a steady-state condition.
 6. Same as note 5, except the device is measured at t ≤ 5 sec.
 7. Thermal resistance from junction to solder-point (at the end of the collector lead).
 8. Refer to JEDEC specification JESD22-A114 and JESD22-A115.

Thermal Characteristics and Derating information

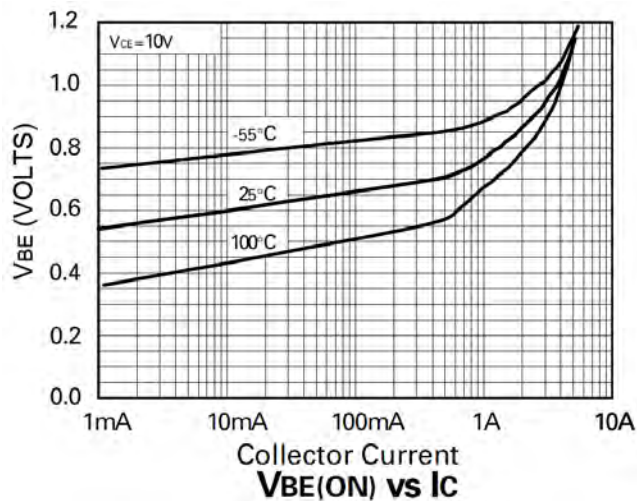
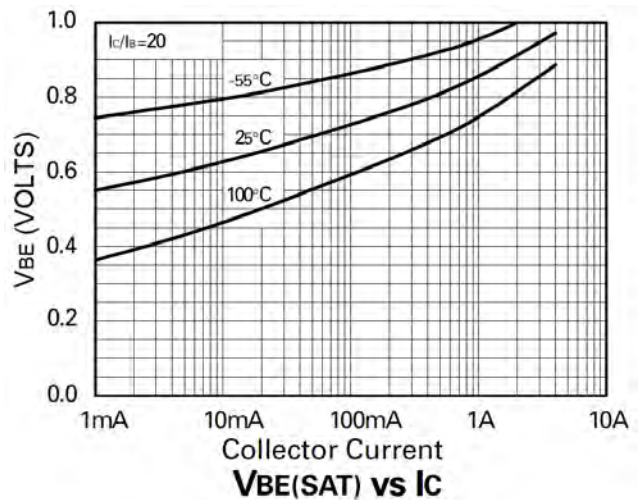
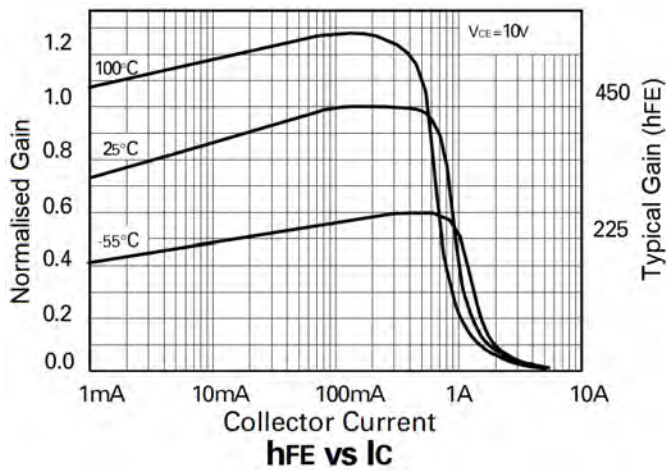
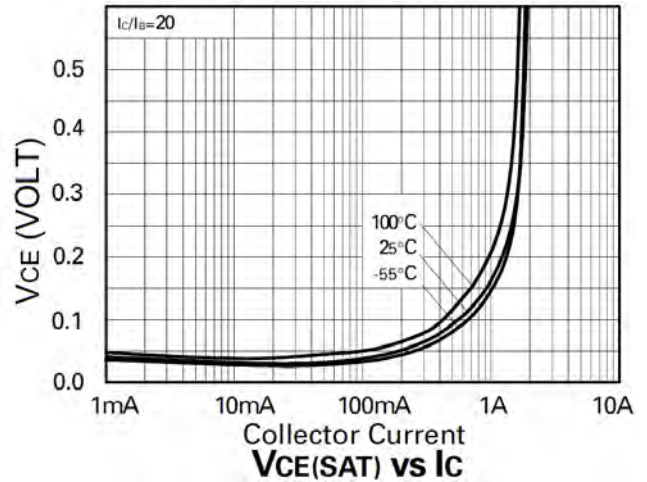
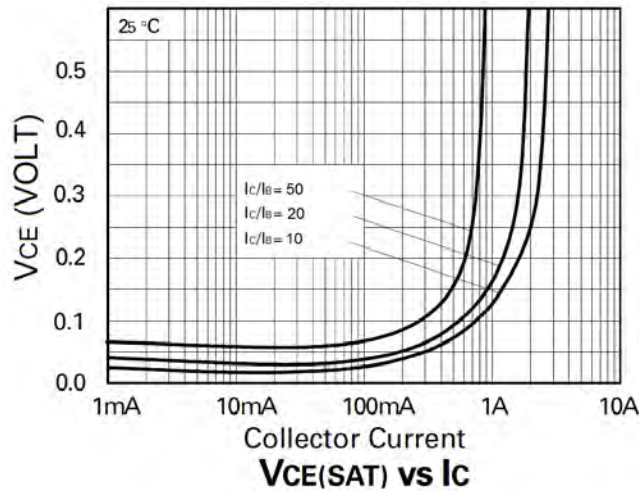


Electrical Characteristics (@T_A = +25°C, unless otherwise specified.)

Characteristic	Symbol	Min	Typ	Max	Unit	Test Condition
Collector-Base Breakdown Voltage	BV _{CBO}	125	250	-	V	I _C = 100μA
Collector-Emitter Breakdown Voltage (Note 9)	BV _{CEO}	125	160	-	V	I _C = 1mA
Emitter-Base Breakdown Voltage	BV _{EBO}	7	8.3	-	V	I _E = 100μA
Collector Cut-off Current	I _{CBO}	-	<10	100	nA	V _{CB} = 100V
Emitter Cut-off Current	I _{EBO}	-	<10	100	nA	V _{EB} = 6.0V
Collector Emitter Cut-off Current	I _{CES}	-	<10	100	nA	V _{CES} = 100V
Static Forward Current Transfer Ratio (Note 9)	h _{FE}	200 300 100 -	400 450 140 18	- - - -	-	I _C = 10mA, V _{CE} = 10V I _C = 200mA, V _{CE} = 10V I _C = 1A, V _{CE} = 10V I _C = 3A, V _{CE} = 10V
Collector-Emitter Saturation Voltage (Note 9)	V _{CE(sat)}	- - - -	26 70 160 165	50 150 220 250	mV	I _C = 0.1A, I _B = 10mA I _C = 0.5A, I _B = 50mA I _C = 0.5A, I _B = 10mA I _C = 1A, I _B = 50mA
Base-Emitter Saturation Voltage (Note 9)	V _{BE(sat)}	-	0.85	1.0	V	I _C = 1A, I _B = 50mA
Base-Emitter Saturation Voltage (Note 9)	V _{BE(on)}	-	0.70	1.0	V	I _C = 1A, V _{CE} = 10V
Transition Frequency	f _T	100	155	-	MHz	I _C = 50mA, V _{CE} = 10V, f = 100MHz
Collector Output Capacitance	C _{obo}	-	7	15	pF	V _{CB} = 10V, f = 1MHz
Turn-On Time	t _(on)	-	60	-	ns	V _{CC} = 50V, I _C = 0.5A,
Turn-Off Time	t _(off)	-	1300	-	ns	I _{B1} = -I _{B2} = 50mA

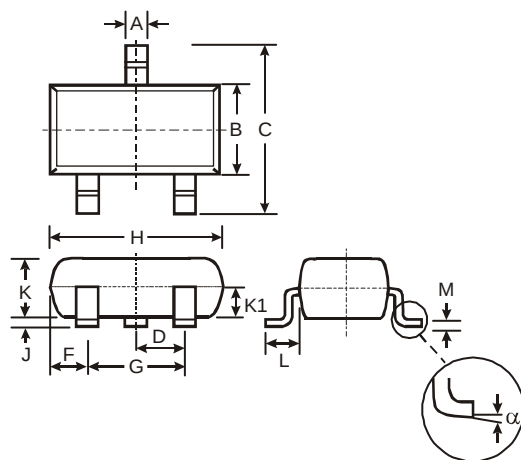
Notes: 9. Measured under pulsed conditions. Pulse width ≤ 300μs. Duty cycle ≤ 2%

Typical Electrical Characteristics (@ $T_A = +25^\circ\text{C}$, unless otherwise specified.)



Package Outline Dimensions

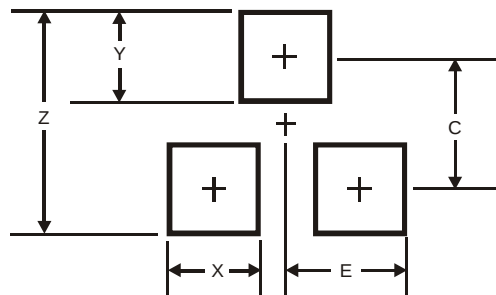
Please see AP02002 at <http://www.diodes.com/datasheets/ap02002.pdf> for latest version.



SOT23			
Dim	Min	Max	Typ
A	0.37	0.51	0.40
B	1.20	1.40	1.30
C	2.30	2.50	2.40
D	0.89	1.03	0.915
F	0.45	0.60	0.535
G	1.78	2.05	1.83
H	2.80	3.00	2.90
J	0.013	0.10	0.05
K	0.903	1.10	1.00
K1	-	-	0.400
L	0.45	0.61	0.55
M	0.085	0.18	0.11
α	0°	8°	-
All Dimensions in mm			

Suggested Pad Layout

Please see AP02001 at <http://www.diodes.com/datasheets/ap02001.pdf> for the latest version.



Dimensions	Value (in mm)
Z	2.9
X	0.8
Y	0.9
C	2.0
E	1.35

IMPORTANT NOTICE

DIODES INCORPORATED MAKES NO WARRANTY OF ANY KIND, EXPRESS OR IMPLIED, WITH REGARDS TO THIS DOCUMENT, INCLUDING, BUT NOT LIMITED TO, THE IMPLIED WARRANTIES OF MERCHANTABILITY AND FITNESS FOR A PARTICULAR PURPOSE (AND THEIR EQUIVALENTS UNDER THE LAWS OF ANY JURISDICTION).

Diodes Incorporated and its subsidiaries reserve the right to make modifications, enhancements, improvements, corrections or other changes without further notice to this document and any product described herein. Diodes Incorporated does not assume any liability arising out of the application or use of this document or any product described herein; neither does Diodes Incorporated convey any license under its patent or trademark rights, nor the rights of others. Any Customer or user of this document or products described herein in such applications shall assume all risks of such use and will agree to hold Diodes Incorporated and all the companies whose products are represented on Diodes Incorporated website, harmless against all damages.

Diodes Incorporated does not warrant or accept any liability whatsoever in respect of any products purchased through unauthorized sales channel. Should Customers purchase or use Diodes Incorporated products for any unintended or unauthorized application, Customers shall indemnify and hold Diodes Incorporated and its representatives harmless against all claims, damages, expenses, and attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized application.

Products described herein may be covered by one or more United States, international or foreign patents pending. Product names and markings noted herein may also be covered by one or more United States, international or foreign trademarks.

This document is written in English but may be translated into multiple languages for reference. Only the English version of this document is the final and determinative format released by Diodes Incorporated.

LIFE SUPPORT

Diodes Incorporated products are specifically not authorized for use as critical components in life support devices or systems without the express written approval of the Chief Executive Officer of Diodes Incorporated. As used herein:

A. Life support devices or systems are devices or systems which:

1. are intended to implant into the body, or
2. support or sustain life and whose failure to perform when properly used in accordance with instructions for use provided in the labeling can be reasonably expected to result in significant injury to the user.

B. A critical component is any component in a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or to affect its safety or effectiveness.

Customers represent that they have all necessary expertise in the safety and regulatory ramifications of their life support devices or systems, and acknowledge and agree that they are solely responsible for all legal, regulatory and safety-related requirements concerning their products and any use of Diodes Incorporated products in such safety-critical, life support devices or systems, notwithstanding any devices- or systems-related information or support that may be provided by Diodes Incorporated. Further, Customers must fully indemnify Diodes Incorporated and its representatives against any damages arising out of the use of Diodes Incorporated products in such safety-critical, life support devices or systems.

Copyright © 2012, Diodes Incorporated

www.diodes.com



LM138 and LM338 5-Amp Adjustable Regulators

1 Features

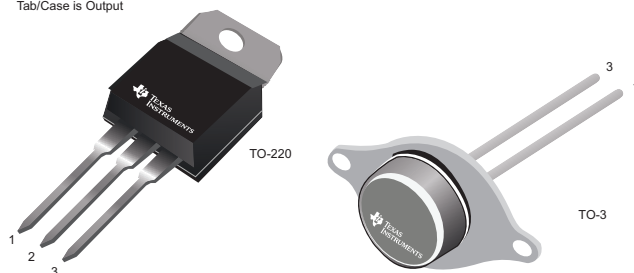
- Specified 7-A Peak Output Current
- Specified 5-A Output Current
- Adjustable Output Down to 1.2 V
- Specified Thermal Regulation
- Current Limit Constant With Temperature
- P⁺ Product Enhancement Tested
- Output is Short-Circuit Protected

2 Applications

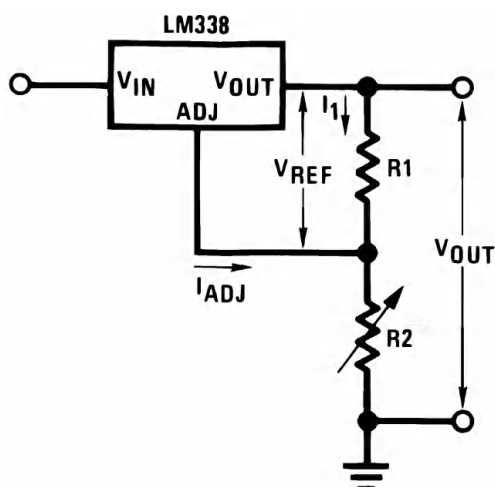
- Adjustable Power Supplies
- Constant Current Regulators
- Battery Chargers

Available Packages

Pin 1. Adjustment
2. Output
3. Input
Tab/Case is Output



Typical Application Circuit



Copyright © 2016, Texas Instruments Incorporated

3 Description

The LM138 series of adjustable 3-terminal positive voltage regulators is capable of supplying in excess of 5 A over a 1.2-V to 32-V output range. They are exceptionally easy to use and require only 2 resistors to set the output voltage. Careful circuit design has resulted in outstanding load and line regulation, comparable to many commercial power supplies. The LM138 family is supplied in a standard 3-lead transistor package.

A unique feature of the LM138 family is time-dependent current limiting. The current limit circuitry allows peak currents of up to 12 A to be drawn from the regulator for short periods of time. This allows the LM138 to be used with heavy transient loads and speeds start-up under full-load conditions. Under sustained loading conditions, the current limit decreases to a safe value protecting the regulator. Also included on the chip are thermal overload protection and safe area protection for the power transistor. Overload protection remains functional even if the adjustment (ADJ) pin is accidentally disconnected.

Normally, no capacitors are needed unless the device is situated more than 6 inches from the input filter capacitors in which case an input bypass is needed. An output capacitor can be added to improve transient response, while bypassing the adjustment pin increases the ripple rejection of the regulator.

Besides replacing fixed regulators or discrete designs, the LM138 is useful in a wide variety of other applications. Because the regulator is floating and receives only the input-to-output differential voltage, supplies of several hundred volts can be regulated as long as the maximum input to output differential is not exceeded; do not short-circuit output to ground. The part numbers in the LM138 series which have a K suffix are packaged in a standard steel TO-CAN package, while those with a T suffix are packaged in a TO-220 plastic package. The LM138 is rated for $T_J = -55^{\circ}\text{C}$ to 150°C , and the LM338 is rated for $T_J = 0^{\circ}\text{C}$ to 125°C .

Device Information⁽¹⁾

PART NUMBER	PACKAGE	BODY SIZE (NOM)
LM138	TO-CAN (2)	25.40 mm × 38.94 mm
LM338	TO-220 (3)	10.16 mm × 14.986 mm
	TO-CAN (2)	25.40 mm × 38.94 mm

(1) For all available packages, see the orderable addendum at the end of the data sheet.



Table of Contents

1 Features	1	8 Application and Implementation	11
2 Applications	1	8.1 Application Information.....	11
3 Description	1	8.2 Typical Applications	12
4 Revision History	2	8.3 System Examples	17
5 Pin Configuration and Functions	3	9 Power Supply Recommendations	23
6 Specifications	3	10 Layout	23
6.1 Absolute Maximum Ratings	3	10.1 Layout Guidelines	23
6.2 Recommended Operating Conditions.....	3	10.2 Layout Example	23
6.3 Thermal Information	4	11 Device and Documentation Support	24
6.4 Electrical Characteristics: LM138.....	4	11.1 Receiving Notification of Documentation Updates	24
6.5 Electrical Characteristics: LM338.....	5	11.2 Related Links	24
6.6 Typical Characteristics	6	11.3 Community Resources.....	24
7 Detailed Description	9	11.4 Trademarks	24
7.1 Overview	9	11.5 Electrostatic Discharge Caution.....	24
7.2 Functional Block Diagram	9	11.6 Glossary	24
7.3 Feature Description.....	9	12 Mechanical, Packaging, and Orderable	24
7.4 Device Functional Modes.....	10	Information	24

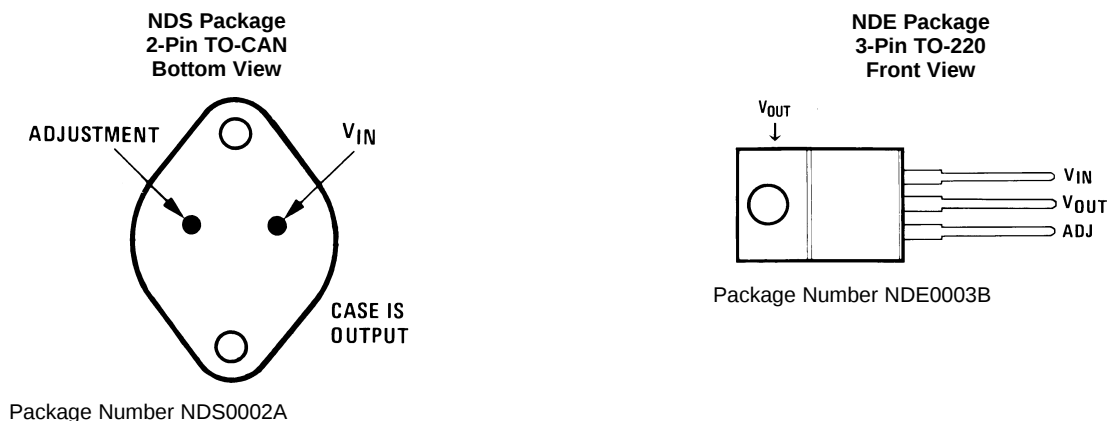
4 Revision History

NOTE: Page numbers for previous revisions may differ from page numbers in the current version.

Changes from Revision B (April 2013) to Revision C	Page
• Added <i>Device Information</i> table, <i>Pin Configuration and Functions</i> section, <i>Specifications</i> section, <i>Recommended Operating Conditions</i> table, <i>Thermal Information</i> table, <i>Detailed Description</i> section, <i>Application and Implementation</i> section, <i>Power Supply Recommendations</i> section, <i>Layout</i> section, <i>Device and Documentation Support</i> section, and <i>Mechanical, Packaging, and Orderable Information</i> section	1
• Deleted RETS138K military specification reference from <i>Absolute Maximum Ratings</i> table.....	3
• Changed Junction to Ambient, $R_{\theta JA}$, value in <i>Thermal Information</i> table From: 50°C/W To: 22.9°C/W (NDE)	4
• Changed Junction to Case, $R_{\theta JC(top)}$, value in <i>Thermal Information</i> table From: 4°C/W To: 15.7°C/W (NDE).....	4

Changes from Revision A (April 2013) to Revision B	Page
• Changed layout of National Semiconductor Data Sheet to TI format	1

5 Pin Configuration and Functions



Pin Functions

PIN			I/O	DESCRIPTION
NAME	TO-220	TO-CAN		
ADJ	1	1	I	Output voltage adjustment pin. Connect to a resistor divider to set V_O
V_{IN}	3	2	I	Supply input pin
V_{OUT}	2	Case	O	Voltage output pin

6 Specifications

6.1 Absolute Maximum Ratings

over operating free-air temperature range (unless otherwise noted)⁽¹⁾

		MIN	MAX	UNIT
Input and output voltage differential		−0.3	40	V
Power dissipation		Internally limited		
Lead temperature	TO-3 package (soldering, 10 s)	300		°C
	TO-220 package (soldering, 4 s)	260		
Operating temperature, T _J	LM138	−55	150	°C
	LM338	0	125	
Storage temperature, T _{stg}		−65	150	°C

- (1) Stresses beyond those listed under *Absolute Maximum Ratings* may cause permanent damage to the device. These are stress ratings only, which do not imply functional operation of the device at these or any other conditions beyond those indicated under *Recommended Operating Conditions*. Exposure to absolute-maximum-rated conditions for extended periods may affect device reliability.

6.2 Recommended Operating Conditions

over operating free-air temperature range (unless otherwise noted)

	MIN	MAX	UNIT
Input-to-output voltage differential	3	40	V
Output current		5	A

6.3 Thermal Information

THERMAL METRIC ⁽¹⁾		LM338			UNIT
		NDS (TO-CAN)	NDE (TO-220)	NDS (TO-CAN)	
		2 PINS	3 PINS	2 PINS	
$R_{\theta JA}$	Junction-to-ambient thermal resistance	35	22.9	35	°C/W
$R_{\theta JC(top)}$	Junction-to-case (top) thermal resistance	1	15.7	1	°C/W
$R_{\theta JB}$	Junction-to-board thermal resistance	—	4.1	—	°C/W
ψ_{JT}	Junction-to-top characterization parameter	—	2.1	—	°C/W
ψ_{JB}	Junction-to-board characterization parameter	—	4.1	—	°C/W
$R_{\theta JC(bot)}$	Junction-to-case (bottom) thermal resistance	—	0.7	—	°C/W

(1) For more information about traditional and new thermal metrics, see the [Semiconductor and IC Package Thermal Metrics](#) application report.

6.4 Electrical Characteristics: LM138

Values apply for $T_J = 25^\circ\text{C}$; $V_{IN} - V_{OUT} = 5\text{ V}$; and $I_{OUT} = 10\text{ mA}$ (unless otherwise noted).⁽¹⁾

PARAMETER		TEST CONDITIONS	MIN	TYP	MAX	UNIT
V_{REF}	Reference voltage	$3\text{ V} \leq (V_{IN} - V_{OUT}) \leq 35\text{ V}$, $10\text{ mA} \leq I_{OUT} \leq 5\text{ A}$, $P \leq 50\text{ W}$, $T_J = -55^\circ\text{C}$ to 150°C	1.19	1.24	1.29	V
V_{RLINE}	Line regulation	$3\text{ V} \leq (V_{IN} - V_{OUT}) \leq 35\text{ V}^{(2)}$				
		$T_J = 25^\circ\text{C}$		0.005%	0.01%	V
V_{RLOAD}	Load regulation	$10\text{ mA} \leq I_{OUT} \leq 5\text{ A}^{(2)}$				
		$T_J = -55^\circ\text{C}$ to 150°C		0.02%	0.04%	V
	Thermal regulation	$10\text{ mA} \leq I_{OUT} \leq 5\text{ A}^{(2)}$				
		$T_J = 25^\circ\text{C}$		0.1%	0.3%	
		$T_J = -55^\circ\text{C}$ to 150°C		0.3%	0.6%	
	Thermal regulation	20 ms pulse		0.002%	0.01%	W
I_{ADJ}	Adjustment pin current	$T_J = -55^\circ\text{C}$ to 150°C		45	100	μA
ΔI_{ADJ}	Adjustment pin current change	$10\text{ mA} \leq I_{OUT} \leq 5\text{ A}$, $3\text{ V} \leq (V_{IN} - V_{OUT}) \leq 35\text{ V}$, $T_J = -55^\circ\text{C}$ to 150°C		0.2	5	μA
$\Delta V_{R/T}$	Temperature stability	$T_J = -55^\circ\text{C}$ to 150°C		1%		
$I_{LOAD(MIN)}$	Minimum load current	$V_{IN} - V_{OUT} = 35\text{ V}$, $T_J = -55^\circ\text{C}$ to 150°C		3.5	5	mA
I_{CL}	Current limit	$V_{IN} - V_{OUT} \leq 10\text{ V}$				
		DC, $T_J = -55^\circ\text{C}$ to 150°C	5	8		A
		0.5-ms peak, $T_J = -55^\circ\text{C}$ to 150°C	7	12		A
		$V_{IN} - V_{OUT} = 30\text{ V}$		1	1	A
V_N	RMS output noise (percent of V_{OUT})	$10\text{ Hz} \leq f \leq 10\text{ kHz}$		0.003%		
$\Delta V_R/\Delta V_{IN}$	Ripple rejection ratio	$V_{OUT} = 10\text{ V}$, $f = 120\text{ Hz}$, $C_{ADJ} = 0\text{ }\mu\text{F}$, $T_J = -55^\circ\text{C}$ to 150°C		60		dB
		$V_{OUT} = 10\text{ V}$, $f = 120\text{ Hz}$, $C_{ADJ} = 10\text{ }\mu\text{F}$, $T_J = -55^\circ\text{C}$ to 150°C	60	75		dB
	Long-term stability	$T_J = 125^\circ\text{C}$, 1000 Hrs		0.3%	1%	

- (1) These specifications are applicable for power dissipations up to 50 W for the TO-3 (NDS) package and 25 W for the TO-220 (NDE) package. Power dissipation is specified at these values up to 15-V input-output differential. Above 15-V differential, power dissipation is limited by internal protection circuitry. All limits (that is, the numbers in the minimum and maximum columns) are specified to TI's AOQL (Average Outgoing Quality Level).
- (2) Regulation is measured at a constant junction temperature, using pulse testing with a low duty cycle. Changes in output voltage due to heating effects are covered under the specifications for thermal regulation.

6.5 Electrical Characteristics: LM338

Values apply for $T_J = 25^\circ\text{C}$; $V_{IN} - V_{OUT} = 5\text{ V}$; and $I_{OUT} = 10\text{ mA}$ (unless otherwise noted).⁽¹⁾

PARAMETER		TEST CONDITIONS		MIN	TYP	MAX	UNIT
V _{REF}	Reference voltage	3 V ≤ (V _{IN} – V _{OUT}) ≤ 35 V, 10 mA ≤ I _{OUT} ≤ 5 A, P ≤ 50 W, T _J = 0°C to 125°C		1.19	1.24	1.29	V
V _{RLINE}	Line regulation	3 V ≤ (V _{IN} – V _{OUT}) ≤ 35 V ⁽²⁾	T _J = 25°C	0.005%		0.03%	V
			T _J = 0°C to 125°C	0.02%		0.06%	V
V _{RLOAD}	Load regulation	10 mA ≤ I _{OUT} ≤ 5 A ⁽²⁾	T _J = 25°C	0.1		0.5	
			T _J = 0°C to 125°C	0.3		1	
	Thermal regulation	20-ms pulse		0.002%		0.02%	W
I _{ADJ}	Adjustment pin current	T _J = 0°C to 125°C		45		100	μA
ΔI _{ADJ}	Adjustment pin current change	10 mA ≤ I _{OUT} ≤ 5 A, 3 V ≤ (V _{IN} – V _{OUT}) ≤ 35 V, T _J = 0°C to 125°C		0.2		5	μA
ΔV _{R/T}	Temperature stability	T _J = 0°C to 125°C		1			
I _{LOAD(MIN)}	Minimum load current	V _{IN} – V _{OUT} = 35 V, T _J = 0°C to 125°C		3.5		10	mA
I _{CL}	Current limit	V _{IN} – V _{OUT} ≤ 10 V					
		DC, T _J = 0°C to 125°C		5	8		A
		0.5-ms peak, T _J = 0°C to 125°C		7	12		A
		V _{IN} – V _{OUT} = 30 V				1	A
V _N	RMS output noise (percent of V _{OUT})	10 Hz ≤ f ≤ 10 kHz		0.003%			
ΔV _R /ΔV _{IN}	Ripple rejection ratio	V _{OUT} = 10 V, f = 120 Hz, C _{ADJ} = 0 μF, T _J = 0°C to 125°C		60			dB
		V _{OUT} = 10 V, f = 120 Hz, C _{ADJ} = 10 μF, T _J = 0°C to 125°C		60	75		dB
	Long-term stability	T _J = 125°C, 1000 Hrs		0.3%		1%	

- These specifications are applicable for power dissipations up to 50 W for the TO-3 (NDS) package and 25 W for the TO-220 (NDE) package. Power dissipation is specified at these values up to 15-V input-output differential. Above 15-V differential, power dissipation is limited by internal protection circuitry. All limits (that is, the numbers in the minimum and maximum columns) are specified to TI's AOQL (Average Outgoing Quality Level).
- Regulation is measured at a constant junction temperature, using pulse testing with a low duty cycle. Changes in output voltage due to heating effects are covered under the specifications for thermal regulation.

6.6 Typical Characteristics

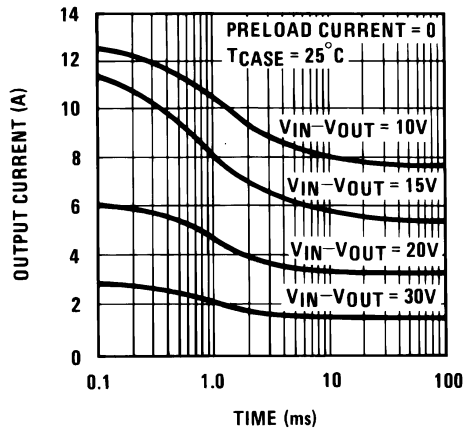


Figure 1. Current Limit

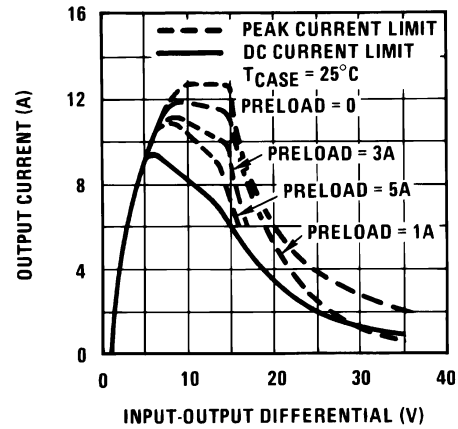


Figure 2. Current Limit

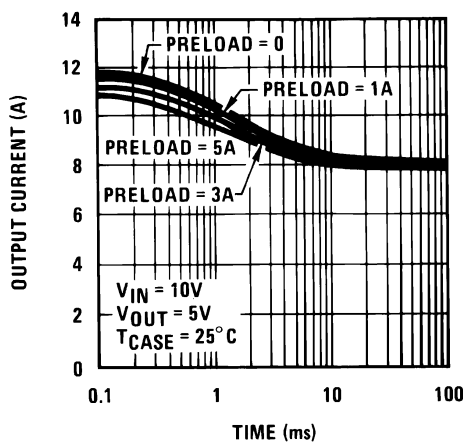


Figure 3. Current Limit

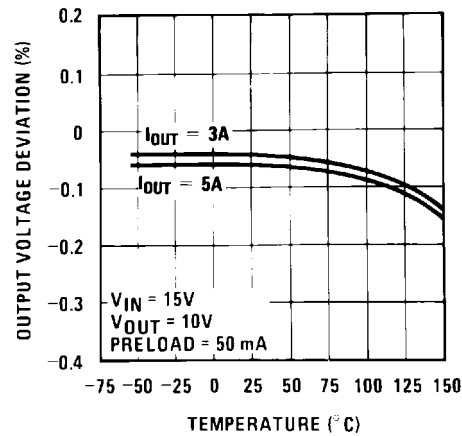


Figure 4. Load Regulation

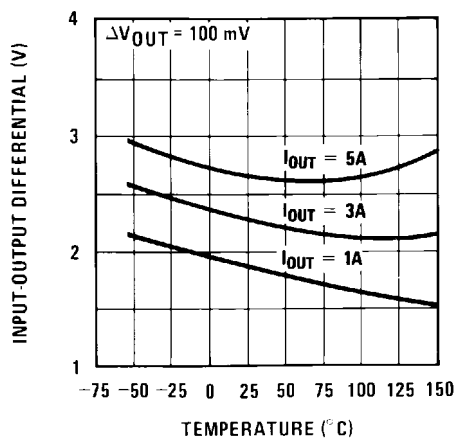


Figure 5. Dropout Voltage

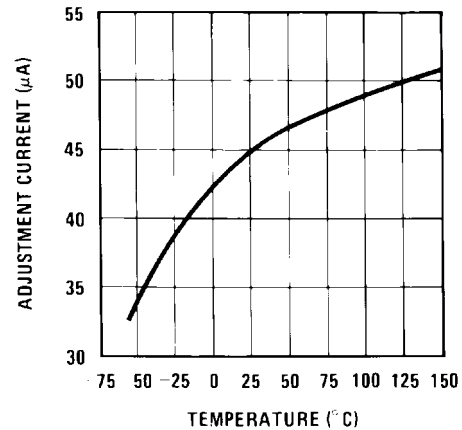


Figure 6. Adjustment Current

Typical Characteristics (continued)

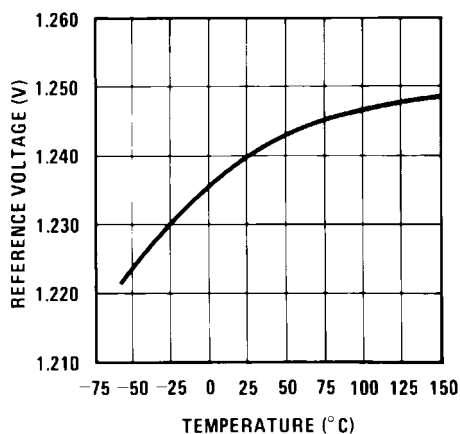


Figure 7. Temperature Stability

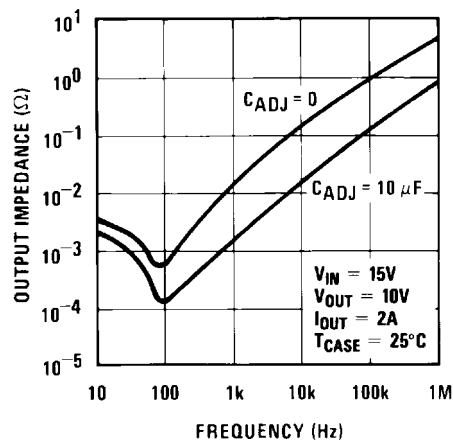


Figure 8. Output Impedance

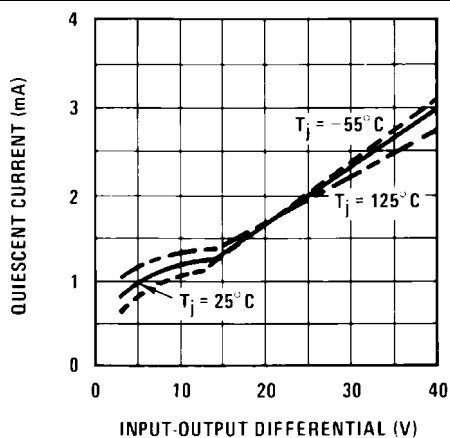


Figure 9. Minimum Operating Current

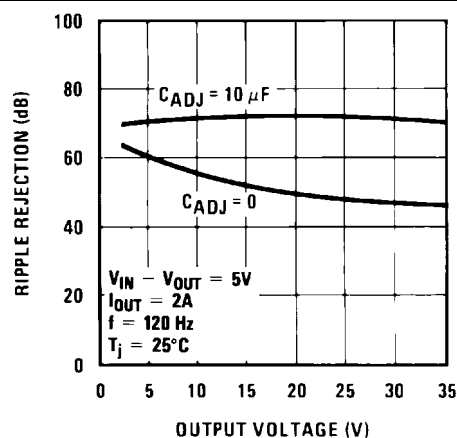


Figure 10. Ripple Rejection

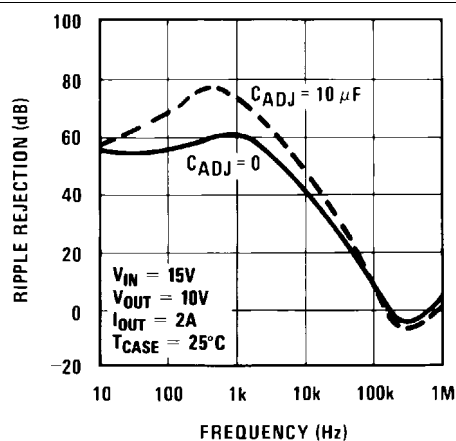


Figure 11. Ripple Rejection

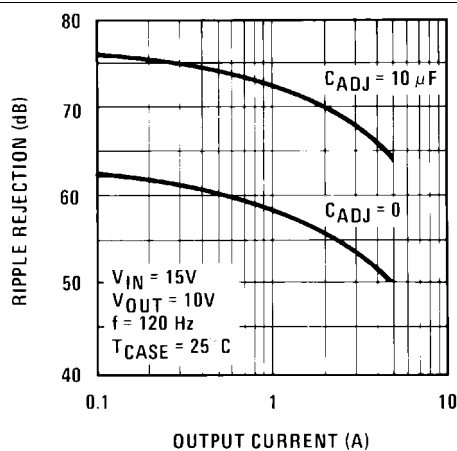


Figure 12. Ripple Rejection

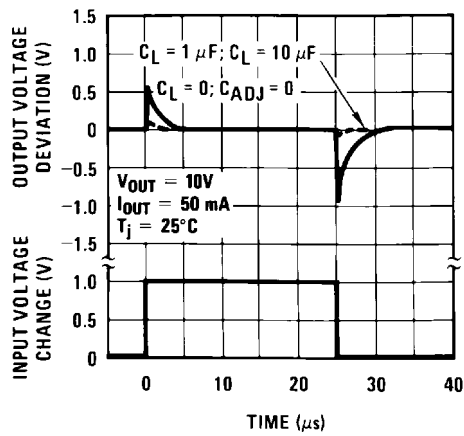
Typical Characteristics (continued)


Figure 13. Line Transient Response

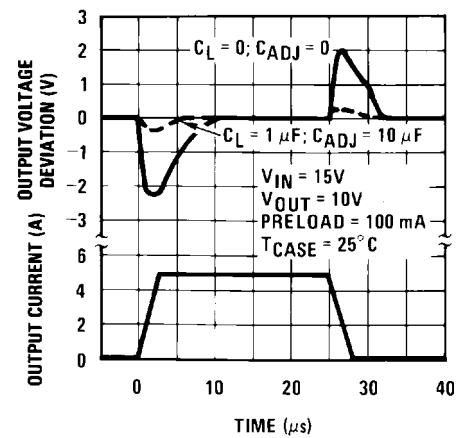


Figure 14. Load Transient Response

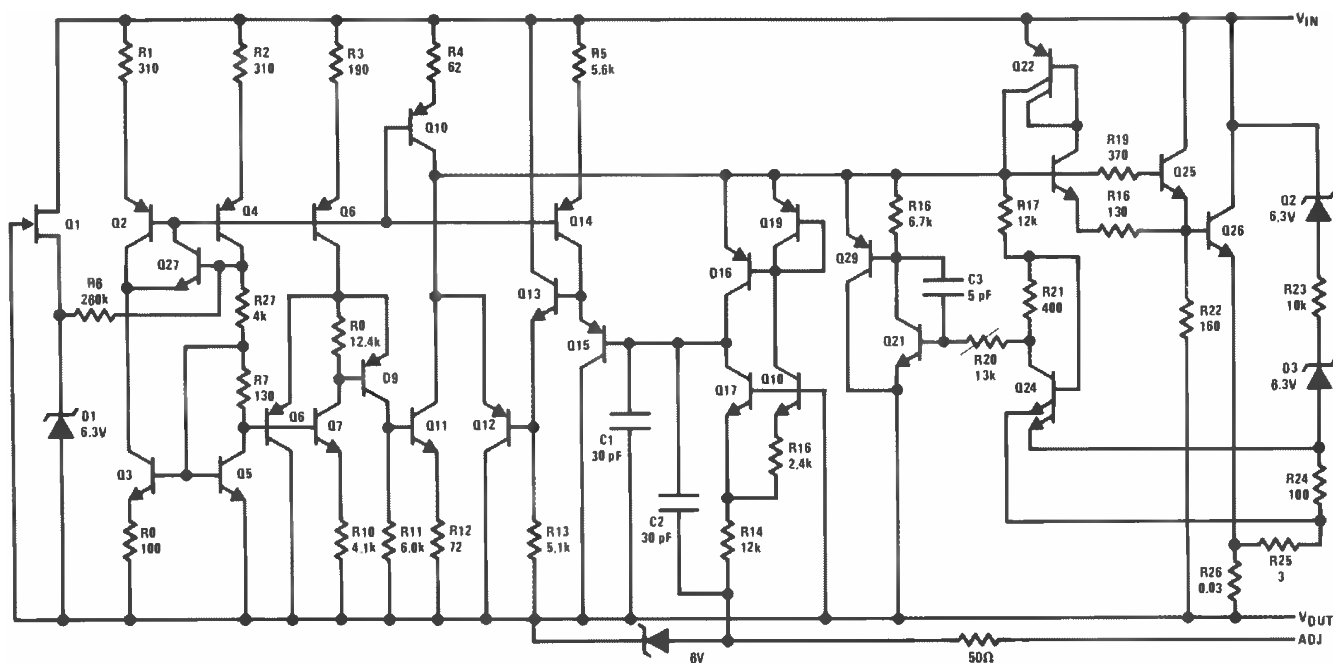
7 Detailed Description

7.1 Overview

The LM138 and LM338 devices are adjustable, three-terminal, positive-voltage regulators capable of supplying more than 5 A over an output-voltage range of 1.2 V to 32 V. It requires only two external resistors to set the output voltage. These devices feature a typical line regulation of 0.005% and typical load regulation of 0.1%. It includes time-dependent current limiting, thermal overload protection, and safe operating area protection. Overload protection remains functional even if the ADJUST terminal is disconnected.

The LM138 and LM338 devices are versatile in their applications, including uses in programmable output regulation and local on-card regulation. Or, by connecting a fixed resistor between the ADJUST and OUTPUT terminals, the LM138 and LM338 devices can function as a precision current regulators. An optional output capacitor can be added to improve transient response. The ADJUST terminal can be bypassed to achieve very high ripple-rejection ratios, which are difficult to achieve with standard three-terminal regulators.

7.2 Functional Block Diagram



Copyright © 2016, Texas Instruments Incorporated

7.3 Feature Description

7.3.1 NPN Darlington Output Drive

NPN Darlington output topology provides naturally low output impedance and an output capacitor is optional. To support maximum current and lowest temperature, 3-V headroom is recommended ($V_I - V_O$).

7.3.2 Overload Block

Overcurrent and overtemperature shutdown protects the device against overload or damage from operating in excessive heat.

7.3.3 Programmable Feedback

Op amp with 1.25-V offset input at the ADJUST terminal provides easy output voltage or current (not both) programming. For current regulation applications, a single resistor whose resistance value is $1.25 V_{IO}$ and power rating is greater than $1.25 V^2/R$ must be used. For voltage regulation applications, two resistors set the output voltage.

7.4 Device Functional Modes

7.4.1 Normal Operation

The device OUTPUT pin sources current necessary to make OUTPUT pin 1.25 V greater than ADJUST terminal to provide output regulation.

7.4.2 Operation With Low Input Voltage

The device requires up to 3-V headroom ($V_I - V_O$) to operate in regulation. With less headroom, the device may drop out and OUTPUT voltage is INPUT voltage minus drop out voltage.

7.4.3 Operation at Light Loads

The device passes its bias current to the OUTPUT pin. The load or feedback must consume this minimum current for regulation or the output may be too high. A 250- Ω feedback resistor between OUTPUT and ADJUST consumes the worst case minimum load current of 5 mA.

7.4.4 Operation in Self Protection

When an overload occurs, the device shuts down Darlington NPN output stage or reduces the output current to prevent device damage. The device automatically resets from the overload. The output may be reduced or alternate between on and off until the overload is removed.

8 Application and Implementation

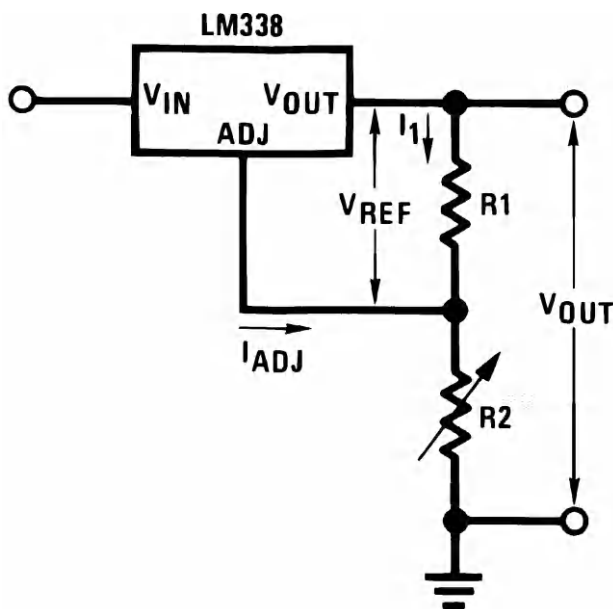
NOTE

Information in the following applications sections is not part of the TI component specification, and TI does not warrant its accuracy or completeness. TI's customers are responsible for determining suitability of components for their purposes. Customers should validate and test their design implementation to confirm system functionality.

8.1 Application Information

In operation, the LM138 develops a nominal 1.25-V reference voltage (V_{REF}) between the output and adjustment terminal. The reference voltage is impressed across program resistor R_1 and, since the voltage is constant, a constant current I_1 then flows through the output set resistor R_2 , giving an output voltage calculated with [Equation 1](#).

$$V_{OUT} = V_{REF} \left(1 + \frac{R_2}{R_1} \right) + I_{ADJ} R_2 \quad (1)$$



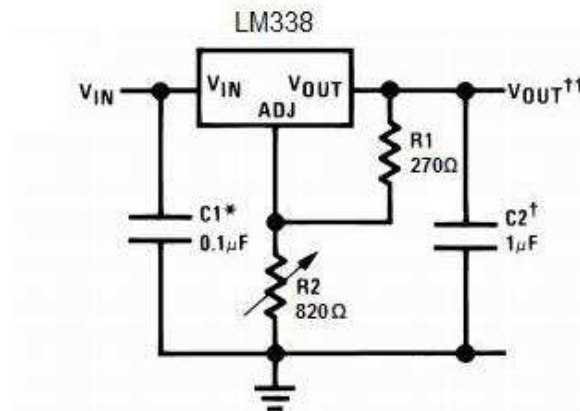
Copyright © 2016, Texas Instruments Incorporated

Figure 15. Typical Application Circuit

Because the 50- μ A current from the adjustment terminal represents an error term, the LM138 was designed to minimize I_{ADJ} and make it very constant with line and load changes. To do this, all quiescent operating current is returned to the output establishing a minimum load current requirement. If there is insufficient load on the output, the output rises.

8.2 Typical Applications

8.2.1 Constant 5-V Regulator



*Needed if device is more than 6 inches from filter capacitors.

†Optional—improves transient response

$$\dagger\dagger V_{OUT} = 1.25 V \left(1 + \frac{R_2}{R_1} \right) + I_{ADJ} (R_2)$$

Copyright © 2016, Texas Instruments Incorporated

Figure 16. Constant 5-V Regulator

8.2.1.1 Design Requirements

R1: Because the LM138 produces a typical 1.24 V potential between the OUTPUT and ADJUST pins, placing a 270-Ω resistor between them causes 4.6 mA to flow through R1 and R2.

R2: To achieve a 5-V output, the sum of the voltages across R1 and R2 must equal 5 V. Therefore, Vr2 must equal 3.76 V when 4.6 mA is flowing through it. $R_2 = V_{r2} / I = 3.76 V / 4.6 mA = \sim 820 \Omega$.

CIN: 0.1 μF of input capacitance helps filter out unwanted noise, especially if the regulator is located far from the power supply filter capacitors.

COU: The regulator is stable without any output capacitance, but adding a 1-μF capacitor improves the transient response.

CADJ: A 10-μF capacitor bypassing the ADJUST pin to ground improves the regulators ripple rejection.

D1: Protection diode D1 is recommended if COU is used. The diode provides a low-impedance discharge path to prevent the capacitor from discharging into the output of the regulator (see [Protection Diodes](#)).

D2: Protection diode D2 is recommended if CADJ is used. The diode provides a low-impedance discharge path to prevent the capacitor from discharging into the output of the regulator (see [Protection Diodes](#)).

[Table 1](#) lists the design parameters for this typical application.

Table 1. Design Parameters

PARAMETER	VALUE
Feedback resistor 1 (R1)	270 Ω
Feedback resistor 2 (R2)	820 Ω
Input capacitor (C _{IN})	0.1 μ F
Output capacitor (C _{OUT})	1 μ F
Adjust capacitor (C _{ADJ})	10 μ F

8.2.1.2 Detailed Design Procedure

8.2.1.2.1 External Capacitors

An input bypass capacitor is recommended. A 0.1- μ F disc or 1- μ F solid tantalum on the input is suitable input bypassing for almost all applications. The device is more sensitive to the absence of input bypassing when adjustment or output capacitors are used but the above values eliminate the possibility of problems.

The adjustment terminal can be bypassed to ground on the LM138 to improve ripple rejection. This bypass capacitor prevents ripple from being amplified as the output voltage is increased. With a 10- μ F bypass capacitor, 75-dB ripple rejection is obtainable at any output level. Increases over 20 μ F do not appreciably improve the ripple rejection at frequencies above 120 Hz. If the bypass capacitor is used, it is sometimes necessary to include protection diodes to prevent the capacitor from discharging through internal low current paths and damaging the device.

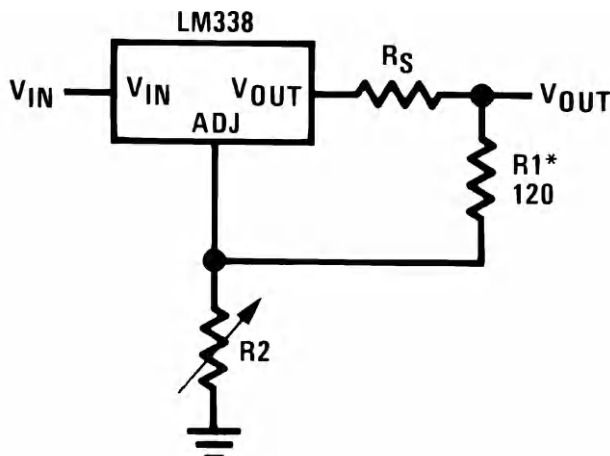
In general, the best type of capacitors to use are solid tantalum. Solid tantalum capacitors have low impedance even at high frequencies. Depending upon capacitor construction, it takes about 25 μ F in aluminum electrolytic to equal 1- μ F solid tantalum at high frequencies. Ceramic capacitors are also good at high frequencies; but some types have a large decrease in capacitance at frequencies around 0.5 MHz. For this reason, 0.01- μ F disc may seem to work better than a 0.1- μ F disc as a bypass.

Although the LM138 is stable with no output capacitors, like any feedback circuit, certain values of external capacitance can cause excessive ringing. This occurs with values between 500 pF and 5000 pF. A 1- μ F solid tantalum (or 25- μ F aluminum electrolytic) on the output swamps this effect and insures stability.

8.2.1.2.2 Load Regulation

The LM138 is capable of providing extremely good load regulation but a few precautions are needed to obtain maximum performance. The current set resistor connected between the adjustment terminal and the output terminal (usually 240 Ω) must be tied directly to the output of the regulator (case) rather than near the load. This eliminates line drops from appearing effectively in series with the reference and degrading regulation. For example, a 15-V regulator with 0.05- Ω resistance between the regulator and load has a load regulation due to line resistance of $0.05 \Omega \times I_L$. If the set resistor is connected near the load, the effective line resistance is 0.05 Ω (1 + R2/R1) or in this case, 11.5 times worse.

[Figure 17](#) shows the effect of resistance between the regulator and 240- Ω set resistor.



Copyright © 2016, Texas Instruments Incorporated

Figure 17. Regulator With Line Resistance in Output Lead

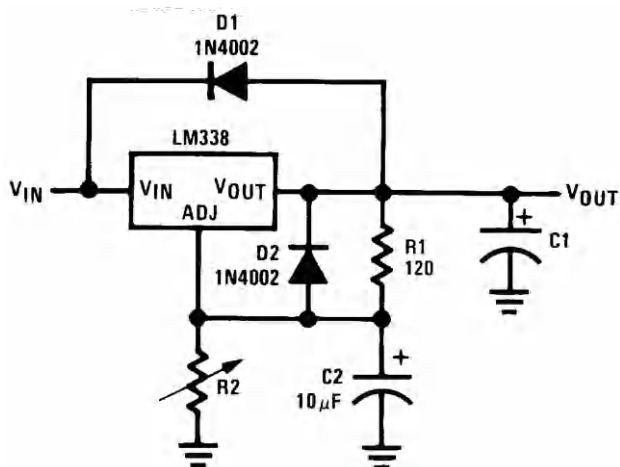
With the TO-3 package, it is easy to minimize the resistance from the case to the set resistor, by using 2 separate leads to the case. The ground of R_2 can be returned near the ground of the load to provide remote ground sensing and improve load regulation.

8.2.1.2.3 Protection Diodes

When external capacitors are used with *any* IC regulator it is sometimes necessary to add protection diodes to prevent the capacitors from discharging through low current points into the regulator. Most 20- μ F capacitors have low enough internal series resistance to deliver 20-A spikes when shorted. Although the surge is short, there is enough energy to damage parts of the IC.

When an output capacitor is connected to a regulator and the input is shorted, the output capacitor discharges into the output of the regulator. The discharge current depends on the value of the capacitor, the output voltage of the regulator, and the rate of decrease of V_{IN} . In the LM138 this discharge path is through a large junction that is able to sustain 25-A surge with no problem. This is not true of other types of positive regulators. For output capacitors of 100 μ F or less at output of 15 V or less, there is no need to use diodes.

The bypass capacitor on the adjustment terminal can discharge through a low current junction. Discharge occurs when *either* the input or output is shorted. Internal to the LM138 is a 50- Ω resistor which limits the peak discharge current. No protection is needed for output voltages of 25-V or less and 10- μ F capacitance. [Figure 18](#) shows an LM138 with protection diodes included for use with outputs greater than 25 V and high values of output capacitance.



Copyright © 2016, Texas Instruments Incorporated

$$V_{OUT} = 1.25V \left(1 + \frac{R2}{R1} \right) + I_{ADJ}R2$$

D1 protects against C1

D2 protects against C2

Figure 18. Regulator With Protection Diodes

8.2.1.3 Application Curves

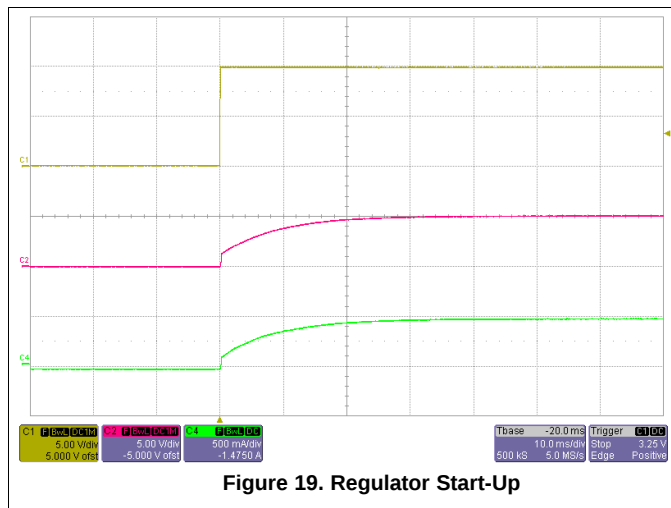


Figure 19. Regulator Start-Up

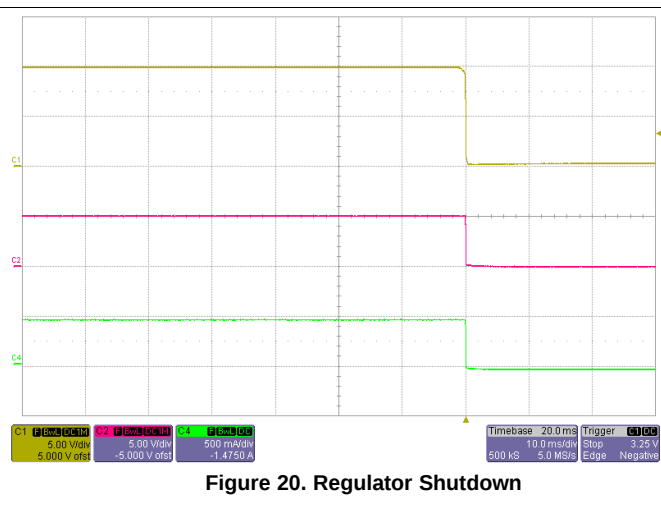


Figure 20. Regulator Shutdown

LM138, LM338

SNVS771C – MAY 1998 – REVISED DECEMBER 2016

www.ti.com

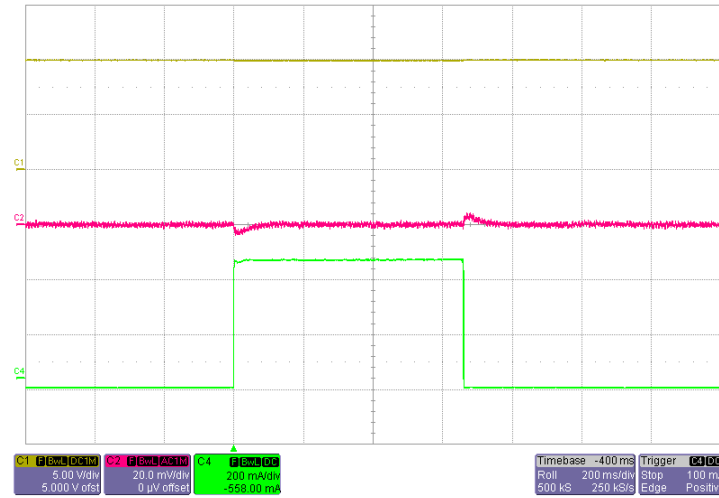
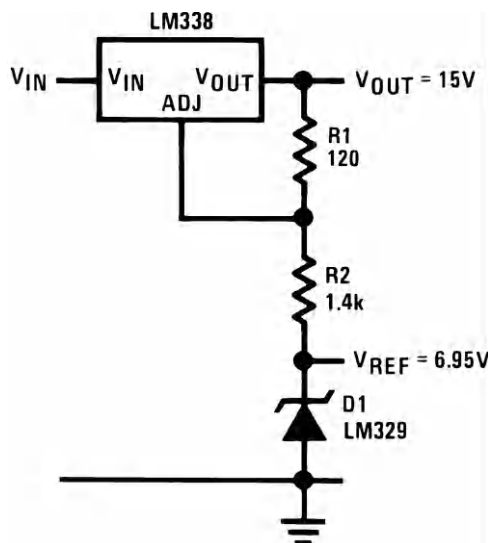


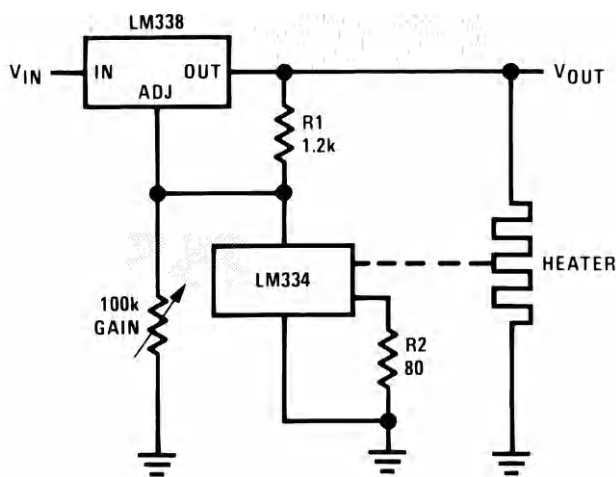
Figure 21. Regulator Response to Load Step

8.3 System Examples



Copyright © 2016, Texas Instruments Incorporated

Figure 22. Regulator and Voltage Reference



Copyright © 2016, Texas Instruments Incorporated

Full output current not available at high input-output voltages
†Optional—improves transient response. Output capacitors in the range of 1 μ F to 1000 μ F of aluminum or tantalum electrolytic are commonly used to provide improved output impedance and rejection of transients.

*Needed if device is more than 6 inches from filter capacitors.

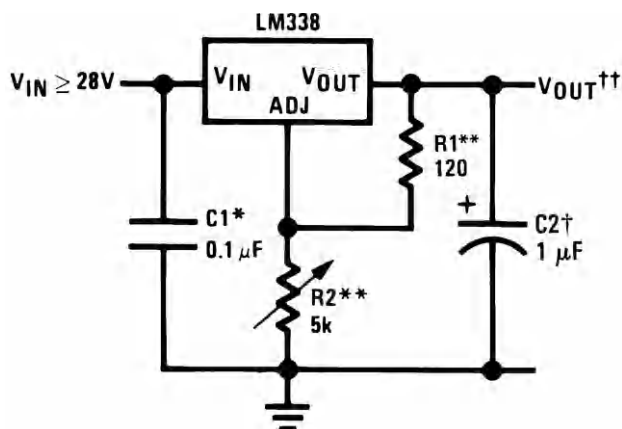
$$\dagger\dagger V_{OUT} = 1.25V \left(1 + \frac{R2}{R1} \right) + I_{ADJ}(R2)$$

**R1 = 240 Ω for LM138. R1, R2 as an assembly can be ordered from Bourns:

MIL part no. 7105A-AT2-502

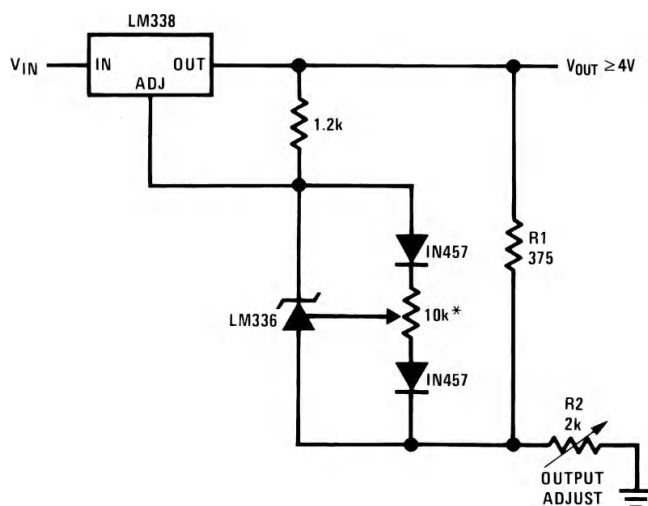
COMM part no. 7105A-AT7-502

Figure 24. Temperature Controller



Copyright © 2016, Texas Instruments Incorporated

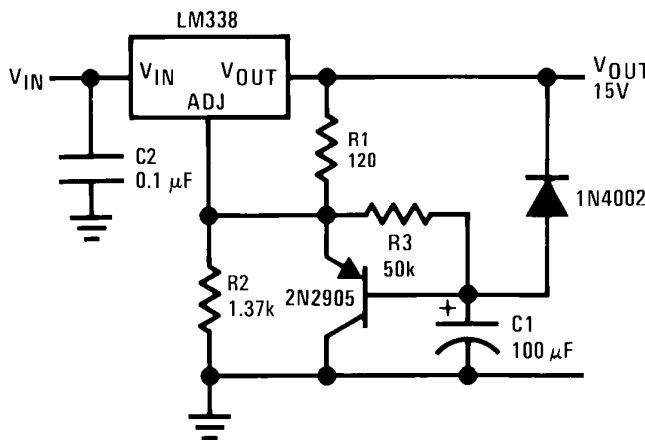
Figure 23. 1.2-V to 25-V Adjustable Regulator



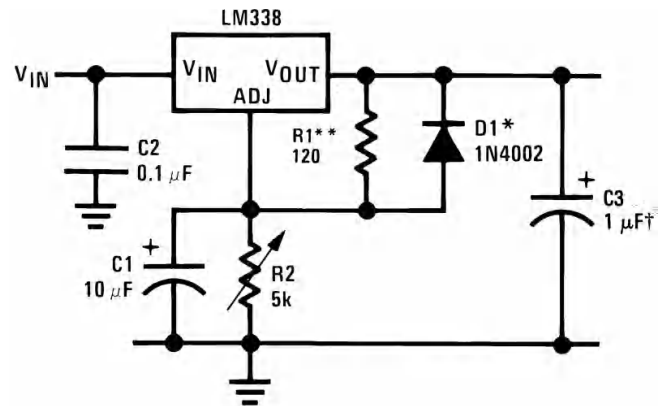
Copyright © 2016, Texas Instruments Incorporated

* Adjust for 3.75 across R1

Figure 25. Precision Power Regulator With Low Temperature Coefficient

System Examples (continued)


Copyright © 2016, Texas Instruments Incorporated

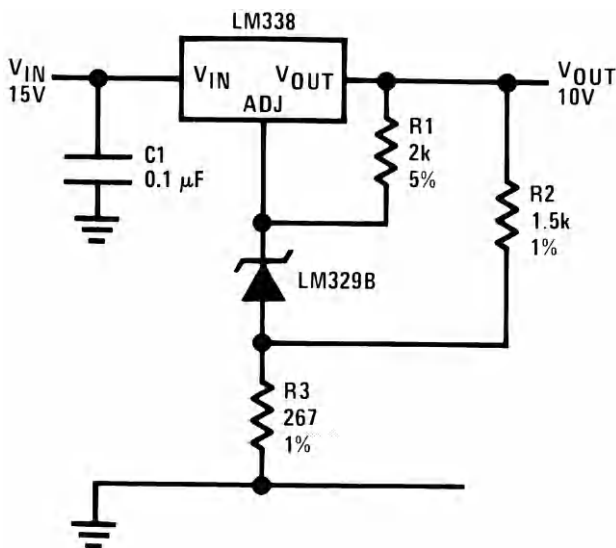
Figure 26. Slow Turnon 15-V Regulator


Copyright © 2016, Texas Instruments Incorporated

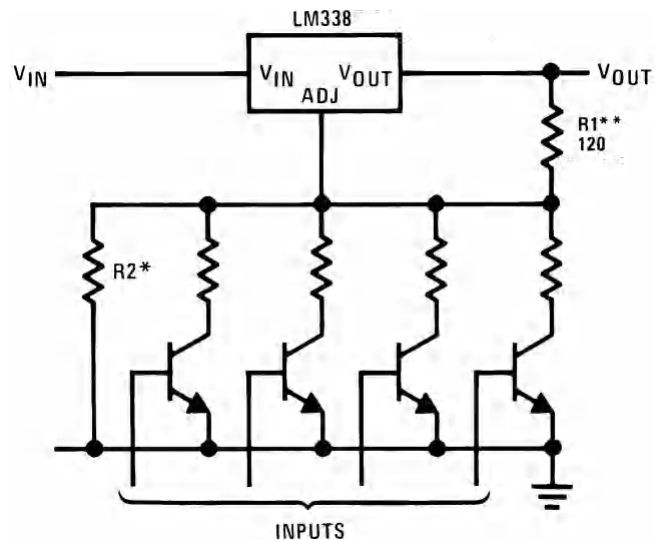
†Solid tantalum

*Discharges C1 if output is shorted to ground

**R1 = 240 Ω for LM138

Figure 27. Adjustable Regulator With Improved Ripple Rejection


Copyright © 2016, Texas Instruments Incorporated

Figure 28. High Stability 10-V Regulator


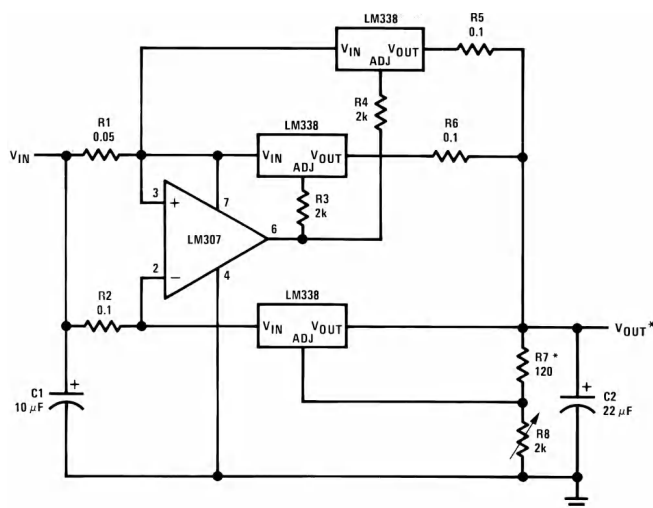
Copyright © 2016, Texas Instruments Incorporated

 *Sets maximum V_{OUT}

**R1 = 240 Ω for LM138

Figure 29. Digitally Selected Outputs

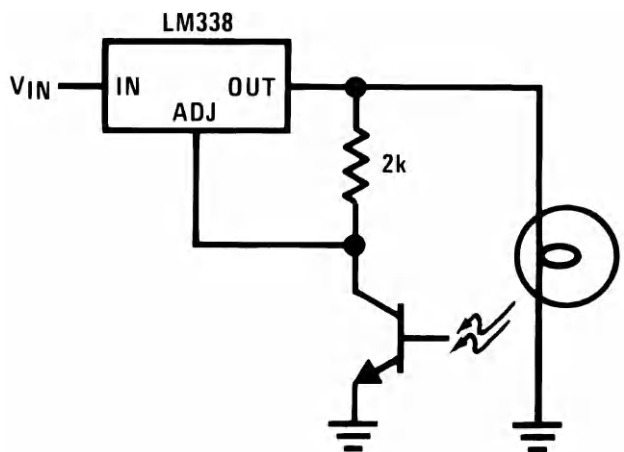
System Examples (continued)



Copyright © 2016, Texas Instruments Incorporated

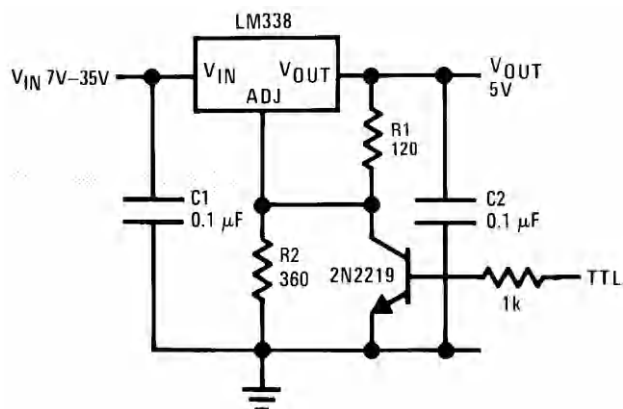
* Minimum load—100 mA

Figure 30. 15-A Regulator



Copyright © 2016, Texas Instruments Incorporated

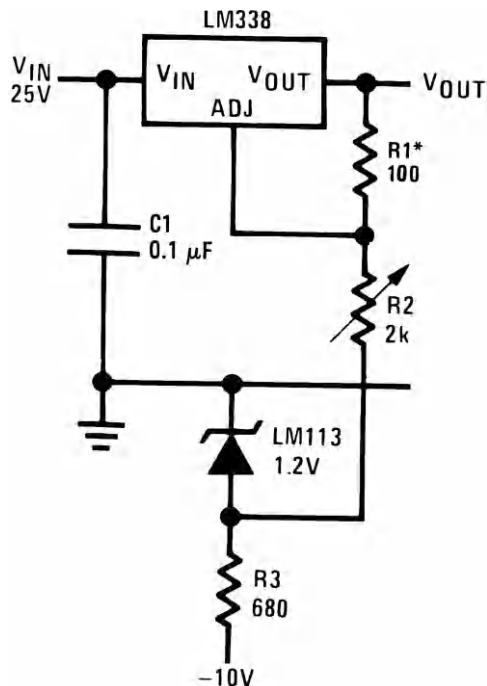
Figure 32. Light Controller



Copyright © 2016, Texas Instruments Incorporated

** Minimum output ≈ 1.2 V

Figure 31. 5-V Logic Regulator With Electronic Shutdown**

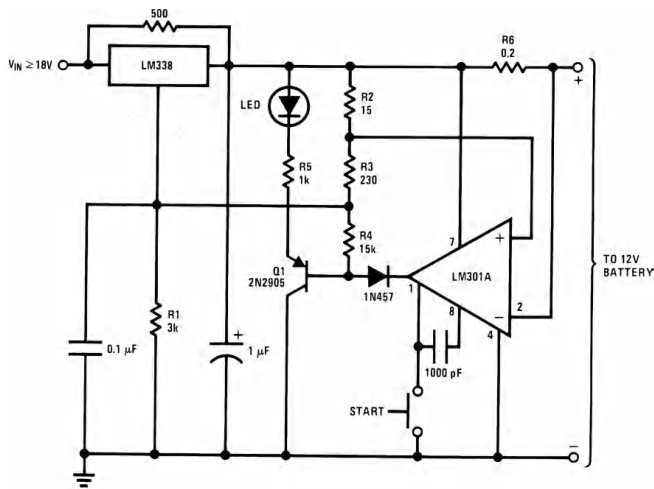


Copyright © 2016, Texas Instruments Incorporated

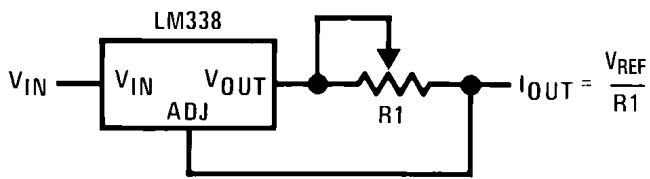
* R1 = 240 Ω , R2 = 5k for LM138

Full output current not available at high input-output voltages

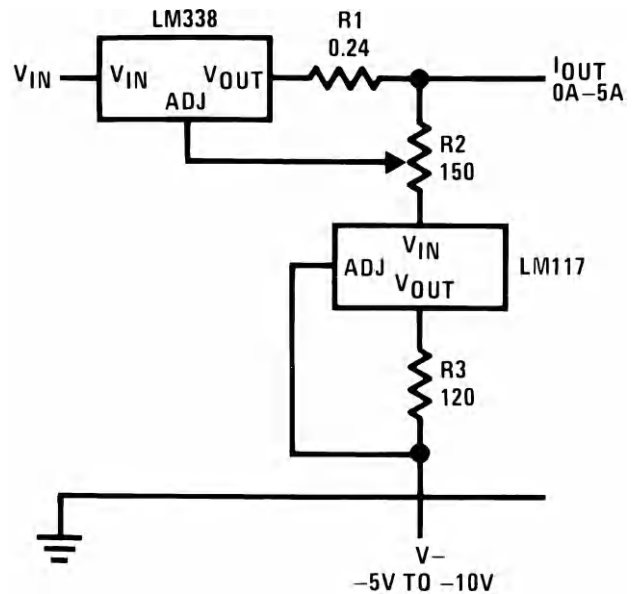
Figure 33. 0 to 22-V Regulator

System Examples (continued)


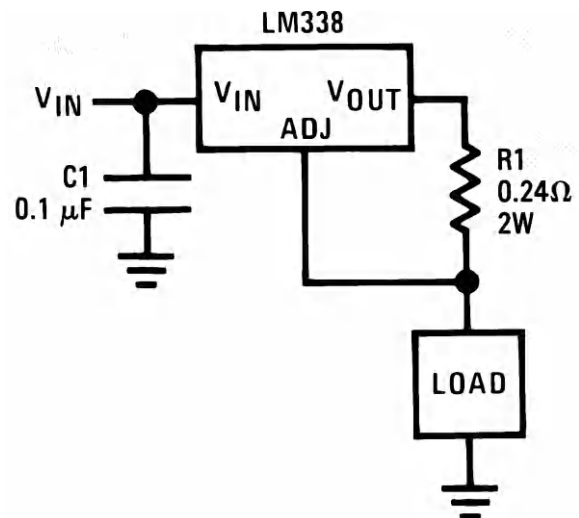
Copyright © 2016, Texas Instruments Incorporated

Figure 34. 12-V Battery Charger


Copyright © 2016, Texas Instruments Incorporated

Figure 36. Precision Current Limiter


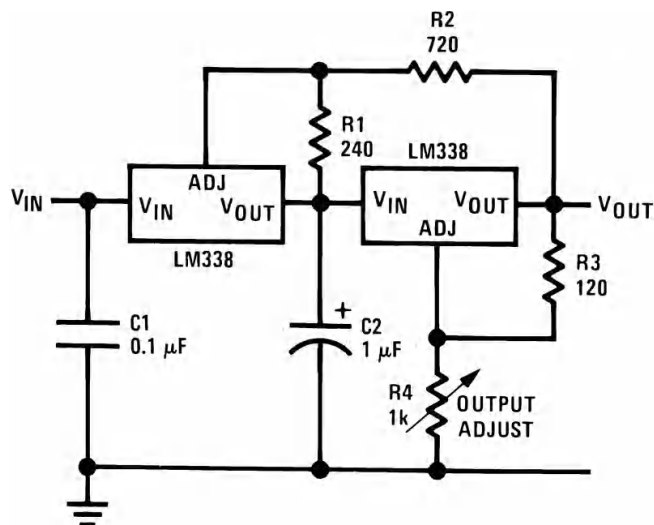
Copyright © 2016, Texas Instruments Incorporated

Figure 35. Adjustable Current Regulator


Copyright © 2016, Texas Instruments Incorporated

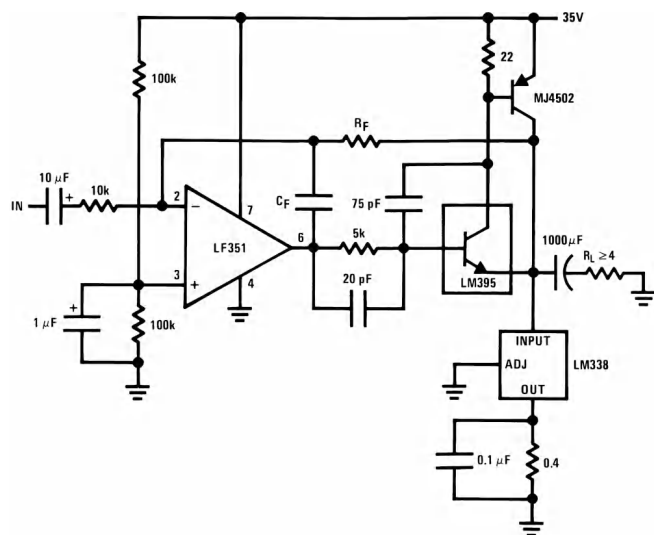
Figure 37. 5-A Current Regulator

System Examples (continued)



Copyright © 2016, Texas Instruments Incorporated

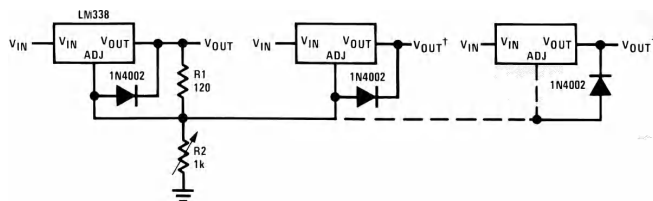
Figure 38. Tracking Preregulator



Copyright © 2016, Texas Instruments Incorporated

$A_V = 1$, $R_F = 10k$, $C_F = 100$ pF
 $A_V = 10$, $R_F = 100k$, $C_F = 10$ pF
 Bandwidth ≥ 100 kHz
 Distortion $\leq 0.1\%$

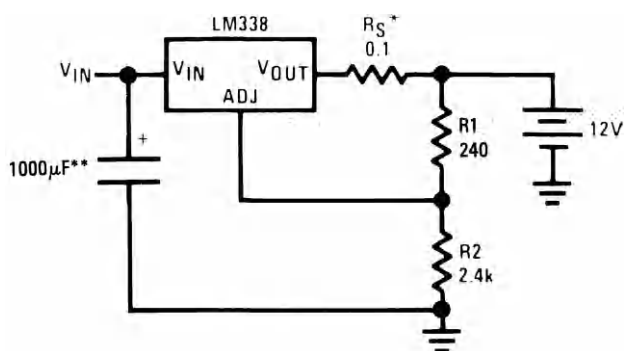
Figure 40. Power Amplifier



Copyright © 2016, Texas Instruments Incorporated

† Minimum load—10 mA
 * All outputs within ± 100 mV

Figure 39. Adjusting Multiple On-Card Regulators With Single Control*



Copyright © 2016, Texas Instruments Incorporated

* R_S —sets output impedance of charger $Z_{OUT} = R_S \left(1 + \frac{R_2}{R_1} \right)$

Use of R_S allows low charging rates with fully charged battery.

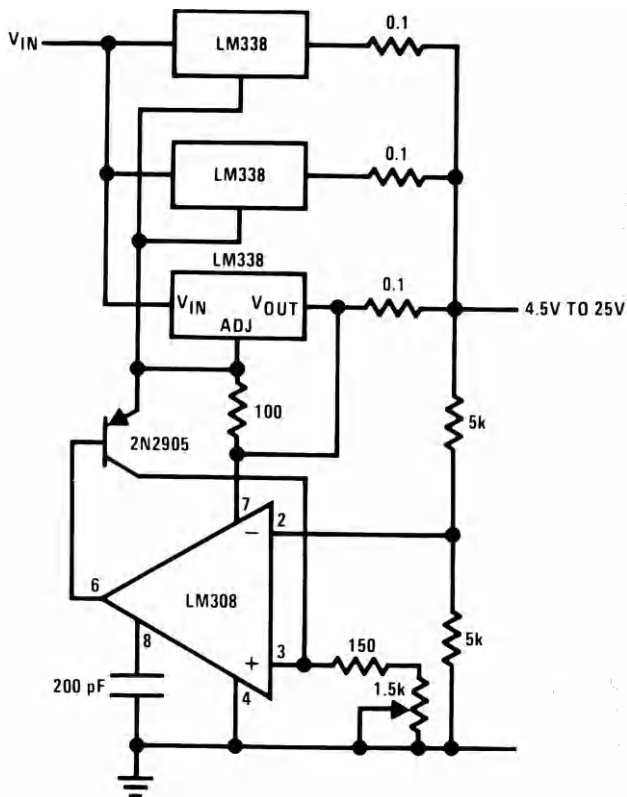
**The 1000 μ F is recommended to filter out input transients

* R_S —sets output impedance of charger $Z_{OUT} = R_S \left(1 + \frac{R_2}{R_1} \right)$

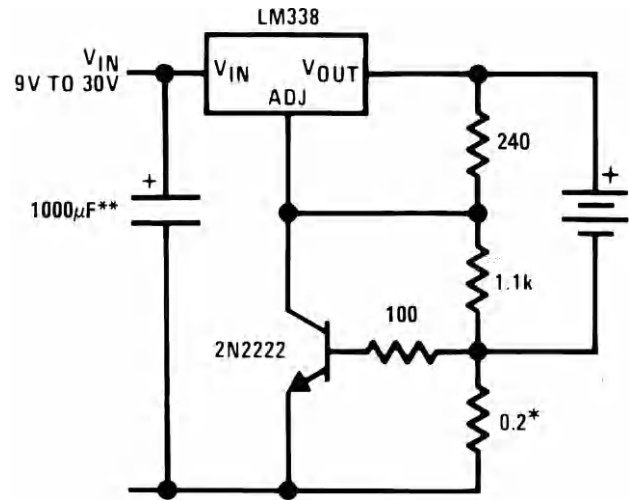
Use of R_S allows low charging rates with fully charged battery.

**The 1000 μ F is recommended to filter out input transients

Figure 41. Simple 12-V Battery Charger

System Examples (continued)


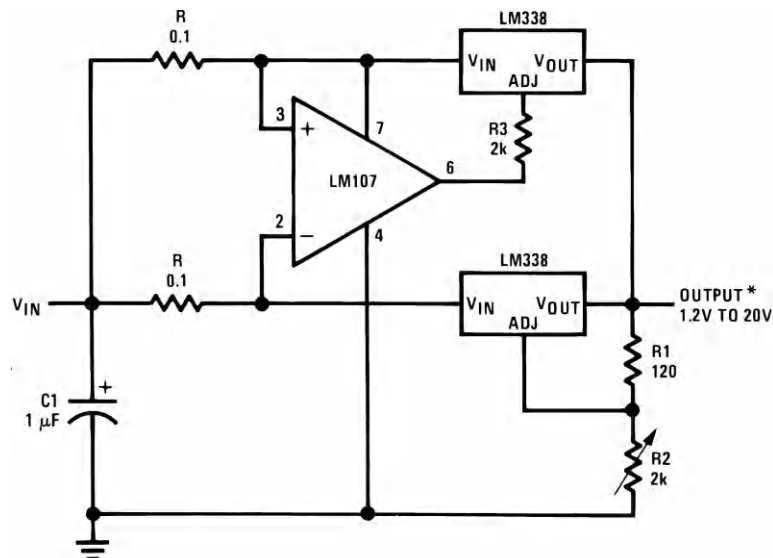
Copyright © 2016, Texas Instruments Incorporated

Figure 42. Adjustable 15-A Regulator


Copyright © 2016, Texas Instruments Incorporated

* Set max charge current to 3 A

 ** THE 1000 μ F is recommended to filter out input transients.

Figure 43. Current Limited 6-V Charger


Copyright © 2016, Texas Instruments Incorporated

* Minimum load—100 mA

Figure 44. 10-A Regulator

9 Power Supply Recommendations

The input supply to LM138 and LM338 must be kept at a voltage level such that its maximum input to output differential voltage rating is not exceeded. The minimum dropout voltage must also be met with extra headroom when possible to keep the LM138 and LM338 in regulation. TI recommends a capacitor be placed at the input to bypass noise.

10 Layout

10.1 Layout Guidelines

Some layout guidelines must be followed to ensure proper regulation of the output voltage with minimum noise. Traces carrying the load current must be wide to reduce the amount of parasitic trace inductance and the feedback loop from V_{OUT} to ADJ must be kept as short as possible. To improve PSRR, a bypass capacitor can be placed at the ADJ pin and must be placed as close as possible to the IC. In cases when V_{IN} shorts to ground, an external diode must be placed from V_{OUT} to V_{IN} to divert the surge current from the output capacitor and protect the IC. Similarly, in cases when a large bypass capacitor is placed at the ADJ pin and V_{OUT} shorts to ground, an external diode must be placed from ADJ to V_{OUT} to provide a path for the bypass capacitor to discharge. These diodes must be placed close to the corresponding IC pins to increase their effectiveness.

10.2 Layout Example

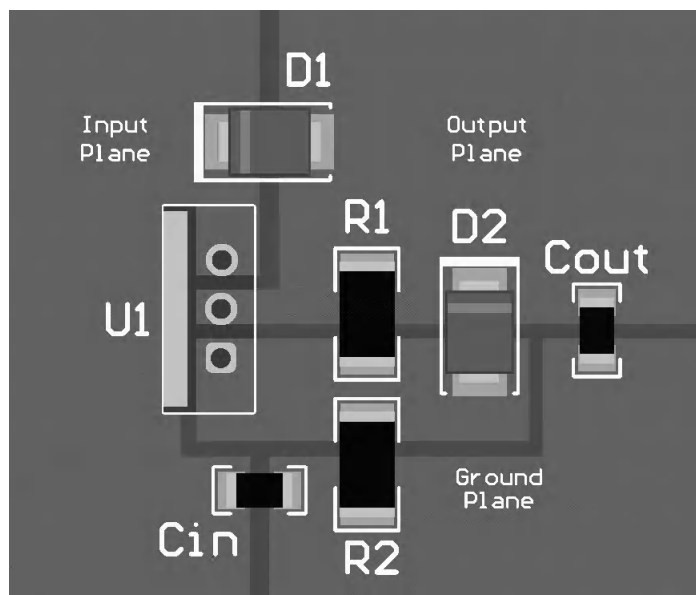


Figure 45. LMx38 Layout

11 Device and Documentation Support

11.1 Receiving Notification of Documentation Updates

To receive notification of documentation updates, navigate to the device product folder on ti.com. In the upper right corner, click on *Alert me* to register and receive a weekly digest of any product information that has changed. For change details, review the revision history included in any revised document.

11.2 Related Links

The table below lists quick access links. Categories include technical documents, support and community resources, tools and software, and quick access to sample or buy.

Table 2. Related Links

PARTS	PRODUCT FOLDER	SAMPLE & BUY	TECHNICAL DOCUMENTS	TOOLS & SOFTWARE	SUPPORT & COMMUNITY
LM138	Click here	Click here	Click here	Click here	Click here
LM338	Click here	Click here	Click here	Click here	Click here

11.3 Community Resources

The following links connect to TI community resources. Linked contents are provided "AS IS" by the respective contributors. They do not constitute TI specifications and do not necessarily reflect TI's views; see TI's [Terms of Use](#).

TI E2E™ Online Community *TI's Engineer-to-Engineer (E2E) Community*. Created to foster collaboration among engineers. At e2e.ti.com, you can ask questions, share knowledge, explore ideas and help solve problems with fellow engineers.

Design Support *TI's Design Support* Quickly find helpful E2E forums along with design support tools and contact information for technical support.

11.4 Trademarks

E2E is a trademark of Texas Instruments.

All other trademarks are the property of their respective owners.

11.5 Electrostatic Discharge Caution



This integrated circuit can be damaged by ESD. Texas Instruments recommends that all integrated circuits be handled with appropriate precautions. Failure to observe proper handling and installation procedures can cause damage.

ESD damage can range from subtle performance degradation to complete device failure. Precision integrated circuits may be more susceptible to damage because very small parametric changes could cause the device not to meet its published specifications.

11.6 Glossary

[SLYZ022](#) — *TI Glossary*.

This glossary lists and explains terms, acronyms, and definitions.

12 Mechanical, Packaging, and Orderable Information

The following pages include mechanical, packaging, and orderable information. This information is the most current data available for the designated devices. This data is subject to change without notice and revision of this document. For browser-based versions of this data sheet, refer to the left-hand navigation.

PACKAGING INFORMATION

Orderable Device	Status (1)	Package Type	Package Drawing	Pins	Package Qty	Eco Plan (2)	Lead/Ball Finish (6)	MSL Peak Temp (3)	Op Temp (°C)	Device Marking (4/5)	Samples
LM138K STEEL	ACTIVE	TO-3	NDS	2	50	TBD	Call TI	Call TI	-55 to 125	LM138K STEELP+	Samples
LM138K STEEL/NOPB	ACTIVE	TO-3	NDS	2	50	Green (RoHS & no Sb/Br)	Call TI	Level-1-NA-UNLIM	-55 to 125	LM138K STEELP+	Samples
LM338 MWC	ACTIVE	WAFERSALE	YS	0	1	Green (RoHS & no Sb/Br)	Call TI	Level-1-NA-UNLIM	-40 to 85		Samples
LM338K STEEL	ACTIVE	TO-3	NDS	2	50	TBD	Call TI	Call TI	0 to 125	LM338K STEELP+	Samples
LM338K STEEL/NOPB	ACTIVE	TO-3	NDS	2	50	Green (RoHS & no Sb/Br)	Call TI	Level-1-NA-UNLIM	0 to 125	LM338K STEELP+	Samples
LM338T	NRND	TO-220	NDE	3	45	TBD	Call TI	Call TI	0 to 125	LM338T P+	
LM338T/NOPB	ACTIVE	TO-220	NDE	3	45	Green (RoHS & no Sb/Br)	CU SN	Level-1-NA-UNLIM	0 to 125	LM338T P+	Samples

(1) The marketing status values are defined as follows:

ACTIVE: Product device recommended for new designs.

LIFEBUY: TI has announced that the device will be discontinued, and a lifetime-buy period is in effect.

NRND: Not recommended for new designs. Device is in production to support existing customers, but TI does not recommend using this part in a new design.

PREVIEW: Device has been announced but is not in production. Samples may or may not be available.

OBSOLETE: TI has discontinued the production of the device.

(2) Eco Plan - The planned eco-friendly classification: Pb-Free (RoHS), Pb-Free (RoHS Exempt), or Green (RoHS & no Sb/Br) - please check <http://www.ti.com/productcontent> for the latest availability information and additional product content details.

TBD: The Pb-Free/Green conversion plan has not been defined.

Pb-Free (RoHS): TI's terms "Lead-Free" or "Pb-Free" mean semiconductor products that are compatible with the current RoHS requirements for all 6 substances, including the requirement that lead not exceed 0.1% by weight in homogeneous materials. Where designed to be soldered at high temperatures, TI Pb-Free products are suitable for use in specified lead-free processes.

Pb-Free (RoHS Exempt): This component has a RoHS exemption for either 1) lead-based flip-chip solder bumps used between the die and package, or 2) lead-based die adhesive used between the die and leadframe. The component is otherwise considered Pb-Free (RoHS compatible) as defined above.

Green (RoHS & no Sb/Br): TI defines "Green" to mean Pb-Free (RoHS compatible), and free of Bromine (Br) and Antimony (Sb) based flame retardants (Br or Sb do not exceed 0.1% by weight in homogeneous material)

(3) MSL, Peak Temp. - The Moisture Sensitivity Level rating according to the JEDEC industry standard classifications, and peak solder temperature.

(4) There may be additional marking, which relates to the logo, the lot trace code information, or the environmental category on the device.

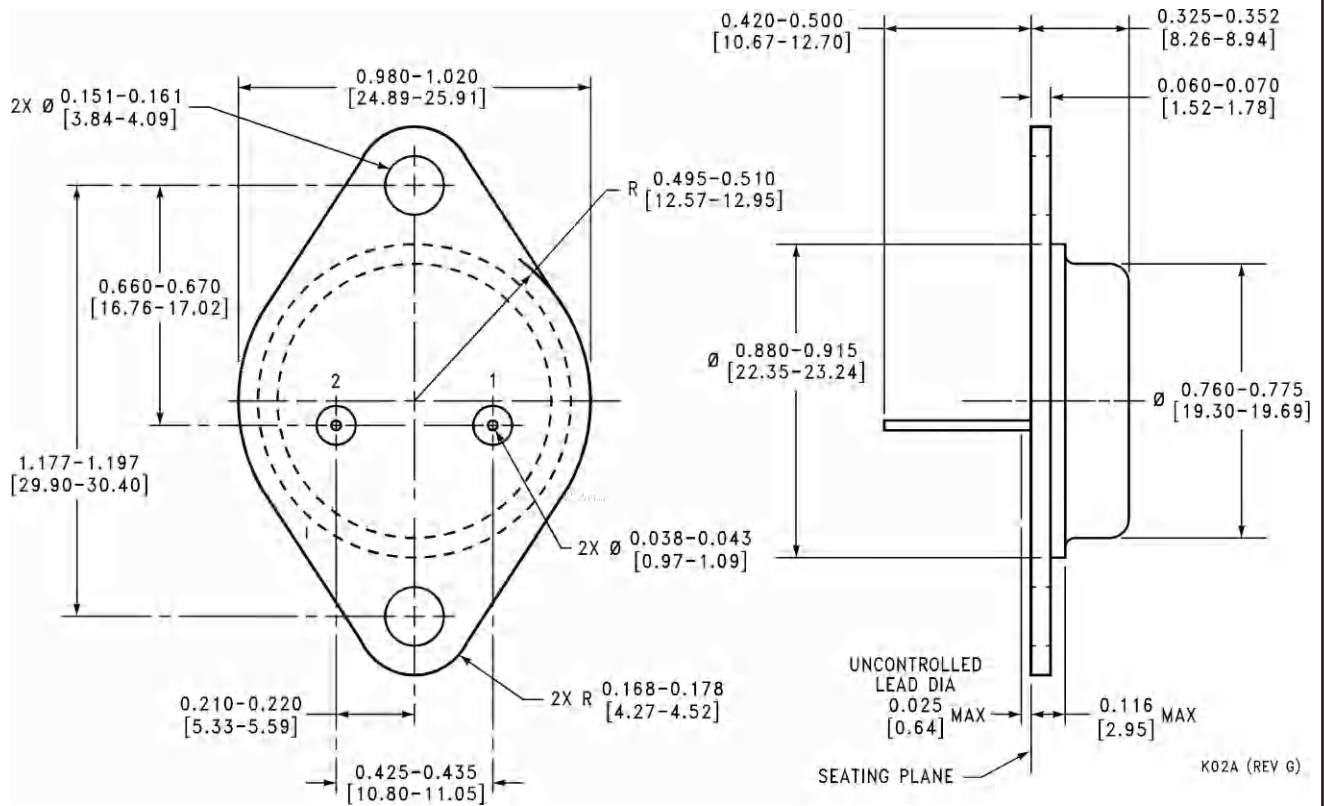
⁽⁵⁾ Multiple Device Markings will be inside parentheses. Only one Device Marking contained in parentheses and separated by a "-" will appear on a device. If a line is indented then it is a continuation of the previous line and the two combined represent the entire Device Marking for that device.

⁽⁶⁾ Lead/Ball Finish - Orderable Devices may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead/Ball Finish values may wrap to two lines if the finish value exceeds the maximum column width.

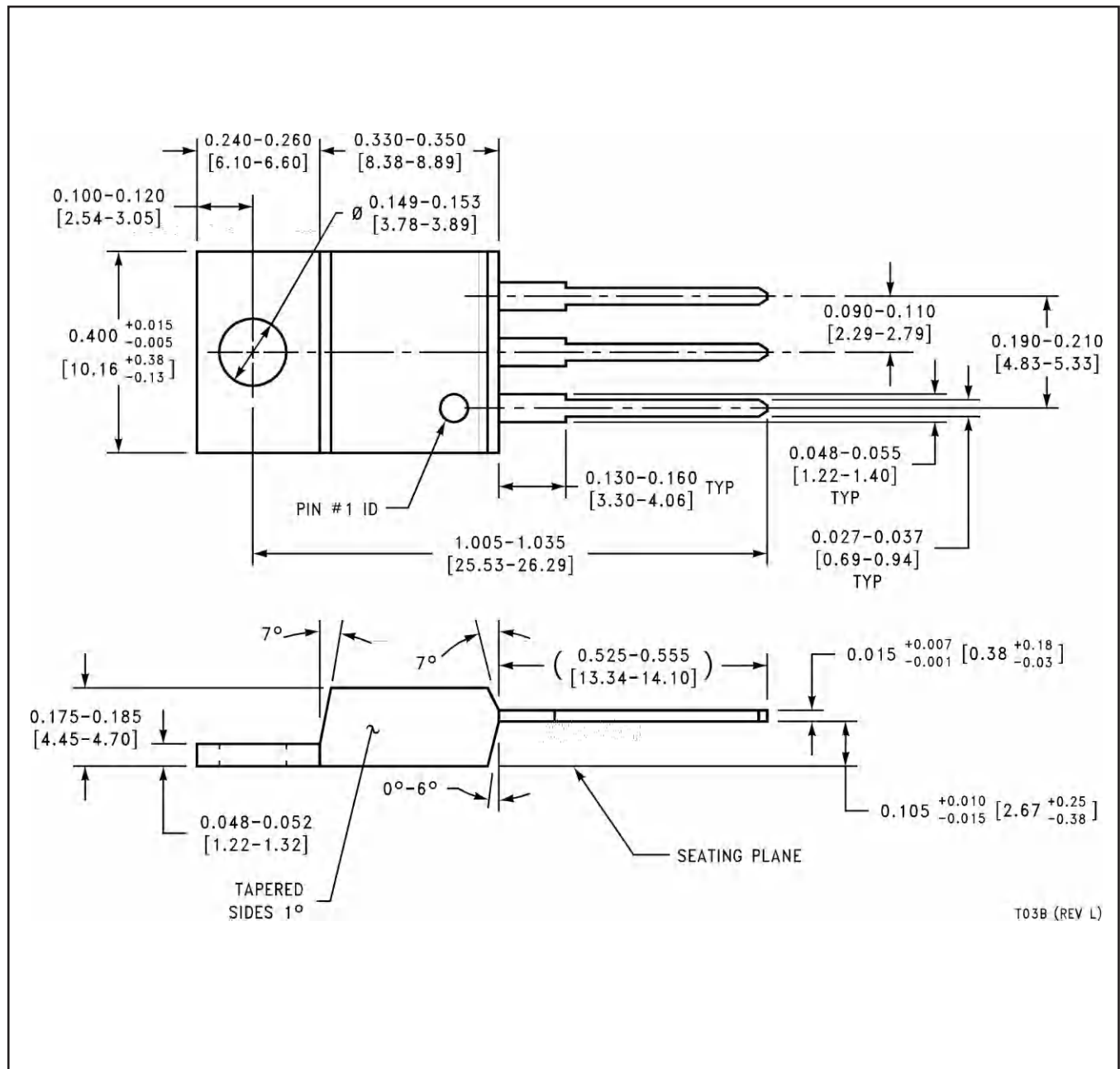
Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

NDS0002A



NDE0003B



IMPORTANT NOTICE

Texas Instruments Incorporated and its subsidiaries (TI) reserve the right to make corrections, enhancements, improvements and other changes to its semiconductor products and services per JESD46, latest issue, and to discontinue any product or service per JESD48, latest issue. Buyers should obtain the latest relevant information before placing orders and should verify that such information is current and complete. All semiconductor products (also referred to herein as "components") are sold subject to TI's terms and conditions of sale supplied at the time of order acknowledgment.

TI warrants performance of its components to the specifications applicable at the time of sale, in accordance with the warranty in TI's terms and conditions of sale of semiconductor products. Testing and other quality control techniques are used to the extent TI deems necessary to support this warranty. Except where mandated by applicable law, testing of all parameters of each component is not necessarily performed.

TI assumes no liability for applications assistance or the design of Buyers' products. Buyers are responsible for their products and applications using TI components. To minimize the risks associated with Buyers' products and applications, Buyers should provide adequate design and operating safeguards.

TI does not warrant or represent that any license, either express or implied, is granted under any patent right, copyright, mask work right, or other intellectual property right relating to any combination, machine, or process in which TI components or services are used. Information published by TI regarding third-party products or services does not constitute a license to use such products or services or a warranty or endorsement thereof. Use of such information may require a license from a third party under the patents or other intellectual property of the third party, or a license from TI under the patents or other intellectual property of TI.

Reproduction of significant portions of TI information in TI data books or data sheets is permissible only if reproduction is without alteration and is accompanied by all associated warranties, conditions, limitations, and notices. TI is not responsible or liable for such altered documentation. Information of third parties may be subject to additional restrictions.

Resale of TI components or services with statements different from or beyond the parameters stated by TI for that component or service voids all express and any implied warranties for the associated TI component or service and is an unfair and deceptive business practice. TI is not responsible or liable for any such statements.

Buyer acknowledges and agrees that it is solely responsible for compliance with all legal, regulatory and safety-related requirements concerning its products, and any use of TI components in its applications, notwithstanding any applications-related information or support that may be provided by TI. Buyer represents and agrees that it has all the necessary expertise to create and implement safeguards which anticipate dangerous consequences of failures, monitor failures and their consequences, lessen the likelihood of failures that might cause harm and take appropriate remedial actions. Buyer will fully indemnify TI and its representatives against any damages arising out of the use of any TI components in safety-critical applications.

In some cases, TI components may be promoted specifically to facilitate safety-related applications. With such components, TI's goal is to help enable customers to design and create their own end-product solutions that meet applicable functional safety standards and requirements. Nonetheless, such components are subject to these terms.

No TI components are authorized for use in FDA Class III (or similar life-critical medical equipment) unless authorized officers of the parties have executed a special agreement specifically governing such use.

Only those TI components which TI has specifically designated as military grade or "enhanced plastic" are designed and intended for use in military/aerospace applications or environments. Buyer acknowledges and agrees that any military or aerospace use of TI components which have **not** been so designated is solely at the Buyer's risk, and that Buyer is solely responsible for compliance with all legal and regulatory requirements in connection with such use.

TI has specifically designated certain components as meeting ISO/TS16949 requirements, mainly for automotive use. In any case of use of non-designated products, TI will not be responsible for any failure to meet ISO/TS16949.

Products

Audio	www.ti.com/audio
Amplifiers	amplifier.ti.com
Data Converters	dataconverter.ti.com
DLP® Products	www.dlp.com
DSP	dsp.ti.com
Clocks and Timers	www.ti.com/clocks
Interface	interface.ti.com
Logic	logic.ti.com
Power Mgmt	power.ti.com
Microcontrollers	microcontroller.ti.com
RFID	www.ti-rfid.com
OMAP Applications Processors	www.ti.com/omap
Wireless Connectivity	www.ti.com/wirelessconnectivity

Applications

Automotive and Transportation	www.ti.com/automotive
Communications and Telecom	www.ti.com/communications
Computers and Peripherals	www.ti.com/computers
Consumer Electronics	www.ti.com/consumer-apps
Energy and Lighting	www.ti.com/energy
Industrial	www.ti.com/industrial
Medical	www.ti.com/medical
Security	www.ti.com/security
Space, Avionics and Defense	www.ti.com/space-avionics-defense
Video and Imaging	www.ti.com/video

TI E2E Community

e2e.ti.com

Ideal Diode Controller with Reverse Input Protection

FEATURES

- Reduces Power Dissipation by Replacing a Power Schottky Diode
- Wide Operating Voltage Range: 4V to 80V
- Reverse Input Protection to -40V
- Low 9 μ A Shutdown Current
- Low 150 μ A Operating Current
- Smooth Switchover without Oscillation
- Controls Single or Back-to-Back N-Channel MOSFETs
- Available in 6-Lead (2mm $\times$ 3mm) DFN and 8-Lead MSOP Packages

APPLICATIONS

- Automotive Battery Protection
- Redundant Power Supplies
- Supply Holdup
- Telecom Infrastructure
- Computer Systems/Servers
- Solar Systems

DESCRIPTION

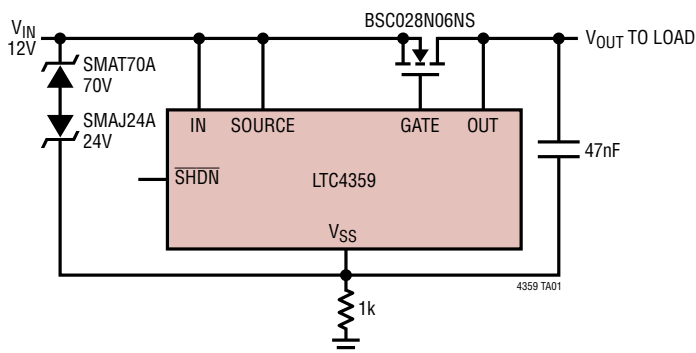
The **LTC[®]4359** is a positive high voltage, ideal diode controller that drives an external N-channel MOSFET to replace a Schottky diode. It controls the forward-voltage drop across the MOSFET to ensure smooth current delivery without oscillation even at light loads. If a power source fails or is shorted, a fast turn-off minimizes reverse current transients. A shutdown mode is available to reduce the quiescent current to 9 μ A for load switch and 14 μ A for ideal diode applications.

When used in high current diode applications, the LTC4359 reduces power consumption, heat dissipation, voltage loss and PC board area. With its wide operating voltage range, the ability to withstand reverse input voltage, and high temperature rating, the LTC4359 satisfies the demanding requirements of both automotive and telecom applications. The LTC4359 also easily ORs power sources in systems with redundant supplies.

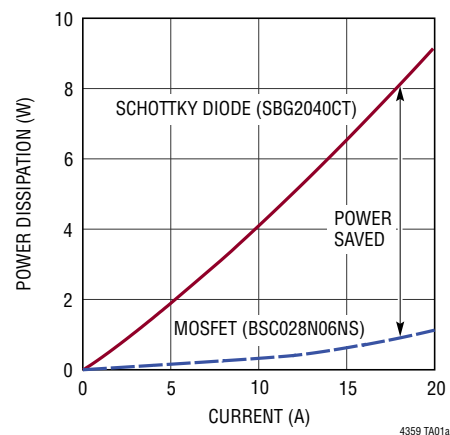
LT, LT, LTC, LTM, Linear Technology and the Linear logo are registered trademarks and Hot Swap is a trademark of Linear Technology Corporation. All other trademarks are the property of their respective owners.

TYPICAL APPLICATION

12V, 20A Automotive Reverse-Battery Protection



Power Dissipation vs Load Current



LTC4359

ABSOLUTE MAXIMUM RATINGS

(Notes 1, 2)

IN, SOURCE, $\overline{\text{SHDN}}$ -40V to 100V
OUT (Note 3) -2V to 100V
IN – OUT -100V to 100V
IN – SOURCE -1V to 80V
GATE (Note 4) $V_{\text{SOURCE}} - 0.3\text{V}$ to $V_{\text{SOURCE}} + 10\text{V}$

Operating Ambient Temperature Range

LTC4359C 0°C to 70°C

LTC4359I -40°C to 85°C

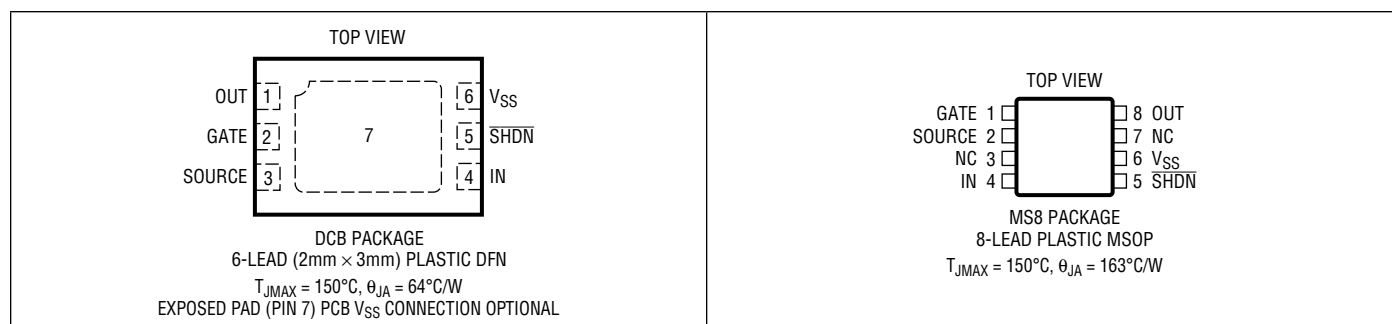
LTC4359H -40°C to 125°C

Storage Temperature Range -65°C to 150°C

Lead Temperature (Soldering, 10 sec)

MS Package 300°C

PIN CONFIGURATION



ORDER INFORMATION

Lead Free Finish

TAPE AND REEL (MINI)	TAPE AND REEL	PART MARKING*	PACKAGE DESCRIPTION	TEMPERATURE RANGE
LTC4359DCB#TRMPBF	LTC4359DCB#TRPBF	LFKF	6-Lead (2mm × 3mm) Plastic DFN	0°C to 70°C
LTC4359IDCB#TRMPBF	LTC4359IDCB#TRPBF	LFKF	6-Lead (2mm × 3mm) Plastic DFN	-40°C to 85°C
LTC4359HDCB#TRMPBF	LTC4359HDCB#TRPBF	LFKF	6-Lead (2mm × 3mm) Plastic DFN	-40°C to 125°C
LEAD FREE FINISH	TAPE AND REEL	PART MARKING*	PACKAGE DESCRIPTION	TEMPERATURE RANGE
LTC4359CMS8#PBF	LTC4359CMS8#TRPBF	LTFKD	8-Lead Plastic MSOP	0°C to 70°C
LTC4359IMS8#PBF	LTC4359IMS8#TRPBF	LTFKD	8-Lead Plastic MSOP	-40°C to 85°C
LTC4359HMS8#PBF	LTC4359HMS8#TRPBF	LTFKD	8-Lead Plastic MSOP	-40°C to 125°C

Consult LTC Marketing for parts specified with wider operating temperature ranges. *The temperature grade is identified by a label on the shipping container.

For more information on lead free part marking, go to: <http://www.linear.com/leadfree/>

For more information on tape and reel specifications, go to: <http://www.linear.com/tapeandreel/>

ELECTRICAL CHARACTERISTICS

The ● denotes the specifications which apply over the full operating temperature range, otherwise specifications are at $T_A = 25^\circ\text{C}$, $I_N = 12\text{V}$, $\text{SOURCE} = I_N$, unless otherwise noted.

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V_{IN}	Operating Supply Range	●	4		80	V
I_{IN}	IN Current	IN = 12V IN = OUT = 12V, $\overline{\text{SHDN}} = 0\text{V}$ IN = OUT = 24V, $\overline{\text{SHDN}} = 0\text{V}$ IN = -40V ● ● ● ●	0	150 9 15 -15	200 20 30 -40	μA μA μA μA
I_{OUT}	OUT Current	IN = 12V, In Regulation IN = 12V, $\Delta V_{SD} = -1\text{V}$ IN = OUT = 12V, $\overline{\text{SHDN}} = 0\text{V}$ IN = OUT = 24V, $\overline{\text{SHDN}} = 0\text{V}$ OUT = 12V, IN = $\overline{\text{SHDN}} = 0\text{V}$ ● ● ● ● ●	3	5 120 0.8 0.8 6	7.5 200 3 3 12	μA μA μA μA μA
I_{SOURCE}	SOURCE Current	IN = 12V, $\Delta V_{SD} = -1\text{V}$ IN = SOURCE = 12V, $\overline{\text{SHDN}} = 0\text{V}$ SOURCE = -40V ● ● ●	1 -0.4	150 4 -0.8	200 15 -1.5	μA μA mA
ΔV_{GATE}	Gate Drive (GATE-SOURCE)	IN = 4V, $I_{GATE} = 0$, $-1\mu\text{A}$ IN = 8V to 80V; $I_{GATE} = 0$, $-1\mu\text{A}$ ● ●	4.5 10	5.5 12	15 15	V V
ΔV_{SD}	Source-Drain Regulation Voltage (IN -OUT)	$\Delta V_{GATE} = 2.5\text{V}$ ●	20	30	45	mV
$I_{GATE(UP)}$	Gate Pull-Up Current	GATE = IN, $\Delta V_{SD} = 0.1\text{V}$ ●	-6	-10	-14	μA
$I_{GATE(DOWN)}$	Gate Pull-Down Current	Fault Condition, $\Delta V_{GATE} = 5\text{V}$, $\Delta V_{SD} = -1\text{V}$ Shutdown Mode, $\Delta V_{GATE} = 5\text{V}$, $\Delta V_{SD} = 0.7\text{V}$ ● ●	70 0.6	130	180	mA mA
t_{OFF}	Gate Turn-Off Delay Time	$\Delta V_{SD} = 0.1\text{V}$ to -1V , $\Delta V_{GATE} < 2\text{V}$, $C_{GATE} = 0\text{pF}$ ●		0.3	0.5	μs
t_{ON}	Gate Turn-On Delay Time	IN = 12V, SOURCE = OUT = 0V, $\overline{\text{SHDN}} = 0\text{V}$ to 2V $\Delta V_{GATE} > 4.5\text{V}$, $C_{GATE} = 0\text{pF}$ ●		200		μs
$V_{\overline{\text{SHDN}}(TH)}$	$\overline{\text{SHDN}}$ Pin Input Threshold	IN = 4V to 80V ●	0.6	1.2	2	V
$V_{\overline{\text{SHDN}}(FLT)}$	$\overline{\text{SHDN}}$ Pin Float Voltage	IN = 4V to 80V ●	0.6	1.75	2.5	V
$I_{\overline{\text{SHDN}}}$	$\overline{\text{SHDN}}$ Pin Current	$\overline{\text{SHDN}} = 0.5\text{V}$, LTC4359I, LTC4359C $\overline{\text{SHDN}} = 0.5\text{V}$, LTC4359H $\overline{\text{SHDN}} = -40\text{V}$ Maximum Allowable Leakage, $V_{IN} = 4\text{V}$ ● ● ●	-1 -0.5 -0.4	-2.6 -2.6 -0.8	-5 -5 -1.5	μA μA mA nA
$V_{SOURCE(TH)}$	Reverse SOURCE Threshold for GATE Off	GATE = 0V, $I_{GATE(DOWN)} = 1\text{mA}$ ●	-0.9	-1.8	-2.7	V

Note 1: Stresses beyond those listed under Absolute Maximum Ratings may cause permanent damage to the device. Exposure to any Absolute Maximum Rating condition for extended periods may affect device reliability and lifetime.

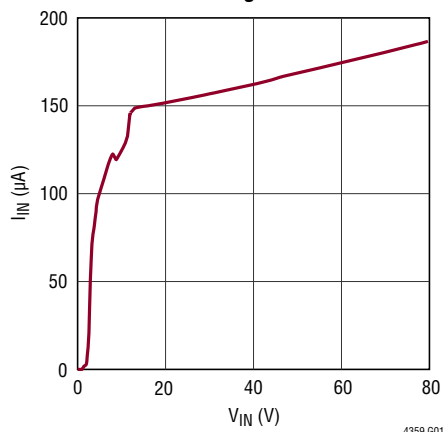
Note 2: All currents into pins are positive; all voltages are referenced to V_{SS} unless otherwise specified.

Note 3: An internal clamp limits the OUT pin to a minimum of 100V above V_{SS} . Driving this pin with more current than 1mA may damage the device.

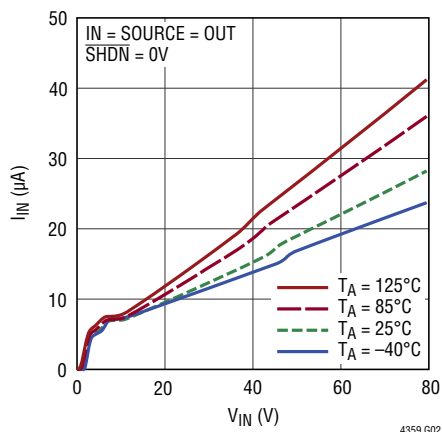
Note 4: An internal clamp limits the GATE pin to a minimum of 10V above IN or 100V above V_{SS} . Driving this pin to voltages beyond the clamp may damage the device.

TYPICAL PERFORMANCE CHARACTERISTICS

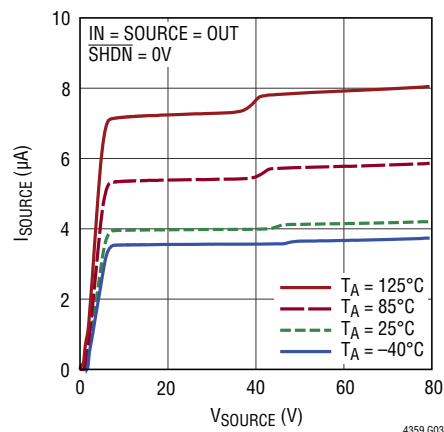
IN Current in Regulation



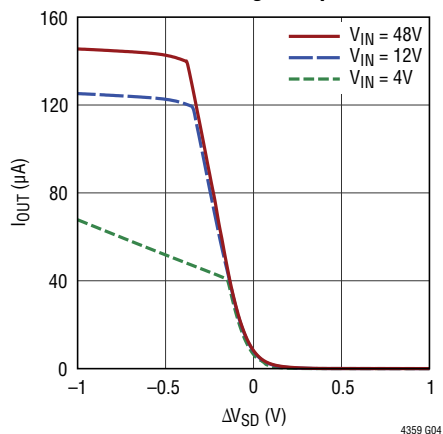
IN Current in Shutdown



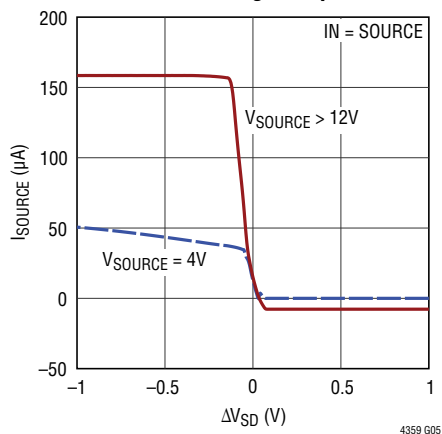
SOURCE Current in Shutdown



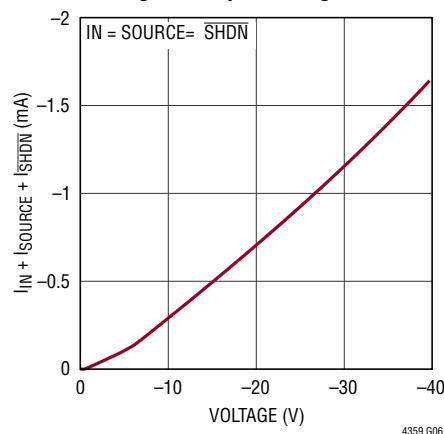
OUT Current vs Forward Voltage Drop



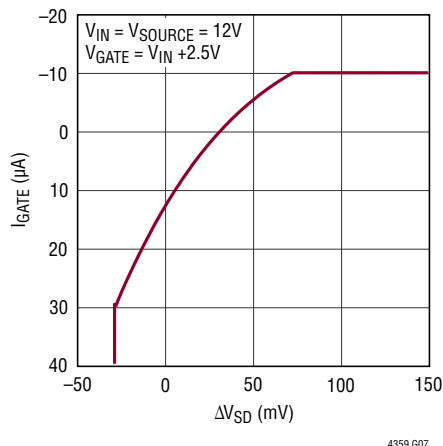
SOURCE Current vs Forward Voltage Drop



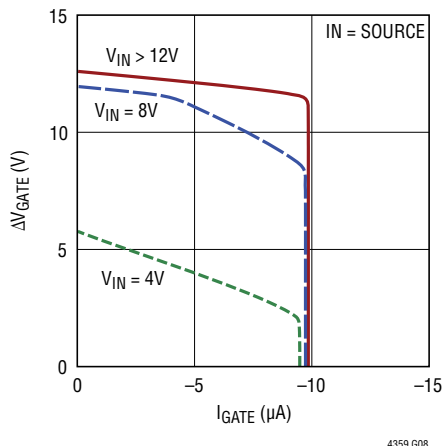
Total Negative Current vs Negative Input Voltage



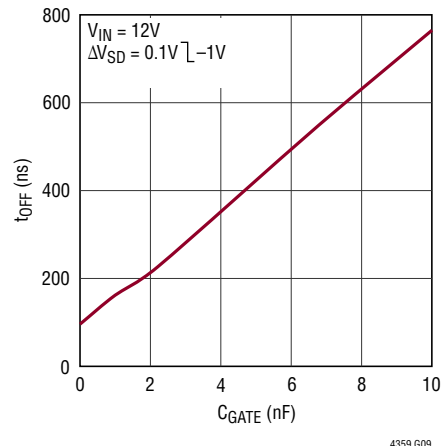
Gate Current vs Forward Voltage Drop



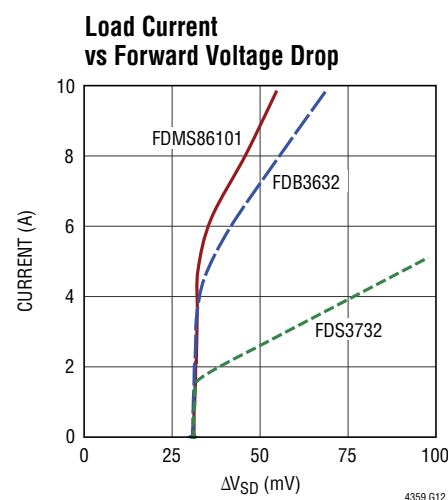
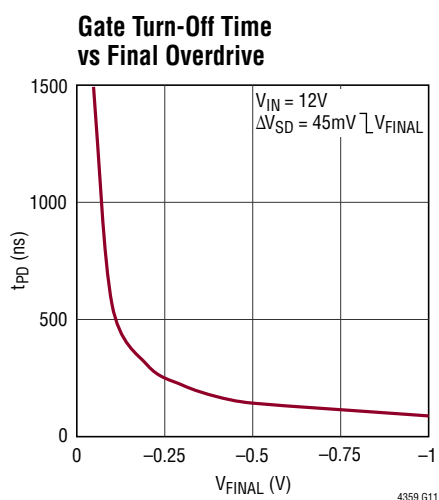
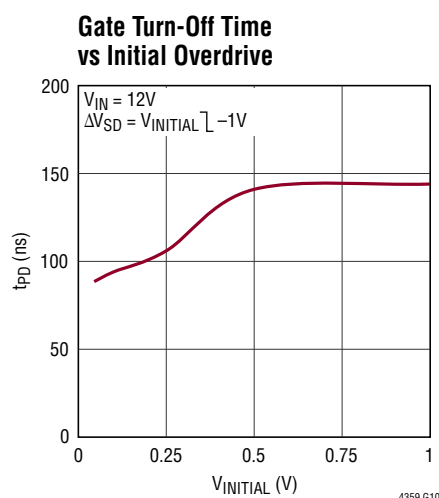
Gate Drive vs Gate Current



Gate Turn-Off Time vs GATE Capacitance



TYPICAL PERFORMANCE CHARACTERISTICS



PIN FUNCTIONS

Exposed Pad (DCB Package Only): Exposed pad may be left open or connected to V_{SS} .

GATE: Gate Drive Output. The GATE pin pulls high, enhancing the N-channel MOSFET when the load current creates more than 30mV of voltage drop across the MOSFET. When the load current is small, the gate is actively driven to maintain 30mV across the MOSFET. If reverse current flows, a fast pull-down circuit connects the GATE to the SOURCE pin within 0.3μs, turning off the MOSFET.

IN: Voltage Sense and Supply Voltage. IN is the anode of the ideal diode. The voltage sensed at this pin is used to control the MOSFET gate.

NC (MS Package Only): No Connection. Not internally connected.

OUT: Drain Voltage Sense. OUT is the cathode of the ideal diode and the common output when multiple LTC4359s

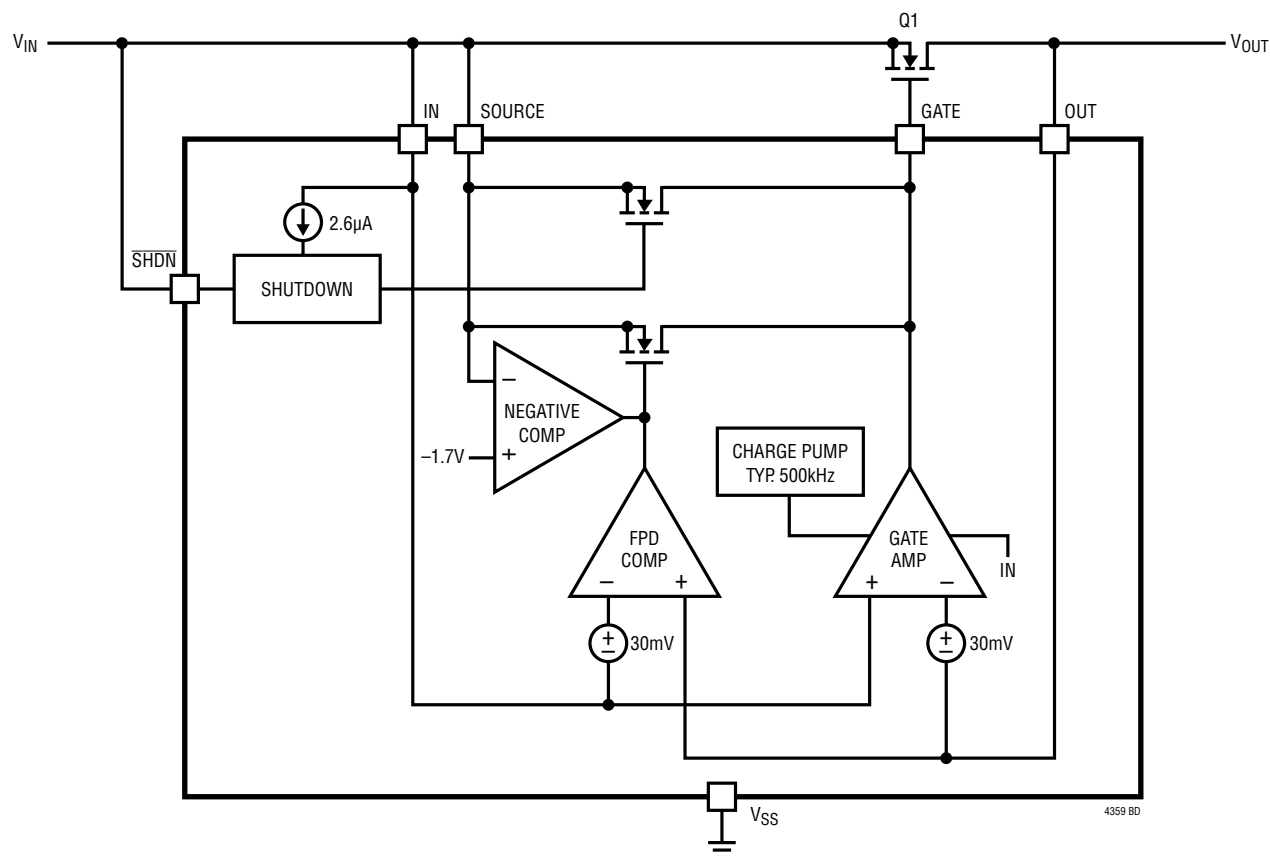
are configured as an ideal diode-OR. It connects either directly or through a 2k resistor to the drain of the N-channel MOSFET. The voltage sensed at this pin is used to control the MOSFET gate.

SHDN: Shutdown Control Input. The LTC4359 can be shut down to a low current mode by pulling the SHDN pin below 0.6V. Pulling this pin above 2V or disconnecting it allows an internal 2.6μA current source to turn the part on. Maintain board leakage to less than 100nA for proper operation. The SHDN pin can be pulled up to 100V or down to -40V with respect to V_{SS} without damage. If the shutdown feature is not used, connect SHDN to IN.

SOURCE: Source Connection. SOURCE is the return path of the gate fast pull-down. Connect this pin as close as possible to the source of the external N-channel MOSFET.

V_{SS}: Supply Voltage Return and Device Ground.

BLOCK DIAGRAM



OPERATION

The LTC4359 controls an external N-channel MOSFET to form an ideal diode. The GATE amplifier (see Block Diagram) senses across IN and OUT and drives the gate of the MOSFET to regulate the forward voltage to 30mV. As the load current increases, GATE is driven higher until a point is reached where the MOSFET is fully on. Further increases in load current result in a forward drop of $R_{DS(ON)} \cdot I_{LOAD}$.

If the load current is reduced, the GATE amplifier drives the MOSFET gate lower to maintain a 30mV drop. If the input voltage is reduced to a point where a forward drop of 30mV cannot be supported, the GATE amplifier drives the MOSFET off.

In the event of a rapid drop in input voltage, such as an input short-circuit fault or negative-going voltage spike, reverse current temporarily flows through the MOSFET. This current is provided by any load capacitance and by other supplies or batteries that feed the output in diode-OR applications.

The FPD COMP (Fast Pull-Down Comparator) quickly responds to this condition by turning the MOSFET off in 300ns, thus minimizing the disturbance to the output bus.

The IN, SOURCE, GATE and $\overline{SHDN}$ pins are protected against reverse inputs of up to $-40V$. The NEGATIVE COMP detects negative input potentials at the SOURCE pin and quickly pulls GATE to SOURCE, turning off the MOSFET and isolating the load from the negative input.

When pulled low the $\overline{SHDN}$ pin turns off most of the internal circuitry, reducing the quiescent current to $9\mu A$ and holding the MOSFET off. The $\overline{SHDN}$ pin may be either driven high or left open to enable the LTC4359. If left open, an internal $2.6\mu A$ current source pulls $\overline{SHDN}$ high. In applications where Q1 is replaced with back-to-back MOSFETs, the $\overline{SHDN}$ pin serves as an on/off control for the forward path, as well as enabling the diode function.

APPLICATIONS INFORMATION

Blocking diodes are commonly placed in series with supply inputs for the purpose of ORing redundant power sources and protecting against supply reversal. The LTC4359 replaces diodes in these applications with a MOSFET to reduce both the voltage drop and power loss associated with a passive solution. The curve shown on page 1 illustrates the dramatic improvement in power loss achieved in a practical application. This represents significant savings in board area by greatly reducing power dissipation in the pass device. At low input voltages, the improvement in forward voltage loss is readily appreciated where headroom is tight, as shown in Figure 2.

The LTC4359 operates from 4V to 80V and withstands an absolute maximum range of $-40V$ to 100V without damage. In automotive applications the LTC4359 operates through load dump, cold crank and two-battery jumps, and it survives reverse battery connections while also protecting the load.

A 12V/20A ideal diode application is shown in Figure 1. Several external components are included in addition to the MOSFET, Q1. Ideal diodes, like their nonideal coun-

terparts, exhibit a behavior known as reverse recovery. In combination with parasitic or intentionally introduced inductances, reverse recovery spikes may be generated by an ideal diode during commutation. D1, D2 and R1 protect against these spikes which might otherwise exceed the LTC4359's $-40V$ to 100V survival rating. C_{OUT} also plays a role in absorbing reverse recovery energy. Spikes and protection schemes are discussed in detail in the Input Short-Circuit Faults section.

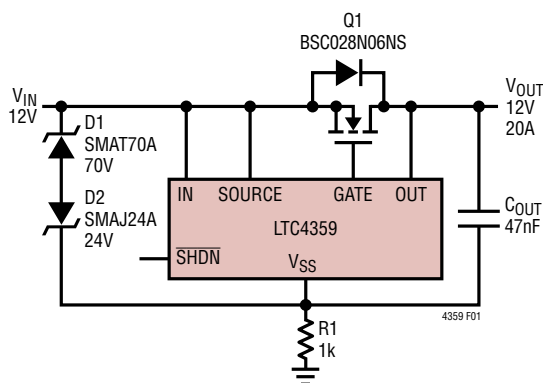


Figure 1. 12V/20A Ideal Diode with Reverse Input Protection

4359fb

APPLICATIONS INFORMATION

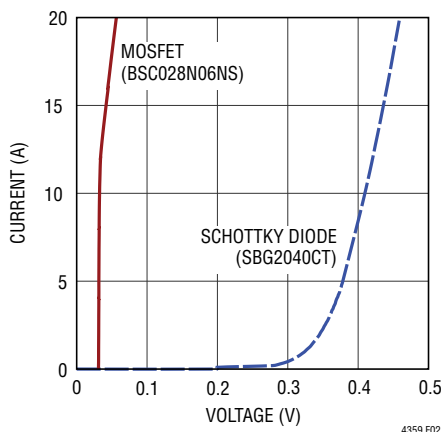


Figure 2. Forward Voltage Drop Comparison Between MOSFET and Schottky Diode

It is important to note that the $\overline{\text{SHDN}}$ pin, while disabling the LTC4359 and reducing its current consumption to 9 μA , does not disconnect the load from the input since Q1's body diode is ever-present. A second MOSFET is required for load switching applications.

MOSFET Selection

All load current passes through an external MOSFET, Q1. The important characteristics of the MOSFET are on-resistance, $R_{\text{DS(ON)}}$, the maximum drain-source voltage, BV_{DSS} , and the gate threshold voltage $V_{\text{GS(TH)}}$.

Gate drive is compatible with 4.5V logic-level MOSFETs over the entire operating range of 4V to 80V. In applications above 8V, standard 10V threshold MOSFETs may be used. An internal clamp limits the gate drive to 15V maximum between the GATE and SOURCE pins. For 24V and higher applications, an external Zener clamp (D4) must be added between GATE and SOURCE to not exceed the MOSFET's $V_{\text{GS(MAX)}}$ during input shorts.

The maximum allowable drain-source voltage, BV_{DSS} , must be higher than the power supply voltage. If the input is grounded, the full supply voltage will appear across the MOSFET. If the input is reversed, and the output is held up by a charged capacitor, battery or power supply, the sum of the input and output voltages will appear across the MOSFET and $\text{BV}_{\text{DSS}} > \text{OUT} + |\text{VIN}|$.

The MOSFET's on-resistance, $R_{\text{DS(ON)}}$, directly affects the forward voltage drop and power dissipation. Desired forward voltage drop should be less than that of a diode for reduced power dissipation; 100mV is a good starting point. Choose a MOSFET which has:

$$R_{\text{DS(ON)}} < \frac{\text{Forward Voltage Drop}}{I_{\text{LOAD}}}$$

The resulting power dissipation is

$$P_d = (I_{\text{LOAD}})^2 \cdot R_{\text{DS(ON)}}$$

Shutdown Mode

In shutdown, the LTC4359 pulls GATE low to SOURCE, turning off the MOSFET and reducing its current consumption to 9 μA . Shutdown does not interrupt forward current flow, a path is still present through Q1's body diode, as shown in Figure 1. A second MOSFET is needed to block the forward path; see the section Load Switching and Inrush Control. When enabled the LTC4359 operates as an ideal diode. If shutdown is not needed, connect $\overline{\text{SHDN}}$ to IN. $\overline{\text{SHDN}}$ may be driven with a 3.3V or 5V logic signal, or with an open drain or collector. To assert $\overline{\text{SHDN}}$ low, the pull down must sink at least 5 μA at 500mV. To enable the part, $\overline{\text{SHDN}}$ must be pulled up to at least 2V. If $\overline{\text{SHDN}}$ is driven with an open drain, open collector or switch contact, an internal pull-up current of 2.6 μA (1 μA minimum) asserts $\overline{\text{SHDN}}$ high and enables the LTC4359. If leakage from $\overline{\text{SHDN}}$ to ground cannot be maintained at less than 100nA, add a pull-up resistor to >2V to assure turn on. The self-driven open circuit voltage is limited internally to 2.5V. When floating, the impedance is high and $\overline{\text{SHDN}}$ is subject to capacitive coupling from nearby clock lines or traces exhibiting high dV/dt. Bypass $\overline{\text{SHDN}}$ to V_{SS} with 10nF to eliminate injection. Figure 3a is the simplest way to control the shutdown pin. Since the control signal ground is different from the $\overline{\text{SHDN}}$ pin reference, V_{SS} , there could be momentary glitches on $\overline{\text{SHDN}}$ during transients. Figures 3b and 3c are alternative solutions that level-shift the control signal and eliminate glitches.



The dynamic behavior of an active, ideal diode entering reverse bias is most accurately characterized by a delay followed by a period of reverse recovery. During the delay phase some reverse current is built up, limited by parasitic resistances and inductances. During the reverse recovery phase, energy stored in the parasitic inductances is transferred to other elements in the circuit. Current slew rates during reverse recovery may reach 100A/μs or higher.

High slew rates coupled with parasitic inductances in series with the input and output paths may cause potentially destructive transients to appear at the IN, SOURCE and OUT pins of the LTC4359 during reverse recovery. A zero impedance short-circuit directly across the input and ground is especially troublesome because it permits the highest possible reverse current to build up during the delay phase. When the MOSFET finally interrupts the reverse current, the LTC4359 IN and SOURCE pins experience a negative voltage spike, while the OUT pin spikes in the positive direction.

To prevent damage to the LTC4359 under conditions of input short-circuit, protect the IN, SOURCE and OUT pins as shown in Figure 4. The IN and SOURCE pins are protected by clamping to the V_{SS} pin with two TransZorbs or TVS. For input voltages 24V and greater, D4 is needed to protect the MOSFET's gate oxide during input short-circuit conditions. Negative spikes, seen after the MOSFET turns off during an input short, are clamped by D2, a 24V TVS. D2 allows reverse inputs to 24V while keeping the MOSFET off and is not required if reverse-input protection



APPLICATIONS INFORMATION

is not needed. D1, a 70V TVS, protects IN and SOURCE in the positive direction during load steps and overvoltage conditions. OUT can be protected by an output capacitor, C_{OUT} of at least $1.5\mu\text{F}$, a TVS across the MOSFET or by the MOSFET's avalanche breakdown. Care must be taken if the MOSFET's avalanche breakdown is used to protect the OUT pin. The MOSFET's BV_{DSS} must be sufficiently lower than 100V, and the MOSFET's avalanche energy rating must be ample enough to absorb the inductive energy. If a TVS across the MOSFET or the MOSFET avalanche is used to protect the OUT pin, C_{OUT} can be reduced to 47nF. C_{OUT} and R1 preserve the fast turn off time when output parasitic inductance causes the IN and OUT voltages to drop quickly.

Paralleling Supplies

Multiple LTC4359s can be used to combine the outputs of two or more supplies for redundancy or for droop sharing, as shown in Figure 5. For redundant supplies, the supply with the highest output voltage sources most or all of the load current. If this supply's output is quickly shorted to ground while delivering load current, the flow of current temporarily reverses and flows backwards through the LTC4359's MOSFET. The LTC4359 senses this reverse

current and activates a fast pull-down to quickly turn off the MOSFET.

If the other, initially lower, supply was not delivering any load current at the time of the fault, the output falls until the body diode of its ORing MOSFET conducts. Meanwhile, the LTC4359 charges the MOSFET gate with $10\mu\text{A}$ until the forward drop is reduced to 30mV. If this supply was sharing load current at the time of the fault, its associated ORing MOSFET was already driven partially on. In this case, the LTC4359 will simply drive the MOSFET gate harder in an effort to maintain a drop of 30mV.

Droop sharing can be accomplished if both power supply output voltages and output impedances are nearly equal. The 30mV regulation technique ensures smooth load sharing between outputs without oscillation. The degree of sharing is a function of MOSFET $R_{DS(ON)}$, the output impedance of the supplies and their initial output voltages.

Load Switching and Inrush Control

By adding a second MOSFET as shown in Figure 6, the LTC4359 can be used to control power flow in the forward direction while retaining ideal diode behavior in the reverse direction. The body diodes of Q1 and Q2 prohibit

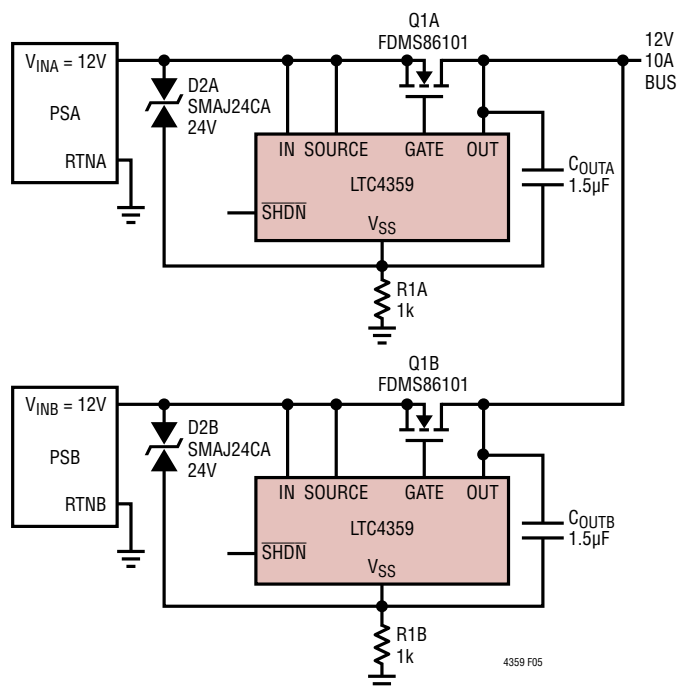


Figure 5. Redundant Power Supplies

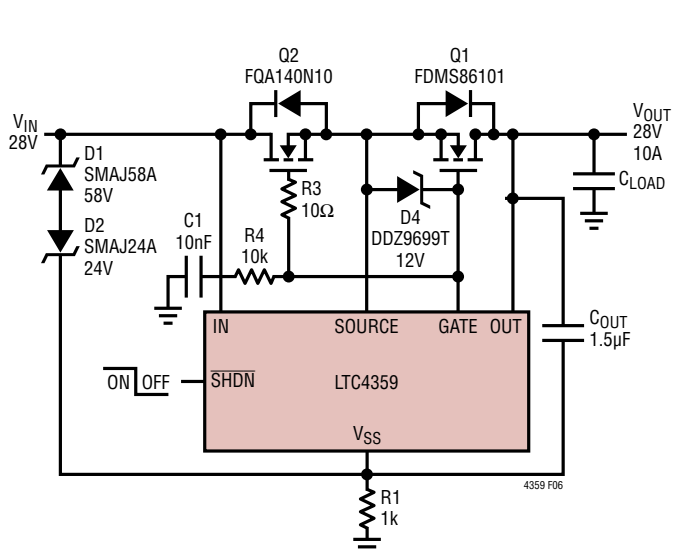


Figure 6. 28V Load Switch and Ideal Diode with Reverse Input Protection

APPLICATIONS INFORMATION

current flow when the MOSFETs are off. Q1 serves as the ideal diode, while Q2 acts as a switch to control forward power flow. On/off control is provided by the $\overline{\text{SHDN}}$ pin, and C1 and R4 may be added if inrush control is desired.

When $\overline{\text{SHDN}}$ is driven high and provided $V_{\text{IN}} > V_{\text{OUT}} + 30\text{mV}$, GATE sources $10\mu\text{A}$ and gradually charges C1, pulling up both MOSFET gates. Q2 operates as a source follower and

$$I_{\text{INRUSH}} = \frac{10\mu\text{A} \cdot C_{\text{LOAD}}}{C1}$$

If $V_{\text{IN}} < V_{\text{OUT}} + 30\text{mV}$, the LTC4359 will be activated but holds Q1 and Q2 off until the input exceeds the output by 30mV. In this way normal diode behavior of the circuit is preserved, but with soft starting when the diode turns on.

When $\overline{\text{SHDN}}$ is pulled low, GATE pulls the MOSFET gates down quickly to SOURCE turning off both forward and reverse paths, and the input current is reduced to $9\mu\text{A}$.

While C1 and R4 may be omitted if soft starting is not needed, R3 is necessary to prevent MOSFET parasitic oscillations and must be placed close to Q2.

Layout Considerations

Connect the IN, SOURCE and OUT pins as close as possible to the MOSFET source and drain pins. Keep the traces to the MOSFET wide and short to minimize resistive losses as shown in Figure 7. Place surge suppressors and necessary transient protection components close to the LTC4359 using short lead lengths.

For the DFN package, pin spacing may be a concern at voltages greater than 30V. Check creepage and clearance guidelines to determine if this is an issue. To increase the effective pin spacing between high voltage and ground pins, leave the exposed pad connection open. Use no-clean flux to minimize PCB contamination.

Figures 8 through 18 show typical applications of the LTC4359.

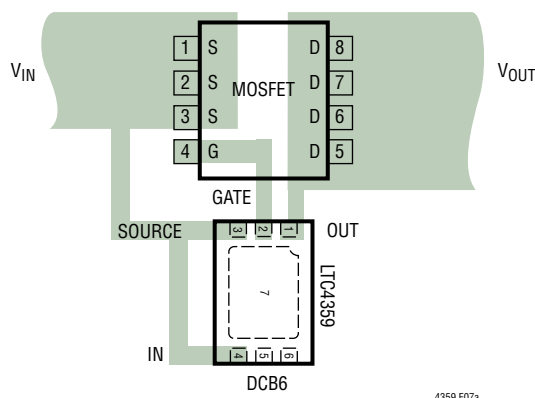


Figure 7a. Layout, DCB6 Package

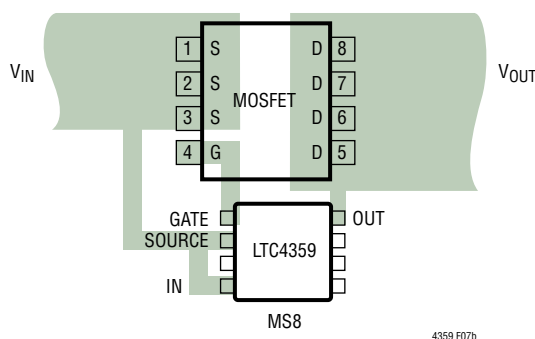


Figure 7b. Layout, MS8 Package

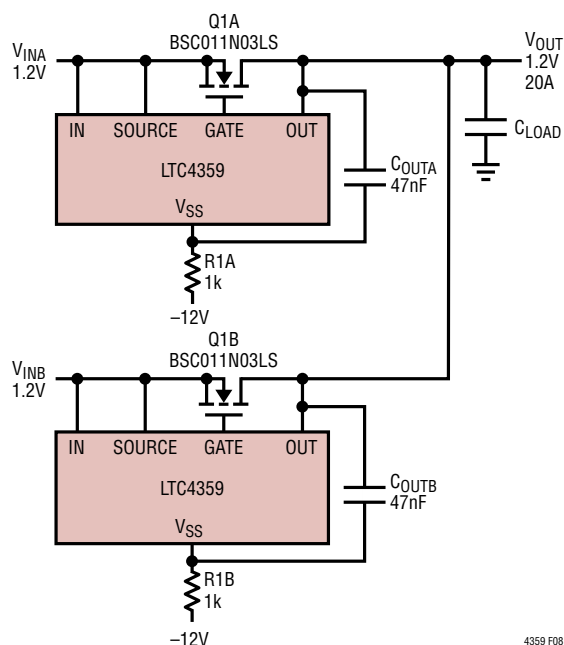


Figure 8. 1.2V Diode-OR

TYPICAL APPLICATIONS

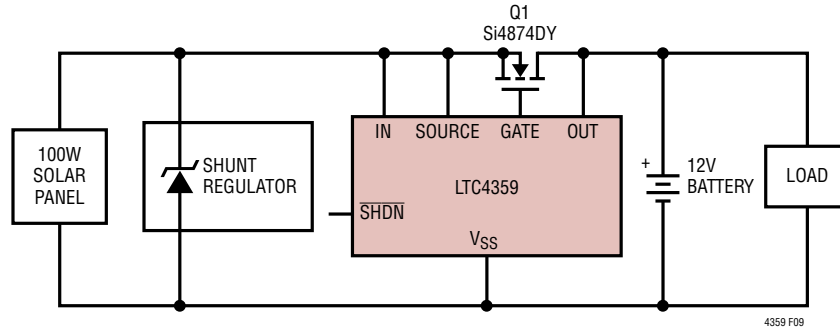


Figure 9. Lossless Solar Panel Isolation

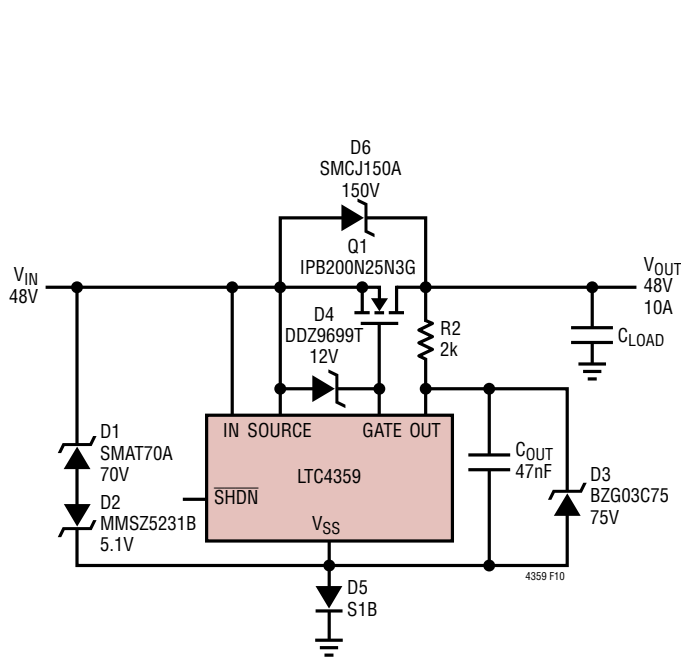


Figure 10. 48V Ideal Diode with Reverse Input Protection

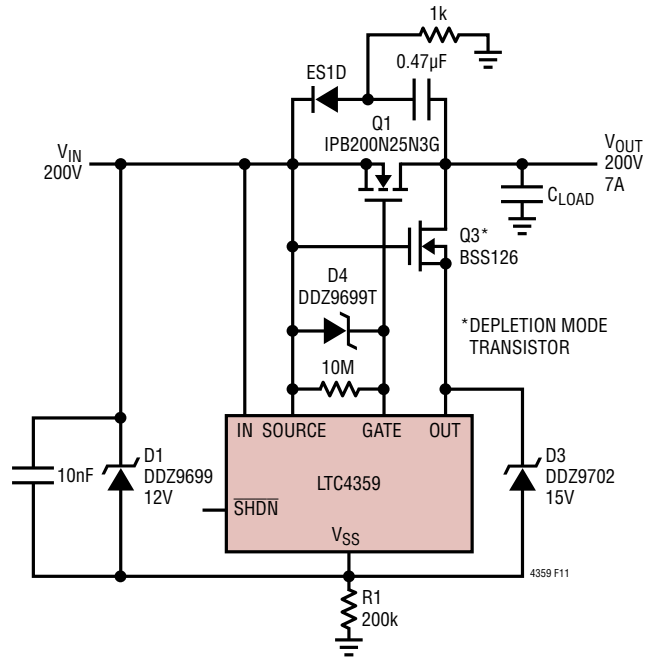


Figure 11. 200V Ideal Diode

TYPICAL APPLICATIONS

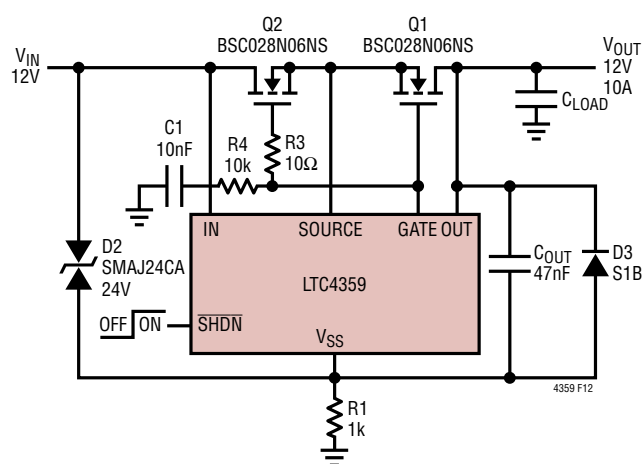


Figure 12. 12V Load Switch and Ideal Diode with Reverse Input Protection

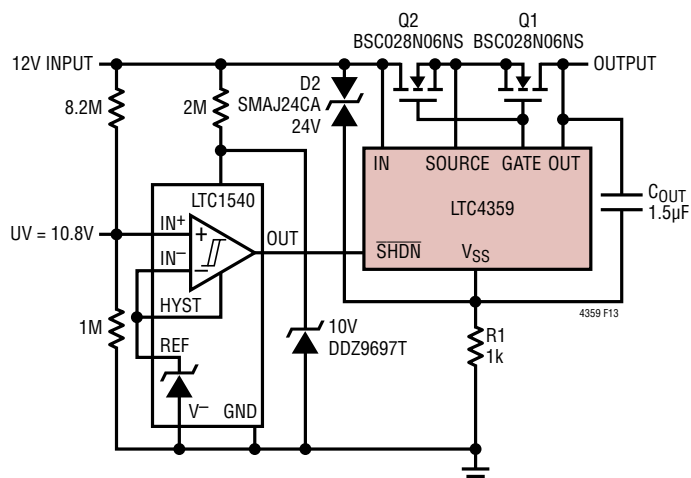


Figure 13. 12V Load Switch and Ideal Diode with Precise Undervoltage Lockout

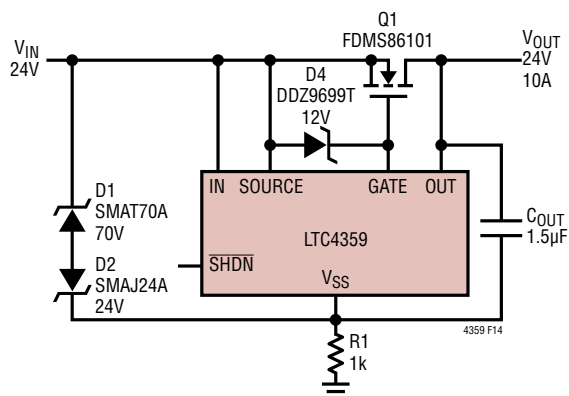


Figure 14. 24V Ideal Diode with Reverse Input Protection

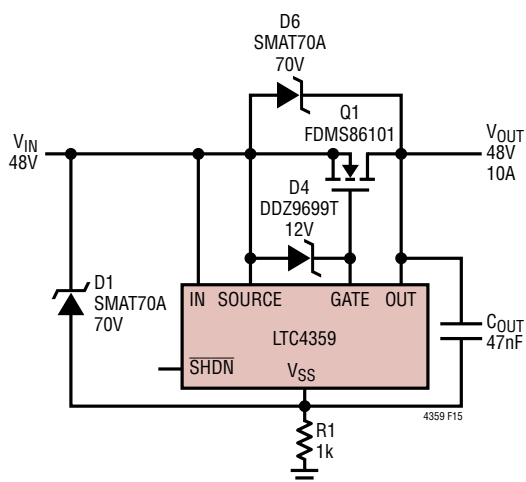


Figure 15. 48V Ideal Diode without Reverse Input Protection

TYPICAL APPLICATIONS

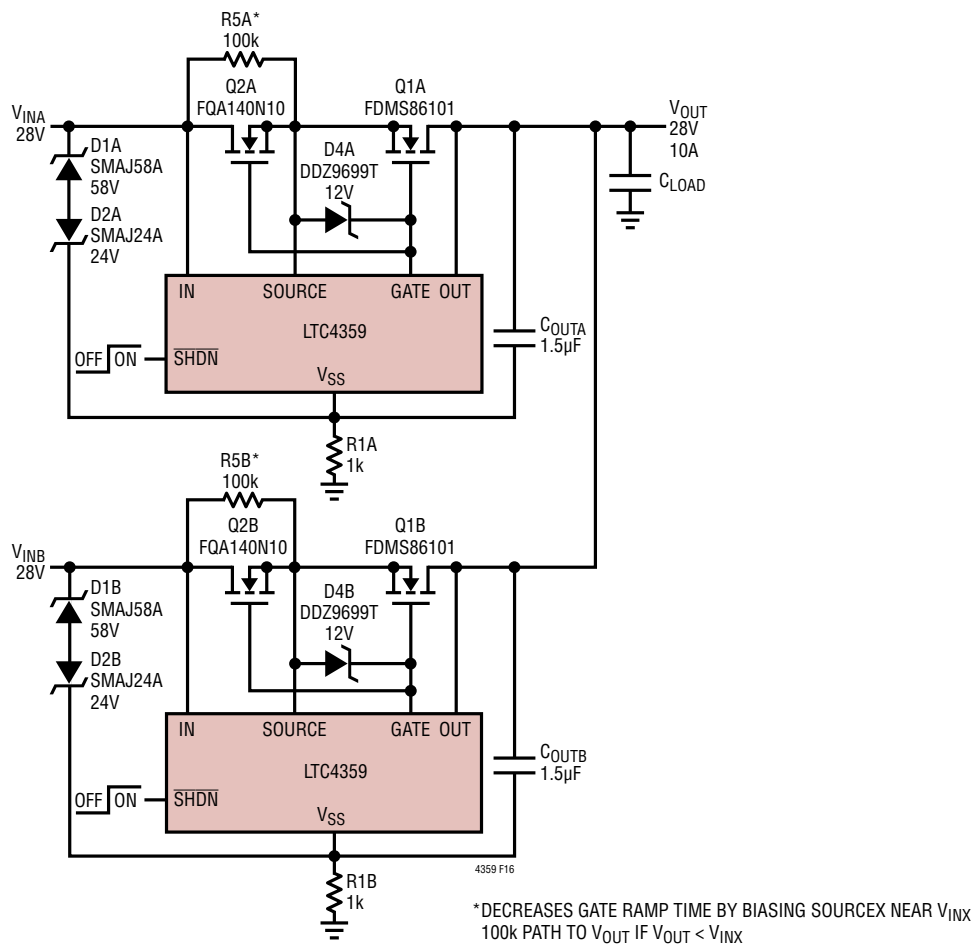


Figure 16. Diode-OR with Selectable Power Supply Feeds and Reverse Input Protection

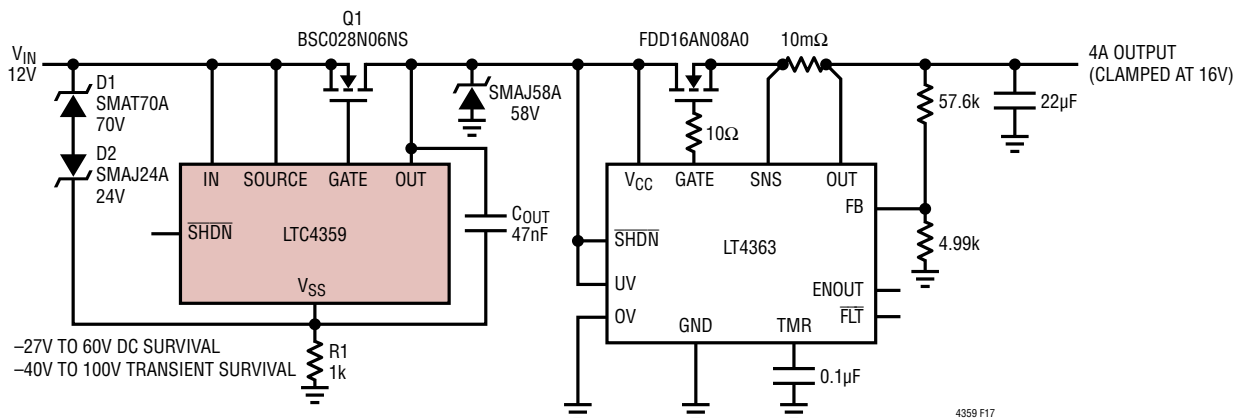


Figure 17. Overvoltage Protector and Ideal Diode Blocks Reverse Input Voltage

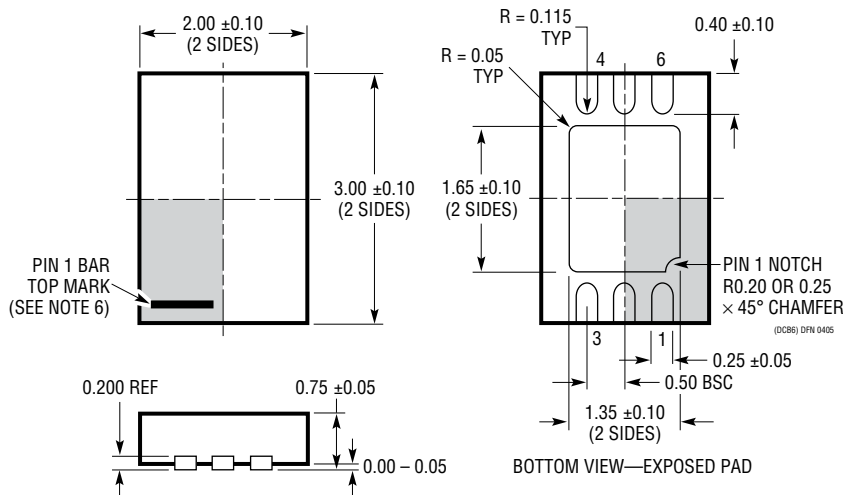
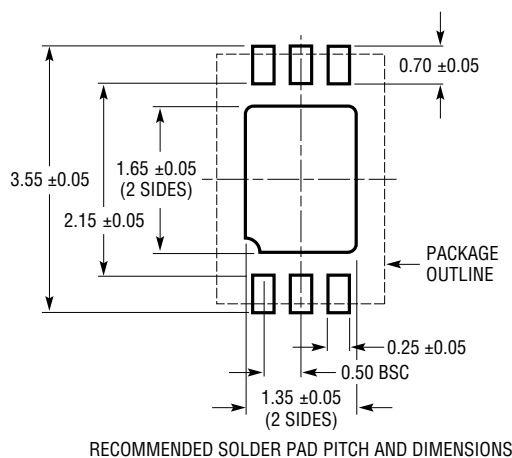
PACKAGE DESCRIPTION

Please refer to <http://www.linear.com/designtools/packaging/> for the most recent package drawings.

DCB Package

6-Lead Plastic DFN (2mm × 3mm)

(Reference LTC DWG # 05-08-1715 Rev A)



NOTE:

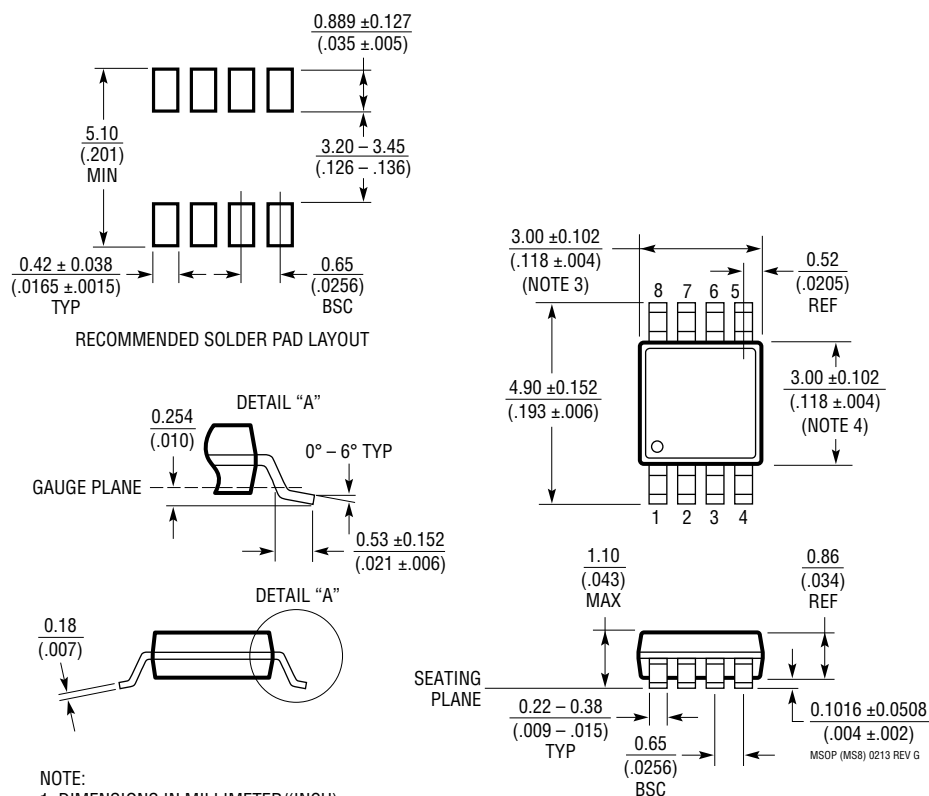
1. DRAWING TO BE MADE A JEDEC PACKAGE OUTLINE M0-229 VARIATION OF (TBD)
2. DRAWING NOT TO SCALE
3. ALL DIMENSIONS ARE IN MILLIMETERS
4. DIMENSIONS OF EXPOSED PAD ON BOTTOM OF PACKAGE DO NOT INCLUDE MOLD FLASH, MOLD FLASH, IF PRESENT, SHALL NOT EXCEED 0.15mm ON ANY SIDE
5. EXPOSED PAD SHALL BE SOLDER PLATED
6. SHADED AREA IS ONLY A REFERENCE FOR PIN 1 LOCATION ON THE TOP AND BOTTOM OF PACKAGE

PACKAGE DESCRIPTION

Please refer to <http://www.linear.com/designtools/packaging/> for the most recent package drawings.

MS8 Package 8-Lead Plastic MSOP

(Reference LTC DWG # 05-08-1660 Rev G)



NOTE:

1. DIMENSIONS IN MILLIMETER/(INCH)
2. DRAWING NOT TO SCALE
3. DIMENSION DOES NOT INCLUDE MOLD FLASH, PROTRUSIONS OR GATE BURRS.
MOLD FLASH, PROTRUSIONS OR GATE BURRS SHALL NOT EXCEED 0.152mm (.006") PER SIDE
4. DIMENSION DOES NOT INCLUDE INTERLEAD FLASH OR PROTRUSIONS.
INTERLEAD FLASH OR PROTRUSIONS SHALL NOT EXCEED 0.152mm (.006") PER SIDE
5. LEAD COPLANARITY (BOTTOM OF LEADS AFTER FORMING) SHALL BE 0.102mm (.004") MAX

REVISION HISTORY

REV	DATE	DESCRIPTION	PAGE NUMBER
A	08/13	Corrected SHDN pull-up current from 2 μ A to 2.6 μ A Updated Figure 11	5, 6, 7, 8 12
B	05/14	Pin Configuration, updated T _{JMAX} to 150°C from 125°C Added specification, Gate Turn-On Delay Time (t _{ON}) Figure 16, added R5A and R5B resistors	2 3 14

TYPICAL APPLICATION

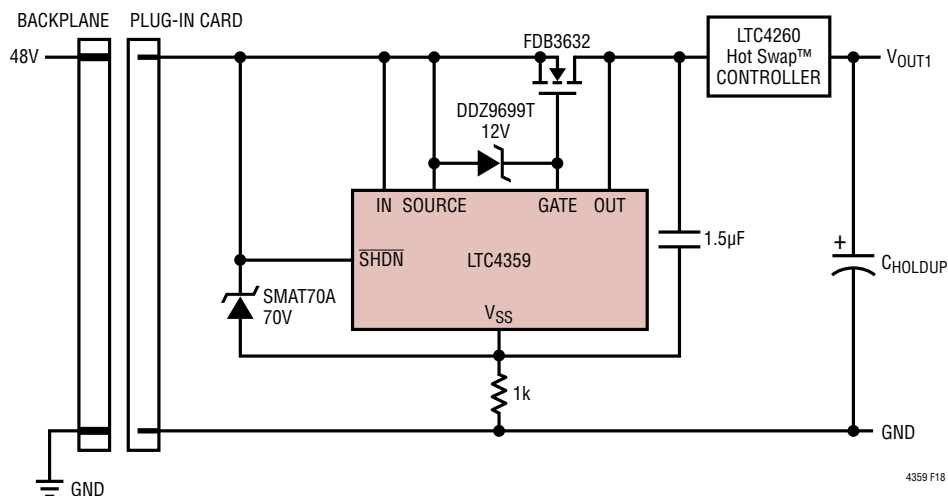


Figure 18. Input Diode for Supply Hold-Up on Plug-In Card

RELATED PARTS

PART NUMBER	DESCRIPTION	COMMENTS
LTC4352	Ideal Diode Controller with Monitor	Controls N-Channel MOSFET, 0V to 18V Operation
LTC4354	Negative Voltage Diode-OR Controller and Monitor	Controls Two N-Channel MOSFETs, 1.2μs Turn-Off, -80V Operation
LTC4355	Positive Voltage Diode-OR Controller and Monitor	Controls Two N-Channel MOSFETs, 0.4μs Turn-Off, 80V Operation
LTC4357	Positive High Voltage Ideal Diode Controller	Controls Single N-Channel MOSFET, 0.5μs Turn-Off, 80V Operation
LTC4358	5A Ideal Diode	Internal N Channel MOSFET, 9V to 26.5V Operation
LT4363-1/LT4363-2	High Voltage Surge Stopper	Stops High Voltage Surges, 4V to 80V, -60V Reverse Input Protection
LT4256-1/LT4256-2	Positive High Voltage Hot Swap™ Controllers	Active Current Limiting, Supplies from 10.8V to 80V Latch-Off and Automatic Retry Option
LTC4260	Positive High Voltage Hot Swap Controller	With I²C and ADC, Supplies from 8.5V to 80V
LTC4364	Surge Stopper with Ideal Diode	4V to 80V Operation, -40V Reverse Input, -20V Reverse Output

MAX5035

1A, 76V, High-Efficiency MAXPower Step-Down DC-DC Converter

General Description

The MAX5035 easy-to-use, high-efficiency, high-voltage, step-down DC-DC converter operates from an input voltage up to 76V and consumes only 270 μ A quiescent current at no load. This pulse-width modulated (PWM) converter operates at a fixed 125kHz switching frequency at heavy loads, and automatically switches to pulse-skipping mode to provide low quiescent current and high efficiency at light loads. The MAX5035 includes internal frequency compensation simplifying circuit implementation. The device uses an internal low-on-resistance, high-voltage, DMOS transistor to obtain high efficiency and reduce overall system cost. This device includes undervoltage lockout, cycle-by-cycle current limit, hiccup mode output short-circuit protection, and thermal shutdown.

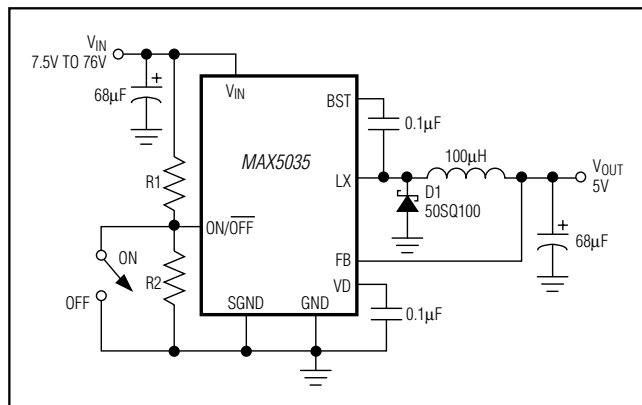
The MAX5035 delivers up to 1A output current. The output current may be limited by the maximum power dissipation capability of the package. External shutdown is included, featuring 10 μ A (typ) shutdown current. The MAX5035A/B/C versions have fixed output voltages of 3.3V, 5V, and 12V, respectively, while the MAX5035D/E versions have an adjustable output voltage from 1.25V to 13.2V.

The MAX5035 is available in space-saving 8-pin SO and 8-pin plastic DIP packages and operates over the automotive (-40°C to +125°C) temperature range.

Applications

Automotive
 Consumer Electronics
 Industrial
 Distributed Power

Typical Operating Circuit



Features

- ♦ Wide 7.5V to 76V Input Voltage Range
- ♦ Fixed (3.3V, 5V, 12V) and Adjustable (1.25V to 13.2V) Versions
- ♦ 1A Output Current
- ♦ Efficiency Up to 94%
- ♦ Internal 0.4 Ω High-Side DMOS FET
- ♦ 270 μ A Quiescent Current at No Load, 10 μ A Shutdown Current
- ♦ Internal Frequency Compensation
- ♦ Fixed 125kHz Switching Frequency
- ♦ Thermal Shutdown and Short-Circuit Current Limit
- ♦ 8-Pin SO and PDIP Packages

Ordering Information

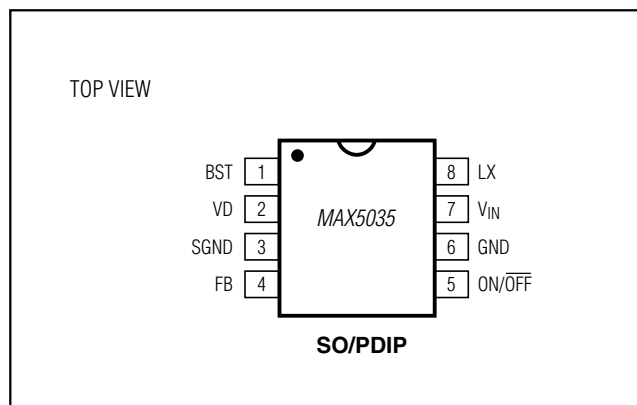
PART	TEMP RANGE	PIN-PACKAGE	OUTPUT VOLTAGE (V)
MAX5035AUSA	0°C to +85°C	8 SO	3.3
MAX5035AUPA	0°C to +85°C	8 PDIP	
MAX5035AASA	-40°C to +125°C	8 SO	
MAX5035AASAV+	-40°C to +125°C	8 SO	
MAX5035BUS A	0°C to +85°C	8 SO	5.0
MAX5035BUPA	0°C to +85°C	8 PDIP	
MAX5035BASA	-40°C to +125°C	8 SO	
MAX5035BASAV+	-40°C to +125°C	8 SO	

/V denotes an automotive qualified part.

+Denotes a lead(Pb)-free/RoHS-compliant package.

Ordering Information continued at end of data sheet.

Pin Configuration



MAX5035

1A, 76V, High-Efficiency MAXPower Step-Down DC-DC Converter

ABSOLUTE MAXIMUM RATINGS

(Voltages referenced to GND, unless otherwise specified.)

V _{IN}	-0.3V to +80V
SGND	-0.3V to +0.3V
LX	-0.8V to (V _{IN} + 0.3V)
BST	-0.3V to (V _{IN} + 10V)
BST (transient < 100ns)	-0.3V to (V _{IN} + 15V)
BST to LX	-0.3V to +10V
BST to LX (transient < 100ns)	-0.3V to +15V
ON/OFF	-0.3V to +80V
VD	-0.3V to +12V
FB	
MAX5035A/MAX5035B/MAX5035C	-0.3V to +15V
MAX5035D/E	-0.3V to +12V
V _{OUT} Short-Circuit Duration (V _{IN} ≤ 40V)	Indefinite

VD Short-Circuit Duration	Indefinite
Continuous Power Dissipation (T _A = +70°C)	
8-Pin PDIP (derate 9.1mW/°C above +70°C)	727mW
8-Pin SO (derate 5.9mW/°C above +70°C)	471mW
Operating Temperature Range	
MAX5035_U_	0°C to +85°C
MAX5035_A_	-40°C to +125°C
Storage Temperature Range	-65°C to +150°C
Junction Temperature	+150°C
Lead Temperature (soldering, 10s)	+300°C
Soldering Temperature (reflow)	
Lead(Pb)-free	+260°C
Containing lead(Pb)	+240°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS (MAX5035_U_)

(V_{IN} = +12V, V_{ON/OFF} = +12V, I_{OUT} = 0, T_A = 0°C to +85°C, unless otherwise noted. Typical values are at T_A = +25°C. See the Typical Application Circuit.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Input Voltage Range	V _{IN}	MAX5035A	7.5		76.0	V
		MAX5035B	7.5		76.0	
		MAX5035C	15		76	
		MAX5035D/E	7.5		76.0	
Undervoltage Lockout	UVLO			5.2		V
Output Voltage	V _{OUT}	MAX5035A V _{IN} = 7.5V to 76V, I _{OUT} = 20mA to 1A	3.185	3.3	3.415	V
		MAX5035B V _{IN} = 7.5V to 76V, I _{OUT} = 20mA to 1A	4.85	5.0	5.15	
		MAX5035C V _{IN} = 15V to 76V, I _{OUT} = 20mA to 1A	11.64	12	12.36	
Feedback Voltage	V _{FB}	V _{IN} = 7.5V to 76V, MAX5035D/E	1.192	1.221	1.250	V
		V _{IN} = 7.5V to 76V, MAX5035E	1.185	1.221	1.250	
Efficiency	η	V _{IN} = 12V, I _{LOAD} = 0.5A, MAX5035A		86		%
		V _{IN} = 12V, I _{LOAD} = 0.5A, MAX5035B		90		
		V _{IN} = 24V, I _{LOAD} = 0.5A, MAX5035C		94		
		V _{IN} = 12V, V _{OUT} = 5V, I _{LOAD} = 0.5A, MAX5035D/E		90		
Quiescent Supply Current	I _Q	V _{FB} = 3.5V, V _{IN} = 7.5V to 76V, MAX5035A		270	440	μA
		V _{FB} = 5.5V, V _{IN} = 7.5V to 76V, MAX5035B		270	440	
		V _{FB} = 13V, V _{IN} = 15V to 76V, MAX5035C		270	440	
		V _{FB} = 1.3V, MAX5035D		270	440	
		V _{FB} = 1.3V, MAX5035E		340	460	
Shutdown Current	I _{SHDN}	V _{ON/OFF} = 0V, V _{IN} = 7.5V to 76V		10	45	μA
Peak Switch Current Limit	I _{LIM}	(Note 1)	1.30	1.9	2.50	A

MAX5035

1A, 76V, High-Efficiency MAXPower Step-Down DC-DC Converter

ELECTRICAL CHARACTERISTICS (continued) (MAX5035_U_ _)

($V_{IN} = +12V$, $V_{ON/OFF} = +12V$, $I_{OUT} = 0$, $T_A = 0^{\circ}C$ to $+85^{\circ}C$, unless otherwise noted. Typical values are at $T_A = +25^{\circ}C$. See the *Typical Application Circuit*.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Switch Leakage Current	I _{OL}	V _{IN} = 76V, V _{ON/OFF} = 0V, V _{LX} = 0V		0.01	1	μA
Switch On-Resistance	R _{DS(ON)}	I _{SWITCH} = 1A		0.40	0.80	Ω
PFM Threshold	I _{PFM}	Minimum switch current in any cycle	55	85	130	mA
FB Input Bias Current	I _B	MAX5035D/E	-150	+0.01	+150	nA
ON/OFF CONTROL INPUT						
ON/OFF Input-Voltage Threshold	V _{ON/OFF}	Rising trip point for MAX5035A/B/C/D	1.53	1.69	1.85	V
		Rising trip point for MAX5035E	1.40	1.65	1.90	
ON/OFF Input-Voltage Hysteresis	V _{HYST}			100		mV
ON/OFF Input Current	I _{ON/OFF}	V _{ON/OFF} = 0V to V _{IN}		10	150	nA
ON/OFF Operating Voltage Range	V _{ON/OFF}				76	V
OSCILLATOR						
Oscillator Frequency	f _{OSC}		109	125	135	kHz
Maximum Duty Cycle	D _{MAX}	MAX5035D/E		95		%
VOLTAGE REGULATOR						
Regulator Output Voltage	V _D	V _{IN} = 8.5V to 76V, I _L = 0	6.9	7.8	8.8	V
Dropout Voltage		7.5V ≤ V _{IN} ≤ 8.5V, I _L = 1mA		2.0		V
Load Regulation	ΔV _D /ΔI _{VD}	0 to 5mA		150		Ω
PACKAGE THERMAL CHARACTERISTICS						
Thermal Resistance (Junction to Ambient)	θ _{JA}	SO package (JEDEC 51)		170		°C/W
		DIP package (JEDEC 51)		110		
THERMAL SHUTDOWN						
Thermal-Shutdown Junction Temperature	T _{SH}			+160		°C
Thermal-Shutdown Hysteresis	T _{HYST}			20		°C

ELECTRICAL CHARACTERISTICS (MAX5035_A_ _)

($V_{IN} = +12V$, $V_{ON/OFF} = +12V$, $I_{OUT} = 0$, $T_A = T_J = -40^{\circ}C$ to $+125^{\circ}C$, unless otherwise noted. Typical values are at $T_A = +25^{\circ}C$. See the *Typical Application Circuit*.) (Note 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Input Voltage Range	V_{IN}	MAX5035A	7.5		76.0	V
		MAX5035B	7.5		76.0	
		MAX5035C	15		76	
		MAX5035D/E	7.5		76.0	
Undervoltage Lockout	UVLO			5.2		V
Output Voltage	V_{OUT}	MAX5035A $V_{IN} = 7.5V$ to $76V$, $I_{OUT} = 20mA$ to $1A$	3.185	3.3	3.415	V
		MAX5035B $V_{IN} = 7.5V$ to $76V$, $I_{OUT} = 20mA$ to $1A$	4.825	5.0	5.175	
		MAX5035C $V_{IN} = 15V$ to $76V$, $I_{OUT} = 20mA$ to $1A$	11.58	12	12.42	

MAX5035

1A, 76V, High-Efficiency MAXPower Step-Down DC-DC Converter

ELECTRICAL CHARACTERISTICS (MAX5035_A_) (continued)

($V_{IN} = +12V$, $V_{ON/OFF} = +12V$, $I_{OUT} = 0$, $T_A = T_J = -40^{\circ}C$ to $+125^{\circ}C$, unless otherwise noted. Typical values are at $T_A = +25^{\circ}C$. See the *Typical Application Circuit*.) (Note 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS	
Feedback Voltage	V _{FB}	V _{IN} = 7.5V to 76V, MAX5035D	1.192	1.221	1.250	V	
		V _{IN} = 7.5V to 76V, MAX5035E	1.185	1.221	1.250		
Efficiency	η	V _{IN} = 12V, I _{LOAD} = 0.5A, MAX5035A	86			%	
		V _{IN} = 12V, I _{LOAD} = 0.5A, MAX5035B	90				
		V _{IN} = 24V, I _{LOAD} = 0.5A, MAX5035C	94				
		V _{IN} = 12V, V _{OUT} = 5V, I _{LOAD} = 0.5A, MAX5035D/E	90				
Quiescent Supply Current	I _Q	V _{FB} = 3.5V, V _{IN} = 7.5V to 76V, MAX5035A	270			μA	
		V _{FB} = 5.5V, V _{IN} = 7.5V to 76V, MAX5035B	270				
		V _{FB} = 13V, V _{IN} = 15V to 76V, MAX5035C	270				
		V _{FB} = 1.3V, MAX5035D	270				
		V _{FB} = 1.3V, MAX5035E	340				
Shutdown Current	I _{SHDN}	V _{ON/OFF} = 0V, V _{IN} = 7.5V to 76V	10			45	μA
Peak Switch Current Limit	I _{LIM}	(Note 1)	1.30	1.9	2.50	A	
Switch Leakage Current	I _{OL}	V _{IN} = 76V, V _{ON/OFF} = 0V, V _{LX} = 0V	1			μA	
		V _{IN} = 76V, V _{ON/OFF} = 0V, V _{LX} = 0V, MAX5035E	5				
Switch On-Resistance	R _{DS(ON)}	I _{SWITCH} = 1A	0.40			0.80	Ω
PFM Threshold	I _{PFM}	Minimum switch current in any cycle	55	85	130	mA	
FB Input Bias Current	I _B	MAX5035D/E	-150	+0.01	+150	nA	
ON/OFF CONTROL INPUT							
ON/OFF Input-Voltage Threshold	V _{ON/OFF}	Rising trip point for MAX5035A/B/C/D	1.50	1.69	1.85	V	
		Rising trip point for MAX5035E	1.40	1.65	1.90		
ON/OFF Input-Voltage Hysteresis	V _{HYST}		100			mV	
ON/OFF Input Current	I _{ON/OFF}	V _{ON/OFF} = 0V to V _{IN}	10			150	nA
ON/OFF Operating Voltage Range	V _{ON/OFF}		76			V	
OSCILLATOR							
Oscillator Frequency	f _{OSC}		105	125	137	kHz	
Maximum Duty Cycle	D _{MAX}	MAX5035D/E	95			%	
VOLTAGE REGULATOR							
Regulator Output Voltage	V _D	V _{IN} = 8.5V to 76V, I _L = 0	6.5	7.8	9.0	V	
Dropout Voltage		7.5V ≤ V _{IN} ≤ 8.5V, I _L = 1mA	2.0			V	
Load Regulation	ΔV _D /ΔI _{VD}	0 to 5mA	150			Ω	

MAX5035

1A, 76V, High-Efficiency MAXPower Step-Down DC-DC Converter

ELECTRICAL CHARACTERISTICS (MAX5035_A_) (continued)

($V_{IN} = +12V$, $V_{ON/OFF} = +12V$, $I_{OUT} = 0$, $T_A = T_J = -40^{\circ}C$ to $+125^{\circ}C$, unless otherwise noted. Typical values are at $T_A = +25^{\circ}C$. See the *Typical Application Circuit*.) (Note 2)

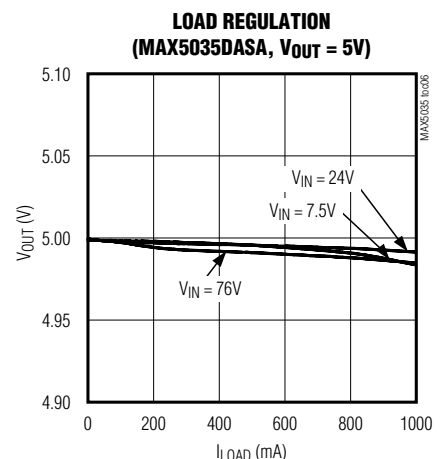
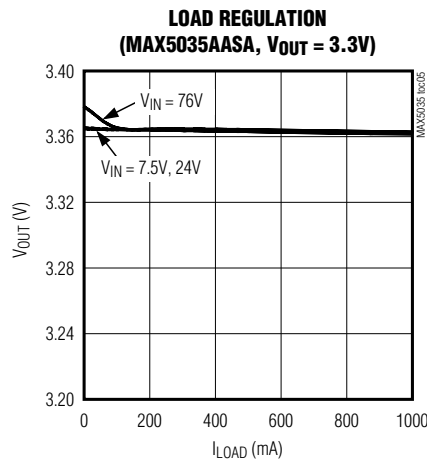
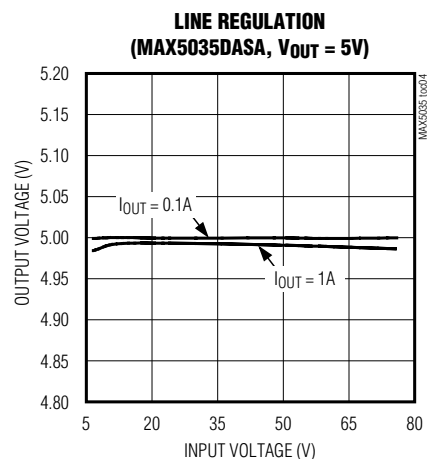
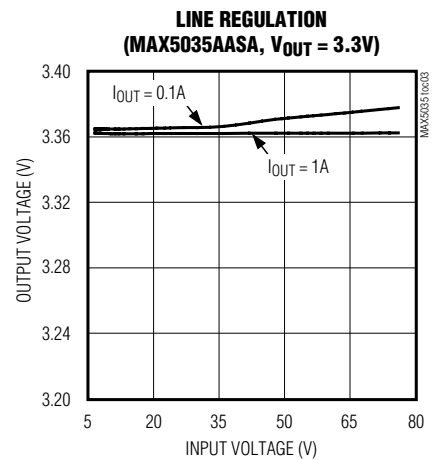
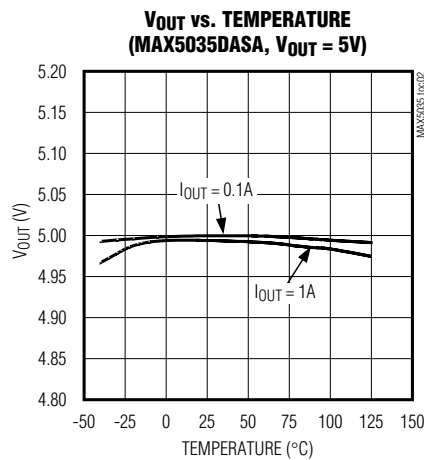
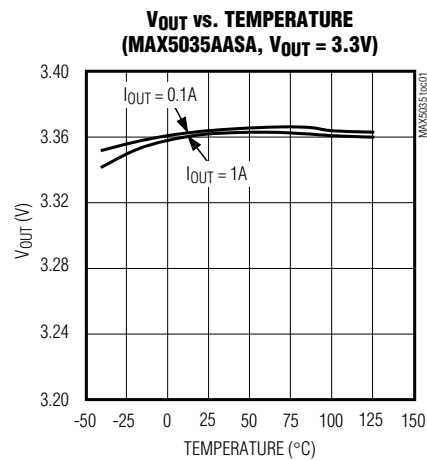
PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
PACKAGE THERMAL CHARACTERISTICS						
Thermal Resistance (Junction to Ambient)	θ_{JA}	SO package (JEDEC 51)	170			°C/W
		DIP package (JEDEC 51)	110			
THERMAL SHUTDOWN						
Thermal-Shutdown Junction Temperature	T_{SH}		+160			°C
Thermal-Shutdown Hysteresis	T_{HYST}		20			°C

Note 1: Switch current at which current limit is activated.

Note 2: All limits at $-40^{\circ}C$ are guaranteed by design, not production tested.

Typical Operating Characteristics

($V_{IN} = 12V$, $V_{ON/OFF} = 12V$, $T_A = -40^{\circ}C$ to $+125^{\circ}C$, unless otherwise noted. Typical values are at $T_A = +25^{\circ}C$. See the *Typical Application Circuit*, if applicable.)

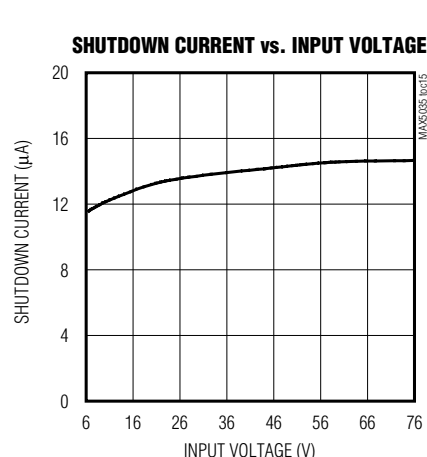
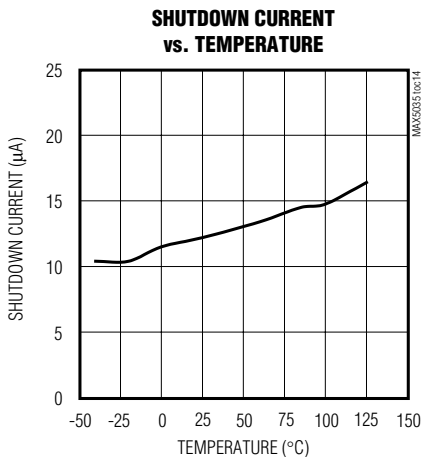
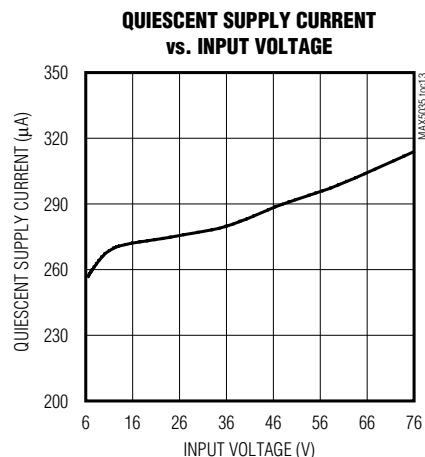
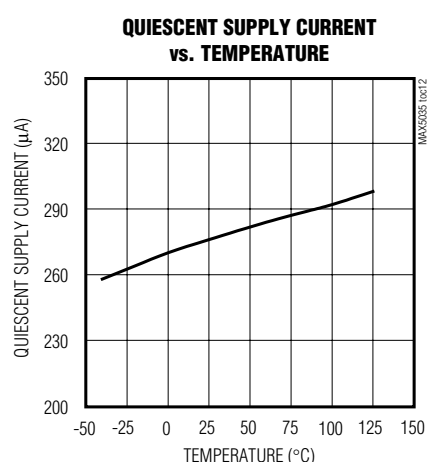
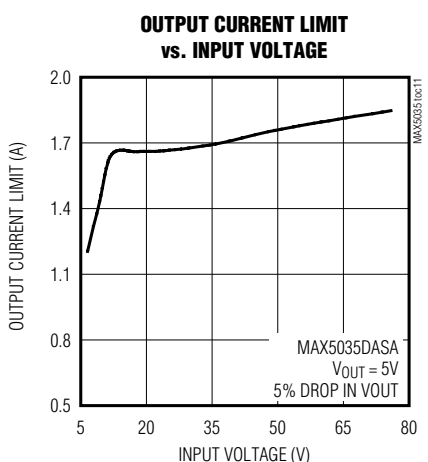
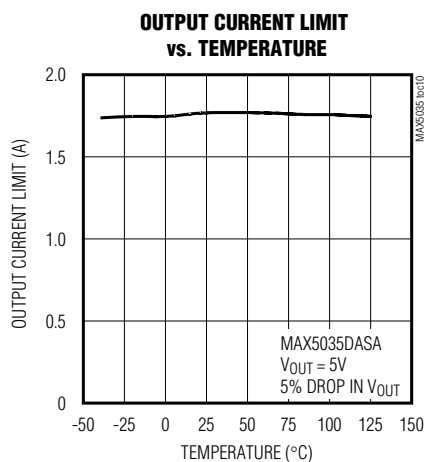
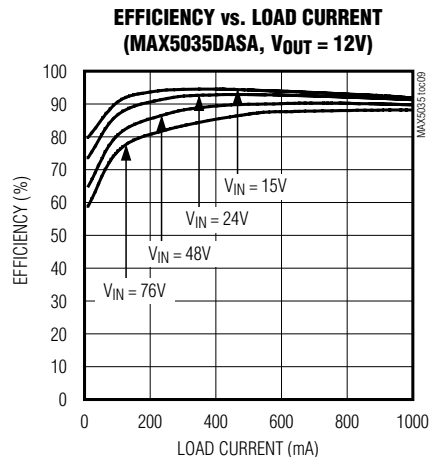
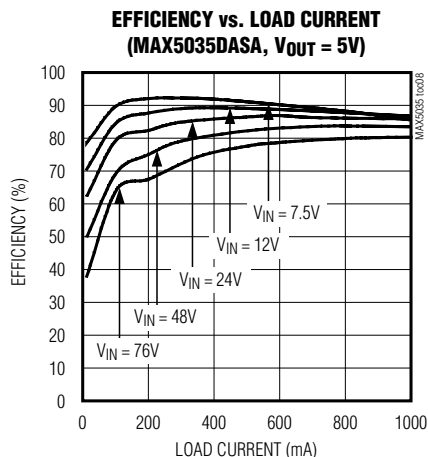
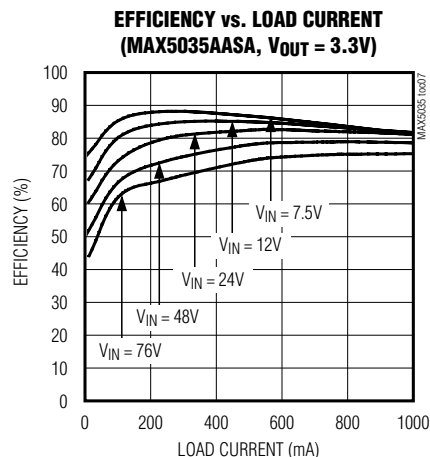


MAX5035

1A, 76V, High-Efficiency MAXPower Step-Down DC-DC Converter

Typical Operating Characteristics (continued)

($V_{IN} = 12V$, $V_{ON/OFF} = 12V$, $T_A = -40^{\circ}C$ to $+125^{\circ}C$, unless otherwise noted. Typical values are at $T_A = +25^{\circ}C$. See the *Typical Application Circuit*, if applicable.)

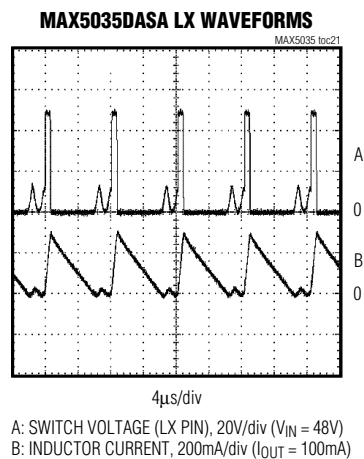
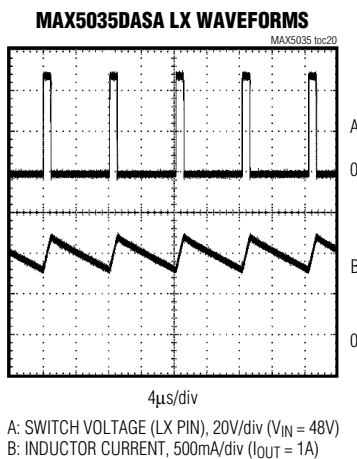
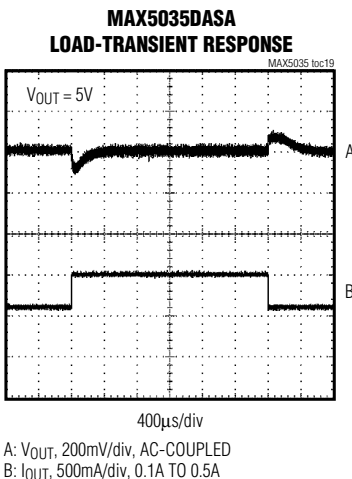
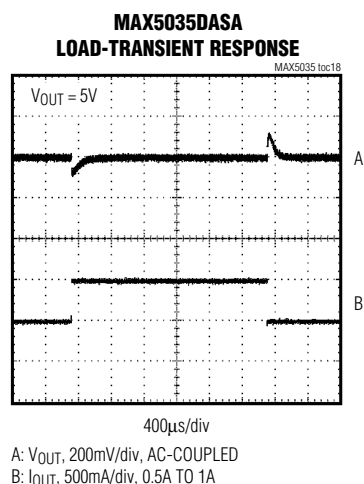
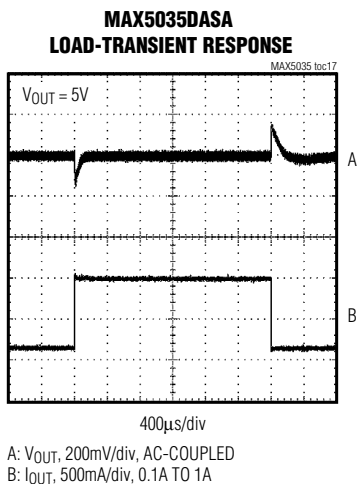
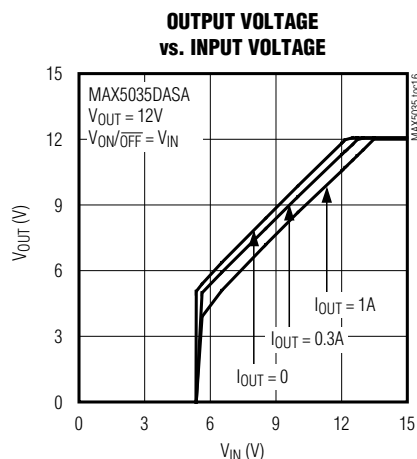


MAX5035

1A, 76V, High-Efficiency MAXPower Step-Down DC-DC Converter

Typical Operating Characteristics (continued)

($V_{IN} = 12V$, $V_{ON/OFF} = 12V$, $T_A = -40^{\circ}C$ to $+125^{\circ}C$, unless otherwise noted. Typical values are at $T_A = +25^{\circ}C$. See the *Typical Application Circuit*, if applicable.)



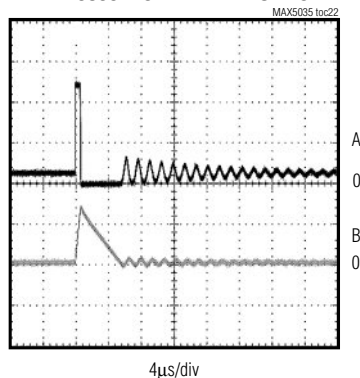
MAX5035

1A, 76V, High-Efficiency MAXPower Step-Down DC-DC Converter

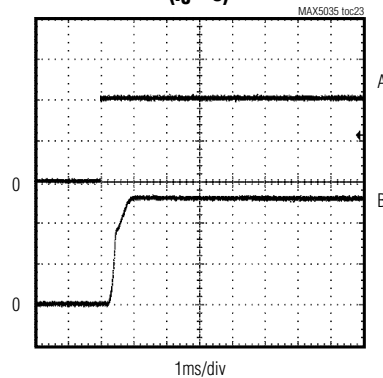
Typical Operating Characteristics (continued)

($V_{IN} = 12V$, $V_{ON/OFF} = 12V$, $T_A = -40^{\circ}C$ to $+125^{\circ}C$, unless otherwise noted. Typical values are at $T_A = +25^{\circ}C$. See the *Typical Application Circuit*, if applicable.)

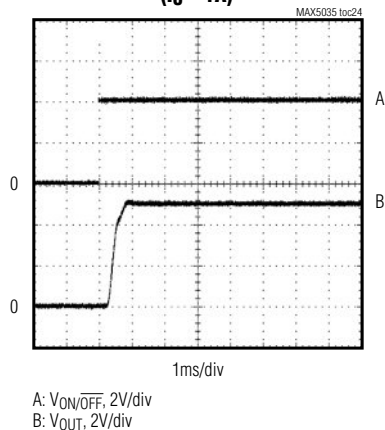
MAX5035DASA LX WAVEFORMS



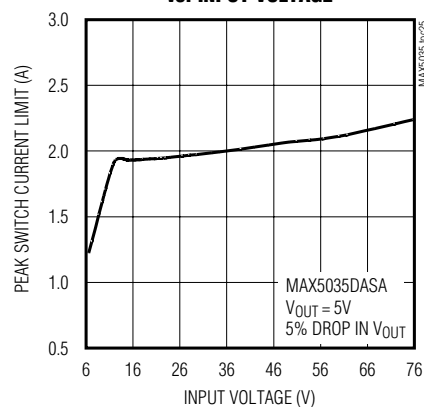
MAX5035DASA STARTUP WAVEFORM
($I_O = 0$)



MAX5035DASA STARTUP WAVEFORM
($I_O = 1A$)



PEAK SWITCH CURRENT LIMIT
vs. INPUT VOLTAGE



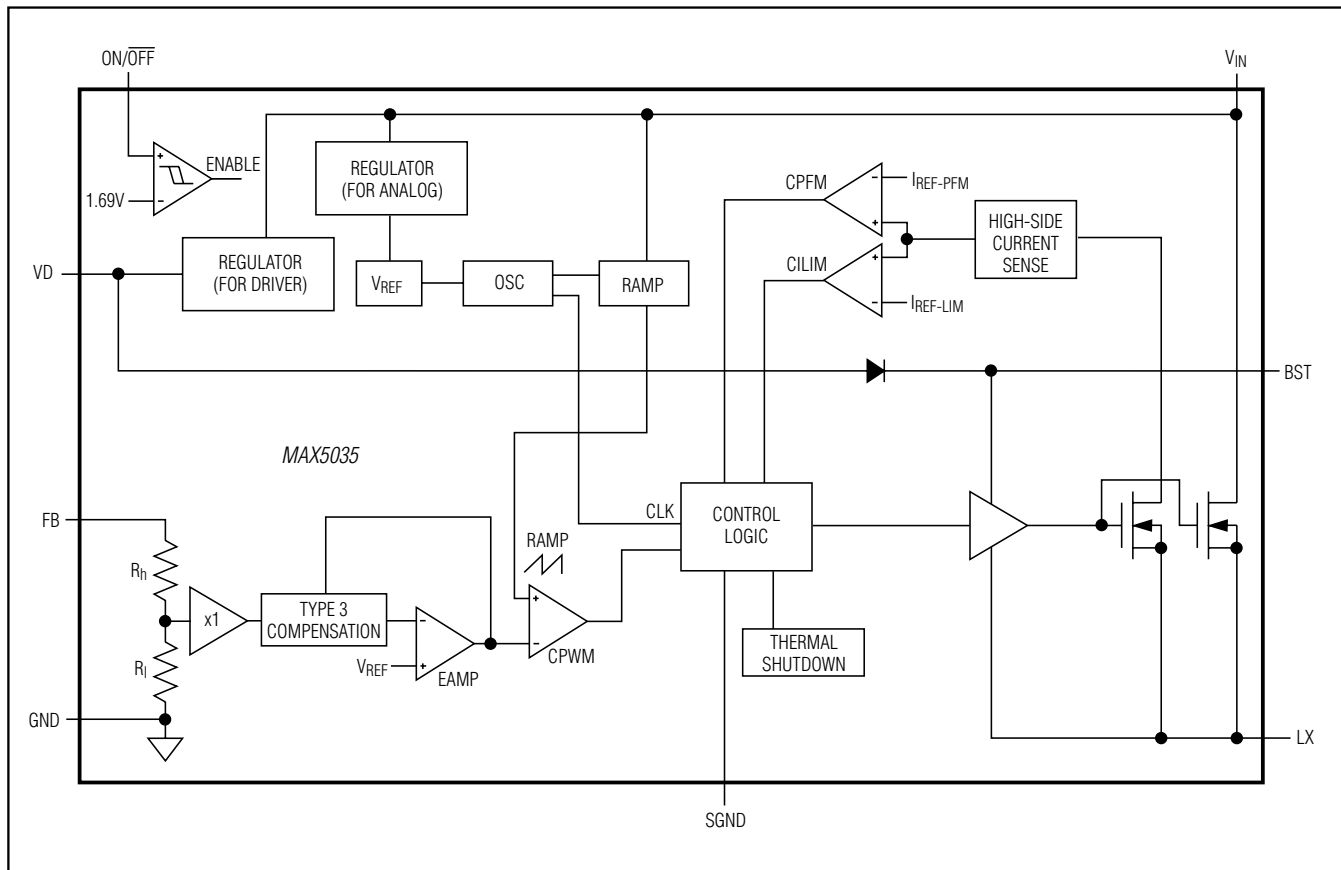
MAX5035

1A, 76V, High-Efficiency MAXPower Step-Down DC-DC Converter

Pin Description

PIN	NAME	FUNCTION
1	BST	Boost Capacitor Connection. Connect a 0.1 μ F ceramic capacitor from BST to LX.
2	VD	Internal Regulator Output. Bypass VD to GND with a 0.1 μ F ceramic capacitor.
3	SGND	Internal Connection. SGND must be connected to GND.
4	FB	Output Sense Feedback Connection. For fixed output voltage (MAX5035A, MAX5035B, MAX5035C), connect FB to V _{OUT} . For adjustable output voltage (MAX5035D, MAX5035E), use an external resistive voltage-divider to set V _{OUT} . V _{FB} regulating set point is 1.22V.
5	ON/ $\overline{\text{OFF}}$	Shutdown Control Input. Pull ON/ $\overline{\text{OFF}}$ low to put the device in shutdown mode. Drive ON/ $\overline{\text{OFF}}$ high for normal operation.
6	GND	Ground
7	V _{IN}	Input Voltage. Bypass V _{IN} to GND with a low ESR capacitor as close to the device as possible.
8	LX	Source Connection of Internal High-Side Switch

Block Diagram



MAX5035

1A, 76V, High-Efficiency MAXPower Step-Down DC-DC Converter

Detailed Description

The MAX5035 step-down DC-DC converter operates from a 7.5V to 76V input voltage range. A unique voltage-mode control scheme with voltage feed-forward and an internal switching DMOS FET provides high efficiency over a wide input voltage range. This pulse-width modulated converter operates at a fixed 125kHz switching frequency. The device also features automatic pulse-skipping mode to provide low quiescent current and high efficiency at light loads. Under no load, the MAX5035 consumes only 270µA, and in shutdown mode, consumes only 10µA. The MAX5035 also features undervoltage lockout, hiccup mode output short-circuit protection, and thermal shutdown.

Shutdown Mode

Drive ON/OFF to ground to shut down the MAX5035. Shutdown forces the internal power MOSFET off, turns off all internal circuitry, and reduces the V_{IN} supply current to 10µA (typ). The ON/OFF rising threshold is 1.69V (typ). Before any operation begins, the voltage at ON/OFF must exceed 1.69V (typ). The ON/OFF input has 100mV hysteresis.

Undervoltage Lockout (UVLO)

Use the ON/OFF function to program the UVLO threshold at the input. Connect a resistive voltage-divider from V_{IN} to GND with the center node to ON/OFF as shown in Figure 1. Calculate the threshold value by using the following formula:

$$V_{UVLO(TH)} = \left(1 + \frac{R1}{R2}\right) \times 1.85V$$

The minimum recommended $V_{UVLO(TH)}$ is 6.5V, 7.5V, and 13V for the output voltages of 3.3V, 5V, and 12V, respectively. The recommended value for R2 is less than 1MΩ.

If the external UVLO threshold-setting divider is not used, an internal undervoltage-lockout feature monitors the supply voltage at V_{IN} and allows operation to start when V_{IN} rises above 5.2V (typ). This feature can be used only when V_{IN} rise time is faster than 2ms. For slower V_{IN} rise time, use the resistive-divider at ON/OFF.

Boost High-Side Gate Drive (BST)

Connect a flying bootstrap capacitor between LX and BST to provide the gate-drive voltage to the high-side N-channel DMOS switch. The capacitor is alternately charged from the internally regulated output voltage VD and placed across the high-side DMOS driver. Use a 0.1µF, 16V ceramic capacitor located as close to the device as possible.

On startup, an internal low-side switch connects LX to ground and charges the BST capacitor to VD. Once the BST capacitor is charged, the internal low-side switch is turned off and the BST capacitor voltage provides the necessary enhancement voltage to turn on the high-side switch.

Thermal-Overload Protection

The MAX5035 features integrated thermal overload protection. Thermal overload protection limits total power dissipation in the device, and protects the device in the event of a fault condition. When the die temperature exceeds +160°C, an internal thermal sensor signals the shutdown logic, turning off the internal power MOSFET and allowing the IC to cool. The thermal sensor turns the internal power MOSFET back on after the IC's die temperature cools down to +140°C, resulting in a pulsed output under continuous thermal overload conditions.

Applications Information

Setting the Output Voltage

The MAX5035A/B/C have preset output voltages of 3.3V, 5.0V, and 12V, respectively. Connect FB to the preset output voltage (see the *Typical Operating Circuit*).

The MAX5035D/E versions offer an adjustable output voltage. Set the output voltage with a resistive voltage-divider connected from the circuit's output to ground (Figure 1). Connect the center node of the divider to FB. Choose R4 less than 15kΩ, then calculate R3 as follows:

$$R3 = \frac{(V_{OUT} - 1.22)}{1.22} \times R4$$

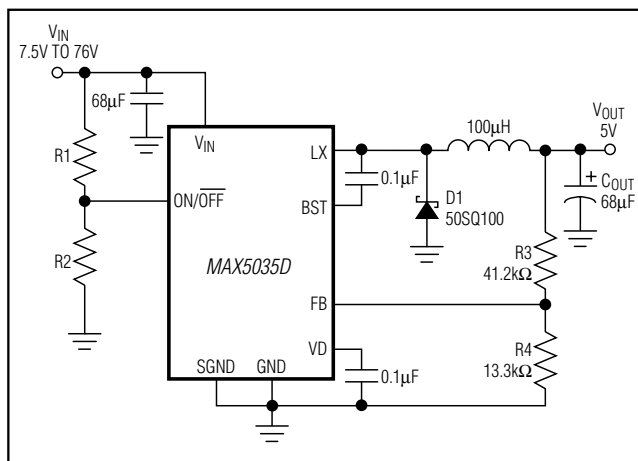


Figure 1. Adjustable Output Voltage

MAX5035

1A, 76V, High-Efficiency MAXPower Step-Down DC-DC Converter

The MAX5035 features internal compensation for optimum closed-loop bandwidth and phase margin. With the preset compensation, it is strongly advised to sense the output immediately after the primary LC.

Inductor Selection

The choice of an inductor is guided by the voltage difference between V_{IN} and V_{OUT} , the required output current, and the operating frequency of the circuit. Use an inductor with a minimum value given by:

$$L = \frac{(V_{IN} - V_{OUT}) \times D}{0.3 \times I_{OUTMAX} \times f_{SW}}$$

where:

$$D = \frac{V_{OUT}}{V_{IN}}$$

I_{OUTMAX} is the maximum output current required, and f_{SW} is the operating frequency of 125kHz. Use an inductor with a maximum saturation current rating equal to at least the peak switch current limit (I_{LIM}). Use inductors with low DC resistance for higher efficiency.

Selecting a Rectifier

The MAX5035 requires an external Schottky rectifier as a freewheeling diode. Connect this rectifier close to the device using short leads and short PC board traces. Choose a rectifier with a continuous current rating greater than the highest expected output current. Use a rectifier with a voltage rating greater than the maximum expected input voltage, V_{IN} . Use a low forward-voltage Schottky rectifier for proper operation and high efficiency. Avoid higher than necessary reverse-voltage Schottky rectifiers that have higher forward-voltage drops. Use a Schottky rectifier with forward-voltage

drop (V_{FB}) less than 0.45V at +25°C and maximum load current to avoid forward biasing of the internal body diode (LX to ground). Internal body diode conduction may cause excessive junction temperature rise and thermal shutdown. Use Table 1 to choose the proper rectifier at different input voltages and output current.

Input Bypass Capacitor

The discontinuous input-current waveform of the buck converter causes large ripple currents in the input capacitor. The switching frequency, peak inductor current, and the allowable peak-to-peak voltage ripple that reflects back to the source dictate the capacitance requirement. The MAX5035 high switching frequency allows the use of smaller-value input capacitors.

The input ripple is comprised of ΔV_Q (caused by the capacitor discharge) and ΔV_{ESR} (caused by the ESR of the capacitor). Use low-ESR aluminum electrolytic capacitors with high ripple-current capability at the input. Assuming that the contribution from the ESR and capacitor discharge is equal to 90% and 10%, respectively, calculate the input capacitance and the ESR required for a specified ripple using the following equations:

$$ESR_{IN} = \frac{\Delta V_{ESR}}{\left(I_{OUT} + \frac{\Delta I_L}{2}\right)}$$

$$C_{IN} = \frac{I_{OUT} \times D (1-D)}{\Delta V_Q \times f_{SW}}$$

where :

$$\Delta I_L = \frac{(V_{IN} - V_{OUT}) \times V_{OUT}}{V_{IN} \times f_{SW} \times L},$$

$$D = \frac{V_{OUT}}{V_{IN}}$$

I_{OUT} is the maximum output current of the converter and f_{SW} is the oscillator switching frequency (125kHz). For example, at $V_{IN} = 48V$, $V_{OUT} = 3.3V$, the ESR and input capacitance are calculated for the input peak-to-peak ripple of 100mV or less yielding an ESR and capacitance value of 80mΩ and 51μF, respectively.

Low-ESR, ceramic, multilayer chip capacitors are recommended for size-optimized application. For ceramic capacitors, assume the contribution from ESR and capacitor discharge is equal to 10% and 90%, respectively.

The input capacitor must handle the RMS ripple current without significant rise in temperature. The maximum capacitor RMS current occurs at about 50% duty cycle.

Table 1. Diode Selection

V_{IN} (V)	DIODE PART NUMBER	MANUFACTURER
7.5 to 36	15MQ040N	IR
	B240A	Diodes, Inc.
	B240	Central Semiconductor
	MBRS240, MBRS1540	ON Semiconductor
7.5 to 56	30BQ060	IR
	B360A	Diodes, Inc.
	CMSH3-60	Central Semiconductor
	MBRD360, MBR3060	ON Semiconductor
7.5 to 76	50SQ100, 50SQ80	IR
	MBRM5100	Diodes, Inc.

MAX5035

1A, 76V, High-Efficiency MAXPower Step-Down DC-DC Converter

Ensure that the ripple specification of the input capacitor exceeds the worst-case capacitor RMS ripple current. Use the following equations to calculate the input capacitor RMS current:

$$I_{CRMS} = \sqrt{I_{PRMS}^2 - I_{AVGIN}^2}$$

where :

$$I_{PRMS} = \sqrt{\left(I_{PK}^2 + I_{DC}^2 + (I_{PK} \times I_{DC})\right) \times \frac{D}{3}}$$

$$I_{AVGIN} = \frac{V_{OUT} \times I_{OUT}}{V_{IN} \times \eta}$$

$$I_{PK} = I_{OUT} + \frac{\Delta I_L}{2}, I_{DC} = I_{OUT} - \frac{\Delta I_L}{2}$$

$$\text{and } D = \frac{V_{OUT}}{V_{IN}}$$

I_{PRMS} is the input switch RMS current, I_{AVGIN} is the input average current, and η is the converter efficiency.

The ESR of aluminum electrolytic capacitors increases significantly at cold temperatures. Use a 1 μ F or greater value ceramic capacitor in parallel with the aluminum electrolytic input capacitor, especially for input voltages below 8V.

Output Filter Capacitor

The worst-case peak-to-peak and RMS capacitor ripple current, allowable peak-to-peak output ripple voltage, and the maximum deviation of the output voltage during load steps determine the capacitance and the ESR requirements for the output capacitors.

The output capacitance and its ESR form a zero, which improves the closed-loop stability of the buck regulator. Choose the output capacitor so the ESR zero frequency (f_z) occurs between 20kHz to 40kHz. Use the following equation to verify the value of f_z . Capacitors with 100m Ω to 250m Ω ESR are recommended to ensure the closed-loop stability, while keeping the output ripple low.

$$f_z = \frac{1}{2 \times \pi \times C_{OUT} \times ESR_{OUT}}$$

The output ripple is comprised of ΔV_{OQ} (caused by the capacitor discharge) and ΔV_{OESR} (caused by the ESR of the capacitor). Use low-ESR tantalum or aluminum electrolytic capacitors at the output. Assuming that the contributions from the ESR and capacitor discharge equal 80% and 20% respectively, calculate the output

capacitance and the ESR required for a specified ripple using the following equations:

$$ESR_{OUT} = \frac{\Delta V_{OESR}}{\Delta I_L}$$

$$C_{OUT} \approx \frac{\Delta I_L}{2.2 \times \Delta V_{OQ} \times f_{SW}}$$

The MAX5035 has an internal soft-start time (t_{SS}) of 400 μ s. It is important to keep the output rise time at startup below t_{SS} to avoid output overshoot. The output rise time is directly proportional to the output capacitor. Use 68 μ F or lower capacitance at the output to control the overshoot below 5%.

In a dynamic load application, the allowable deviation of the output voltage during the fast-transient load dictates the output capacitance value and the ESR. The output capacitors supply the step load current until the controller responds with a greater duty cycle. The response time ($t_{RESPONSE}$) depends on the closed-loop bandwidth of the converter. The resistive drop across the capacitor ESR and capacitor discharge cause a voltage droop during a step load. Use a combination of low-ESR tantalum and ceramic capacitors for better transient load and ripple/noise performance. Keep the maximum output-voltage deviation above the tolerable limits of the electronics being powered. Assuming a 50% contribution each from the output capacitance discharge and the ESR drop, use the following equations to calculate the required ESR and capacitance value:

$$ESR_{OUT} = \frac{\Delta V_{OESR}}{I_{STEP}}$$

$$C_{OUT} = \frac{I_{STEP} \times t_{RESPONSE}}{\Delta V_{OQ}}$$

where I_{STEP} is the load step and $t_{RESPONSE}$ is the response time of the controller. Controller response time is approximately one-third of the reciprocal of the closed-loop unity-gain bandwidth, 20kHz typically.

PCB Layout Considerations

Proper PCB layout is essential. Minimize ground noise by connecting the anode of the Schottky rectifier, the input bypass capacitor ground lead, and the output filter capacitor ground lead to a single point ("star"

MAX5035

1A, 76V, High-Efficiency MAXPower Step-Down DC-DC Converter

ground configuration). A ground plane is required. Minimize lead lengths to reduce stray capacitance, trace resistance, and radiated noise. In particular, place the Schottky rectifier diode right next to the

device. Also, place BST and VD bypass capacitors very close to the device. Use the PC board copper plane connecting to V_{IN} and LX for heatsinking.

Application Circuits

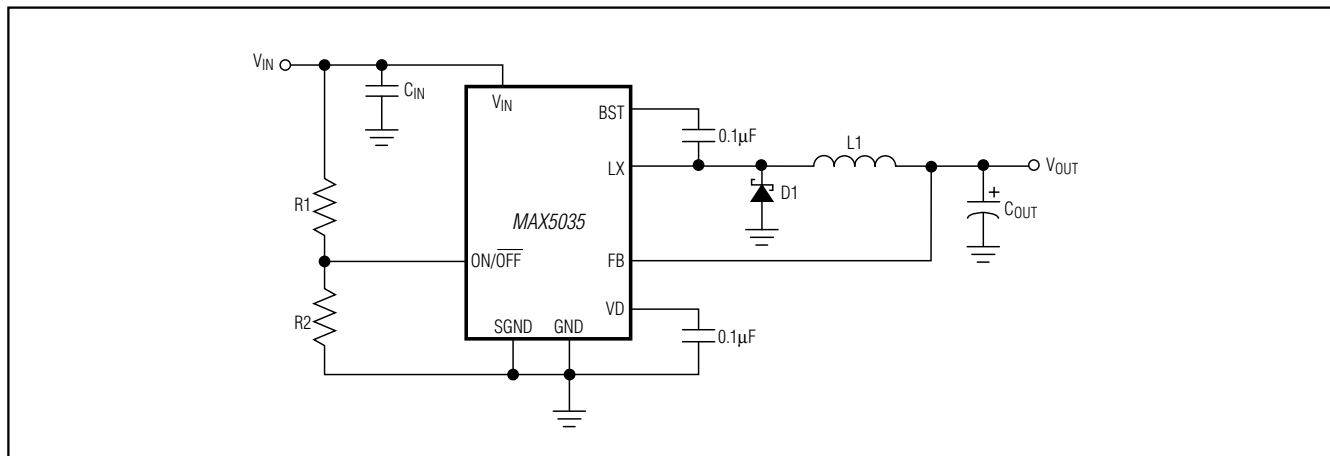


Figure 2. Fixed Output Voltages

Table 2. Typical External Components Selection (Circuit of Figure 2)

V_{IN} (V)	V_{OUT} (V)	I_{OUT} (A)	EXTERNAL COMPONENTS
7.5 to 76	3.3	0.5	C_{IN} = 68µF, Panasonic, EEVFK2A680Q C_{OUT} = 68µF, Vishay Sprague, 594D686X_010C2T C_{BST} = 0.1µF, 0805 $R1$ = 1MΩ ±1%, 0805 $R2$ = 384kΩ ±1%, 0805 $D1$ = 50SQ100, IR $L1$ = 100µH, Coilcraft Inc., DO5022P-104
7.5 to 76	3.3	1	
7.5 to 76	5	0.5	
7.5 to 76	5	1	
15 to 76	12	1	C_{IN} = 68µF, Panasonic, EEVFK2A680Q C_{OUT} = 15µF, Vishay Sprague, 594D156X0025C2T C_{BST} = 0.1µF, 0805 $R1$ = 1MΩ ±1%, 0805 $R2$ = 139kΩ ±1%, 0805 $D1$ = 50SQ100, IR $L1$ = 220µH, Coilcraft Inc., DO5022P-224

MAX5035

1A, 76V, High-Efficiency MAXPower Step-Down DC-DC Converter

Table 2. Typical External Components Selection (Circuit of Figure 2) (continued)

V _{IN} (V)	V _{OUT} (V)	I _{OUT} (A)	EXTERNAL COMPONENTS
9 to 14	3.3	1	C _{IN} = 220μF, Panasonic, EEVFK1E221P C _{OUT} = 68μF, Vishay Sprague, 594D686X_010C2T C _{BST} = 0.1μF, 0805 R1 = 1MΩ ±1%, 0805 R2 = 274kΩ ±1%, 0805 D1 = B220, Diodes Inc. L1 = 100μH, Coilcraft Inc., DO5022P-104
	5	1	C _{IN} = 220μF, Panasonic, EEVFK1E221P C _{OUT} = 68μF, Vishay Sprague, 594D686X_010C2T C _{BST} = 0.1μF, 0805 R1 = 1MΩ ±1%, 0805 R2 = 274kΩ ±1%, 0805 D1 = B220, Diodes Inc. L1 = 100μH, Coilcraft Inc., DO5022P-104
18 to 36	3.3	1	C _{IN} = 220μF, Panasonic, EEVFK1H221P C _{OUT} = 68μF, Vishay Sprague, 594D686X_010C2T C _{BST} = 0.1μF, 0805 R1 = 1MΩ ±1%, 0805 R2 = 130kΩ ±1%, 0805 D1 = MBRS2040, ON Semiconductor L1 = 100μH, Coilcraft Inc., DO5022P-104
	5	1	C _{IN} = 220μF, Panasonic, EEVFK1H221P C _{OUT} = 68μF, Vishay Sprague, 594D686X_010C2T C _{BST} = 0.1μF, 0805 R1 = 1MΩ ±1%, 0805 R2 = 130kΩ ±1%, 0805 D1 = MBRS2040, ON Semiconductor L1 = 100μH, Coilcraft Inc., DO5022P-104
	12	1	C _{IN} = 220μF, Panasonic, EEVFK1H221P C _{OUT} = 15μF, Vishay Sprague, 594D156X_0025C2T C _{BST} = 0.1μF, 0805 R1 = 1MΩ ±1%, 0805 R2 = 130kΩ ±1%, 0805 D1 = MBRS2040, ON Semiconductor L1 = 220μH, Coilcraft Inc., DO5022P-224

MAX5035

1A, 76V, High-Efficiency MAXPower Step-Down DC-DC Converter

Table 3. Component Suppliers

SUPPLIER	PHONE	FAX	WEBSITE
AVX Corporation	843-946-0238	843-626-3123	www.avxcorp.com
Coilcraft, Inc.	847-639-6400	847-639-1469	www.coilcraft.com
Diodes Incorporated	805-446-4800	805-446-4850	www.diodes.com
Panasonic Corp.	800-344-2112	714-737-7323	www.panasonic.com
SANYO Electric Co., Ltd.	619-661-6835	619-661-1055	www.sanyo.com
TDK Corp.	847-803-6100	847-390-4405	www.component.tdk.com
Vishay	402-563-6866	402-563-6296	www.vishay.com

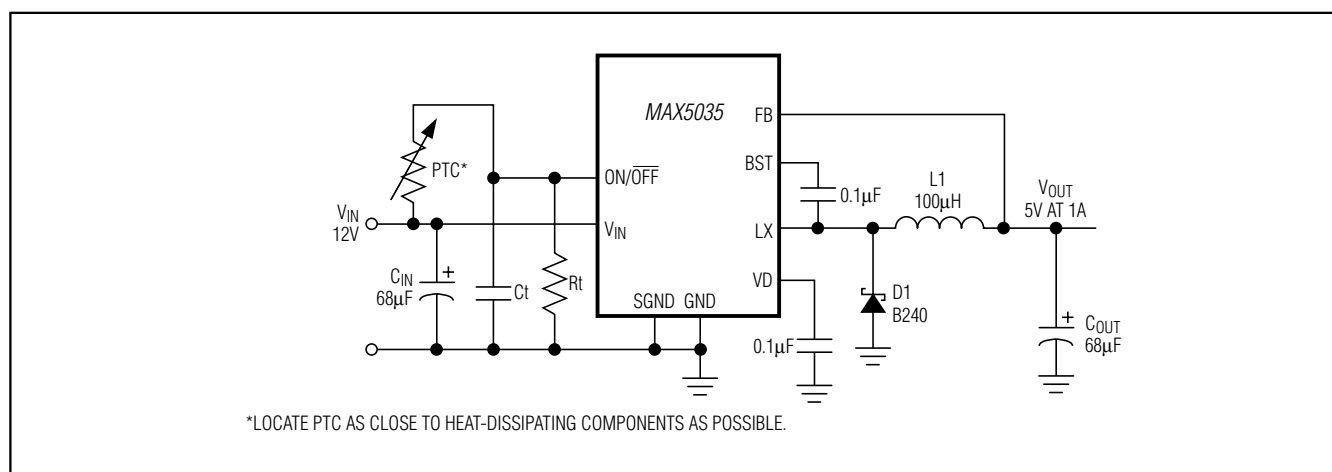


Figure 3. Load Temperature Monitoring with ON/OFF (Requires Accurate V_{IN})

MAX5035

1A, 76V, High-Efficiency MAXPower Step-Down DC-DC Converter

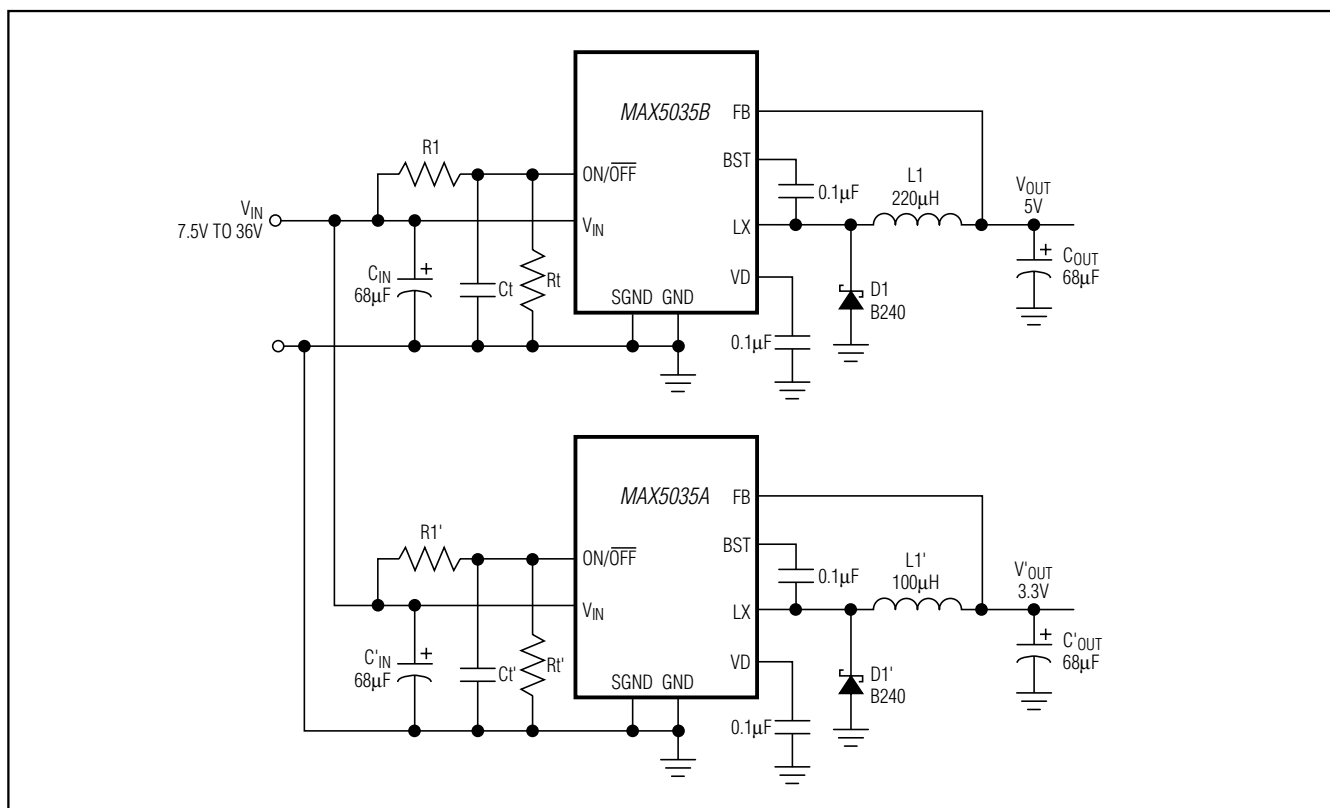


Figure 4. Dual-Sequenced DC-DC Converters (Startup Delay Determined by $R1/R1'$, C_T/C_T' and R_T/R_T')

Ordering Information (continued)

PART	TEMP RANGE	PIN-PACKAGE	OUTPUT VOLTAGE (V)
MAX5035CUSA	0°C to +85°C	8 SO	12
MAX5035CUPA	0°C to +85°C	8 PDIP	
MAX5035CASA	-40°C to +125°C	8 SO	
MAX5035CASA/V+	-40°C to +125°C	8 SO	
MAX5035DUSA	0°C to +85°C	8 SO	ADJ
MAX5035DUPA	0°C to +85°C	8 PDIP	
MAX5035DASA	-40°C to +125°C	8 SO	
MAX5035DASA/V+	-40°C to +125°C	8 SO	
MAX5035EUSA	0°C to +85°C	8 SO	ADJ
MAX5035EASA	-40°C to +125°C	8 SO	
MAX5035EASA/V+	-40°C to +125°C	8 SO	

/V denotes an automotive qualified part.

+Denotes a lead(Pb)-free/RoHS-compliant package.

Chip Information

PROCESS: BiCMOS

Package Information

For the latest package outline information and land patterns (footprints), go to www.maxim-ic.com/packages. Note that a "+", "#", or "-" in the package code indicates RoHS status only. Package drawings may show a different suffix character, but the drawing pertains to the package regardless of RoHS status.

PACKAGE TYPE	PACKAGE CODE	OUTLINE NO.	LAND PATTERN NO.
8 SO	S8+2	21-0041	90-0096
8 PDIP	P8+1	21-0043	—

MAX5035

1A, 76V, High-Efficiency MAXPower Step-Down DC-DC Converter

Revision History

REVISION NUMBER	REVISION DATE	DESCRIPTION	PAGES CHANGED
0	9/03	Initial release	—
1	6/04	Removed future-product asterisks and made specification changes	1, 2, 3
2	1/07	Modified <i>Absolute Maximum Ratings</i> section, updated <i>Ordering Information</i> , style edits	2, 3
3	5/09	Modified <i>Absolute Maximum Ratings</i> section	1, 2, 16, 18
4	4/10	Updated <i>Electrical Characteristics</i> table specifications	2, 3, 4, 16, 17
5	5/11	Added new variant (MAX5035E)	1–4, 9, 10, 16



Maxim cannot assume responsibility for use of any circuitry other than circuitry entirely embodied in a Maxim product. No circuit patent licenses are implied. Maxim reserves the right to change the circuitry and specifications without notice at any time. The parametric values (min and max limits) shown in the Electrical Characteristics table are guaranteed. Other parametric values quoted in this data sheet are provided for guidance.

Maxim Integrated 160 Rio Robles, San Jose, CA 95134 USA 1-408-601-1000

17



MICROCHIP MCP6001/1R/1U/2/4

1 MHz, Low-Power Op Amp

Features

- Available in SC-70-5 and SOT-23-5 packages
- Gain Bandwidth Product: 1 MHz (typical)
- Rail-to-Rail Input/Output
- Supply Voltage: 1.8V to 6.0V
- Supply Current: $I_Q = 100 \mu A$ (typical)
- Phase Margin: 90° (typical)
- Temperature Range:
 - Industrial: -40°C to +85°C
 - Extended: -40°C to +125°C
- Available in Single, Dual and Quad Packages

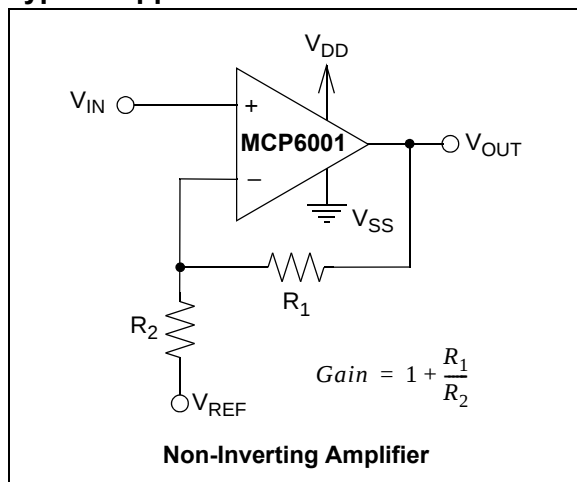
Applications

- Automotive
- Portable Equipment
- Photodiode Amplifier
- Analog Filters
- Notebooks and PDAs
- Battery-Powered Systems

Design Aids

- SPICE Macro Models
- FilterLab® Software
- Mindi™ Circuit Designer & Simulator
- Microchip Advanced Part Selector (MAPS)
- Analog Demonstration and Evaluation Boards
- Application Notes

Typical Application

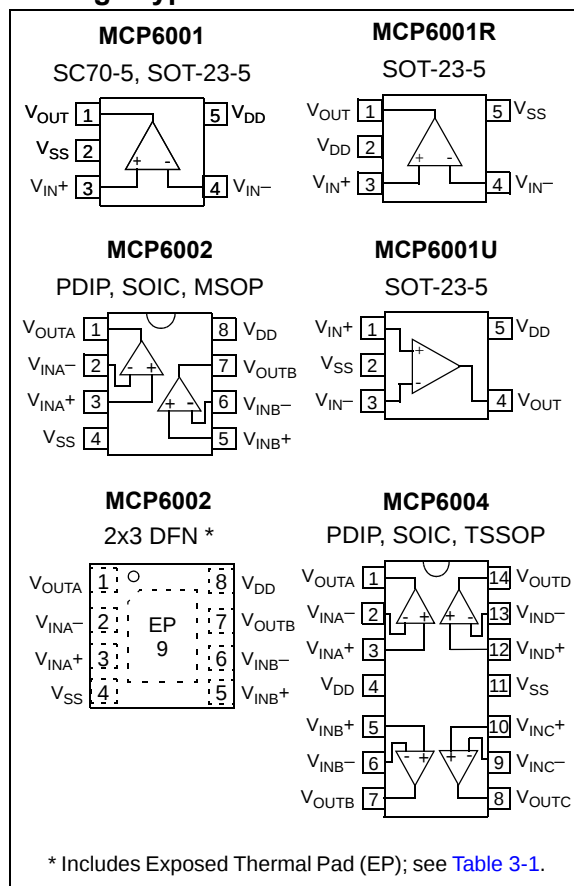


Description

The Microchip Technology Inc. MCP6001/2/4 family of operational amplifiers (op amps) is specifically designed for general-purpose applications. This family has a 1 MHz Gain Bandwidth Product (GBWP) and 90° phase margin (typical). It also maintains 45° phase margin (typical) with a 500 pF capacitive load. This family operates from a single supply voltage as low as 1.8V, while drawing 100 μA (typical) quiescent current. Additionally, the MCP6001/2/4 supports rail-to-rail input and output swing, with a common mode input voltage range of $V_{DD} + 300 \text{ mV}$ to $V_{SS} - 300 \text{ mV}$. This family of op amps is designed with Microchip's advanced CMOS process.

The MCP6001/2/4 family is available in the industrial and extended temperature ranges, with a power supply range of 1.8V to 6.0V.

Package Types



MCP6001/1R/1U/2/4

NOTES:

1.0 ELECTRICAL CHARACTERISTICS

Absolute Maximum Ratings †

$V_{DD} - V_{SS}$	7.0V
Current at Analog Input Pins (V_{IN+} , V_{IN-})	± 2 mA
Analog Inputs (V_{IN+} , V_{IN-}) ††	$V_{SS} - 1.0V$ to $V_{DD} + 1.0V$
All Other Inputs and Outputs	$V_{SS} - 0.3V$ to $V_{DD} + 0.3V$
Difference Input Voltage	$ V_{DD} - V_{SS} $
Output Short Circuit Current	Continuous
Current at Output and Supply Pins	± 30 mA
Storage Temperature	-65°C to $+150^{\circ}\text{C}$
Maximum Junction Temperature (T_J)	$+150^{\circ}\text{C}$
ESD Protection On All Pins (HBM; MM)	≥ 4 kV; 200V

† **Notice:** Stresses above those listed under “Absolute Maximum Ratings” may cause permanent damage to the device. This is a stress rating only and functional operation of the device at those or any other conditions above those indicated in the operational listings of this specification is not implied. Exposure to maximum rating conditions for extended periods may affect device reliability.

†† See **Section 4.1.2 “Input Voltage and Current Limits”**.

DC ELECTRICAL SPECIFICATIONS

Electrical Characteristics: Unless otherwise indicated, $T_A = +25^{\circ}\text{C}$, $V_{DD} = +1.8V$ to $+5.5V$, $V_{SS} = \text{GND}$, $V_{CM} = V_{DD}/2$, $V_L = V_{DD}/2$, $R_L = 10\text{ k}\Omega$ to V_L , and $V_{OUT} \approx V_{DD}/2$ (refer to [Figure 1-1](#)).

Parameters	Sym	Min	Typ	Max	Units	Conditions
Input Offset						
Input Offset Voltage	V_{OS}	-4.5	—	+4.5	mV	$V_{CM} = V_{SS}$ (Note 1)
Input Offset Drift with Temperature	$\Delta V_{OS}/\Delta T_A$	—	± 2.0	—	$\mu\text{V}/^{\circ}\text{C}$	$T_A = -40^{\circ}\text{C}$ to $+125^{\circ}\text{C}$, $V_{CM} = V_{SS}$
Power Supply Rejection Ratio	PSRR	—	86	—	dB	$V_{CM} = V_{SS}$
Input Bias Current and Impedance						
Input Bias Current:	I_B	—	± 1.0	—	pA	$T_A = +85^{\circ}\text{C}$ $T_A = +125^{\circ}\text{C}$
Industrial Temperature	I_B	—	19	—	pA	
Extended Temperature	I_B	—	1100	—	pA	
Input Offset Current	I_{OS}	—	± 1.0	—	pA	
Common Mode Input Impedance	Z_{CM}	—	$10^{13} 6$	—	ΩpF	
Differential Input Impedance	Z_{DIFF}	—	$10^{13} 3$	—	ΩpF	
Common Mode						
Common Mode Input Range	V_{CMR}	$V_{SS} - 0.3$	—	$V_{DD} + 0.3$	V	
Common Mode Rejection Ratio	CMRR	60	76	—	dB	$V_{CM} = -0.3V$ to $5.3V$, $V_{DD} = 5V$
Open-Loop Gain						
DC Open-Loop Gain (Large Signal)	A_{OL}	88	112	—	dB	$V_{OUT} = 0.3V$ to $V_{DD} - 0.3V$, $V_{CM} = V_{SS}$
Output						
Maximum Output Voltage Swing	V_{OL} , V_{OH}	$V_{SS} + 25$	—	$V_{DD} - 25$	mV	$V_{DD} = 5.5V$, 0.5V Input Overdrive
Output Short Circuit Current	I_{SC}	—	± 6	—	mA	$V_{DD} = 1.8V$
		—	± 23	—	mA	$V_{DD} = 5.5V$
Power Supply						
Supply Voltage	V_{DD}	1.8	—	6.0	V	Note 2
Quiescent Current per Amplifier	I_Q	50	100	170	μA	$I_O = 0$, $V_{DD} = 5.5V$, $V_{CM} = 5V$

Note 1: MCP6001/1R/1U/2/4 parts with date codes prior to December 2004 (week code 49) were tested to ± 7 mV minimum/maximum limits.

2: All parts with date codes November 2007 and later have been screened to ensure operation at $V_{DD} = 6.0V$. However, the other minimum and maximum specifications are measured at 1.8V and 5.5V.

MCP6001/1R/1U/2/4

AC ELECTRICAL SPECIFICATIONS

Electrical Characteristics: Unless otherwise indicated, $T_A = +25^\circ\text{C}$, $V_{DD} = +1.8$ to 5.5V , $V_{SS} = \text{GND}$, $V_{CM} = V_{DD}/2$, $V_L = V_{DD}/2$, $V_{OUT} \approx V_{DD}/2$, $R_L = 10\text{ k}\Omega$ to V_L , and $C_L = 60\text{ pF}$ (refer to [Figure 1-1](#)).

Parameters	Sym	Min	Typ	Max	Units	Conditions
AC Response						
Gain Bandwidth Product	GBWP	—	1.0	—	MHz	
Phase Margin	PM	—	90	—	°	$G = +1\text{ V/V}$
Slew Rate	SR	—	0.6	—	$\text{V}/\mu\text{s}$	
Noise						
Input Noise Voltage	E_{ni}	—	6.1	—	$\mu\text{Vp-p}$	$f = 0.1\text{ Hz to }10\text{ Hz}$
Input Noise Voltage Density	e_{ni}	—	28	—	$\text{nV}/\sqrt{\text{Hz}}$	$f = 1\text{ kHz}$
Input Noise Current Density	i_{ni}	—	0.6	—	$\text{fA}/\sqrt{\text{Hz}}$	$f = 1\text{ kHz}$

TEMPERATURE SPECIFICATIONS

Electrical Characteristics: Unless otherwise indicated, $V_{DD} = +1.8\text{V}$ to $+5.5\text{V}$ and $V_{SS} = \text{GND}$.

Parameters	Sym	Min	Typ	Max	Units	Conditions
Temperature Ranges						
Industrial Temperature Range	T_A	-40	—	+85	°C	
Extended Temperature Range	T_A	-40	—	+125	°C	
Operating Temperature Range	T_A	-40	—	+125	°C	Note
Storage Temperature Range	T_A	-65	—	+150	°C	
Thermal Package Resistances						
Thermal Resistance, 5L-SC70	θ_{JA}	—	331	—	°C/W	
Thermal Resistance, 5L-SOT-23	θ_{JA}	—	256	—	°C/W	
Thermal Resistance, 8L-PDIP	θ_{JA}	—	85	—	°C/W	
Thermal Resistance, 8L-SOIC (150 mil)	θ_{JA}	—	163	—	°C/W	
Thermal Resistance, 8L-MSOP	θ_{JA}	—	206	—	°C/W	
Thermal Resistance, 8L-DFN (2x3)	θ_{JA}	—	68	—	°C/W	
Thermal Resistance, 14L-PDIP	θ_{JA}	—	70	—	°C/W	
Thermal Resistance, 14L-SOIC	θ_{JA}	—	120	—	°C/W	
Thermal Resistance, 14L-TSSOP	θ_{JA}	—	100	—	°C/W	

Note: The industrial temperature devices operate over this extended temperature range, but with reduced performance. In any case, the internal Junction Temperature (T_J) must not exceed the Absolute Maximum specification of $+150^\circ\text{C}$.

1.1 Test Circuits

The circuit used for most DC and AC tests is shown in [Figure 1-1](#). This circuit can independently set V_{CM} and V_{OUT} ; see [Equation 1-1](#). Note that V_{CM} is not the circuit's common mode voltage $((V_P + V_M)/2)$, and that V_{OST} includes V_{OS} plus the effects (on the input offset error, V_{OST}) of temperature, CMRR, PSRR and A_{OL} .

EQUATION 1-1:

$$G_{DM} = R_F/R_G$$

$$V_{CM} = (V_P + V_{DD}/2)/2$$

$$V_{OST} = V_{IN-} - V_{IN+}$$

$$V_{OUT} = (V_{DD}/2) + (V_P - V_M) + V_{OST}(1 + G_{DM})$$

Where:

G_{DM}	= Differential Mode Gain	(V/V)
V_{CM}	= Op Amp's Common Mode Input Voltage	(V)
V_{OST}	= Op Amp's Total Input Offset Voltage	(mV)

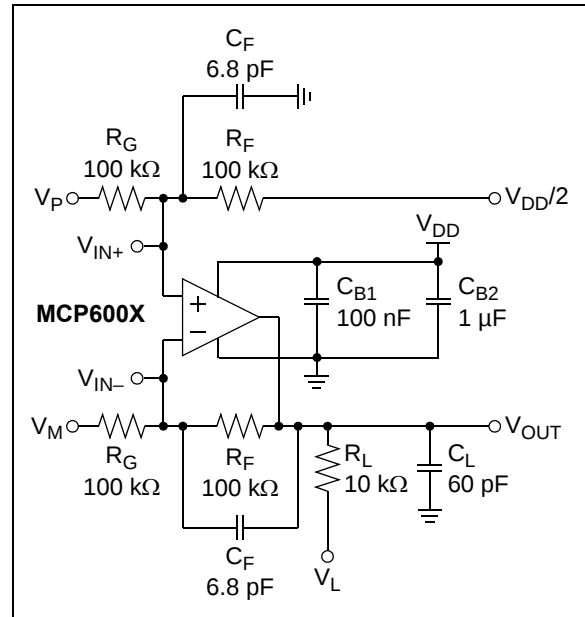


FIGURE 1-1: AC and DC Test Circuit for Most Specifications.

MCP6001/1R/1U/2/4

NOTES:

2.0 TYPICAL PERFORMANCE CURVES

Note: The graphs and tables provided following this note are a statistical summary based on a limited number of samples and are provided for informational purposes only. The performance characteristics listed herein are not tested or guaranteed. In some graphs or tables, the data presented may be outside the specified operating range (e.g., outside specified power supply range) and therefore outside the warranted range.

Note: Unless otherwise indicated, $T_A = +25^\circ\text{C}$, $V_{DD} = +1.8\text{V}$ to $+5.5\text{V}$, $V_{SS} = \text{GND}$, $V_{CM} = V_{DD}/2$, $V_{OUT} \approx V_{DD}/2$, $V_L = V_{DD}/2$, $R_L = 10\text{ k}\Omega$ to V_L , and $C_L = 60\text{ pF}$.

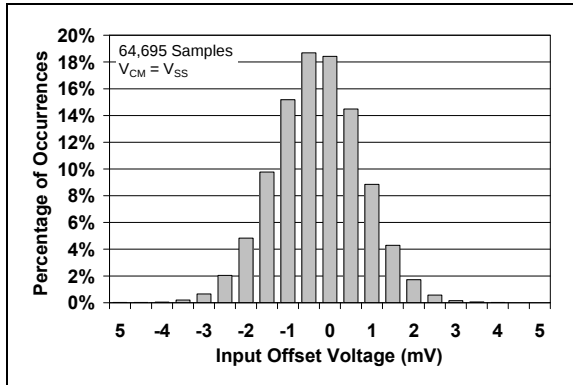


FIGURE 2-1: Input Offset Voltage.

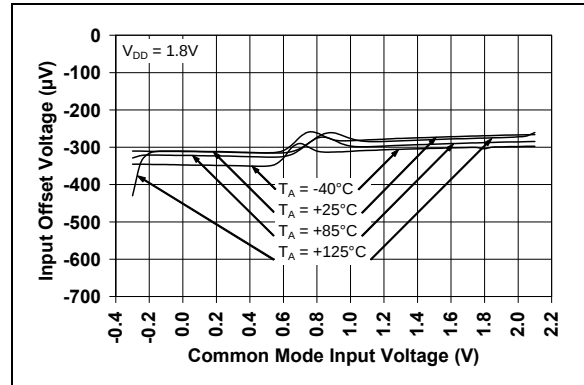


FIGURE 2-4: Input Offset Voltage vs. Common Mode Input Voltage at $V_{DD} = 1.8\text{V}$.

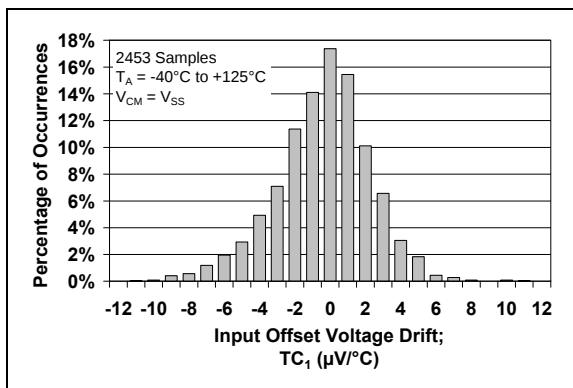


FIGURE 2-2: Input Offset Voltage Drift.

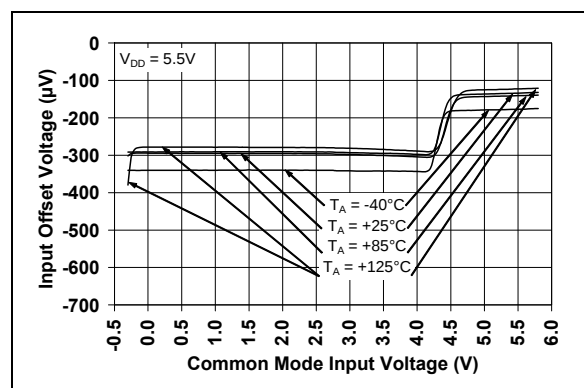


FIGURE 2-5: Input Offset Voltage vs. Common Mode Input Voltage at $V_{DD} = 5.5\text{V}$.

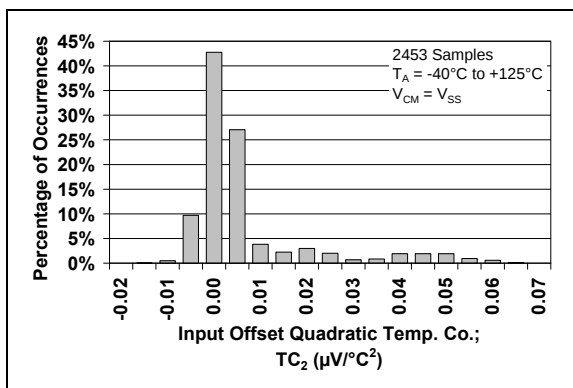


FIGURE 2-3: Input Offset Quadratic Temp. Co.

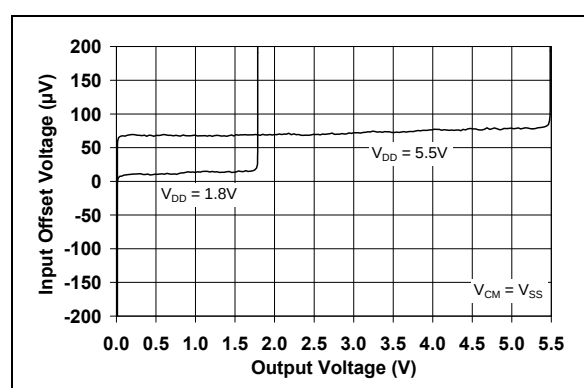


FIGURE 2-6: Input Offset Voltage vs. Output Voltage.

MCP6001/1R/1U/2/4

Note: Unless otherwise indicated, $T_A = +25^\circ\text{C}$, $V_{DD} = +1.8\text{V}$ to $+5.5\text{V}$, $V_{SS} = \text{GND}$, $V_{CM} = V_{DD}/2$, $V_{OUT} \approx V_{DD}/2$, $V_L = V_{DD}/2$, $R_L = 10\text{ k}\Omega$ to V_L , and $C_L = 60\text{ pF}$.

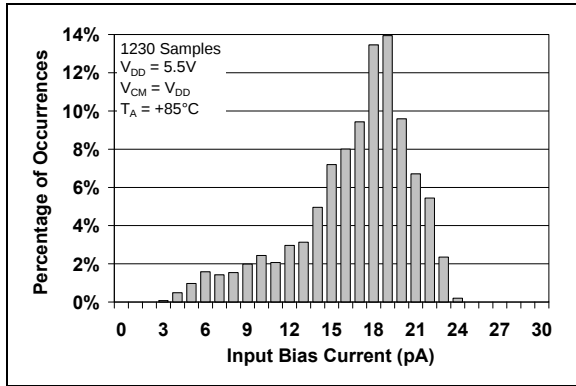


FIGURE 2-7: Input Bias Current at $+85^\circ\text{C}$.

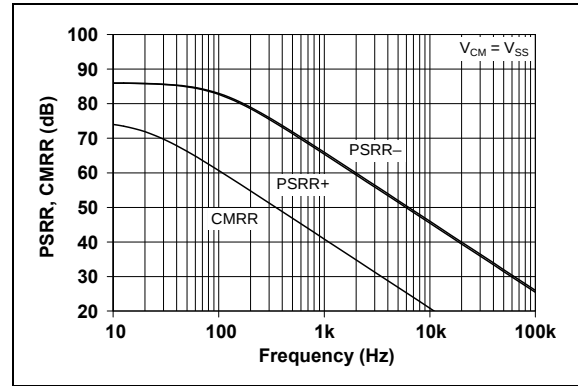


FIGURE 2-10: PSRR, CMRR vs. Frequency.

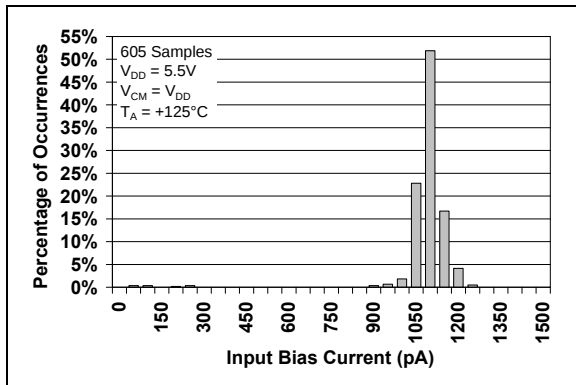


FIGURE 2-8: Input Bias Current at $+125^\circ\text{C}$.

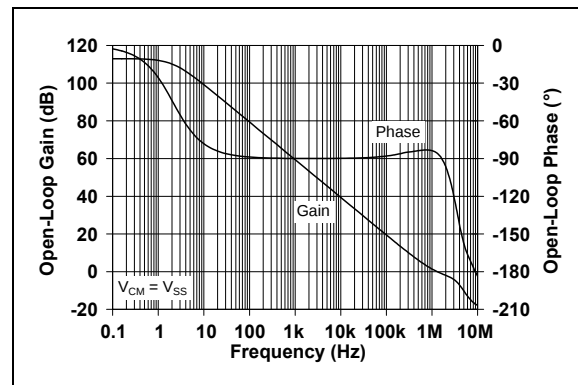


FIGURE 2-11: Open-Loop Gain, Phase vs. Frequency.

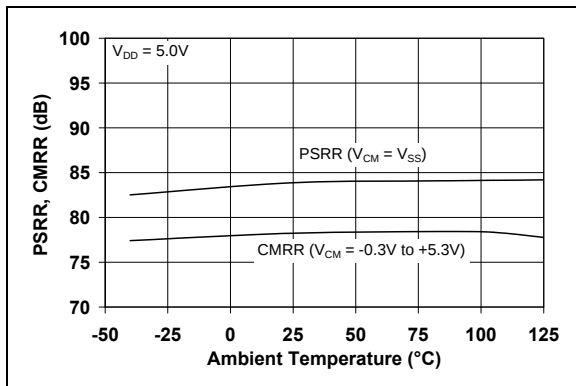


FIGURE 2-9: CMRR, PSRR vs. Ambient Temperature.

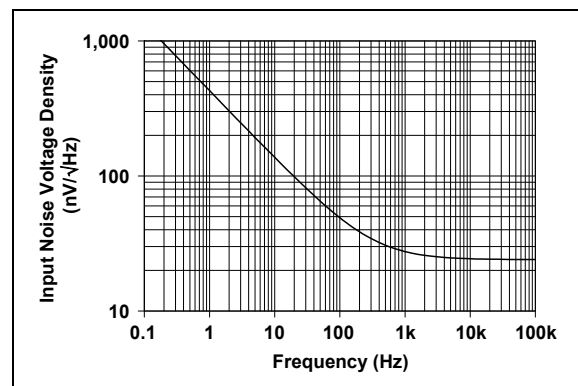


FIGURE 2-12: Input Noise Voltage Density vs. Frequency.

Note: Unless otherwise indicated, $T_A = +25^\circ\text{C}$, $V_{DD} = +1.8\text{V}$ to $+5.5\text{V}$, $V_{SS} = \text{GND}$, $V_{CM} = V_{DD}/2$, $V_{OUT} \approx V_{DD}/2$, $V_L = V_{DD}/2$, $R_L = 10\text{ k}\Omega$ to V_L , and $C_L = 60\text{ pF}$.

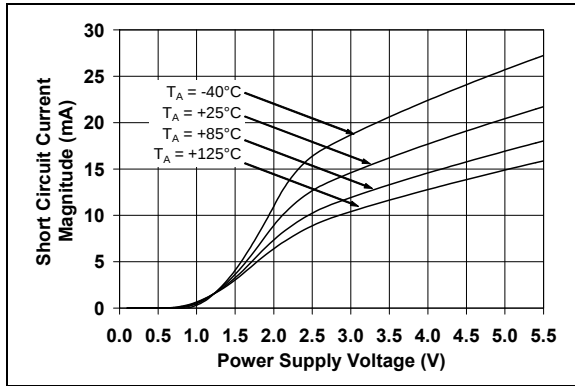


FIGURE 2-13: Output Short Circuit Current vs. Power Supply Voltage.

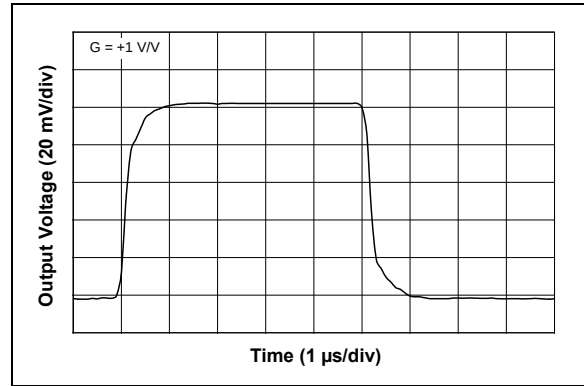


FIGURE 2-16: Small-Signal, Non-Inverting Pulse Response.

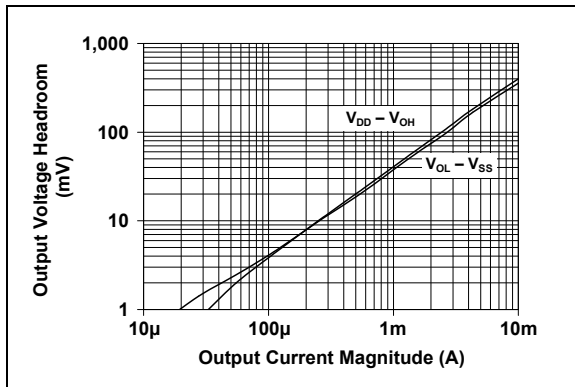


FIGURE 2-14: Output Voltage Headroom vs. Output Current Magnitude.

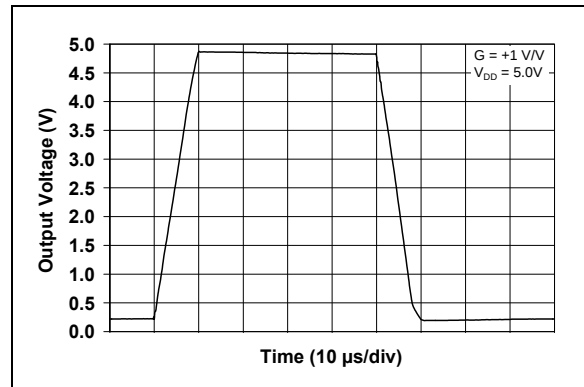


FIGURE 2-17: Large-Signal, Non-Inverting Pulse Response.

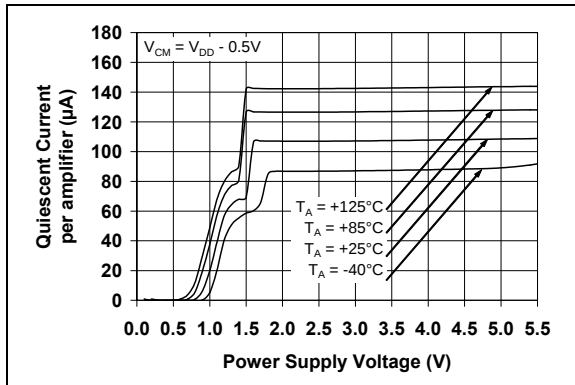


FIGURE 2-15: Quiescent Current vs. Power Supply Voltage.

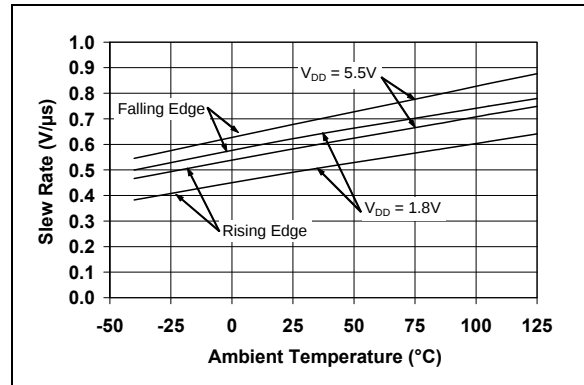


FIGURE 2-18: Slew Rate vs. Ambient Temperature.

MCP6001/1R/1U/2/4

Note: Unless otherwise indicated, $T_A = +25^\circ\text{C}$, $V_{DD} = +1.8\text{V}$ to $+5.5\text{V}$, $V_{SS} = \text{GND}$, $V_{CM} = V_{DD}/2$, $V_{OUT} \approx V_{DD}/2$, $V_L = V_{DD}/2$, $R_L = 10\text{ k}\Omega$ to V_L , and $C_L = 60\text{ pF}$.

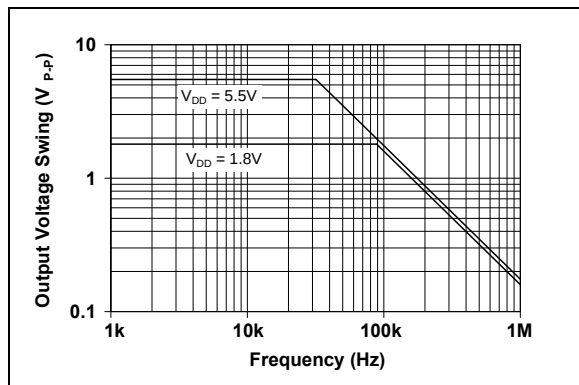


FIGURE 2-19: Output Voltage Swing vs. Frequency.

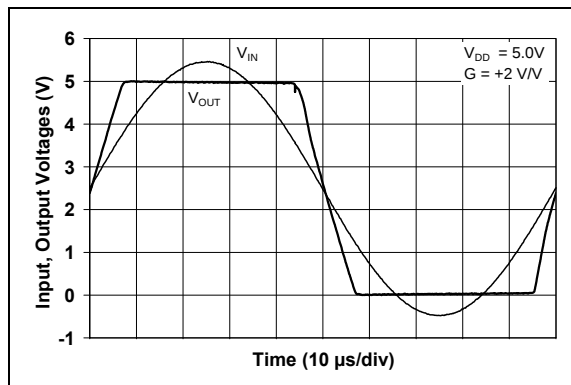


FIGURE 2-21: The MCP6001/2/4 Show No Phase Reversal.

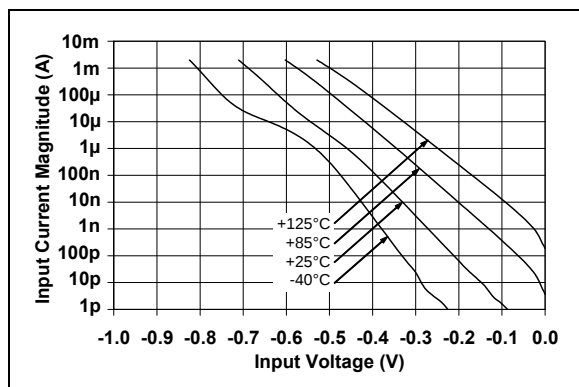


FIGURE 2-20: Measured Input Current vs. Input Voltage (below V_{SS}).

3.0 PIN DESCRIPTIONS

Descriptions of the pins are listed in [Table 3-1](#).

TABLE 3-1: PIN FUNCTION TABLE

MCP6001	MCP6001R	MCP6001U	MCP6002		MCP6004	Symbol	Description
SC70-5, SOT-23-5	SOT-23-5	SOT-23-5	MSOP, PDIP, SOIC	DFN 2x3	PDIP, SOIC, TSSOP		
1	1	4	1	1	1	V_{OUT}, V_{OUTA}	Analog Output (op amp A)
4	4	3	2	2	2	V_{IN-}, V_{INA-}	Inverting Input (op amp A)
3	3	1	3	3	3	V_{IN+}, V_{INA+}	Non-inverting Input (op amp A)
5	2	5	8	8	4	V_{DD}	Positive Power Supply
—	—	—	5	5	5	V_{INB+}	Non-inverting Input (op amp B)
—	—	—	6	6	6	V_{INB-}	Inverting Input (op amp B)
—	—	—	7	7	7	V_{OUTB}	Analog Output (op amp B)
—	—	—	—	—	8	V_{OUTC}	Analog Output (op amp C)
—	—	—	—	—	9	V_{INC-}	Inverting Input (op amp C)
—	—	—	—	—	10	V_{INC+}	Non-inverting Input (op amp C)
2	5	2	4	4	11	V_{SS}	Negative Power Supply
—	—	—	—	—	12	V_{IND+}	Non-inverting Input (op amp D)
—	—	—	—	—	13	V_{IND-}	Inverting Input (op amp D)
—	—	—	—	—	14	V_{OUTD}	Analog Output (op amp D)
—	—	—	—	9	—	EP	Exposed Thermal Pad (EP); must be connected to VSS.

3.1 Analog Outputs

The output pins are low-impedance voltage sources.

3.2 Analog Inputs

The non-inverting and inverting inputs are high-impedance CMOS inputs with low bias currents.

3.3 Power Supply Pins

The positive power supply (V_{DD}) is 1.8V to 6.0V higher than the negative power supply (V_{SS}). For normal operation, the other pins are at voltages between V_{SS} and V_{DD} .

Typically, these parts are used in a single (positive) supply configuration. In this case, V_{SS} is connected to ground and V_{DD} is connected to the supply. V_{DD} will need bypass capacitors.

3.4 Exposed Thermal Pad (EP)

There is an internal electrical connection between the Exposed Thermal Pad (EP) and the V_{SS} pin; they must be connected to the same potential on the Printed Circuit Board (PCB).

MCP6001/1R/1U/2/4

NOTES:

4.0 APPLICATION INFORMATION

The MCP6001/2/4 family of op amps is manufactured using Microchip's state-of-the-art CMOS process and is specifically designed for low-cost, low-power and general-purpose applications. The low supply voltage, low quiescent current and wide bandwidth makes the MCP6001/2/4 ideal for battery-powered applications. This device has high phase margin, which makes it stable for larger capacitive load applications.

4.1 Rail-to-Rail Inputs

4.1.1 PHASE REVERSAL

The MCP6001/1R/1U/2/4 op amp is designed to prevent phase reversal when the input pins exceed the supply voltages. Figure 2-21 shows the input voltage exceeding the supply voltage without any phase reversal.

4.1.2 INPUT VOLTAGE AND CURRENT LIMITS

The ESD protection on the inputs can be depicted as shown in Figure 4-1. This structure was chosen to protect the input transistors, and to minimize input bias current (I_B). The input ESD diodes clamp the inputs when they try to go more than one diode drop below V_{SS} . They also clamp any voltages that go too far above V_{DD} ; their breakdown voltage is high enough to allow normal operation, and low enough to bypass quick ESD events within the specified limits.

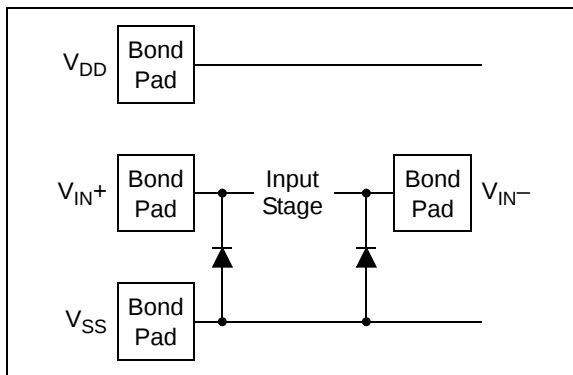


FIGURE 4-1: Simplified Analog Input ESD Structures.

In order to prevent damage and/or improper operation of these op amps, the circuit they are in must limit the currents and voltages at the V_{IN+} and V_{IN-} pins (see **Absolute Maximum Ratings** † at the beginning of **Section 1.0 “Electrical Characteristics”**). Figure 4-2 shows the recommended approach to protecting these inputs. The internal ESD diodes prevent the input pins (V_{IN+} and V_{IN-}) from going too far below ground, and the resistors R_1 and R_2 limit the possible current drawn out of the input pins. Diodes D_1 and D_2 prevent the input pins (V_{IN+} and V_{IN-}) from going too far above

V_{DD} , and dump any currents onto V_{DD} . When implemented as shown, resistors R_1 and R_2 also limit the current through D_1 and D_2 .

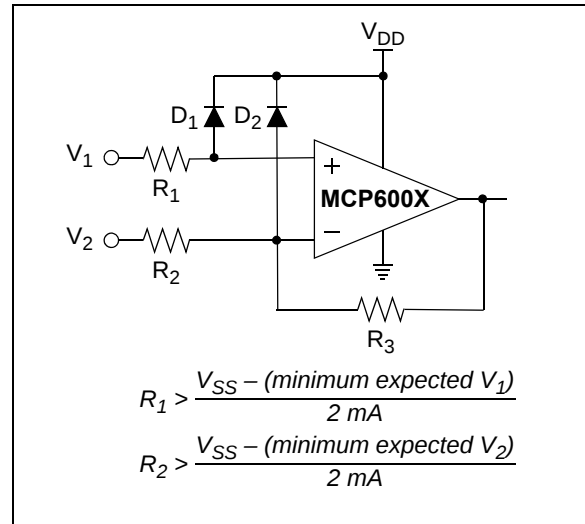


FIGURE 4-2: Protecting the Analog Inputs.

It is also possible to connect the diodes to the left of resistors R_1 and R_2 . In this case, current through the diodes D_1 and D_2 needs to be limited by some other mechanism. The resistors then serve as in-rush current limiters; the DC current into the input pins (V_{IN+} and V_{IN-}) should be very small.

A significant amount of current can flow out of the inputs when the common mode voltage (V_{CM}) is below ground (V_{SS}); see Figure 2-20. Applications that are high impedance may need to limit the usable voltage range.

4.1.3 NORMAL OPERATION

The input stage of the MCP6001/1R/1U/2/4 op amps use two differential CMOS input stages in parallel. One operates at low common mode input voltage (V_{CM}), while the other operates at high V_{CM} . With this topology, the device operates with V_{CM} up to 0.3V above V_{DD} and 0.3V below V_{SS} .

The transition between the two input stages occurs when $V_{CM} = V_{DD} - 1.1V$. For the best distortion and gain linearity, with non-inverting gains, avoid this region of operation.

4.2 Rail-to-Rail Output

The output voltage range of the MCP6001/2/4 op amps is $V_{DD} - 25\text{ mV}$ (minimum) and $V_{SS} + 25\text{ mV}$ (maximum) when $R_L = 10\text{ k}\Omega$ is connected to $V_{DD}/2$ and $V_{DD} = 5.5V$. Refer to Figure 2-14 for more information.

MCP6001/1R/1U/2/4

4.3 Capacitive Loads

Driving large capacitive loads can cause stability problems for voltage feedback op amps. As the load capacitance increases, the feedback loop's phase margin decreases and the closed-loop bandwidth is reduced. This produces gain peaking in the frequency response, with overshoot and ringing in the step response. While a unity-gain buffer ($G = +1$) is the most sensitive to capacitive loads, all gains show the same general behavior.

When driving large capacitive loads with these op amps (e.g., > 100 pF when $G = +1$), a small series resistor at the output (R_{ISO} in Figure 4-3) improves the feedback loop's phase margin (stability) by making the output load resistive at higher frequencies. The bandwidth will be generally lower than the bandwidth with no capacitance load.

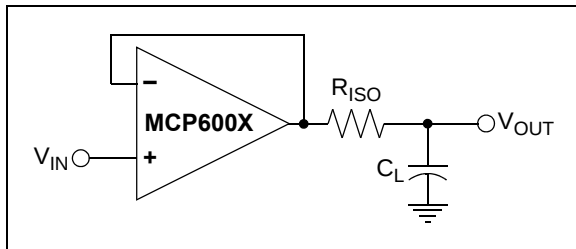


FIGURE 4-3: Output resistor, R_{ISO} stabilizes large capacitive loads.

Figure 4-4 gives recommended R_{ISO} values for different capacitive loads and gains. The x-axis is the normalized load capacitance (C_L/G_N), where G_N is the circuit's noise gain. For non-inverting gains, G_N and the Signal Gain are equal. For inverting gains, G_N is $1+|\text{Signal Gain}|$ (e.g., -1 V/V gives $G_N = +2$ V/V).

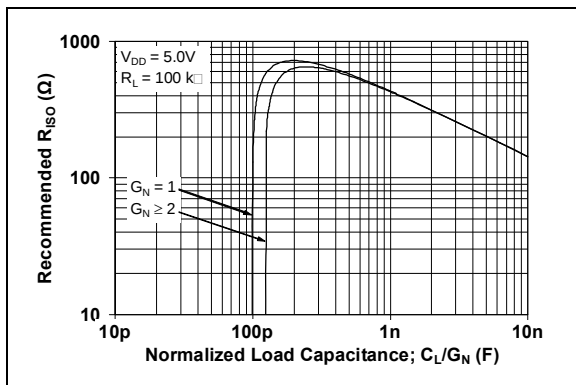


FIGURE 4-4: Recommended R_{ISO} values for Capacitive Loads.

After selecting R_{ISO} for your circuit, double-check the resulting frequency response peaking and step response overshoot. Modify R_{ISO} 's value until the response is reasonable. Bench evaluation and simulations with the MCP6001/1R/1U/2/4 SPICE macro model are very helpful.

4.4 Supply Bypass

With this family of operational amplifiers, the power supply pin (V_{DD} for single-supply) should have a local bypass capacitor (i.e., $0.01 \mu\text{F}$ to $0.1 \mu\text{F}$) within 2 mm for good high-frequency performance. It also needs a bulk capacitor (i.e., $1 \mu\text{F}$ or larger) within 100 mm to provide large, slow currents. This bulk capacitor can be shared with nearby analog parts.

4.5 Unused Op Amps

An unused op amp in a quad package (MCP6004) should be configured as shown in Figure 4-5. These circuits prevent the output from toggling and causing crosstalk. Circuit A sets the op amp at its minimum noise gain. The resistor divider produces any desired reference voltage within the output voltage range of the op amp; the op amp buffers that reference voltage. Circuit B uses the minimum number of components and operates as a comparator, but it may draw more current.

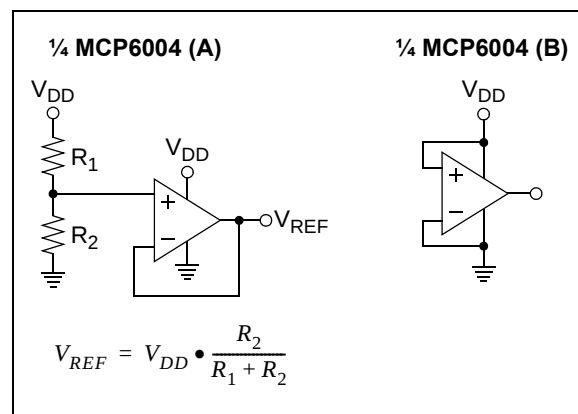


FIGURE 4-5: Unused Op Amps.

4.6 PCB Surface Leakage

In applications where low input bias current is critical, Printed Circuit Board (PCB) surface leakage effects need to be considered. Surface leakage is caused by humidity, dust or other contamination on the board. Under low humidity conditions, a typical resistance between nearby traces is $10^{12} \Omega$. A 5V difference would cause 5 pA of current to flow; which is greater than the MCP6001/1R/1U/2/4 family's bias current at 25°C (typically 1 pA).

The easiest way to reduce surface leakage is to use a guard ring around sensitive pins (or traces). The guard ring is biased at the same voltage as the sensitive pin. An example of this type of layout is shown in Figure 4-6.

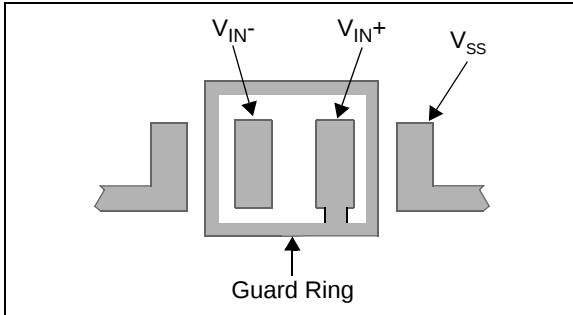


FIGURE 4-6: Example Guard Ring Layout for Inverting Gain.

1. Non-inverting Gain and Unity-Gain Buffer:
 - a. Connect the non-inverting pin (V_{IN+}) to the input with a wire that does not touch the PCB surface.
 - b. Connect the guard ring to the inverting input pin (V_{IN-}). This biases the guard ring to the common mode input voltage.
2. Inverting Gain and Transimpedance Gain Amplifiers (convert current to voltage, such as photo detectors):
 - a. Connect the guard ring to the non-inverting input pin (V_{IN+}). This biases the guard ring to the same reference voltage as the op amp (e.g., $V_{DD}/2$ or ground).
 - b. Connect the inverting pin (V_{IN-}) to the input with a wire that does not touch the PCB surface.

4.7 Application Circuits

4.7.1 UNITY-GAIN BUFFER

The rail-to-rail input and output capability of the MCP6001/2/4 op amp is ideal for unity-gain buffer applications. The low quiescent current and wide bandwidth makes the device suitable for a buffer configuration in an instrumentation amplifier circuit, as shown in Figure 4-7.

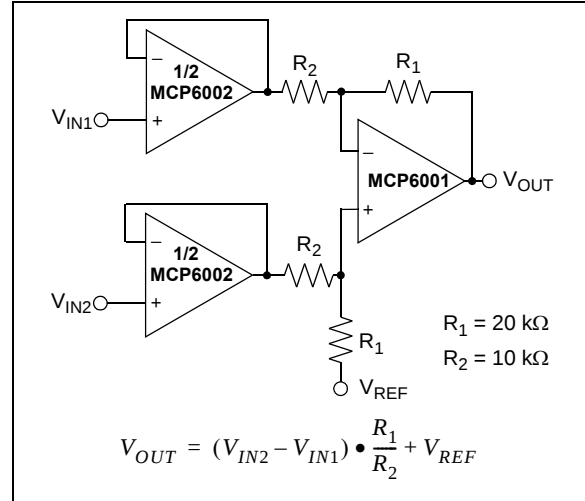


FIGURE 4-7: Instrumentation Amplifier with Unity-Gain Buffer Inputs.

4.7.2 ACTIVE LOW-PASS FILTER

The MCP6001/2/4 op amp's low input bias current makes it possible for the designer to use larger resistors and smaller capacitors for active low-pass filter applications. However, as the resistance increases, the noise generated also increases. Parasitic capacitances and the large value resistors could also modify the frequency response. These trade-offs need to be considered when selecting circuit elements.

Usually, the op amp bandwidth is 100x the filter cutoff frequency (or higher) for good performance. It is possible to have the op amp bandwidth 10X higher than the cutoff frequency, thus having a design that is more sensitive to component tolerances.

Figure 4-8 shows a second-order Butterworth filter with 100 kHz cutoff frequency and a gain of +1 V/V; the op amp bandwidth is only 10x higher than the cutoff frequency. The component values were selected using Microchip's FilterLab® software.

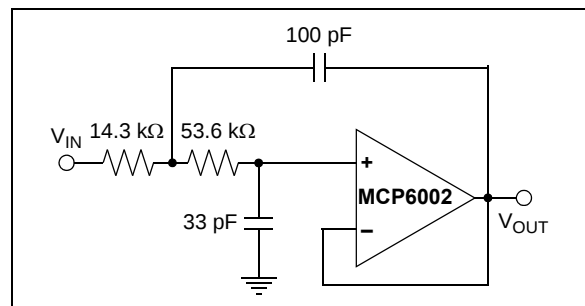


FIGURE 4-8: Active Second-Order Low-Pass Filter.

MCP6001/1R/1U/2/4

4.7.3 PEAK DETECTOR

The MCP6001/2/4 op amp has a high input impedance, rail-to-rail input/output and low input bias current, which makes this device suitable for peak detector applications. Figure 4-9 shows a peak detector circuit with clear and sample switches. The peak-detection cycle uses a clock (CLK), as shown in Figure 4-9.

At the rising edge of CLK, Sample Switch closes to begin sampling. The peak voltage stored on C_1 is sampled to C_2 for a sample time defined by t_{SAMP} . At the end of the sample time (falling edge of Sample Signal), Clear Signal goes high and closes the Clear Switch. When the Clear Switch closes, C_1 discharges through R_1 for a time defined by t_{CLEAR} . At the end of the clear time (falling edge of Clear Signal), op amp A begins to store the peak value of V_{IN} on C_1 for a time defined by t_{DETECT} .

In order to define t_{SAMP} and t_{CLEAR} , it is necessary to determine the capacitor charging and discharging period. The capacitor charging time is limited by the amplifier source current, while the discharging time (τ) is defined using R_1 ($\tau = R_1 C_1$). t_{DETECT} is the time that the input signal is sampled on C_1 and is dependent on the input voltage change frequency.

The op amp output current limit, and the size of the storage capacitors (both C_1 and C_2), could create slewing limitations as the input voltage (V_{IN}) increases. Current through a capacitor is dependent on the size of the capacitor and the rate of voltage change. From this relationship, the rate of voltage change or the slew rate can be determined. For example, with an op amp short circuit current of $I_{SC} = 25 \text{ mA}$ and a load capacitor of $C_1 = 0.1 \mu\text{F}$, then:

EQUATION 4-1:

$$\begin{aligned} I_{SC} &= C_1 \frac{dV_{C1}}{dt} \\ \frac{dV_{C1}}{dt} &= \frac{I_{SC}}{C_1} \\ &= \frac{25 \text{ mA}}{0.1 \mu\text{F}} \\ \frac{dV_{C1}}{dt} &= 250 \text{ mV}/\mu\text{s} \end{aligned}$$

This voltage rate of change is less than the MCP6001/2/4 slew rate of $0.6 \text{ V}/\mu\text{s}$. When the input voltage swings below the voltage across C_1 , D_1 becomes reverse-biased. This opens the feedback loop and rails the amplifier. When the input voltage increases, the amplifier recovers at its slew rate. Based on the rate of voltage change shown in the above equation, it takes an extended period of time to charge a $0.1 \mu\text{F}$ capacitor. The capacitors need to be selected so that the circuit is not limited by the amplifier slew rate. Therefore, the capacitors should be less than $40 \mu\text{F}$ and a stabilizing resistor (R_{ISO}) needs to be properly selected. (Refer to Section 4.3 "Capacitive Loads").

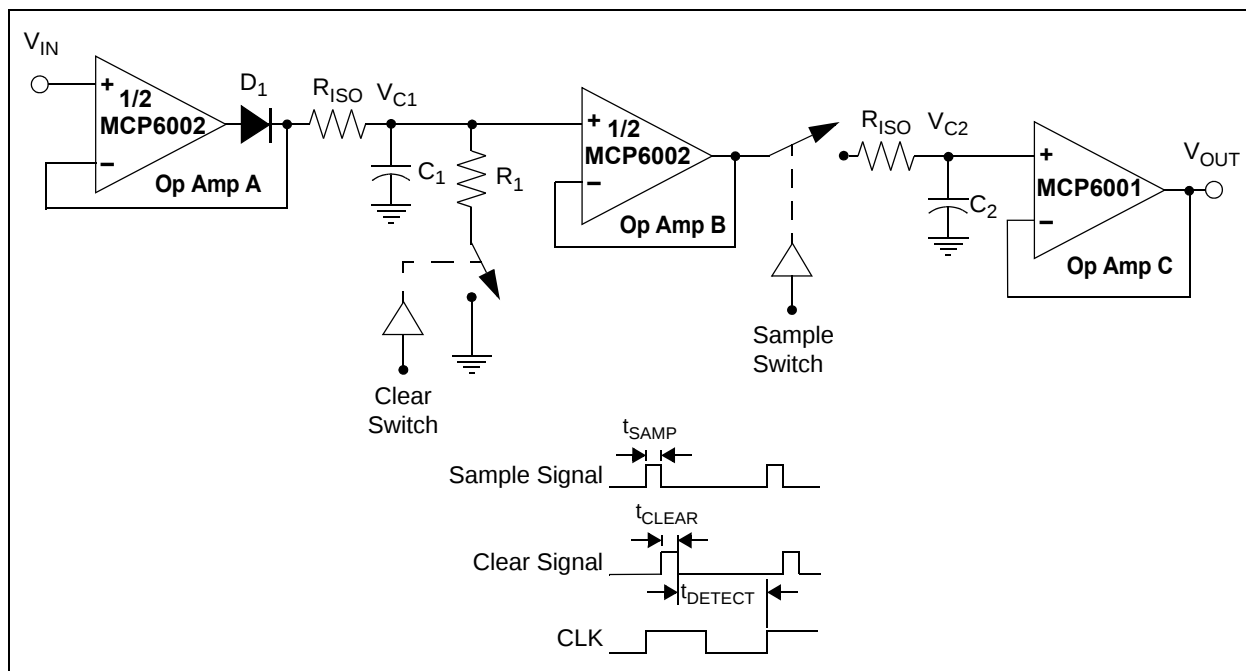


FIGURE 4-9: Peak Detector with Clear and Sample CMOS Analog Switches.

5.0 DESIGN AIDS

Microchip provides the basic design tools needed for the MCP6001/1R/1U/2/4 family of op amps.

5.1 SPICE Macro Model

The latest SPICE macro model for the MCP6001/1R/1U/2/4 op amps is available on the Microchip web site at www.microchip.com. The model was written and tested in official Orcad (Cadence) owned PSPICE. For the other simulators, it may require translation.

The model covers a wide aspect of the op amp's electrical specifications. Not only does the model cover voltage, current, and resistance of the op amp, but it also covers the temperature and noise effects on the behavior of the op amp. The model has not been verified outside of the specification range listed in the op amp data sheet. The model behaviors under these conditions can not be guaranteed that it will match the actual op amp performance.

Moreover, the model is intended to be an initial design tool. Bench testing is a very important part of any design and cannot be replaced with simulations. Also, simulation results using this macro model need to be validated by comparing them to the data sheet specifications and characteristic curves.

5.2 FilterLab® Software

Microchip's FilterLab® software is an innovative software tool that simplifies analog active filter (using op amps) design. Available at no cost from the Microchip web site at www.microchip.com/filterlab, the FilterLab design tool provides full schematic diagrams of the filter circuit with component values. It also outputs the filter circuit in SPICE format, which can be used with the macro model to simulate actual filter performance.

5.3 Mindi™ Circuit Designer & Simulator

Microchip's Mindi™ Circuit Designer & Simulator aids in the design of various circuits useful for active filter, amplifier and power-management applications. It is a free online circuit designer & simulator available from the Microchip web site at www.microchip.com/mindi. This interactive circuit designer & simulator enables designers to quickly generate circuit diagrams, simulate circuits. Circuits developed using the Mindi Circuit Designer & Simulator can be downloaded to a personal computer or workstation.

5.4 Microchip Advanced Part Selector (MAPS)

MAPS is a software tool that helps semiconductor professionals efficiently identify Microchip devices that fit a particular design requirement. Available at no cost from the Microchip web site at www.microchip.com/maps, the MAPS is an overall selection tool for Microchip's product portfolio that includes Analog, Memory, MCUs and DSCs. Using this tool you can define a filter to sort features for a parametric search of devices and export side-by-side technical comparison reports. Helpful links are also provided for Data sheets, Purchase, and Sampling of Microchip parts.

5.5 Analog Demonstration and Evaluation Boards

Microchip offers a broad spectrum of Analog Demonstration and Evaluation Boards that are designed to help you achieve faster time to market. For a complete listing of these boards and their corresponding user's guides and technical information, visit the Microchip web site at www.microchip.com/analogtools.

Some boards that are especially useful are:

- MCP6XXX Amplifier Evaluation Board 1
- MCP6XXX Amplifier Evaluation Board 2
- MCP6XXX Amplifier Evaluation Board 3
- MCP6XXX Amplifier Evaluation Board 4
- Active Filter Demo Board Kit
- 5/6-Pin SOT-23 Evaluation Board, P/N VSUPEV2
- 8-Pin SOIC/MSOP/TSSOP/DIP Evaluation Board, P/N SOIC8EV
- 14-Pin SOIC/TSSOP/DIP Evaluation Board, P/N SOIC14EV

5.6 Application Notes

The following Microchip Analog Design Note and Application Notes are available on the Microchip web site at www.microchip.com/appnotes and are recommended as supplemental reference resources.

- **ADN003:** *"Select the Right Operational Amplifier for your Filtering Circuits"*, DS21821
- **AN722:** *"Operational Amplifier Topologies and DC Specifications"*, DS00722
- **AN723:** *"Operational Amplifier AC Specifications and Applications"*, DS00723
- **AN884:** *"Driving Capacitive Loads With Op Amps"*, DS00884
- **AN990:** *"Analog Sensor Conditioning Circuits – An Overview"*, DS00990
- **AN1177:** *"Op Amp Precision Design: DC Errors"*, DS01177
- **AN1228:** *"Op Amp Precision Design: Random Noise"*, DS01228
- **AN1297:** *"Microchip's Op Amp SPICE Macro Models"*

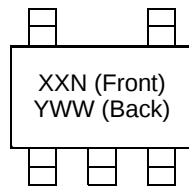
These application notes and others are listed in the design guide:

- *"Signal Chain Design Guide"*, DS21825

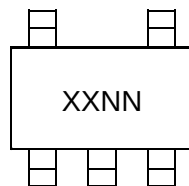
6.0 PACKAGING INFORMATION

6.1 Package Marking Information

5-Lead SC-70 (MCP6001)



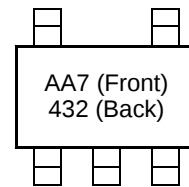
OR



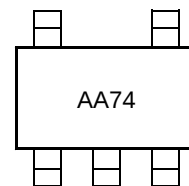
Device	I-Temp Code	E-Temp Code
MCP6001	AAN	CDN

Note: Applies to 5-Lead SC-70.

Example: (I-Temp)



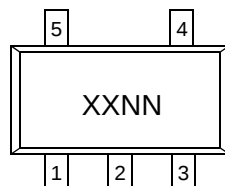
OR



Device	I-Temp Code	E-Temp Code
MCP6001	AANN	CDNN

Note: Applies to 5-Lead SC-70.

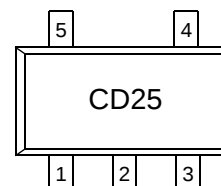
5-Lead SOT-23 (MCP6001/1R/1U)



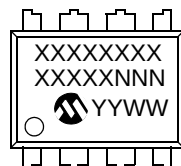
Device	I-Temp Code	E-Temp Code
MCP6001	AANN	CDNN
MCP6001R	ADNN	CENN
MCP6001U	AFNN	CFNN

Note: Applies to 5-Lead SOT-23.

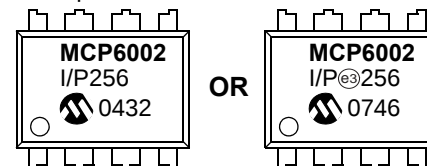
Example: (E-Temp)



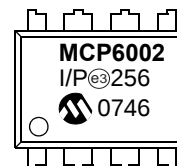
8-Lead PDIP (300 mil)



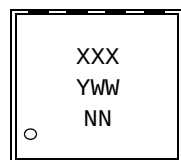
Example:



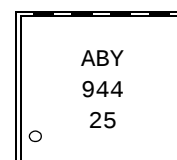
OR



8-Lead DFN (2 x 3)



Example:



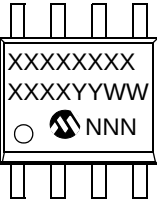
Legend:	XX...X	Customer-specific information
	Y	Year code (last digit of calendar year)
	YY	Year code (last 2 digits of calendar year)
	WW	Week code (week of January 1 is week '01')
	NNN	Alphanumeric traceability code
	(e3)	Pb-free JEDEC designator for Matte Tin (Sn)
	*	This package is Pb-free. The Pb-free JEDEC designator (e3) can be found on the outer packaging for this package.

Note: In the event the full Microchip part number cannot be marked on one line, it will be carried over to the next line, thus limiting the number of available characters for customer-specific information.

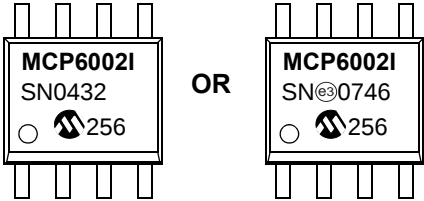
MCP6001/1R/1U/2/4

Package Marking Information (Continued)

8-Lead SOIC (150 mil)



Example:



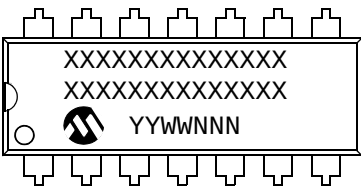
8-Lead MSOP



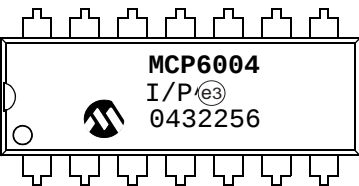
Example:



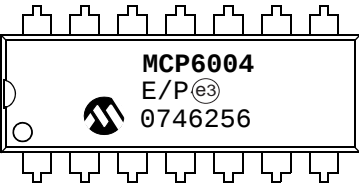
14-Lead PDIP (300 mil) (MCP6004)



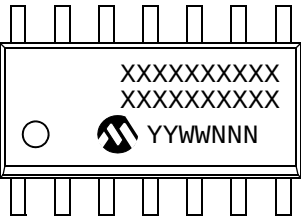
Example:



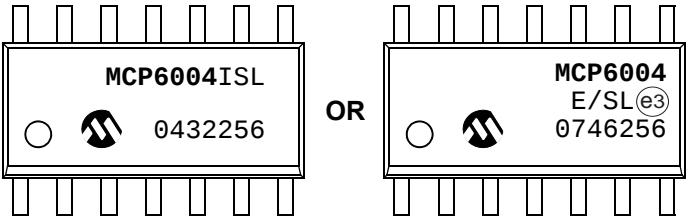
OR



14-Lead SOIC (150 mil) (MCP6004)

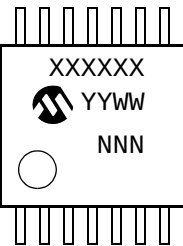


Example:

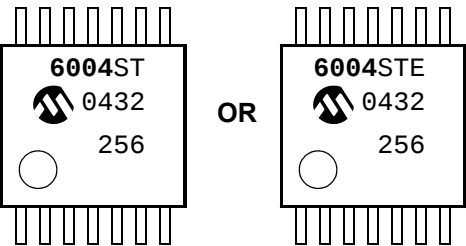


OR

14-Lead TSSOP (MCP6004)



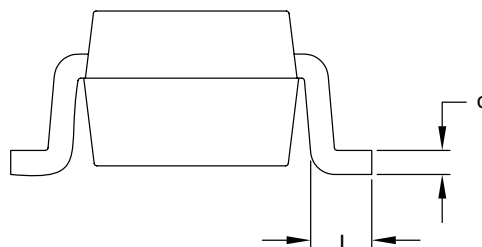
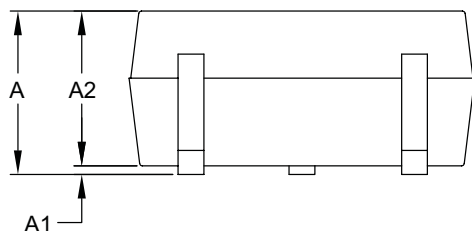
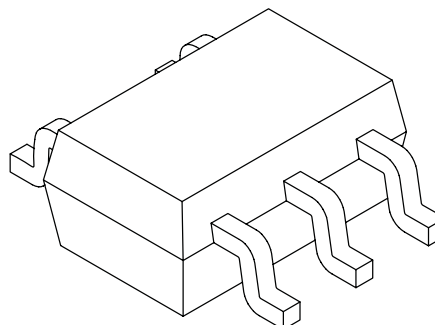
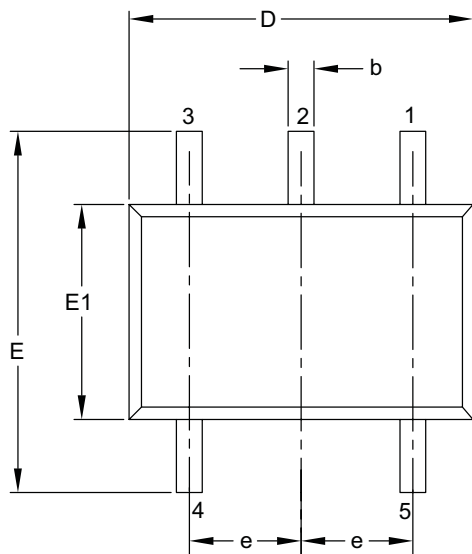
Example:



OR

5-Lead Plastic Small Outline Transistor (LT) [SC70]

Note: For the most current package drawings, please see the Microchip Packaging Specification located at <http://www.microchip.com/packaging>



		Units	MILLIMETERS		
Dimension Limits			MIN	NOM	MAX
Number of Pins	N			5	
Pitch	e			0.65 BSC	
Overall Height	A		0.80	–	1.10
Molded Package Thickness	A2		0.80	–	1.00
Standoff	A1		0.00	–	0.10
Overall Width	E		1.80	2.10	2.40
Molded Package Width	E1		1.15	1.25	1.35
Overall Length	D		1.80	2.00	2.25
Foot Length	L		0.10	0.20	0.46
Lead Thickness	c		0.08	–	0.26
Lead Width	b		0.15	–	0.40

Notes:

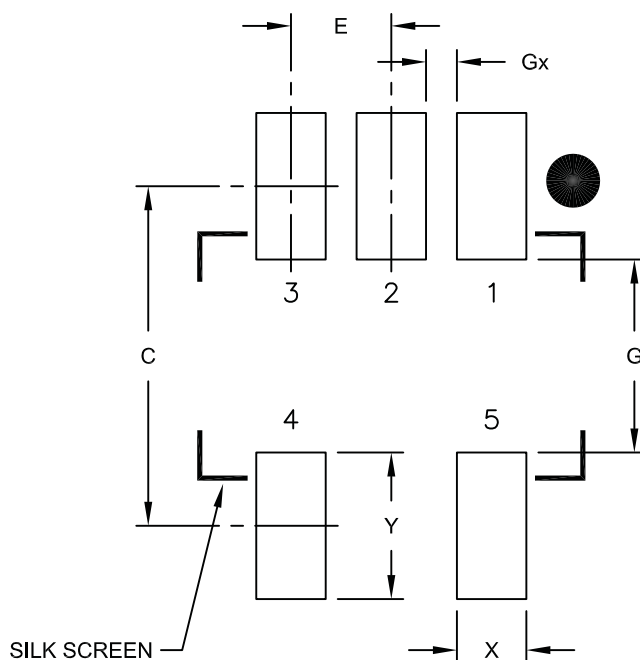
- Dimensions D and E1 do not include mold flash or protrusions. Mold flash or protrusions shall not exceed 0.127 mm per side.
- Dimensioning and tolerancing per ASME Y14.5M.
BSC: Basic Dimension. Theoretically exact value shown without tolerances.

Microchip Technology Drawing C04-061B

MCP6001/1R/1U/2/4

5-Lead Plastic Small Outline Transistor (LT) [SC70]

Note: For the most current package drawings, please see the Microchip Packaging Specification located at <http://www.microchip.com/packaging>



RECOMMENDED LAND PATTERN

Units		MILLIMETERS		
Dimension Limits		MIN	NOM	MAX
Contact Pitch	E	0.65 BSC		
Contact Pad Spacing	C		2.20	
Contact Pad Width	X			0.45
Contact Pad Length	Y			0.95
Distance Between Pads	G	1.25		
Distance Between Pads	Gx	0.20		

Notes:

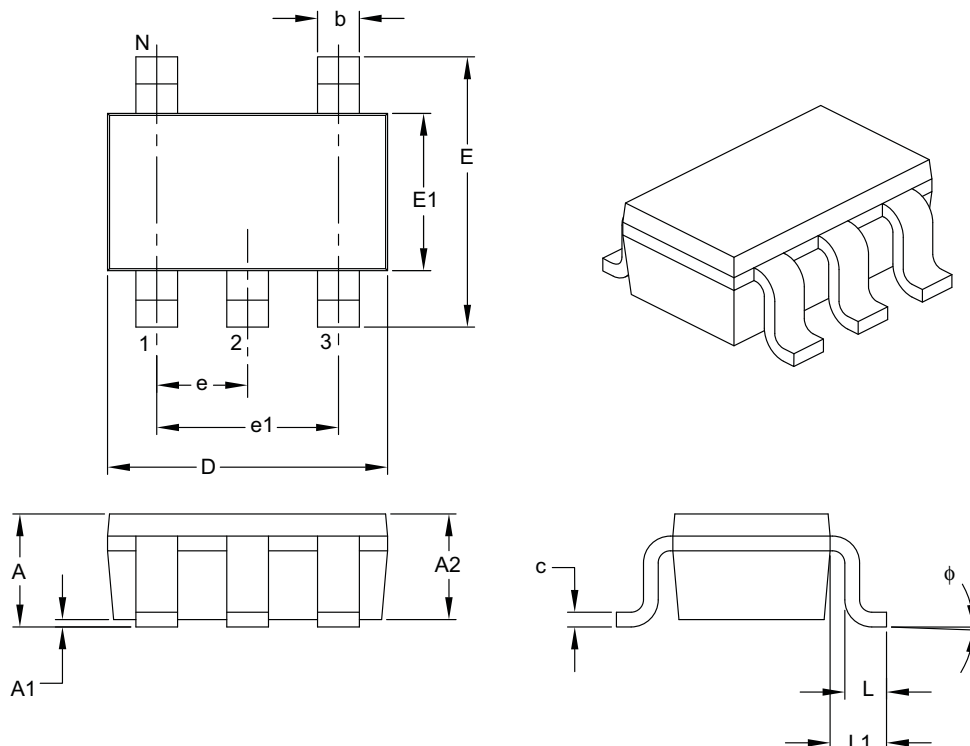
1. Dimensioning and tolerancing per ASME Y14.5M

BSC: Basic Dimension. Theoretically exact value shown without tolerances.

Microchip Technology Drawing No. C04-2061A

5-Lead Plastic Small Outline Transistor (OT) [SOT-23]

Note: For the most current package drawings, please see the Microchip Packaging Specification located at <http://www.microchip.com/packaging>



Dimension Limits	Units	MILLIMETERS		
		MIN	NOM	MAX
Number of Pins	N	5		
Lead Pitch	e	0.95 BSC		
Outside Lead Pitch	e1	1.90 BSC		
Overall Height	A	0.90	—	1.45
Molded Package Thickness	A2	0.89	—	1.30
Standoff	A1	0.00	—	0.15
Overall Width	E	2.20	—	3.20
Molded Package Width	E1	1.30	—	1.80
Overall Length	D	2.70	—	3.10
Foot Length	L	0.10	—	0.60
Footprint	L1	0.35	—	0.80
Foot Angle	φ	0°	—	30°
Lead Thickness	c	0.08	—	0.26
Lead Width	b	0.20	—	0.51

Notes:

- Dimensions D and E1 do not include mold flash or protrusions. Mold flash or protrusions shall not exceed 0.127 mm per side.
- Dimensioning and tolerancing per ASME Y14.5M.

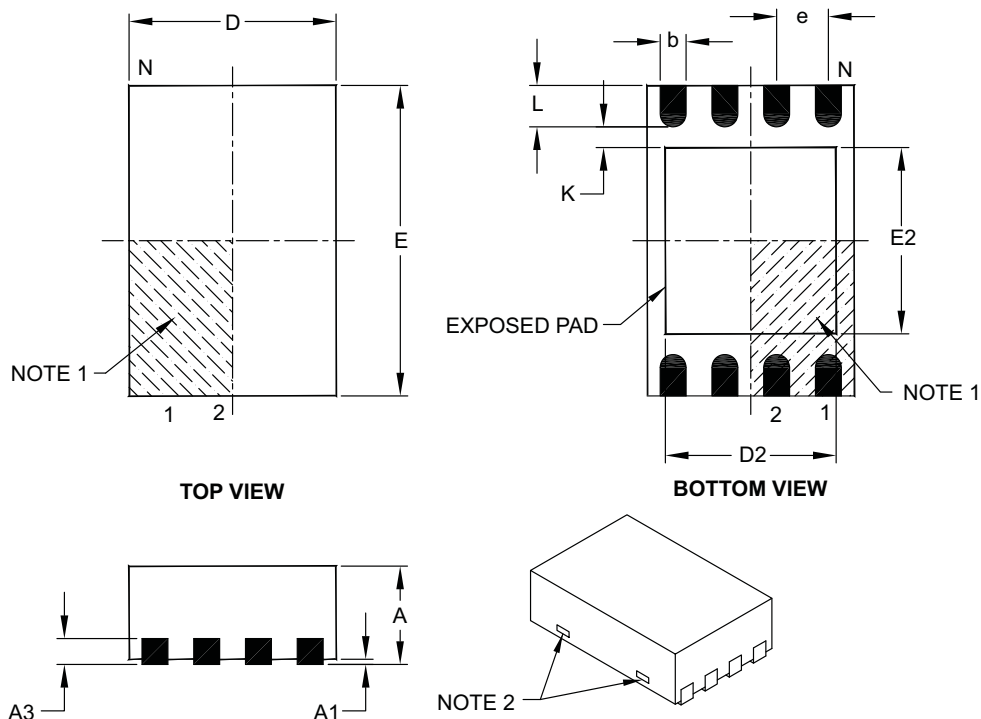
BSC: Basic Dimension. Theoretically exact value shown without tolerances.

Microchip Technology Drawing C04-091B

MCP6001/1R/1U/2/4

8-Lead Plastic Dual Flat, No Lead Package (MC) – 2x3x0.9 mm Body [DFN]

Note: For the most current package drawings, please see the Microchip Packaging Specification located at <http://www.microchip.com/packaging>



Units		MILLIMETERS		
Dimension Limits		MIN	NOM	MAX
Number of Pins	N	8		
Pitch	e	0.50 BSC		
Overall Height	A	0.80	0.90	1.00
Standoff	A1	0.00	0.02	0.05
Contact Thickness	A3	0.20 REF		
Overall Length	D	2.00 BSC		
Overall Width	E	3.00 BSC		
Exposed Pad Length	D2	1.30	–	1.55
Exposed Pad Width	E2	1.50	–	1.75
Contact Width	b	0.20	0.25	0.30
Contact Length	L	0.30	0.40	0.50
Contact-to-Exposed Pad	K	0.20	–	–

Notes:

- Pin 1 visual index feature may vary, but must be located within the hatched area.
- Package may have one or more exposed tie bars at ends.
- Package is saw singulated.
- Dimensioning and tolerancing per ASME Y14.5M.

BSC: Basic Dimension. Theoretically exact value shown without tolerances.

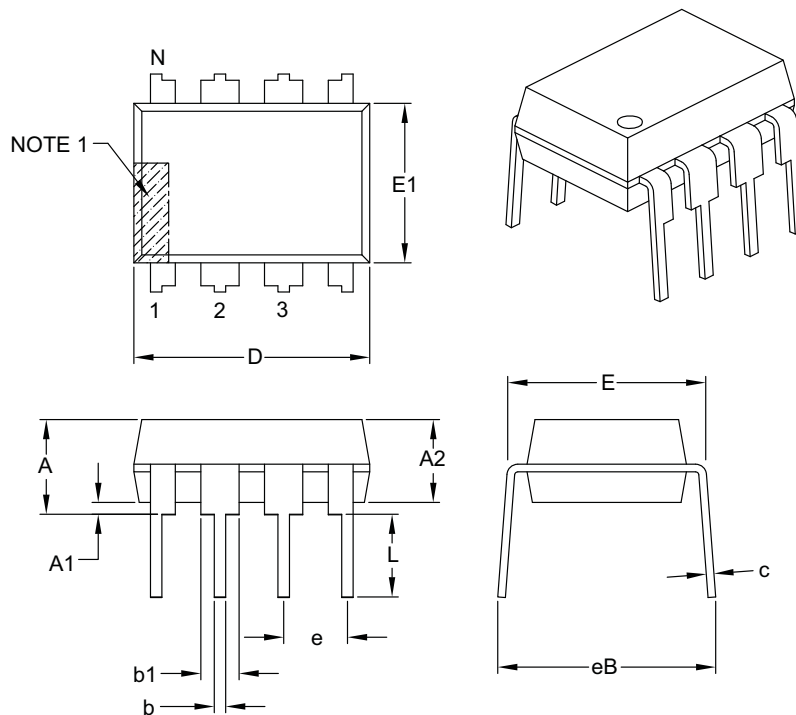
REF: Reference Dimension, usually without tolerance, for information purposes only.

Microchip Technology Drawing C04-123C

MCP6001/1R/1U/2/4

8-Lead Plastic Dual In-Line (P) – 300 mil Body [PDIP]

Note: For the most current package drawings, please see the Microchip Packaging Specification located at <http://www.microchip.com/packaging>



Dimension Limits	Units	INCHES		
		MIN	NOM	MAX
Number of Pins	N	8		
Pitch	e	.100 BSC		
Top to Seating Plane	A	–	–	.210
Molded Package Thickness	A2	.115	.130	.195
Base to Seating Plane	A1	.015	–	–
Shoulder to Shoulder Width	E	.290	.310	.325
Molded Package Width	E1	.240	.250	.280
Overall Length	D	.348	.365	.400
Tip to Seating Plane	L	.115	.130	.150
Lead Thickness	c	.008	.010	.015
Upper Lead Width	b1	.040	.060	.070
Lower Lead Width	b	.014	.018	.022
Overall Row Spacing §	eB	–	–	.430

Notes:

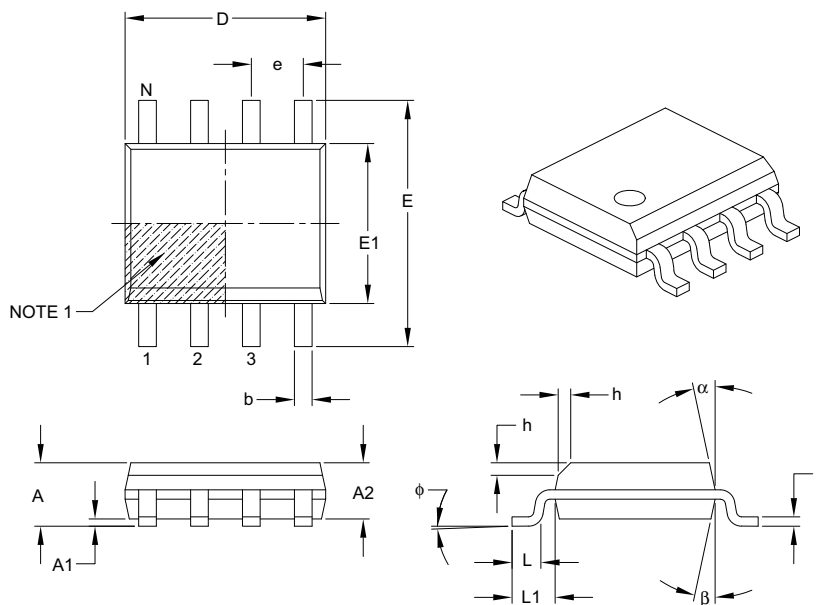
- Pin 1 visual index feature may vary, but must be located with the hatched area.
- § Significant Characteristic.
- Dimensions D and E1 do not include mold flash or protrusions. Mold flash or protrusions shall not exceed .010" per side.
- Dimensioning and tolerancing per ASME Y14.5M.

BSC: Basic Dimension. Theoretically exact value shown without tolerances.

Microchip Technology Drawing C04-018B

8-Lead Plastic Small Outline (SN) – Narrow, 3.90 mm Body [SOIC]

Note: For the most current package drawings, please see the Microchip Packaging Specification located at <http://www.microchip.com/packaging>



Units		MILLIMETERS		
Dimension Limits		MIN	NOM	MAX
Number of Pins	N	8		
Pitch	e	1.27 BSC		
Overall Height	A	–	–	1.75
Molded Package Thickness	A2	1.25	–	–
Standoff §	A1	0.10	–	0.25
Overall Width	E	6.00 BSC		
Molded Package Width	E1	3.90 BSC		
Overall Length	D	4.90 BSC		
Chamfer (optional)	h	0.25	–	0.50
Foot Length	L	0.40	–	1.27
Footprint	L1	1.04 REF		
Foot Angle	φ	0°	–	8°
Lead Thickness	c	0.17	–	0.25
Lead Width	b	0.31	–	0.51
Mold Draft Angle Top	α	5°	–	15°
Mold Draft Angle Bottom	β	5°	–	15°

Notes:

- Pin 1 visual index feature may vary, but must be located within the hatched area.
- § Significant Characteristic.
- Dimensions D and E1 do not include mold flash or protrusions. Mold flash or protrusions shall not exceed 0.15 mm per side.
- Dimensioning and tolerancing per ASME Y14.5M.

BSC: Basic Dimension. Theoretically exact value shown without tolerances.

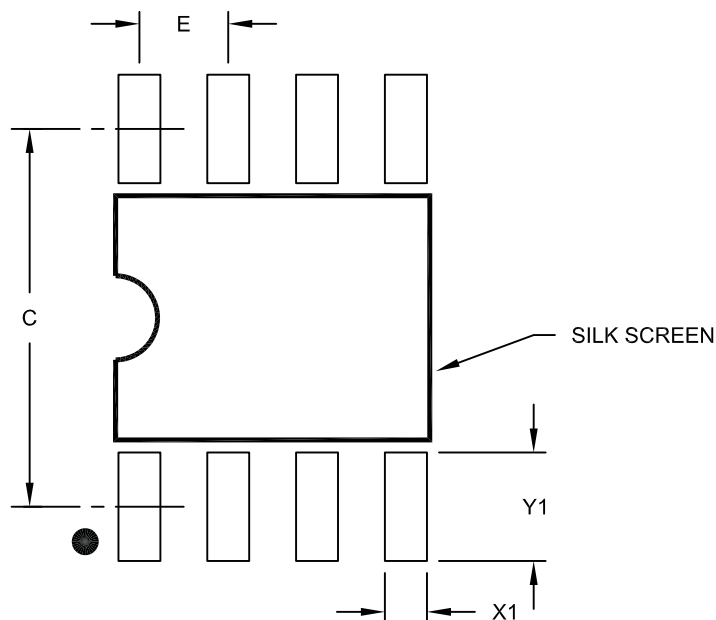
REF: Reference Dimension, usually without tolerance, for information purposes only.

Microchip Technology Drawing C04-057B

MCP6001/1R/1U/2/4

8-Lead Plastic Small Outline (SN) – Narrow, 3.90 mm Body [SOIC]

Note: For the most current package drawings, please see the Microchip Packaging Specification located at <http://www.microchip.com/packaging>



RECOMMENDED LAND PATTERN

Units		MILLIMETERS		
Dimension Limits		MIN	NOM	MAX
Contact Pitch	E	1.27 BSC		
Contact Pad Spacing	C		5.40	
Contact Pad Width (X8)	X1			0.60
Contact Pad Length (X8)	Y1			1.55

Notes:

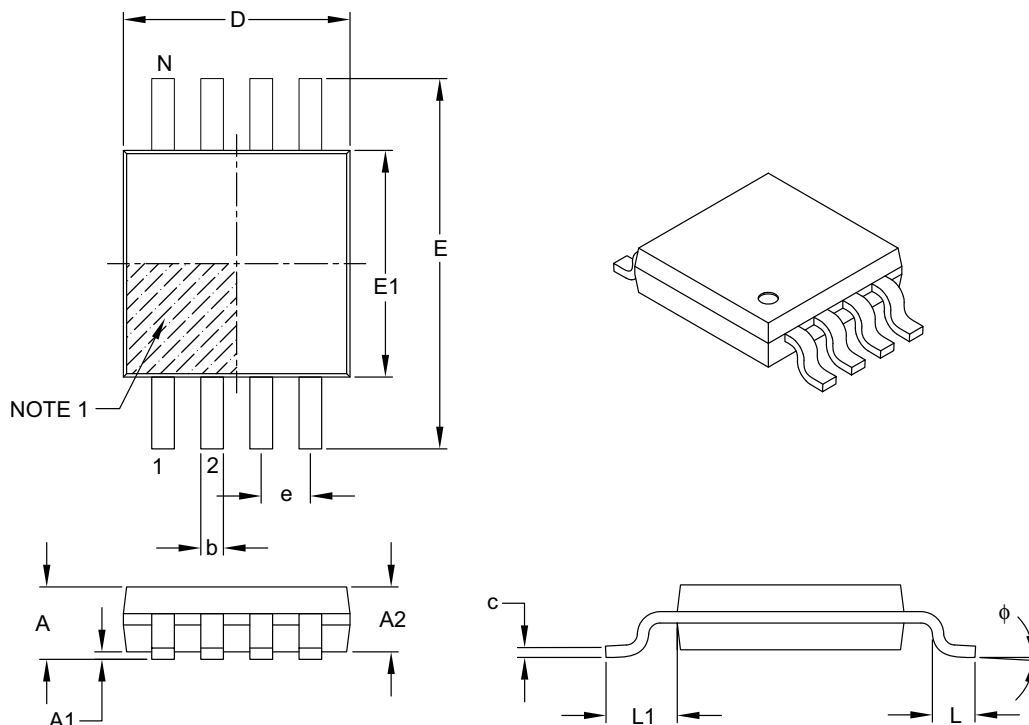
1. Dimensioning and tolerancing per ASME Y14.5M

BSC: Basic Dimension. Theoretically exact value shown without tolerances.

Microchip Technology Drawing No. C04-2057A

8-Lead Plastic Micro Small Outline Package (MS) [MSOP]

Note: For the most current package drawings, please see the Microchip Packaging Specification located at <http://www.microchip.com/packaging>



Units		MILLIMETERS		
Dimension Limits		MIN	NOM	MAX
Number of Pins	N	8		
Pitch	e	0.65 BSC		
Overall Height	A	–	–	1.10
Molded Package Thickness	A2	0.75	0.85	0.95
Standoff	A1	0.00	–	0.15
Overall Width	E	4.90 BSC		
Molded Package Width	E1	3.00 BSC		
Overall Length	D	3.00 BSC		
Foot Length	L	0.40	0.60	0.80
Footprint	L1	0.95 REF		
Foot Angle	φ	0°	–	8°
Lead Thickness	c	0.08	–	0.23
Lead Width	b	0.22	–	0.40

Notes:

- Pin 1 visual index feature may vary, but must be located within the hatched area.
- Dimensions D and E1 do not include mold flash or protrusions. Mold flash or protrusions shall not exceed 0.15 mm per side.
- Dimensioning and tolerancing per ASME Y14.5M.

BSC: Basic Dimension. Theoretically exact value shown without tolerances.

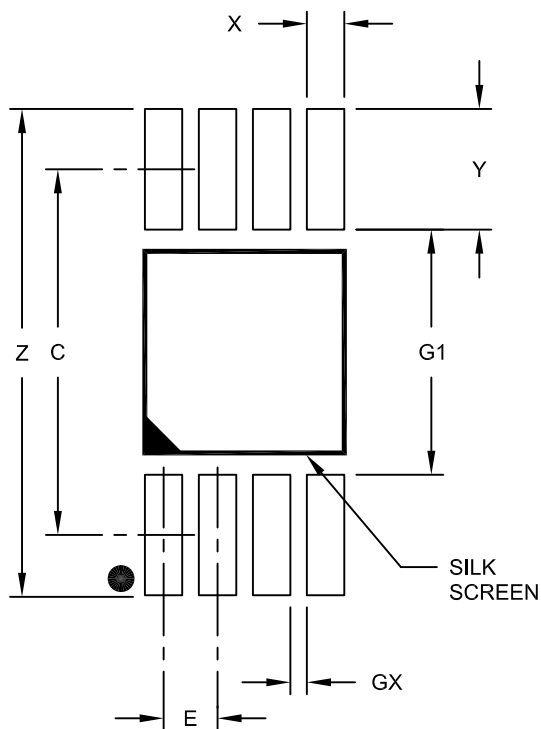
REF: Reference Dimension, usually without tolerance, for information purposes only.

Microchip Technology Drawing C04-111B

MCP6001/1R/1U/2/4

8-Lead Plastic Micro Small Outline Package (MS) [MSOP]

Note: For the most current package drawings, please see the Microchip Packaging Specification located at <http://www.microchip.com/packaging>



RECOMMENDED LAND PATTERN

Units		MILLIMETERS		
Dimension Limits		MIN	NOM	MAX
Contact Pitch	E	0.65 BSC		
Contact Pad Spacing	C		4.40	
Overall Width	Z			5.85
Contact Pad Width (X8)	X1			0.45
Contact Pad Length (X8)	Y1			1.45
Distance Between Pads	G1	2.95		
Distance Between Pads	GX	0.20		

Notes:

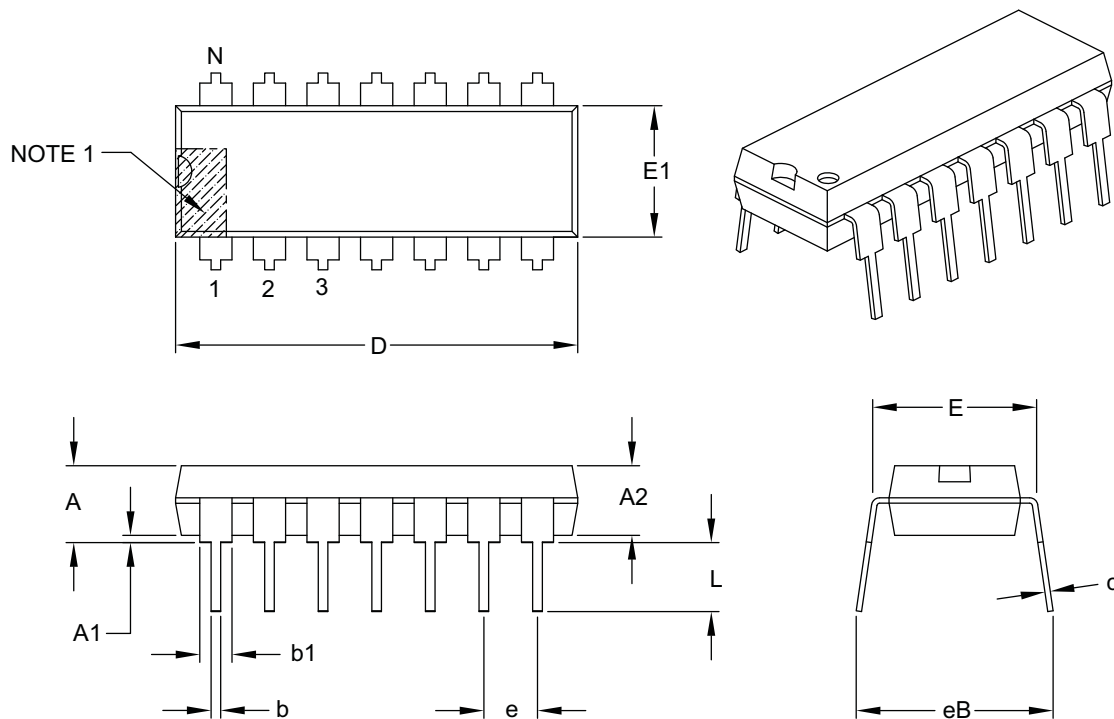
1. Dimensioning and tolerancing per ASME Y14.5M

BSC: Basic Dimension. Theoretically exact value shown without tolerances.

Microchip Technology Drawing No. C04-2111A

14-Lead Plastic Dual In-Line (P) – 300 mil Body [PDIP]

Note: For the most current package drawings, please see the Microchip Packaging Specification located at <http://www.microchip.com/packages>



Dimension Limits	Units	INCHES		
		MIN	NOM	MAX
Number of Pins	N	14		
Pitch	e	.100 BSC		
Top to Seating Plane	A	–	–	.210
Molded Package Thickness	A2	.115	.130	.195
Base to Seating Plane	A1	.015	–	–
Shoulder to Shoulder Width	E	.290	.310	.325
Molded Package Width	E1	.240	.250	.280
Overall Length	D	.735	.750	.775
Tip to Seating Plane	L	.115	.130	.150
Lead Thickness	c	.008	.010	.015
Upper Lead Width	b1	.045	.060	.070
Lower Lead Width	b	.014	.018	.022
Overall Row Spacing §	eB	–	–	.430

Notes:

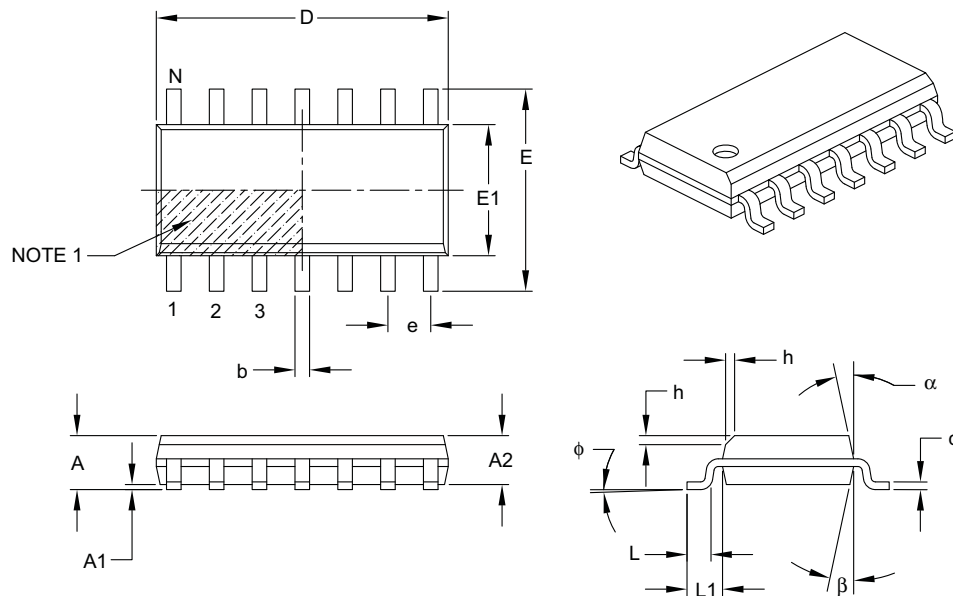
- Pin 1 visual index feature may vary, but must be located with the hatched area.
- § Significant Characteristic.
- Dimensions D and E1 do not include mold flash or protrusions. Mold flash or protrusions shall not exceed .010" per side.
- Dimensioning and tolerancing per ASME Y14.5M.
BSC: Basic Dimension. Theoretically exact value shown without tolerances.

Microchip Technology Drawing C04-005B

MCP6001/1R/1U/2/4

14-Lead Plastic Small Outline (SL) – Narrow, 3.90 mm Body [SOIC]

Note: For the most current package drawings, please see the Microchip Packaging Specification located at <http://www.microchip.com/packaging>



Dimension Limits	Units	MILLIMETERS		
		MIN	NOM	MAX
Number of Pins	N	14		
Pitch	e	1.27 BSC		
Overall Height	A	–	–	1.75
Molded Package Thickness	A2	1.25	–	–
Standoff §	A1	0.10	–	0.25
Overall Width	E	6.00 BSC		
Molded Package Width	E1	3.90 BSC		
Overall Length	D	8.65 BSC		
Chamfer (optional)	h	0.25	–	0.50
Foot Length	L	0.40	–	1.27
Footprint	L1	1.04 REF		
Foot Angle	φ	0°	–	8°
Lead Thickness	c	0.17	–	0.25
Lead Width	b	0.31	–	0.51
Mold Draft Angle Top	α	5°	–	15°
Mold Draft Angle Bottom	β	5°	–	15°

Notes:

- Pin 1 visual index feature may vary, but must be located within the hatched area.
- § Significant Characteristic.
- Dimensions D and E1 do not include mold flash or protrusions. Mold flash or protrusions shall not exceed 0.15 mm per side.
- Dimensioning and tolerancing per ASME Y14.5M.

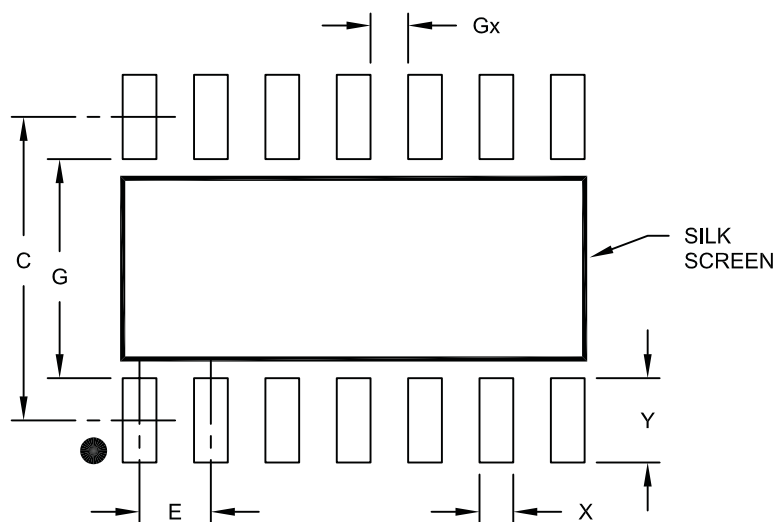
BSC: Basic Dimension. Theoretically exact value shown without tolerances.

REF: Reference Dimension, usually without tolerance, for information purposes only.

Microchip Technology Drawing C04-065B

14-Lead Plastic Small Outline (SL) - Narrow, 3.90 mm Body [SOIC]

Note: For the most current package drawings, please see the Microchip Packaging Specification located at <http://www.microchip.com/packaging>



RECOMMENDED LAND PATTERN

Units		MILLIMETERS		
Dimension Limits		MIN	NOM	MAX
Contact Pitch	E	1.27 BSC		
Contact Pad Spacing	C		5.40	
Contact Pad Width	X			0.60
Contact Pad Length	Y			1.50
Distance Between Pads	Gx	0.67		
Distance Between Pads	G	3.90		

Notes:

1. Dimensioning and tolerancing per ASME Y14.5M

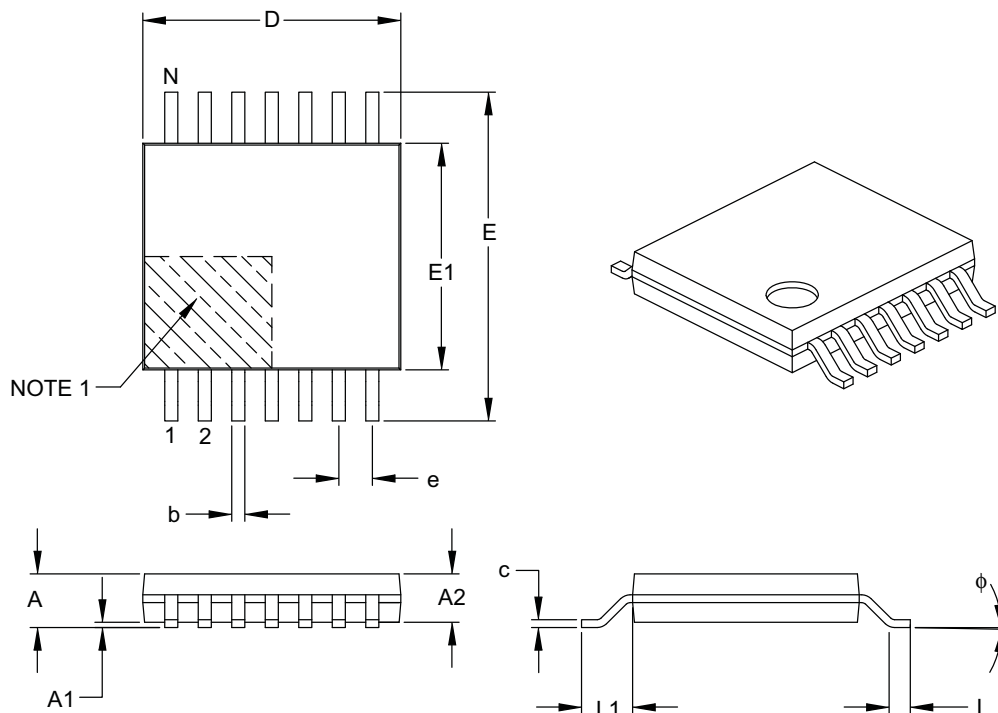
BSC: Basic Dimension. Theoretically exact value shown without tolerances.

Microchip Technology Drawing No. C04-2065A

MCP6001/1R/1U/2/4

14-Lead Plastic Thin Shrink Small Outline (ST) – 4.4 mm Body [TSSOP]

Note: For the most current package drawings, please see the Microchip Packaging Specification located at <http://www.microchip.com/packaging>



Units		MILLIMETERS		
Dimension Limits		MIN	NOM	MAX
Number of Pins	N	14		
Pitch	e	0.65 BSC		
Overall Height	A	–	–	1.20
Molded Package Thickness	A2	0.80	1.00	1.05
Standoff	A1	0.05	–	0.15
Overall Width	E	6.40 BSC		
Molded Package Width	E1	4.30	4.40	4.50
Molded Package Length	D	4.90	5.00	5.10
Foot Length	L	0.45	0.60	0.75
Footprint	L1	1.00 REF		
Foot Angle	φ	0°	–	8°
Lead Thickness	c	0.09	–	0.20
Lead Width	b	0.19	–	0.30

Notes:

- Pin 1 visual index feature may vary, but must be located within the hatched area.
- Dimensions D and E1 do not include mold flash or protrusions. Mold flash or protrusions shall not exceed 0.15 mm per side.
- Dimensioning and tolerancing per ASME Y14.5M.

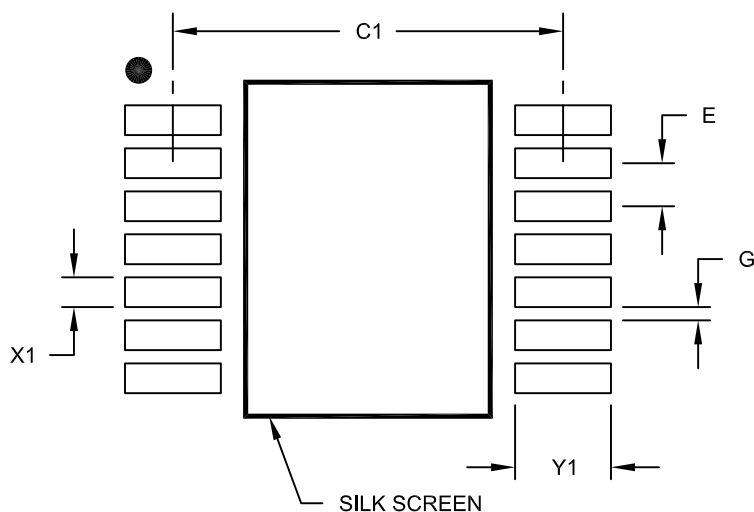
BSC: Basic Dimension. Theoretically exact value shown without tolerances.

REF: Reference Dimension, usually without tolerance, for information purposes only.

Microchip Technology Drawing C04-087B

14-Lead Plastic Thin Shrink Small Outline (ST) - 4.4 mm Body [TSSOP]

Note: For the most current package drawings, please see the Microchip Packaging Specification located at <http://www.microchip.com/packaging>



RECOMMENDED LAND PATTERN

Units		MILLIMETERS		
Dimension Limits		MIN	NOM	MAX
Contact Pitch	E	0.65 BSC		
Contact Pad Spacing	C1		5.90	
Contact Pad Width (X28)	X1			0.45
Contact Pad Length (X28)	Y1			1.45
Distance Between Pads	G	0.20		

Notes:

1. Dimensioning and tolerancing per ASME Y14.5M

BSC: Basic Dimension. Theoretically exact value shown without tolerances.

Microchip Technology Drawing No. C04-2087A

MCP6001/1R/1U/2/4

NOTES:

APPENDIX A: REVISION HISTORY

Revision J (November 2009)

The following is the list of modifications:

1. Added new 2x3 DFN 8-Lead package on page 1.
2. Updated the Temperature Specifications table with 2x3 DFN thermal resistance information.
3. Updated **Section 1.1 “Test Circuits”**.
4. Updated [Figure 2-15](#).
5. Added the 2x3 DFN column to [Table 3-1](#).
6. Added new **Section 3.4 “Exposed Thermal Pad (EP)”**.
7. Updated **Section 5.1 “SPICE Macro Model”**.
8. Updated **Section 5.5 “Analog Demonstration and Evaluation Boards”**.
9. Updated **Section 5.6 “Application Notes”**.
10. Updated **Section 6.1 “Package Marking Information”** with the new 2x3 DFN package marking information.
11. Updated the package drawings.
12. Updated the Product Identification System section with new 2x3 DFN package information.

Revision H (May 2008)

The following is the list of modifications:

1. **Design Aids:** Name change for Mindi Simulation Tool.
2. **Package Types:** Correct device labeling error.
3. **Section 1.0 “Electrical Characteristics”, DC Electrical Specifications:** Changed “Maximum Output Voltage Swing” condition from 0.9V Input Overdrive to 0.5V Input Overdrive.
4. **Section 1.0 “Electrical Characteristics”, AC Electrical Specifications:** Changed Phase Margin condition from $G = +1$ to $G = +1$ V/V.
5. **Section 5.0 “Design AIDS”:** Name change for Mindi Simulation Tool.

Revision G (November 2007)

The following is the list of modifications:

1. Updated notes to **Section 1.0 “Electrical Characteristics”**.
2. Increased Absolute Maximum Voltage range at input pins.
3. Increased maximum operating supply voltage (V_{DD}).
4. Added test circuits.
5. Added [Figure 2-3](#) and [Figure 2-20](#).
6. Added **Section 4.1.1 “Phase Reversal”**, **Section 4.1.2 “Input Voltage and Current Limits”**, **Section 4.1.3 “Normal Operation”** and **Section 4.5 “Unused Op Amps”**.
7. Updated **Section 5.0 “Design AIDS”**.
8. Updated **Section 6.0 “Packaging Information”**.
9. Updated Package Outline Drawings.

Revision F (March 2005)

The following is the list of modifications:

1. Updated **Section 6.0 “Packaging Information”** to include old and new packaging examples.

Revision E (December 2004)

The following is the list of modifications:

1. V_{OS} specification reduced to ± 4.5 mV from ± 7.0 mV for parts starting with date code YYWW = 0449
2. Corrected package markings in **Section 6.0 “Packaging Information”**.
3. Added Appendix A: Revision History.

Revision D (May 2003)

- Undocumented changes.

Revision C (December 2002)

- Undocumented changes.

Revision B (October 2002)

- Undocumented changes.

Revision A (June 2002)

- Original data sheet release.

MCP6001/1R/1U/2/4

NOTES:

PRODUCT IDENTIFICATION SYSTEM

To order or obtain information, e.g., on pricing or delivery, refer to the factory or the listed sales office.

PART NO.			Examples:	
Device	Temperature Range	Package		
Device: MCP6001T: Single Op Amp (Tape and Reel) (SC-70, SOT-23) MCP6001RT: Single Op Amp (Tape and Reel) (SOT-23) MCP6001UT: Single Op Amp (Tape and Reel) (SOT-23) MCP6002: Dual Op Amp MCP6002T: Dual Op Amp (Tape and Reel) (SOIC, MSOP) MCP6004: Quad Op Amp MCP6004T: Quad Op Amp (Tape and Reel) (SOIC, MSOP)				
Temperature Range: I = -40°C to +85°C E = -40°C to +125°C				
Package: LT = Plastic Package (SC-70), 5-lead (MCP6001 only) OT = Plastic Small Outline Transistor (SOT-23), 5-lead (MCP6001, MCP6001R, MCP6001U) MS = Plastic MSOP, 8-lead MC = Plastic DFN, 8-lead P = Plastic DIP (300 mil body), 8-lead, 14-lead SN = Plastic SOIC, (3.99 mm body), 8-lead SL = Plastic SOIC (3.99 mm body), 14-lead ST = Plastic TSSOP (4.4mm body), 14-lead				
			a) MCP6001T-I/LT: Tape and Reel, Industrial Temperature, 5LD SC-70 package b) MCP6001T-I/OT: Tape and Reel, Industrial Temperature, 5LD SOT-23 package. c) MCP6001RT-I/OT: Tape and Reel, Industrial Temperature, 5LD SOT-23 package. d) MCP6001UT-E/OT: Tape and Reel, Extended Temperature, 5LD SOT-23 package.	
			a) MCP6002-I/MS: Industrial Temperature, 8LD MSOP package. b) MCP6002-I/P: Industrial Temperature, 8LD PDIP package. c) MCP6002-E/P: Extended Temperature, 8LD PDIP package. d) MCP6002-E/MC: Extended Temperature, 8LD DFN package. e) MCP6002-I/SN: Industrial Temperature, 8LD SOIC package. f) MCP6002T-I/MS: Tape and Reel, Industrial Temperature, 8LD MSOP package. g) MCP6002T-E/MC: Tape and Reel, Extended Temperature, 8LD DFN package.	
			a) MCP6004-I/P: Industrial Temperature, 14LD PDIP package. b) MCP6004-I/SL: Industrial Temperature, 14LD SOIC package. c) MCP6004-E/SL: Extended Temperature, 14LD SOIC package. d) MCP6004-I/ST: Industrial Temperature, 14LD TSSOP package. e) MCP6004T-I/SL: Tape and Reel, Industrial Temperature, 14LD SOIC package. f) MCP6004T-I/ST: Tape and Reel, Industrial Temperature, 14LD TSSOP package.	

MCP6001/1R/1U/2/4

NOTES:

Note the following details of the code protection feature on Microchip devices:

- Microchip products meet the specification contained in their particular Microchip Data Sheet.
- Microchip believes that its family of products is one of the most secure families of its kind on the market today, when used in the intended manner and under normal conditions.
- There are dishonest and possibly illegal methods used to breach the code protection feature. All of these methods, to our knowledge, require using the Microchip products in a manner outside the operating specifications contained in Microchip's Data Sheets. Most likely, the person doing so is engaged in theft of intellectual property.
- Microchip is willing to work with the customer who is concerned about the integrity of their code.
- Neither Microchip nor any other semiconductor manufacturer can guarantee the security of their code. Code protection does not mean that we are guaranteeing the product as "unbreakable."

Code protection is constantly evolving. We at Microchip are committed to continuously improving the code protection features of our products. Attempts to break Microchip's code protection feature may be a violation of the Digital Millennium Copyright Act. If such acts allow unauthorized access to your software or other copyrighted work, you may have a right to sue for relief under that Act.

Information contained in this publication regarding device applications and the like is provided only for your convenience and may be superseded by updates. It is your responsibility to ensure that your application meets with your specifications. MICROCHIP MAKES NO REPRESENTATIONS OR WARRANTIES OF ANY KIND WHETHER EXPRESS OR IMPLIED, WRITTEN OR ORAL, STATUTORY OR OTHERWISE, RELATED TO THE INFORMATION, INCLUDING BUT NOT LIMITED TO ITS CONDITION, QUALITY, PERFORMANCE, MERCHANTABILITY OR FITNESS FOR PURPOSE. Microchip disclaims all liability arising from this information and its use. Use of Microchip devices in life support and/or safety applications is entirely at the buyer's risk, and the buyer agrees to defend, indemnify and hold harmless Microchip from any and all damages, claims, suits, or expenses resulting from such use. No licenses are conveyed, implicitly or otherwise, under any Microchip intellectual property rights.

Trademarks

The Microchip name and logo, the Microchip logo, dsPIC, KEELOQ, KEELOQ logo, MPLAB, PIC, PICmicro, PICSTART, rfPIC and UNI/O are registered trademarks of Microchip Technology Incorporated in the U.S.A. and other countries.

FilterLab, Hampshire, HI-TECH C, Linear Active Thermistor, MXDEV, MXLAB, SEEVAL and The Embedded Control Solutions Company are registered trademarks of Microchip Technology Incorporated in the U.S.A.

Analog-for-the-Digital Age, Application Maestro, CodeGuard, dsPICDEM, dsPICDEM.net, dsPICworks, dsSPEAK, ECAN, ECONOMONITOR, FanSense, HI-TIDE, In-Circuit Serial Programming, ICSP, Mindi, MiWi, MPASM, MPLAB Certified logo, MPLIB, MPLINK, mTouch, Octopus, Omniscient Code Generation, PICC, PICC-18, PICDEM, PICDEM.net, PICKIT, PICtail, PIC³² logo, REAL ICE, rLAB, Select Mode, Total Endurance, TSHARC, UniWinDriver, WiperLock and ZENA are trademarks of Microchip Technology Incorporated in the U.S.A. and other countries.

SQTP is a service mark of Microchip Technology Incorporated in the U.S.A.

All other trademarks mentioned herein are property of their respective companies.

© 2009, Microchip Technology Incorporated, Printed in the U.S.A., All Rights Reserved.

 Printed on recycled paper.

QUALITY MANAGEMENT SYSTEM
CERTIFIED BY DNV
== ISO/TS 16949:2002 ==

Microchip received ISO/TS-16949:2002 certification for its worldwide headquarters, design and wafer fabrication facilities in Chandler and Tempe, Arizona; Gresham, Oregon and design centers in California and India. The Company's quality system processes and procedures are for its PIC® MCUs and dsPIC® DSCs, KEELOQ® code hopping devices, Serial EEPROMs, microperipherals, nonvolatile memory and analog products. In addition, Microchip's quality system for the design and manufacture of development systems is ISO 9001:2000 certified.



WORLDWIDE SALES AND SERVICE

AMERICAS

Corporate Office

2355 West Chandler Blvd.
Chandler, AZ 85224-6199
Tel: 480-792-7200
Fax: 480-792-7277
Technical Support:
<http://support.microchip.com>
Web Address:
www.microchip.com

Atlanta

Duluth, GA
Tel: 678-957-9614
Fax: 678-957-1455

Boston

Westborough, MA
Tel: 774-760-0087
Fax: 774-760-0088

Chicago

Itasca, IL
Tel: 630-285-0071
Fax: 630-285-0075

Cleveland

Independence, OH
Tel: 216-447-0464
Fax: 216-447-0643

Dallas

Addison, TX
Tel: 972-818-7423
Fax: 972-818-2924

Detroit

Farmington Hills, MI
Tel: 248-538-2250
Fax: 248-538-2260

Kokomo

Kokomo, IN
Tel: 765-864-8360
Fax: 765-864-8387

Los Angeles

Mission Viejo, CA
Tel: 949-462-9523
Fax: 949-462-9608

Santa Clara

Santa Clara, CA
Tel: 408-961-6444
Fax: 408-961-6445

Toronto

Mississauga, Ontario,
Canada
Tel: 905-673-0699
Fax: 905-673-6509

ASIA/PACIFIC

Asia Pacific Office

Suites 3707-14, 37th Floor
Tower 6, The Gateway
Harbour City, Kowloon
Hong Kong
Tel: 852-2401-1200
Fax: 852-2401-3431

Australia - Sydney

Tel: 61-2-9868-6733
Fax: 61-2-9868-6755

China - Beijing

Tel: 86-10-8528-2100
Fax: 86-10-8528-2104

China - Chengdu

Tel: 86-28-8665-5511
Fax: 86-28-8665-7889

China - Hong Kong SAR

Tel: 852-2401-1200
Fax: 852-2401-3431

China - Nanjing

Tel: 86-25-8473-2460
Fax: 86-25-8473-2470

China - Qingdao

Tel: 86-532-8502-7355
Fax: 86-532-8502-7205

China - Shanghai

Tel: 86-21-5407-5533
Fax: 86-21-5407-5066

China - Shenyang

Tel: 86-24-2334-2829
Fax: 86-24-2334-2393

China - Shenzhen

Tel: 86-755-8203-2660
Fax: 86-755-8203-1760

China - Wuhan

Tel: 86-27-5980-5300
Fax: 86-27-5980-5118

China - Xiamen

Tel: 86-592-2388138
Fax: 86-592-2388130

China - Xian

Tel: 86-29-8833-7252
Fax: 86-29-8833-7256

China - Zhuhai

Tel: 86-756-3210040
Fax: 86-756-3210049

ASIA/PACIFIC

India - Bangalore

Tel: 91-80-3090-4444
Fax: 91-80-3090-4080

India - New Delhi

Tel: 91-11-4160-8631
Fax: 91-11-4160-8632

India - Pune

Tel: 91-20-2566-1512
Fax: 91-20-2566-1513

Japan - Yokohama

Tel: 81-45-471- 6166
Fax: 81-45-471-6122

Korea - Daegu

Tel: 82-53-744-4301
Fax: 82-53-744-4302

Korea - Seoul

Tel: 82-2-554-7200
Fax: 82-2-558-5932 or
82-2-558-5934

Malaysia - Kuala Lumpur

Tel: 60-3-6201-9857
Fax: 60-3-6201-9859

Malaysia - Penang

Tel: 60-4-227-8870
Fax: 60-4-227-4068

Philippines - Manila

Tel: 63-2-634-9065
Fax: 63-2-634-9069

Singapore

Tel: 65-6334-8870
Fax: 65-6334-8850

Taiwan - Hsin Chu

Tel: 886-3-6578-300
Fax: 886-3-6578-370

Taiwan - Kaohsiung

Tel: 886-7-536-4818
Fax: 886-7-536-4803

Taiwan - Taipei

Tel: 886-2-2500-6610
Fax: 886-2-2508-0102

Thailand - Bangkok

Tel: 66-2-694-1351
Fax: 66-2-694-1350

EUROPE

Austria - Wels

Tel: 43-7242-2244-39
Fax: 43-7242-2244-393

Denmark - Copenhagen

Tel: 45-4450-2828
Fax: 45-4485-2829

France - Paris

Tel: 33-1-69-53-63-20
Fax: 33-1-69-30-90-79

Germany - Munich

Tel: 49-89-627-144-0
Fax: 49-89-627-144-44

Italy - Milan

Tel: 39-0331-742611
Fax: 39-0331-466781

Netherlands - Drunen

Tel: 31-416-690399
Fax: 31-416-690340

Spain - Madrid

Tel: 34-91-708-08-90
Fax: 34-91-708-08-91

UK - Wokingham

Tel: 44-118-921-5869
Fax: 44-118-921-5820

03/26/09

General Description

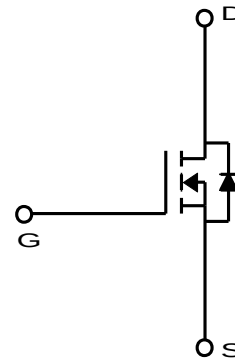
The MDP1921 uses advanced MagnaChip's MOSFET Technology, which provides high performance in on-state resistance, fast switching performance and excellent quality. MDP1921 is suitable device for DC/DC Converter and general purpose applications.

Features

- $V_{DS} = 100V$
- $I_D = 120A$ @ $V_{GS} = 10V$
- $R_{DS(ON)} < 4.5 m\Omega$ @ $V_{GS} = 10V$
- 100% UIL Tested
- 100% Rg Tested



TO-220



Absolute Maximum Ratings ($T_a = 25^\circ C$)

Characteristics		Symbol	Rating	Unit
Drain-Source Voltage		V_{DS}	100	V
Gate-Source Voltage		V_{GS}	± 20	V
Continuous Drain Current ⁽¹⁾	$T_c = 25^\circ C$ (Silicon Limited)	I_D	153	A
	$T_c = 25^\circ C$ (Package Limited)		120	
	$T_c = 100^\circ C$		97	
Pulsed Drain Current		I_{DM}	480	
Power Dissipation	$T_c = 25^\circ C$	P_D	223	W
	$T_c = 100^\circ C$		89	
Single Pulse Avalanche Energy ⁽²⁾		E_{AS}	609	mJ
Junction and Storage Temperature Range		T_J, T_{stg}	-55~150	$^\circ C$

Thermal Characteristics

Characteristics	Symbol	Rating	Unit
Thermal Resistance, Junction-to-Ambient ⁽¹⁾	$R_{\theta JA}$	62.5	$^\circ C/W$
Thermal Resistance, Junction-to-Case	$R_{\theta JC}$	0.56	

Ordering Information

Part Number	Temp. Range	Package	Packing	RoHS Status
MDP1921TH	-55~150°C	TO-220	Tube	Halogen Free

Electrical Characteristics (T_J =25°C)

Characteristics	Symbol	Test Condition	Min	Typ	Max	Unit
Static Characteristics						
Drain-Source Breakdown Voltage	BV _{DSS}	I _D = 250μA, V _{GS} = 0V	100	-	-	V
Gate Threshold Voltage	V _{GS(th)}	V _{DS} = V _{GS} , I _D = 250μA	2.0	2.9	4.0	
Drain Cut-Off Current	I _{DSS}	V _{DS} = 80V, V _{GS} = 0V	-	-	1.0	μA
Gate Leakage Current	I _{GSS}	V _{GS} = ±20V, V _{DS} = 0V	-	-	±0.1	
Drain-Source ON Resistance	R _{DS(on)}	V _{GS} = 10V, I _D = 50A	-	3.8	4.5	mΩ
Forward Transconductance	g _{fs}	V _{DS} = 10V, I _D = 50A	-	120	-	S
Dynamic Characteristics						
Total Gate Charge	Q _g	V _{DS} = 50V, I _D = 50A, V _{GS} = 10V	-	100	-	nC
Gate-Source Charge	Q _{gs}		-	27	-	
Gate-Drain Charge	Q _{gd}		-	26	-	
Input Capacitance	C _{iss}	V _{DS} = 40V, V _{GS} = 0V, f = 1.0MHz	-	6750	-	pF
Reverse Transfer Capacitance	C _{rss}		-	50	-	
Output Capacitance	C _{oss}		-	1300	-	
Turn-On Delay Time	t _{d(on)}	V _{GS} = 10V, V _{DS} = 50V, I _D = 50A, R _G = 3.0Ω	-	30.4	-	ns
Rise Time	t _r		-	28.8	-	
Turn-Off Delay Time	t _{d(off)}		-	93.0	-	
Fall Time	t _f		-	34.2	-	
Gate Resistance	R _g	f=1 MHz	-	2.5	-	Ω
Drain-Source Body Diode Characteristics						
Source-Drain Diode Forward Voltage	V _{SD}	I _S = 50A, V _{GS} = 0V	-	0.9	1.2	V
Body Diode Reverse Recovery Time	t _{rr}	I _F = 50A, dI/dt = 100A/μs	-	73		ns
Body Diode Reverse Recovery Charge	Q _{rr}		-	150		nC

Note :

1. Surface mounted FR-4 board by JEDEC (jesd51-7). Continuous current at T_c=25°C is silicon limited
2. E_{AS} is tested at starting T_j = 25°C, L = 1.0mH, I_{AS} = 28.0A, V_{GS} = 10V.

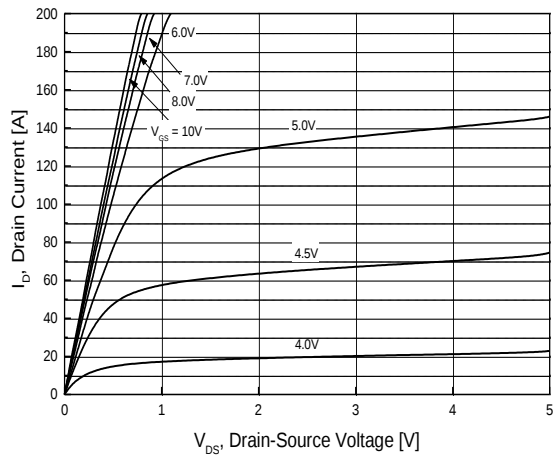


Fig.1 On-Region Characteristics

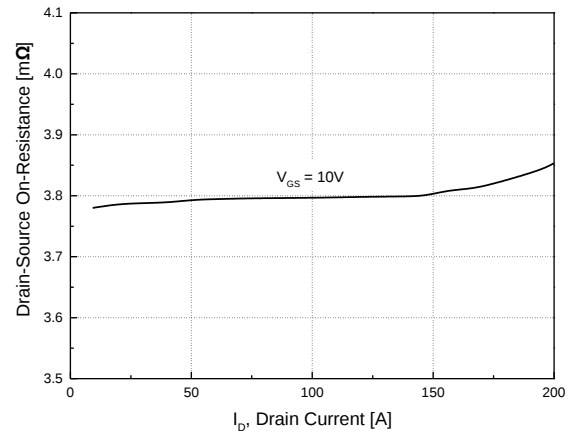


Fig.2 On-Resistance Variation with Drain Current and Gate Voltage

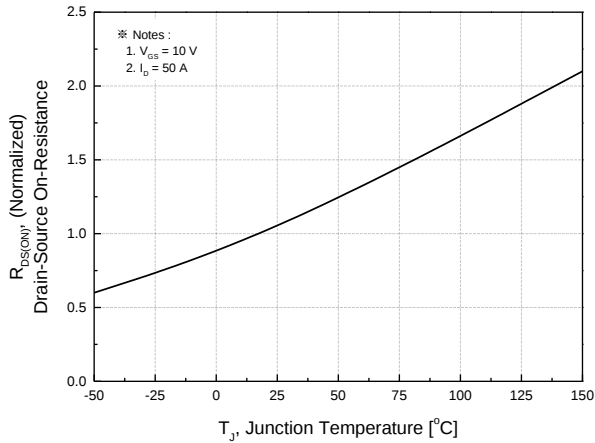


Fig.3 On-Resistance Variation with Temperature

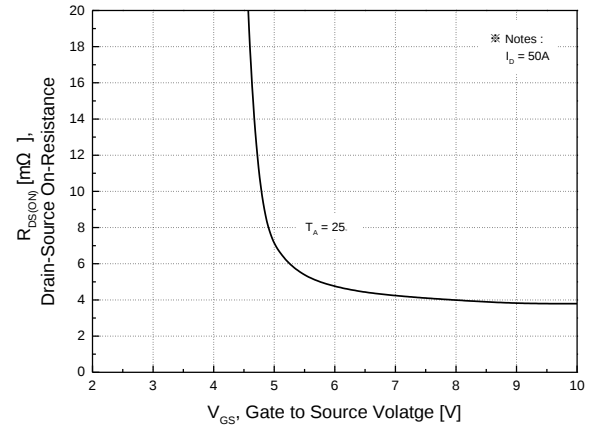


Fig.4 On-Resistance Variation with Gate to Source Voltage

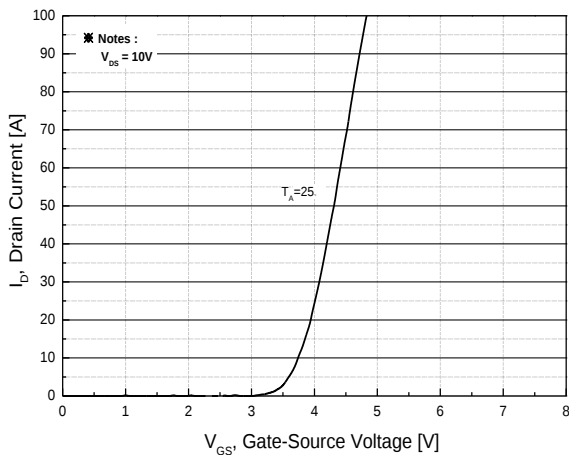


Fig.5 Transfer Characteristics

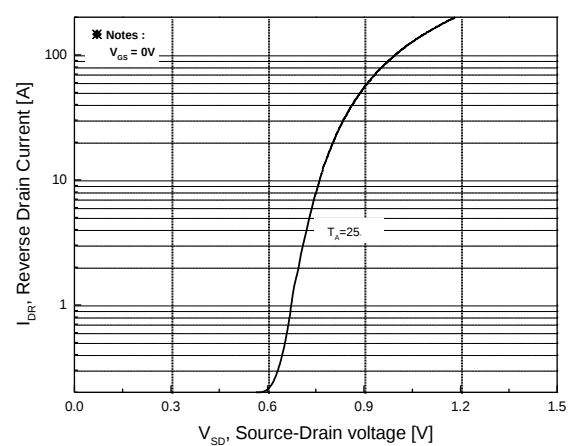
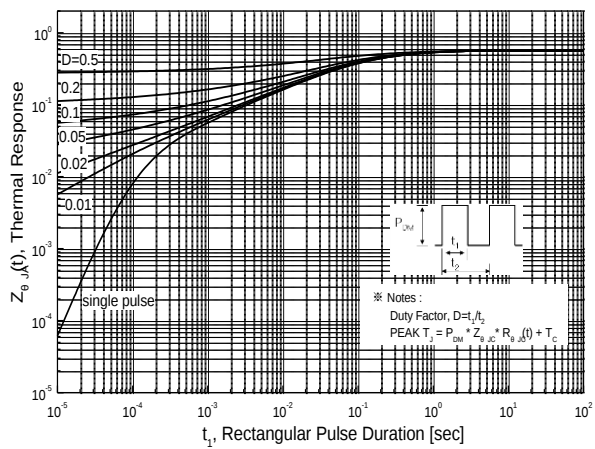
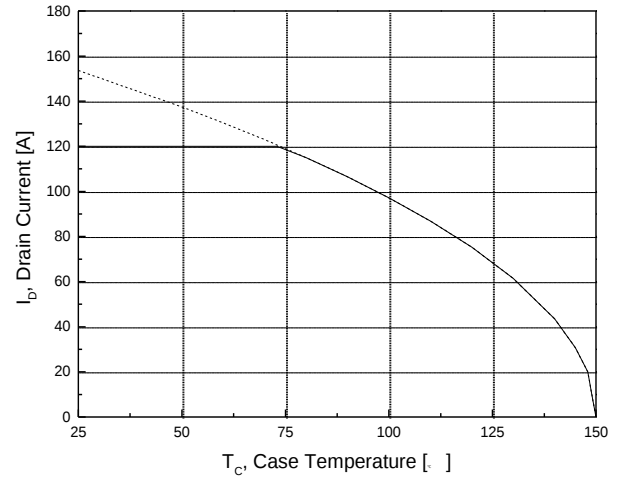
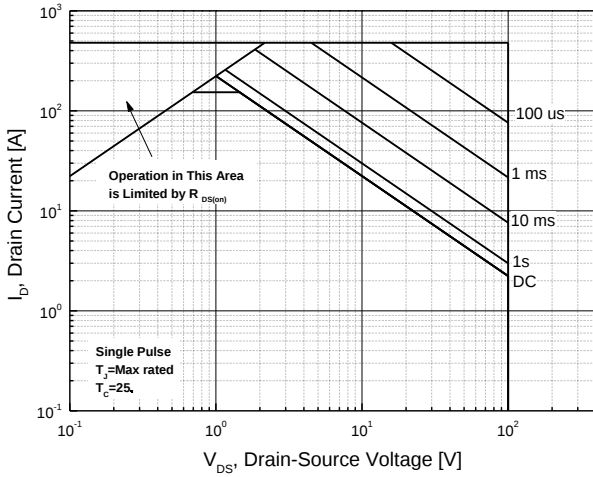
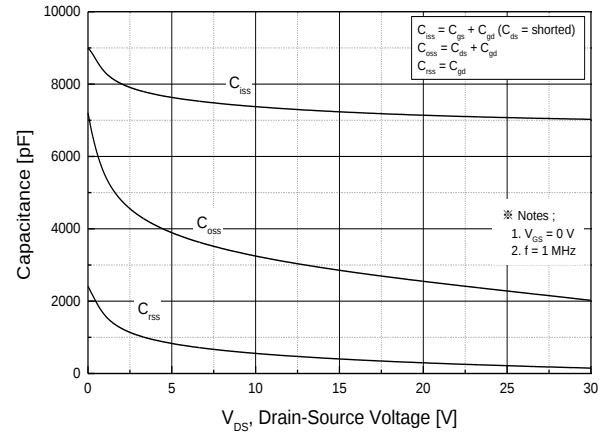
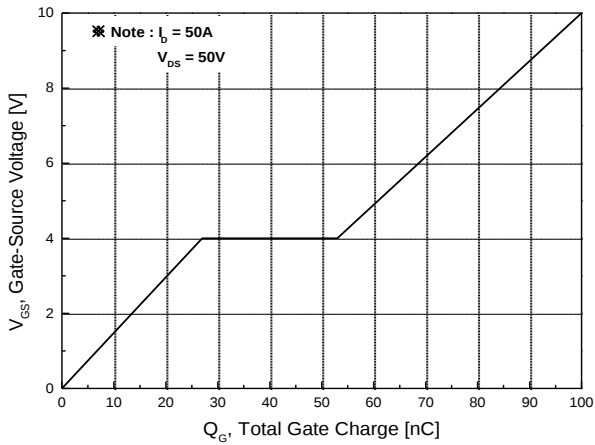


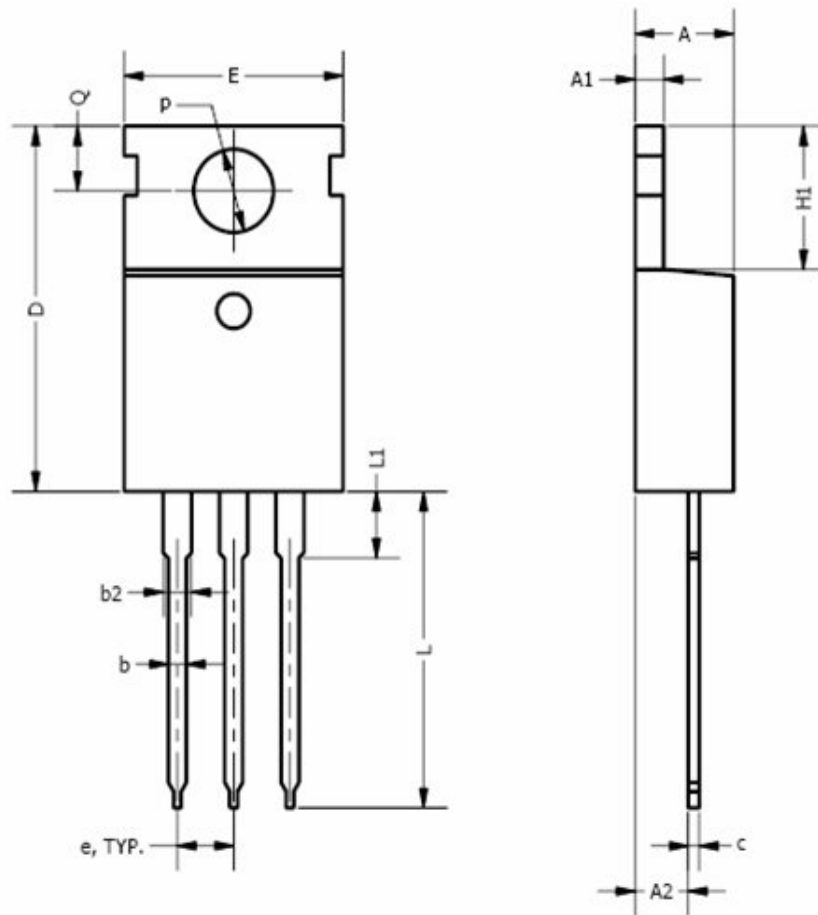
Fig.6 Body Diode Forward Voltage Variation with Source Current and Temperature



Package Dimension

3 Leads, TO-220

Dimensions are in millimeters unless otherwise specified



Symbol	Min	Nom	Max
A	3.56		4.83
A1	0.50		1.40
A2	2.03		2.92
b	0.38	0.69	1.02
b2	1.14	1.45	1.78
c	0.36		0.61
D	14.22		16.51
e	2.54 TYP		
E	9.65		10.67
H1	5.84		6.86
L	12.70		14.73
L1			6.35
ϕP	3.53		4.09
Q	2.54		3.43

DISCLAIMER:

The Products are not designed for use in hostile environments, including, without limitation, aircraft, nuclear power generation, medical appliances, and devices or systems in which malfunction of any Product can reasonably be expected to result in a personal injury. Seller's customers using or selling Seller's products for use in such applications do so at their own risk and agree to fully defend and indemnify Seller.

MagnaChip reserves the right to change the specifications and circuitry without notice at any time. MagnaChip does not consider responsibility for use of any circuitry other than circuitry entirely included in a MagnaChip product. [MagnaChip](#) is a registered trademark of MagnaChip Semiconductor Ltd.