



ΕΘΝΙΚΟ ΜΕΤΣΟΒΙΟ ΠΟΛΥΤΕΧΝΕΙΟ  
ΣΧΟΛΗ ΗΛΕΚΤΡΟΛΟΓΩΝ ΜΗΧΑΝΙΚΩΝ ΚΑΙ ΜΗΧΑΝΙΚΩΝ ΥΠΟΛΟΓΙΣΤΩΝ  
ΤΟΜΕΑΣ ΕΠΙΚΟΙΝΩΝΙΩΝ ΗΛΕΚΤΡΟΝΙΚΗΣ ΚΑΙ ΣΥΣΤΗΜΑΤΩΝ ΠΛΗΡΟΦΟΡΙΚΗΣ

## Απομακρυσμένος Έλεγχος Διακομιστή (Server)

ΔΙΠΛΩΜΑΤΙΚΗ ΕΡΓΑΣΙΑ

του

**ΚΟΥΤΣΙΑΝΟΠΟΥΛΟΥ ΚΩΝΣΤΑΝΤΙΝΟΥ**

**Επιβλέπων :** Σωτηριάδης Πέτρος-Παύλος  
Αναπληρωτής Καθηγητής Ε.Μ.Π.

Αθήνα, Ιούλιος 2019

Η σελίδα αυτή είναι σκόπιμα λευκή.



ΕΘΝΙΚΟ ΜΕΤΣΟΒΙΟ ΠΟΛΥΤΕΧΝΕΙΟ  
ΣΧΟΛΗ ΗΛΕΚΤΡΟΛΟΓΩΝ ΜΗΧΑΝΙΚΩΝ  
ΚΑΙ ΜΗΧΑΝΙΚΩΝ ΥΠΟΛΟΓΙΣΤΩΝ  
ΤΟΜΕΑΣ ΤΕΧΝΟΛΟΓΙΑΣ ΠΛΗΡΟΦΟΡΙΚΗΣ  
ΚΑΙ ΥΠΟΛΟΓΙΣΤΩΝ

## Απομακρυσμένος Έλεγχος Διακομιστή (Server)

### ΔΙΠΛΩΜΑΤΙΚΗ ΕΡΓΑΣΙΑ

του

**ΚΟΥΤΣΙΑΝΟΠΟΥΛΟΥ ΚΩΝΣΤΑΝΤΙΝΟΥ**

**Επιβλέπων :** Σωτηριάδης Πέτρος-Παύλος  
Αναπληρωτής Καθηγητής Ε.Μ.Π.

Εγκρίθηκε από την τριμελή εξεταστική επιτροπή την 16<sup>η</sup> Ιουλίου 2019.

(Υπογραφή)

.....  
Σωτηριάδης Πέτρος-Παύλος  
Αναπληρωτής Καθηγητής Ε.Μ.Π.

(Υπογραφή)

.....  
Σούντρης Δημήτριος  
Αναπληρωτής Καθηγητής Ε.Μ.Π.

(Υπογραφή)

.....  
Παπαβασιλείου Συμεών  
Καθηγητής Ε.Μ.Π.

Αθήνα, Ιούλιος 2019

(Υπογραφή)

.....

**ΚΟΥΤΣΙΑΝΟΠΟΥΛΟΣ ΚΩΝΣΤΑΝΤΙΝΟΣ**

Διπλωματούχος Ηλεκτρολόγος Μηχανικός και Μηχανικός Υπολογιστών Ε.Μ.Π.

© 2019 – All rights reserved

Απαγορεύεται η αντιγραφή, αποθήκευση και διανομή της παρούσας εργασίας, εξ ολοκλήρου ή τμήματος αυτής, για εμπορικό σκοπό. Επιτρέπεται η ανατύπωση, αποθήκευση και διανομή για σκοπό μη κερδοσκοπικό, εκπαιδευτικής ή ερευνητικής φύσης, υπό την προϋπόθεση να αναφέρεται η πηγή προέλευσης και να διατηρείται το παρόν μήνυμα. Ερωτήματα που αφορούν τη χρήση της εργασίας για κερδοσκοπικό σκοπό πρέπει να απευθύνονται προς τον συγγραφέα.

Οι απόψεις και τα συμπεράσματα που περιέχονται σε αυτό το έγγραφο εκφράζουν τον συγγραφέα και δεν πρέπει να ερμηνευθεί ότι αντιπροσωπεύουν τις επίσημες θέσεις του Εθνικού Μετσόβιου Πολυτεχνείου.

## Περίληψη

Σκοπός της διπλωματικής εργασίας ήταν η ανάπτυξη ενός πρωτότυπου συστήματος απομακρυσμένου ελέγχου υπολογιστών με στόχο τον πλήρη έλεγχο ενός διακομιστή (Server) σε περιπτώσεις όπου: α) χρειάζεται πρόσβαση στο BIOS, β) το λειτουργικό σύστημα είναι μη αποκρίσιμο και γ) η επέμβαση στο διακομιστή με προσθήκη υλικού (εσωτερικά) ή λογισμικού δεν είναι θεμιτή.

Συγκεκριμένα, έγινε σχεδίαση και κατασκευή ενός πρωτότυπου συστήματος απομακρυσμένου ελέγχου υπολογιστών, κύριο συστατικό του οποίου είναι το ενδιάμεσο στο διακομιστή και στον τελικό χρήστη υπολογιστικό σύστημα, το οποίο είναι επιφορτισμένο με τη μετάδοση της εικόνας από το διακομιστή προς τον τελικό χρήστη και ταυτόχρονα με τη μεταφορά των αλληλεπιδράσεων του χρήστη πίσω στον υπό έλεγχο υπολογιστή. Η σχεδίαση έγινε τόσο σε επίπεδο λογισμικού όσο και σε επίπεδο υλικού με τη χρήση κατάλληλων εργαλείων (π.χ. Microsoft Visual Studio – λογισμικό και Altium Designer – PCB Layouts).

Το πρωτότυπο σύστημα υποστηρίζει τη μετάδοση εικόνας μεγέθους 640x480 pixels με ρυθμό μετάδοσης μικρότερο των 4 fps και αλληλεπίδραση τελικού χρήστη και διακομιστή με τη χρήση πληκτρολογίου. Τέλος, η γενικότητα της αρχιτεκτονικής του συστήματος επιτρέπει την υλοποίησή του με πλήθος διαφορετικών τρόπων (π.χ. τρόπος λήψης εικόνας ή πρωτόκολλα διαδικτύου) ανάλογα με τις ανάγκες της εκάστοτε εφαρμογής.

**Λέξεις Κλειδιά:** Απομακρυσμένος έλεγχος υπολογιστών, μετάδοση εικόνας, αλληλεπίδραση, σχεδίαση υλικού, σχεδίαση λογισμικού.

Η σελίδα αυτή είναι σκόπιμα λευκή.

## **Abstract**

The aim of the diploma thesis was to develop a prototype remote computer control system aiming at complete Server control in cases where access to the BIOS is necessary, the operating system is unresponsive, or the intervention in the server with the addition of hardware (internal) or software is not desirable.

In particular, a prototype computer remote control system was designed and built, the main component of which is the remote control host system which is responsible for transmitting the image from the server to the end-user and simultaneously transferring the activity of the user back to the computer under control. The design was done at both software and hardware level using appropriate tools (e.g. Microsoft Visual Studio - software and Altium Designer - PCB Layouts).

The original system supports an image size of 640 x 480 pixels with a transmission rate of less than 4 fps as well as end-user to server interaction using a keyboard. Finally, the generality of the system architecture allows it to be implemented in a number of different ways (e.g. image acquisition mode, or Internet protocols) according to the needs of each application.

**Keywords:** Remote computer control, video streaming, user activity, hardware design, software design.

Η σελίδα αυτή είναι σκόπιμα λευκή.



## Ευχαριστίες

Η παρούσα διπλωματική εργασία εκπονήθηκε στο *Εργαστήριο Ηλεκτρονικής της Σχολής Ηλεκτρολόγων Μηχανικών και Μηχανικών Υπολογιστών του Εθνικού Μετσόβιου Πολυτεχνείου* κατά τα ακαδημαϊκά έτη της χρονικής περιόδου Μαρτίου 2018-Ιουλίου 2019.

Θα ήθελα να ευχαριστήσω ιδιαίτερα τον επιβλέποντα καθηγητή κ. Σωτηριάδη Πέτρο-Παύλο που με εμπιστεύθηκε αναθέτοντάς μου τη διπλωματική αυτή εργασία.

Επίσης, θα ήθελα να ευχαριστήσω τον υποψήφιο διδάκτορα κ. Ασημακοπούλο Κωνσταντίνο για την καθοδήγησή του και τη βοήθειά του καθ' όλη τη διάρκεια της εργασίας, όπως επίσης και τον υποψήφιο διδάκτορα κ. Τέμενο Νικόλαο για την πολύτιμη βοήθεια και τις υποδείξεις του στο κομμάτι της ψηφιακής σχεδίασης.

Τέλος, θα ήθελα να εκφράσω την ευγνωμοσύνη μου προς την οικογένειά μου, καθώς η επιτυχής ολοκλήρωση των σπουδών μου στο Εθνικό Μετσόβιο Πολυτεχνείο θα ήταν αδύνατη χωρίς την υποστήριξή της σε όλα τα επίπεδα.

## Πίνακας περιεχομένων

Περίληψη .....	iii
Abstract .....	v
Ευχαριστίες .....	vii
Κατάλογος εικόνων.....	x
Κατάλογος σχημάτων.....	xi
<b>1 Εισαγωγή.....</b>	<b>1</b>
1.1 Απομακρυσμένος Έλεγχος Υπολογιστών .....	1
1.2 Αντικείμενο Διπλωματικής.....	2
1.3 Οργάνωση Κειμένου .....	3
<b>2 Πρωτόκολλα επικοινωνίας.....</b>	<b>4</b>
2.1 Πρωτόκολλα επικοινωνίας δικτύου.....	4
2.1.1 Μοντέλο αναφοράς OSI .....	5
2.1.2 TCP/IP.....	5
2.2 Πρωτόκολλα επικοινωνίας ολοκληρωμένων κυκλωμάτων .....	6
2.2.1 $\dot{P}C$ .....	7
2.2.2 SPI.....	8
2.2.3 SWD.....	9
2.2.4 FIFO 245.....	9
2.2.5 USB.....	10
<b>3 Γραφικά υπολογιστών .....</b>	<b>12</b>
3.1 Χρωματικός χώρος, δειγματοληψία και συμπίεση .....	13
3.1.1 Χρωματικοί χώροι .....	13
3.1.2 Δειγματοληψία και συμπίεση.....	15
3.2 Μετάδοση εικόνας από τον υπολογιστή στην οθόνη.....	16
3.2.1 VGA.....	16
3.2.2 DVI.....	19
3.3 Εργαλεία επεξεργασίας εικόνας και βίντεο .....	20
<b>4 Περιγραφή Υλικού.....</b>	<b>22</b>
4.1 Ψηφιοποιητές βίντεο .....	22
4.1.1 Μετατροπείς από αναλογικό σε ψηφιακό.....	22
4.1.2 Ψηφιοποιητής βίντεο ADV7181D.....	23

4.2	FPGAs .....	25
4.2.1	<i>Τι είναι τα FPGAs;</i> .....	25
4.2.2	<i>Xilinx Spartan-6 FPGAs</i> .....	26
4.2.2	<i>Προγραμματισμός FPGAs</i> .....	27
4.3	Μικροεπεξεργαστές ARM(STM32) .....	27
4.3.1	<i>Σύντομο ιστορικό ARM</i> .....	27
4.3.2	<i>ARM-Cortex-M0+</i> .....	27
4.4	Ethernet Switch KSZ8895 .....	30
<b>5</b>	<b>Σχεδίαση και υλοποίηση .....</b>	<b>32</b>
5.1	Γενική αρχιτεκτονική του συστήματος.....	32
5.1.1	<i>Βασικές απαιτήσεις</i> .....	32
5.1.1	<i>Βασικές λειτουργίες</i> .....	33
5.2	Αρχιτεκτονική υλικού .....	34
5.2.1	<i>VGA-&gt;USB</i> .....	34
5.2.2	<i>Ethernet Switch</i> .....	41
5.3	Λογισμικό.....	42
5.3.1	<i>Εφαρμογή απομακρυσμένου ελέγχου</i> .....	43
5.3.2	<i>Βοηθητικές εφαρμογές</i> .....	46
5.4	Σχηματικά διαγράμματα πλακετών .....	48
5.4.1	<i>Σχηματικά διαγράμματα και PCB Layout της πλακέτας VGA-&gt;USB</i> .....	49
5.4.1	<i>Σχηματικό διάγραμμα και PCB Layout της πλακέτας Ethernet Switch</i> .....	57
<b>6</b>	<b>Διάταξη, έλεγχος λειτουργίας και αποτελέσματα.....</b>	<b>59</b>
6.1	Διάταξη ελέγχου λειτουργίας .....	59
6.2	Έλεγχος λειτουργίας και αποτελέσματα .....	61
<b>7</b>	<b>Επίλογος .....</b>	<b>62</b>
7.1	Σύνοψη και συμπεράσματα .....	62
7.2	Μελλοντικές επεκτάσεις.....	62
<b>8</b>	<b>Πηγές και βιβλιογραφία .....</b>	<b>64</b>

## Κατάλογος εικόνων

Εικόνα 1: Μοντέλο OSI (Πηγή [53]) .....	5
Εικόνα 2: Σύγκριση TCP και μοντέλου OSI (Πηγή [41]) .....	6
Εικόνα 3: Χρωματικά μοντέλα RGB και CMYK (Πηγή [48]) .....	14
Εικόνα 4: Παράδειγμα επιπέδου U-V για $Y=0.5$ (Πηγή [47]) .....	15
Εικόνα 5: Αρχικά βήματα λήψης και επεξεργασίας εικόνας (Πηγή [46]) .....	16
Εικόνα 6: Σήματα VGA σε ένα βύσμα D-Sub 15 (Πηγή: [44]) .....	19
Εικόνα 7: Κατηγορίες επεξεργαστών ARM (Πηγή [15]).....	28
Εικόνα 8: Αρχιτεκτονική μικροεπεξεργαστή ARM Cortex-M0+ (Πηγή: [55]) .....	29
Εικόνα 9: Αρχιτεκτονική μικροεπεξεργαστή STM32L052K6 (Πηγή [56]).....	30
Εικόνα 10: Εφαρμογή Front End.....	45
Εικόνα 11: Βοηθητική εφαρμογή προγραμματισμού του FPGA .....	47
Εικόνα 12: Βοηθητική εφαρμογή ρύθμισης του ολοκληρωμένου ADV7181D.....	48
Εικόνα 13: Τροφοδοσία του ADV7181D.....	49
Εικόνα 14: Τροφοδοσία του FT602 .....	50
Εικόνα 15: Τροφοδοσία του FPGA και του μικροελεγκτή .....	51
Εικόνα 16: Διασύνδεση του ADV7181D.....	52
Εικόνα 17: Διασύνδεση του FT602.....	53
Εικόνα 18: Διασύνδεση του FPGA .....	54
Εικόνα 19: Διασύνδεση του μικροελεγκτή.....	55
Εικόνα 20: Τελικό PCB Layout της πλακέτας VGA->USB .....	56
Εικόνα 21: Σχηματικό διάγραμμα του Ethernet Switch .....	57
Εικόνα 22: Τελικό PCB Layout της πλακέτας Ethernet Switch.....	58
Εικόνα 23: Beagleboard-xm και VGA->USB κατά την διάρκεια της δοκιμής.....	60
Εικόνα 24: Η πλακέτα VGA->USB κατά την διάρκεια της δοκιμής .....	60
Εικόνα 25: Δοκιμαστική διάταξη λειτουργίας .....	60

## Κατάλογος σχημάτων

Σχημα 1: Πρωτόκολλο I <sup>2</sup> C (Πηγή [htt2]).....	8
Σχημα 2: Πρωτόκολλο SPI (Πηγή [50]).....	9
Σχημα 3: Πρωτόκολλο FIFO 245 (Πηγή [49]).....	10
Σχημα 4: Τοπολογία πρωτοκόλλου USB (Πηγή [13]) .....	11
Σχημα 5: Χρονισμός VGA (Πηγή [45]) .....	17
Σχημα 6: Πρωτόκολλο DVI (Πηγή [19]) .....	20
Σχημα 7: Εσωτερική αρχιτεκτονική ψηφιοποιητή ADV7181D (Πηγή [40]).....	23
Σχημα 8: Παράδειγμα γενικής αρχιτεκτονικής της εσωτερικής δομής ενός FPGA (Πηγή [8]) .....	25
Σχημα 9: Γενική δομή λογικού κελιού (Πηγή [9]).....	26
Σχημα 10: Παράδειγμα διασύνδεσης ενός μεταγωγέα δικτύου (Πηγή [42] ) .....	31
Σχήμα 11: Γενική αρχιτεκτονική του συστήματος απομακρυσμένου ελέγχου .....	33
Σχημα 12: Αρχιτεκτονικό διάγραμμα του remote server control host .....	34
Σχημα 13: Αρχιτεκτονικό διάγραμμα του συστήματος VGA->USB .....	36
Σχημα 14: Αρχιτεκτονικό διάγραμμα του ψηφιακού κυκλώματος που υλοποιείται στο FPGA .....	38
Σχημα 15: Διάγραμμα ροής σταδίου εισόδου .....	40
Σχημα 16: Διάγραμμα ροής σταδίου εξόδου.....	41
Σχημα 17: Αρχιτεκτονικό διάγραμμα του Ethernet Switch.....	42
Σχημα 18: Δομή εφαρμογής λογισμικού του συστήματος απομακρυσμένου ελέγχου .....	44
Σχημα 19: Δομή βοηθητικών εφαρμογών και της εφαρμογής του μικροελεγκτή.....	47

# 1

## *Εισαγωγή*

### *1.1 Απομακρυσμένος Έλεγχος Υπολογιστών*

Οι ηλεκτρονικοί υπολογιστές χρησιμοποιούνται ευρέως σε ποικίλες εφαρμογές. Ανάμεσα σε αυτές τις εφαρμογές είναι και αυτές στις οποίες ο χρήστης δεν έχει κάθε στιγμή φυσική πρόσβαση στον υπολογιστή. Για παράδειγμα, δε μπορεί κάποιος να έχει φυσική πρόσβαση σε έναν υπολογιστή που βρίσκεται στο βάθος του ωκεανού και συλλέγει μετρήσεις από αισθητήρες. Ένα ακόμα παράδειγμα σχετίζεται με το διακομιστή (Server) μίας ιστοσελίδας όταν ο διαχειριστής της μπορεί να μην έχει πρόσβαση κάθε στιγμή στον υπολογιστή αυτό, διότι ο χώρος εργασίας του μπορεί να βρίσκεται αρκετά μακριά από τον χώρο στον οποίο έχει στηθεί ο διακομιστής. Για τις περιπτώσεις αυτές, όπου είναι απαραίτητος ο έλεγχος ενός υπολογιστή χωρίς όμως να υπάρχει δυνατότητα για φυσική πρόσβαση σε αυτόν, επινοήθηκαν διάφορα συστήματα για τον απομακρυσμένο έλεγχο υπολογιστών.

Ο σκοπός ενός συστήματος απομακρυσμένου ελέγχου υπολογιστών, είναι να παρέχει στον τελικό χρήστη έναν τρόπο και μία διεπαφή με τα οποία ο χρήστης θα μπορεί να έχει πρόσβαση στο απομακρυσμένο μηχάνημα. Οι λειτουργίες που θα πρέπει να παρέχει στον χρήστη ένα τέτοιο σύστημα μπορούν να ποικίλουν ανάλογα με το είδος της εφαρμογής· μπορούν όμως αυτές να ενταχθούν σε κάποιες γενικές κατηγορίες:

- Εκκίνηση, αποσύνδεση ή επανεκκίνηση του υπολογιστή,
- Πρόσβαση στα περιφερειακά του υπολογιστή (εκτυπωτές, σκληροί δίσκοι, κάμερες κ.τ.λ.),
- Εγκατάσταση/απεγκατάσταση λογισμικού, διαχείριση χρηστών και γενικότερα του υπολογιστικού συστήματος,
- Παρακολούθηση της εικόνας του υπολογιστή κάθε στιγμή (απομακρυσμένη επιφάνεια εργασίας, ή τερματικό).

Παραδείγματα τέτοιων συστημάτων αποτελούν αρκετά λογισμικά όπως το SSH (Secure Shell) και το TeamViewer. Το πρώτο (SSH) παρέχει ένα ασφαλές τερματικό για την επικοινωνία με τον υπό έλεγχο υπολογιστή, ενώ το δεύτερο (TeamViewer) λειτουργεί ως σύστημα ελέγχου απομακρυσμένης επιφάνειας εργασίας. Τα συστήματα αυτά επιτρέπουν τον απομακρυσμένο έλεγχο μέσω του Ίντερνετ ή γενικά κάποιου δικτύου. Πέρα από τις λύσεις που στηρίζονται καθαρά στο λογισμικό, υπάρχουν και λύσεις που περιλαμβάνουν και υλικό, όπως είναι τα συστήματα προέκτασης VGA (Video Graphics Array) με ταυτόχρονη υποστήριξη για ποντίκι και πληκτρολόγιο. Αυτά τα συστήματα, σε αντίθεση με τα συστήματα λογισμικού, παρέχουν απλές επεκτάσεις των πρωτοκόλλων VGA και USB για σχετικά μικρές αποστάσεις (10-100μέτρα).

## ***1.2 Αντικείμενο Διπλωματικής***

Η εργασία αυτή πραγματεύεται τη σχεδίαση και τη δημιουργία ενός συστήματος απομακρυσμένου ελέγχου υπολογιστή, προσανατολισμένο στη χρήση του ελέγχου διακομιστών (Servers). Ο σκοπός του συστήματος είναι ο έλεγχος του διακομιστή αφενός σε περιπτώσεις σφάλματος, όπου το λειτουργικό σύστημα δε μπορεί να ανταποκριθεί και αφετέρου, σε περιπτώσεις όπου χρειάζεται η πρόσβαση στο BIOS (Basic Input Output System) για αλλαγή των βασικών ρυθμίσεων του. Το σύστημα θα περιλαμβάνει τόσο λογισμικό όσο και υλικό με σκοπό την εύκολη διασύνδεσή του στον υπό\_έλεγχο υπολογιστή, αλλά και τον πλήρη έλεγχό του ακόμα και σε περίπτωση κάποιου σοβαρού σφάλματος στη λειτουργία του (π.χ. αποτυχία φόρτωσης του λειτουργικού συστήματος, όπου τα λογισμικά απομακρυσμένου ελέγχου δεν αποτελούν λύση). Επιπλέον το σύστημα αυτό θα παρέχει έλεγχο μέσω της χρήσης του διαδικτύου, γεγονός που το καθιστά ιδανικό για κάθε είδους εφαρμογές ελέγχου υπολογιστών.

### **1.3 Οργάνωση Κειμένου**

Η παρούσα εργασία είναι οργανωμένη σε 7 κεφάλαια ως εξής:

Κεφάλαιο 2: Γίνεται μία σύντομη αναφορά στα πρωτόκολλα επικοινωνίας που χρησιμοποιήθηκαν στην εργασία.

Κεφάλαιο 3: Παρουσιάζονται οι βασικές αρχές των γραφικών των υπολογιστών.

Κεφάλαιο 4: Περιγράφονται τα κυριότερα ηλεκτρονικά στοιχεία που χρησιμοποιήθηκαν για την υλοποίηση της εργασίας.

Κεφάλαιο 5: Παρατίθεται αναλυτικά η αρχιτεκτονική και η διαδικασία σχεδίασης του συστήματος απομακρυσμένου ελέγχου.

Κεφάλαιο 6: Παρουσίαση της διάταξης ελέγχου της λειτουργίας του συστήματος και των αποτελεσμάτων του ελέγχου.

Κεφάλαιο 7: Γίνεται λόγος για πιθανές επεκτάσεις και βελτιστοποιήσεις του συστήματος.

Σημείωση: Ο πηγαίος κώδικας όλων των προγραμμάτων που συγγράφηκαν για τις ανάγκες της εργασίας παρατίθεται στην ηλεκτρονική τοποθεσία:

<https://github.com/kkoutisianopoulos/Remote-Server-Control-Diploma-Thesis.git>



# 2

## *Πρωτόκολλα επικοινωνίας*

Από τις απαρχές της ανθρωπότητας η ανάγκη της επικοινωνίας οδήγησε τον άνθρωπο στο να βρίσκει συνεχώς νέους τρόπους και μέσα επικοινωνίας σύμφωνα πάντα με την τεχνολογική και επιστημονική εξέλιξη. Σήμερα με την ραγδαία ανάπτυξη της τεχνολογίας (π.χ. προηγμένα ολοκληρωμένα κυκλώματα και διαδίκτυο) είναι απαραίτητη η επικοινωνία όχι μόνο μεταξύ των ανθρώπων, αλλά και μεταξύ των ηλεκτρονικών συσκευών που χρησιμοποιούνται ευρέως). Για την επικοινωνία μεταξύ των συσκευών έχουν αναπτυχθεί καλά καθορισμένα πρότυπα επικοινωνίας με καλά καθορισμένους κανόνες, τα οποία ονομάζονται πρωτόκολλα επικοινωνίας. Τα πρωτόκολλα αυτά μπορεί να χρησιμοποιούνται για την μεταφορά δεδομένων μεταξύ απομακρυσμένων συσκευών (πρωτόκολλα επικοινωνίας διαδικτύου), ή μεταξύ ολοκληρωμένων κυκλωμάτων. Τα πρωτόκολλα κάθε κατηγορίας είναι φτιαγμένα ώστε να παρέχουν πλεονεκτήματα (π.χ. ταχύτητα μετάδοσης δεδομένων, ασφάλεια) για την εκάστοτε χρήση. Στο κεφάλαιο αυτό θα γίνει μία σύντομη αναφορά στα πρωτόκολλα δικτύου, καθώς και στα πρωτόκολλα επικοινωνίας μεταξύ ολοκληρωμένων τα οποία έχουν χρησιμοποιηθεί στην παρούσα εργασία.

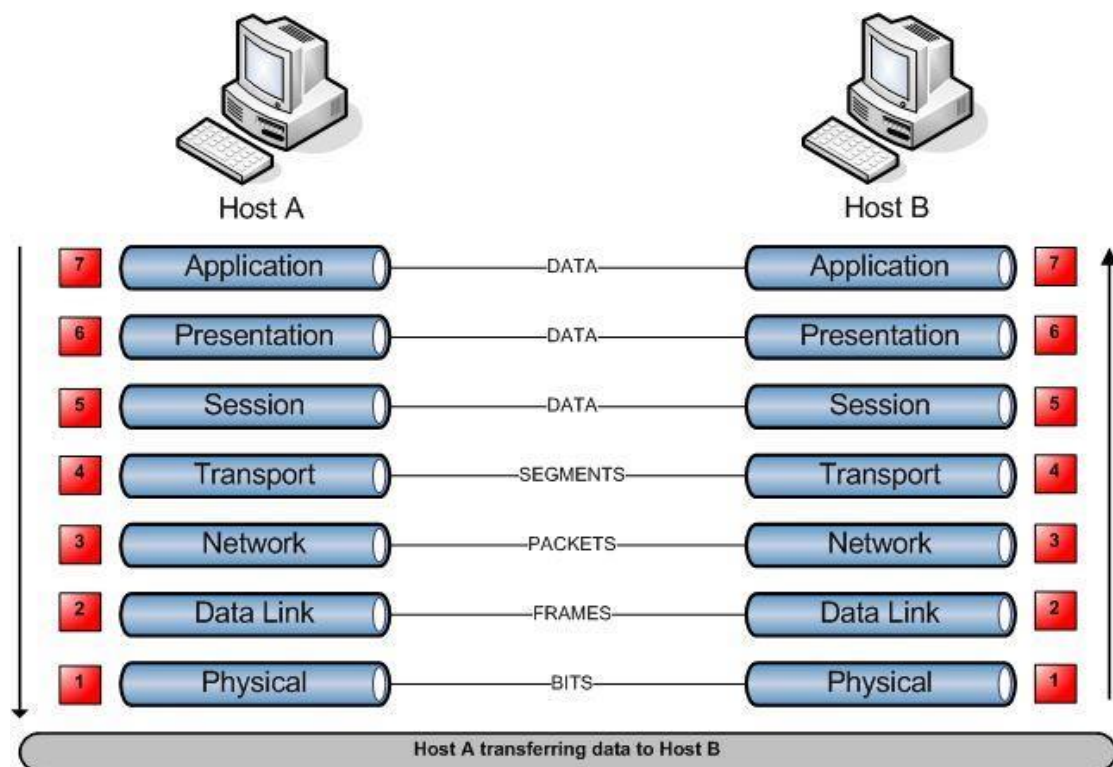
### *2.1 Πρωτόκολλα επικοινωνίας δικτύου*

Η ανάπτυξη των δικτύων, δηλαδή κάθε τύπου δικτύου σύνδεσης υπολογιστών ή συσκευών καθώς και του διαδικτύου (internet), έκανε επιτακτική την ανάγκη για τη

δημιουργία πρωτοκόλλων καθώς και συνόλων πρωτοκόλλων (στοίβες πρωτοκόλλων), τα οποία θα αναλαμβάνουν το κομμάτι επικοινωνίας των συσκευών από το επίπεδο της εφαρμογής μέχρι και το φυσικό επίπεδο, έτσι ώστε η μεταφορά των δεδομένων να γίνεται γρήγορα, αξιόπιστα και με ασφάλεια. Τα πρωτόκολλα αυτά σχεδιάστηκαν με βάση ένα συγκεκριμένο μοντέλο, το μοντέλο αναφοράς OSI για το οποίο θα γίνει λόγος στη συνέχεια.

### 2.1.1 Μοντέλο αναφοράς OSI

Το μοντέλο αναφοράς OSI (Open Systems Interconnection) αναπτύχθηκε από τον Διεθνή Οργανισμό Προτύπων (International Standards Organization) και αποτελεί ένα πρότυπο αναφοράς για την ανάπτυξη πρωτοκόλλων διασύνδεσης μεταξύ συστημάτων. Το πρότυπο αυτό καθορίζει τα διάφορα επίπεδα (σύνολο 7) που πρέπει να υπάρχουν για την επικοινωνία των συστημάτων, με τα πρωτόκολλα κάθε επιπέδου να είναι σαφώς διαχωρισμένα. Το πρότυπο αυτό είναι πολύ γενικό και μπορεί να χρησιμοποιηθεί για την ανάπτυξη οποιουδήποτε πρωτοκόλλου διασύνδεσης το γενικό σχήμα του να φαίνεται στην επόμενη εικόνα:

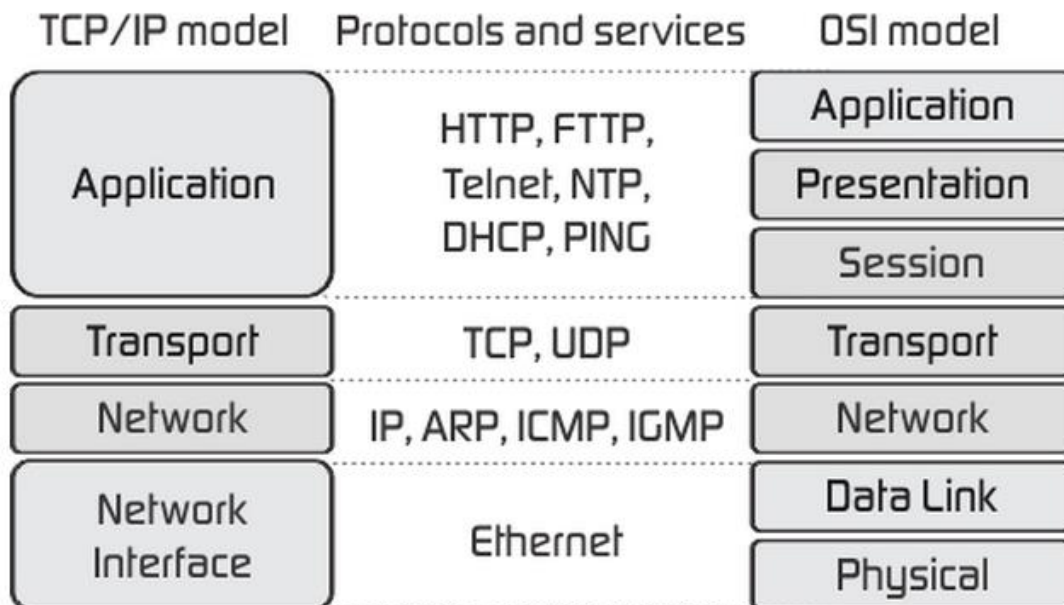


Εικόνα 1: Μοντέλο OSI (Πηγή [53])

### 2.1.2 TCP/IP

Το μοντέλο αναφοράς TCP/IP, όπως και το μοντέλο αναφοράς OSI, χρησιμεύει για τη σχεδίαση πρωτοκόλλων διασύνδεσης και πήρε το όνομα του από τα δύο κυριότερα πρωτόκολλα που περιέχει. Τα δύο αυτά πρωτόκολλα είναι το TCP και το IP με κάθε ένα από

τα δύο να βρίσκεται σε διαφορετικό επίπεδο του μοντέλου. Σε αντιδιαστολή με τα 7 επίπεδα του μοντέλου OSI, το μοντέλο TCP/IP έχει μόνο 4 επίπεδα (εικόνα 2). Μεταξύ των δύο μοντέλων αναφοράς, υπάρχει μία αντιστοιχία η οποία φαίνεται στην ίδια εικόνα.



Εικόνα 2: Σύγκριση TCP και μοντέλου OSI (Πηγή [41])

Στο κατώτερο επίπεδο του μοντέλου TCP/IP βρίσκεται το πρωτόκολλο Ethernet το οποίο είναι υπεύθυνο για την επικοινωνία μέσω του διαθέσιμου υλικού. Στο αμέσως επόμενο επίπεδο, το επίπεδο του διαδικτύου, βρίσκεται το πρωτόκολλο IP το οποίο είναι υπεύθυνο για τη μεταφορά των πακέτων από τον αποστολέα στον παραλήπτη. Τέλος, επάνω από το επίπεδο διαδικτύου βρίσκεται το επίπεδο μεταφοράς στο οποίο τα δύο πρωτόκολλα που κυριαρχούν είναι τα TCP και UDP. Τα δύο αυτά πρωτόκολλα διαφέρουν ως την αξιοπιστία της μεταφοράς των πακέτων στον προορισμό τους. Το TCP εξασφαλίζει την παράδοση των πακέτων στον προορισμό τους, ενώ το UDP στέλνει τα πακέτα χωρίς η παράδοση στον προορισμό τους να είναι εγγυημένη. Ενώ θεωρητικά φαίνεται να υπερισχύει το TCP έναντι του UDP, το UDP μπορεί να χρησιμοποιηθεί σε εφαρμογές όπου δεν δημιουργείται πρόβλημα από την απώλεια κάποιων πακέτων και μπορεί να πετύχει υψηλότερες ταχύτητες μετάδοσης από το TCP (εφόσον δεν υπάρχει επιβράδυνση λόγω της επιβεβαίωσης).

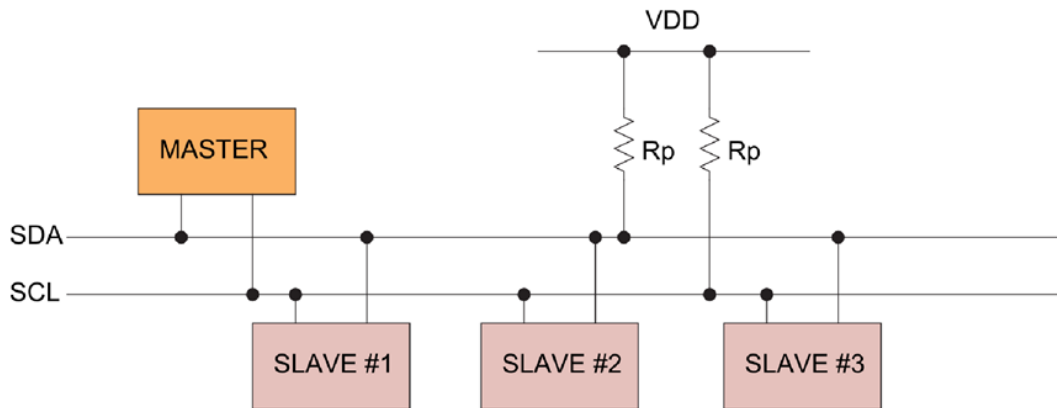
## 2.2 Πρωτόκολλα επικοινωνίας ολοκληρωμένων κυκλωμάτων

Σε κάθε ηλεκτρονικό σύστημα (π.χ. υπολογιστές, οθόνες, εγκέφαλος αυτοκινήτου) συνυπάρχουν από λίγα έως πάρα πολλά ολοκληρωμένα κυκλώματα, όπως μικροελεγκτές, αισθητήρες, μνήμες κ.α., τα οποία πρέπει να συνεργαστούν για να επιτύχουν κάποια

λειτουργία. Για να συνεργαστούν αυτά τα κυκλώματα θα πρέπει με κάποιο τρόπο να επικοινωνήσουν. Για αυτόν το λόγο αναπτύχθηκαν τα πρωτόκολλα επικοινωνίας μεταξύ ολοκληρωμένων κυκλωμάτων τα οποία είναι εστιασμένα στο να παρέχουν εύκολη, άμεση και αξιόπιστη διασύνδεση των στοιχείων ενός ηλεκτρονικού συστήματος. Τα πρωτόκολλα αυτά μπορεί να είναι παράλληλα (όπως π.χ. το FIFO 245 της FTDI), μπορεί όμως να είναι και σειριακά (π.χ. I<sup>2</sup>C). Κάθε πρωτόκολλο έχει τα πλεονεκτήματα και τα μειονεκτήματά του έναντι των υπολοίπων και η χρήση του δικαιολογείται από τις απαιτήσεις του εκάστοτε συστήματος. Παρακάτω γίνεται μία σύντομη αναφορά στα πρωτόκολλα επικοινωνίας μεταξύ ολοκληρωμένων κυκλωμάτων τα οποία χρησιμοποιήθηκαν στα πλαίσια αυτής της εργασίας.

### 2.2.1 I<sup>2</sup>C

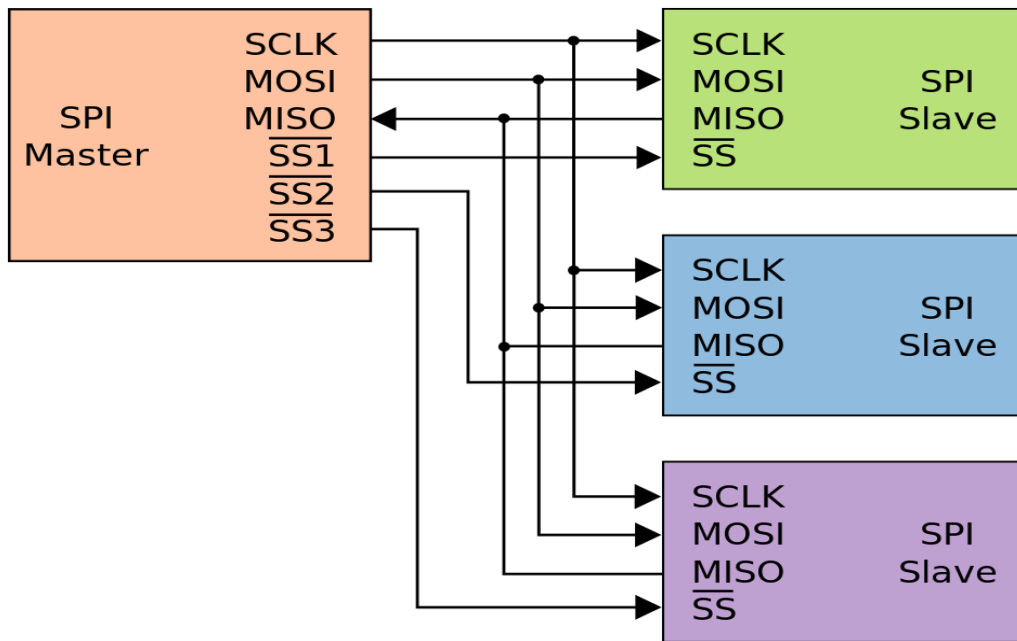
Το I<sup>2</sup>C (Inter Integrated Circuit) δημιουργήθηκε το 1982 από την Philips Semiconductor (σήμερα NXP Semiconductor) και είναι ένας σειριακός διάλογος δύο καλωδίων μέσω των οποίων γίνεται η αποστολή των δεδομένων. Στο διάυλο αυτό, μπορούν να συνδεθούν πολλοί masters και πολλοί slaves χωρίς να χρειάζονται περισσότερα από δύο καλώδια. Τα δύο σήματα του διαύλου είναι τα SDA (Serial Data) και SCK (Serial Clock). Έτσι τα δεδομένα μεταφέρονται μέσω του σήματος SDA και χρονίζονται με το σήμα SCK. Το σειριακό ρολόι παρέχεται κάθε φορά από τον εκάστοτε master και οι slaves έχουν την υποχρέωση να αλληλοεπιδράσουν στο διάυλο με βάση αυτό το ρολόι. Η διευθυνσιοδότηση γίνεται με 7 ή 10 bit και 1 επιπλέον bit το οποίο σηματοδοτεί στο slave εάν θα γίνει ανάγνωση ή εγγραφή. Όλοι οι slaves που είναι συνδεδεμένοι στο διάυλο διαβάζουν τη διεύθυνση που στέλνει ο master, αλλά απαντά μόνο ο slave με την κατάλληλη διεύθυνση. Ο διάυλος φαίνεται σχηματικά στο σχήμα 1. Παρά το ότι το I<sup>2</sup>C αποτελεί έναν πολύ απλό, βολικό (λίγα σήματα) και κοινώς αποδεκτό τρόπο επικοινωνίας, έχει περιορισμούς ως προς την ταχύτητα (μερικά Mbps μέγιστος ρυθμός μετάδοσης). Για τον λόγο αυτό χρησιμοποιείται πλέον για την επικοινωνία μεταξύ περιφερειακών, σε ένα ηλεκτρονικό σύστημα (π.χ. μικροελεγκτής με αισθητήρες σε ένα ενσωματωμένο σύστημα).



Σχημα 1: Πρωτόκολλο I<sup>2</sup>C (Πηγή [52])

### 2.2.2 SPI

Το SPI (Serial Peripheral Interface) αναπτύχθηκε από την εταιρεία Motorola τη δεκαετία του 1980 και αποτελεί έναν σύγχρονο σειριακό δίαυλο επικοινωνίας μεταξύ ολοκληρωμένων ή ενσωματωμένων συστημάτων. Ο δίαυλος αποτελείται από 3+n σήματα όπου ν ο αριθμός των slaves που είναι συνδεδεμένοι σε αυτόν· υπάρχει δηλαδή ένα ξεχωριστό σήμα select για κάθε slave. Την επικοινωνία ελέγχει και ρυθμίζει ο master. Τα 3 σήματα του διαύλου(πέραν των selects) είναι τα MOSI (Master Out Slave In) και MISO (Master In Slave Out) μέσω των οποίων γίνεται η μεταφορά δεδομένων, καθώς και του SCLK (Serial Clock) σύμφωνα με το οποίο είναι χρονισμένες όλες οι αλληλεπιδράσεις στο δίαυλο. Το πρωτόκολλο αυτό, όπως και το I<sup>2</sup>C, χρησιμοποιείται ευρέως και σε σχέση με το τελευταίο μπορεί να παρέχει αρκετά μεγάλες ταχύτητες μετάδοσης. Το μειονέκτημά του είναι ότι δεν υπάρχει κάποιο κοινώς αποδεκτό πρότυπο όσον αφορά τις εντολές που μπορεί να υποστηρίξει, αλλά και τον τρόπο χρονισμού(π.χ δεδομένα στην άνοδο ή στην κάθοδο του ρολογιού). Επομένως κάποιος θα πρέπει να είναι προσεκτικός ως προς την συμβατότητα των στοιχείων υλικού που θέλει να χρησιμοποιήσει. Το διάγραμμα ενός τυπικού διαύλου με ξεχωριστή επιλογή (select) για κάθε slave φαίνεται στο σχήμα 2.



Σχημα 2: Πρωτόκολλο SPI (Πηγή [50])

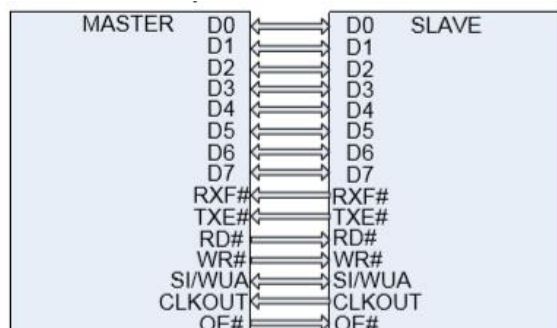
### 2.2.3 SWD

Το SWD (Serial Wire Debug) είναι ένας διάυλος 2 σημάτων (SWDIO και SWDCLK), ο οποίος σχεδιάστηκε από την ARM το 2004 και αποτελεί μία εναλλακτική λύση στον προγραμματισμό και την αποσφαλμάτωση συστημάτων έναντι του κλασικού JTAG (Joint Test Action Group), το οποίο χρειάζεται 5 σήματα. Το SWD χρησιμοποιείται ευρέως σήμερα για τον προγραμματισμό και την αποσφαλμάτωση επεξεργαστών ARM και γενικά όπου η έλλειψη πολλών ακροδεκτών (λόγω περιορισμένου χώρου) κάνει δύσκολη ή απαγορευτική τη χρήση του JTAG.

### 2.2.4 FIFO 245

Το FIFO 245 αποτελεί έναν παράλληλο σύγχρονο διάυλο σχεδιασμένο από την FTDI για την χρήση του σε ολοκληρωμένα κυκλώματά της που επιτελούν λειτουργίες FIFO -> USB. Ο διάυλος αυτός αποτελείται από έναν μεταβλητού μήκους διάυλο δεδομένων (data bus) και 7 σήματα εντολών, ενδείξεων και συγχρονισμού. Το γενικό σχήμα του διαύλου (εδώ 8bit δεδομένων) φαίνεται στο σχήμα 3. Τα D0-D7 αποτελούν τα bits δεδομένων. Τα RXF και TXE, αποτελούν σήματα ενδείξεων τα οποία ο slave τα χρησιμοποιεί για να δείξει ότι μπορεί να λάβει ή να στείλει δεδομένα. Το RXF σηματοδοτεί ότι ο slave θέλει να στείλει δεδομένα στο master και αν ο τελευταίος είναι έτοιμος να δεχθεί τα δεδομένα αυτά, θέτει το OE χαμηλά. Το TXE δηλώνει ότι ο slave μπορεί να δεχθεί δεδομένα. Παράλληλα υπάρχουν τα σήματα: α) RD, με το οποίο ο master επικυρώνει ότι θα δεχθεί δεδομένα στον επόμενο κύκλο

ρολογιού CLKOUT και β) το WR με το οποίο ο master επικυρώνει ότι θέλει να στείλει δεδομένα στον slave. Το CLKOUT αποτελεί το ρολόι του διαύλου (66 MHz), ενώ το σήμα SI/WUA μπορεί να λειτουργήσει ως σήμα αφύπνισης (π.χ. εκκίνηση του υπολογιστή μετά από κάποια αλληλεπίδραση στο USB (διάυλο) για κάποιες εφαρμογές.



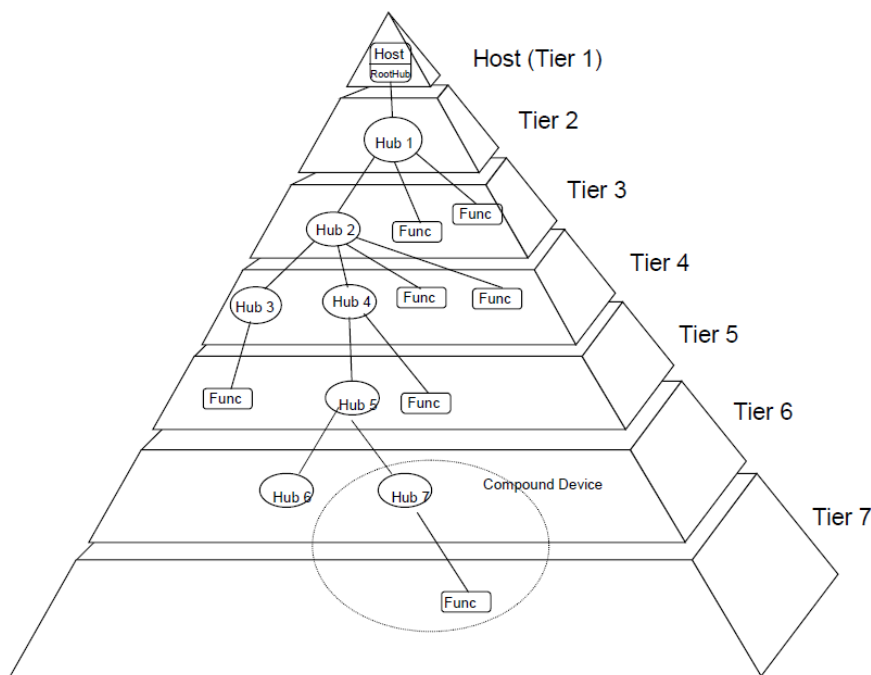
Σχημα 3: Πρωτόκολλο FIFO 245 (Πηγή [49])

## 2.2.5 USB

Ο διάυλος USB (Universal Serial Bus) η αλλιώς Ενιαίος Σειριακός Δίαυλος δημιουργήθηκε το 1995 με μία σύμπραξη των εταιριών Intel Corporation, Microsoft Corporation και Philips Semiconductor με σκοπό να παρέχει ένα ενιαίο τρόπο επικοινωνίας μεταξύ υπολογιστή και περιφερειακών και να αντικαταστήσει την πληθώρα τέτοιων πρωτοκόλλων που υπήρχαν εκείνη την εποχή. Σήμερα ο διάυλος αυτός (με τις διάφορες εκδόσεις του) χρησιμοποιείται ευρύτατα καθώς παρέχει έναν αρκετά έως πολύ γρήγορο τρόπο επικοινωνίας και ένα καλά καθορισμένο, αλλά και ευέλικτο σύνολο λειτουργιών.

Η τοπολογία διασύνδεσης στο διάυλο είναι αυτή του αστερά με επίπεδα (σχήμα 4) . Στο κέντρο κάθε αστεριού βρίσκεται ένα hub, ενώ κάθε γραμμή στο σχήμα αναπαριστά μία σημείο προς σημείο σύνδεση. Τα επίπεδα μπορεί να είναι μέχρι επτά όπως αυτό προκύπτει από την 7 bit διευθυνσιοδότηση των συσκευών.

Οι functions που φαίνονται στο σχήμα 4 είναι ταυτόσημες με τις devices που αναφέρθηκαν προηγουμένως. Κάθε device έχει την υποχρέωση να παρέχει συμβατότητα σε φυσικό επίπεδο με το πρωτόκολλο USB, να εκτελεί τις βασικές λειτουργίες που καθορίζονται από το πρωτόκολλο (ρύθμιση και επανεκκίνηση) και να παρέχει λεπτομέρειες για τη λειτουργία της. Η λειτουργία της συσκευής μπορεί να είναι συμβατή με μία από τις κλάσεις λειτουργιών που ορίζει το πρωτόκολλο (π.χ HID-Human Interface Device όπως πληκτρολόγιο και ποντίκι-) και οι οποίες έχουν καλά καθορισμένη δομή, για να προσφέρουν ευκολία τόσο στον τελικό χρήστη (δεν χρειάζονται επιπλέον drivers), όσο και στο σχεδιαστή της εκάστοτε εφαρμογής.



Σχημα 4: Τοπολογία πρωτοκόλλου USB (Πηγή [13])

Στο φυσικό επίπεδο το πρωτόκολλο μέχρι και την έκδοση 2.0 αποτελείται από ένα διαφορεικό ζεύγος για την αποστολή και λήψη δεδομένων, μία γραμμή τροφοδοσίας και μία γραμμή γείωσης. Η γραμμή τροφοδοσίας υπάρχει για να μπορεί η συσκευή να τροφοδοτείται απευθείας από το hub ή τον host χωρίς να χρειάζεται εξωτερική πηγή τροφοδοσίας. Στην έκδοση 3.0 του πρωτοκόλλου προστέθηκαν ακόμα δύο διαφορεικά ζεύγη για να επιτευχθεί μεγαλύτερη ταχύτητα μεταφοράς. Συγκεκριμένα οι ταχύτερες μεταφορές δεδομένων, όπως υποστηρίζονται από τις διάφορες εκδόσεις του πρωτοκόλλου, είναι :

- 1.5 Mbit/s (Low Speed)
- 12 Mbit/s (Full Speed USB 1.1)
- 480 Mbit/s (High Speed USB 2.0)
- 5 Gbit/s (Super Speed USB 3.0)
- 10 Gbit/s (SuperSpeed USB 3.1)

Ως συμπλήρωμα του πρωτοκόλλου USB έρχεται και η λειτουργία On The Go (OTG) με την οποία κάποιες συσκευές μπορούν να λειτουργήσουν και σαν slaves, αλλά και σαν host επάνω στον ίδιο USB δίαυλο. Η λειτουργία αυτή προστέθηκε για να επιτρέψει σε συσκευές που φυσιολογικά λειτουργούν ως slaves, όπως τα σύγχρονα smartphones, να λειτουργούν και ως hosts, ώστε ο χρήστης να μπορεί να συνδέσει σε αυτά συσκευές όπως π.χ. USB flash ή εξωτερικούς σκληρούς δίσκους.



# 3

## *Γραφικά υπολογιστών*

Οι υπολογιστές εφευρέθηκαν από την ανάγκη του ανθρώπου να επιταχύνει τη λύση μαθηματικών προβλημάτων που χωρίς αυτοματοποιημένες πράξεις θα έπαιρναν δεκαετίες για να λυθούν. Βέβαια, ένας υπολογιστής δεν είναι εύχρηστος αν δεν υπάρχει μία διεπαφή μεταξύ υπολογιστή και ανθρώπου-χρήστη τέτοια, ώστε ο χρήστης να μπορεί εύκολα να χειριστεί τον υπολογιστή. Για αυτό το λόγο η ανάπτυξη των υπολογιστών έφερε και την ανάπτυξη των διεπαφών μεταξύ χρήστη και υπολογιστή, ώστε η χρήση των υπολογιστών να έχει καταστεί σήμερα πολύ εύκολη (γραφικά περιβάλλοντα σε οθόνες υψηλής ανάλυσης, βελτιωμένα λειτουργικά συστήματα).

Σε αυτό το κεφάλαιο δεν θα γίνει εκτενής αναφορά στο σύνολο των διεπαφών χρήστη-υπολογιστή, αλλά μία σύντομη αναφορά:

1. στον τρόπο με τον οποίο μία εικόνα μεταφέρεται από έναν υπολογιστή και εμφανίζεται σε μία συσκευή απεικόνισης (οθόνη),
2. σε τρόπους μείωσης του μεγέθους της εικόνας, ώστε να έχει κατάλληλο μέγεθος για αποθήκευση ή μετάδοση μέσω δικτύου και
3. στο εργαλείο που χρησιμοποιήθηκε για την επεξεργασία του βίντεο στην εργασία αυτή.

### **3.1 Χρωματικός χώρος, δειγματοληψία και συμπίεση**

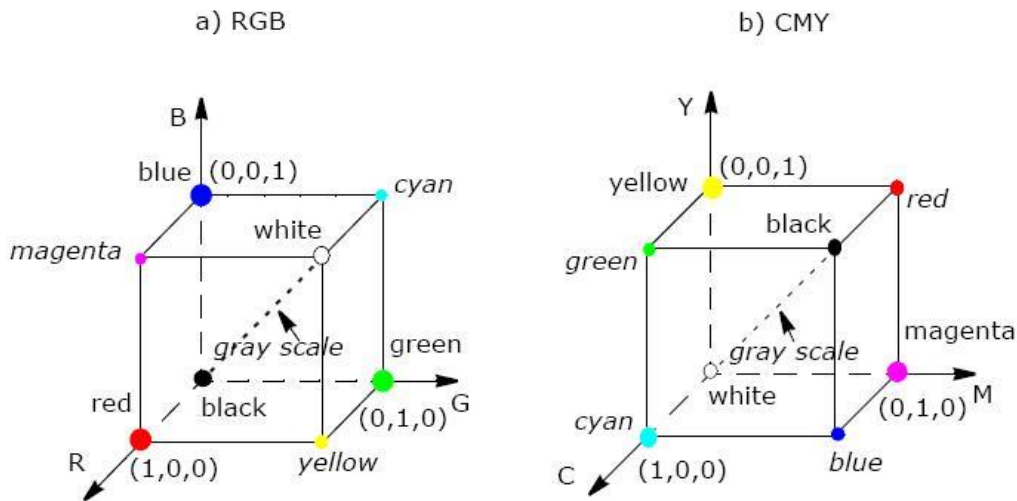
Ο υπολογιστής, μπορεί να αποτελέσει το μέσο για την αποθήκευση, την επεξεργασία και τη μετάδοση τόσο της εικόνας όσο και του βίντεο/ήχου. Οι λειτουργίες όμως αυτές θα ήταν αδύνατες χωρίς τη χρήση κατάλληλων μαθηματικών μοντέλων για την αναπαράσταση των εικόνων. Τα μοντέλα («χρωματικά μοντέλα» ή αλλιώς «χρωματικοί χώροι») αυτά παρέχουν μία αντιστοίχιση των χαρακτηριστικών του χρώματος μίας εικόνας σε αριθμητικές τιμές, οι οποίες είναι εύκολο να αποθηκευτούν και να δεχθούν επεξεργασία σε ψηφιακή μορφή. Ανάλογα με τις ανάγκες της εκάστοτε εφαρμογής, μπορεί ένα μοντέλο να έχει πλεονεκτήματα έναντι των υπολοίπων. Έτσι υπάρχουν διαφορετικά χρωματικά μοντέλα (π.χ. RGB, CMYK και YUV), τα οποία εξυπηρετούν σε διαφορετικές εφαρμογές το καθένα. Εκτός όμως από τον χρωματικό χώρο, σημαντικό ρόλο στις εφαρμογές πολυμέσων διαδραματίζουν και οι τεχνικές της δειγματοληψίας και της συμπίεσης, με την πρώτη να αποτελεί *τεχνική* της δεύτερης.

#### **3.1.1 Χρωματικοί χώροι**

Οι *χρωματικοί χώροι* είναι ένας μαθηματικός τρόπος περιγραφής των χρωμάτων. Κάθε χρώμα στο *χρωματικό μοντέλο* αναλύεται σε κάποιες συνιστώσες βασικών χαρακτηριστικών-συνήθως οι συνιστώσες είναι 3, αλλά μπορεί να διαφέρουν από μοντέλο σε μοντέλο (π.χ. RGB ή YUV). Οι δύο πιο γνωστοί *χρωματικοί χώροι* είναι οι RGB και CMYK. Ο RGB χρησιμοποιείται κυρίως σε γραφικά υπολογιστών διότι αυτός ο τρόπος μοιάζει με τον τρόπο με τον οποίο αντιλαμβάνεται τα χρώματα το ανθρώπινο μάτι. Ο CMYK από την άλλη πλευρά χρησιμοποιείται κυρίως σε εφαρμογές εκτυπώσεων όπου τα πιο εύκολα διαθέσιμα στην πράξη χρώματα είναι τα Cyan, Magenta και Yellow (στην πράξη προστίθεται και το K-μαύρο). Οι δύο χρωματικοί χώροι που μας απασχολούν περισσότερο στην παρούσα εργασία είναι οι RGB και YUV. Παρακάτω θα γίνει πιο λεπτομερής αναφορά σε αυτούς.

##### **i) RGB:**

Στο χρωματικό χώρο RGB γίνεται ανάλυση του χρώματος σε τρεις κύριες συνιστώσες-βασικά χρώματα (Κόκκινο, Πράσινο, Μπλε). Παρουσία όλων των χρωμάτων σε κορεσμό παράγει το λευκό χρώμα (όλα τα χρώματα μαζί), ενώ απουσία όλων των χρωμάτων παράγει μαύρο χρώμα. Η αναπαράσταση αυτή μοιάζει με τον τρόπο αντίληψης των χρωμάτων από το ανθρώπινο μάτι και παράλληλα αποτελεί και το μοντέλο λειτουργίας για κάποιες συσκευές απεικόνισης (π.χ. οθόνες LCD, όπου τα εικονοστοιχεία αποτελούνται από τρία Led διαφορετικού χρώματος το καθένα (R,G,B)). Σχηματικά ο χώρος φαίνεται στην εικόνα 3.



Εικόνα 3: Χρωματικά μοντέλα RGB και CMYK (Πηγή [48])

Για την ψηφιοποίηση των χρωμάτων σε αυτόν το χώρο από κάποια συσκευή λήψης εικόνας (αισθητήρες φωτογραφίας) χρησιμοποιούνται απλοί αναλογικοί/ψηφιακοί (A/D) μετατροπείς και η σχέση που συνδέει την ψηφιακή τιμή με την αναλογική είναι η εξής:

$$C_d = \left\lfloor \frac{C_a}{\text{Max Αναλογική Τιμή Χρώματος}} * \text{Μέγιστο Ψηφιακής Κλίμακας} \right\rfloor_{10}$$

όπου:

1.  $C_d$  : η ψηφιακή τιμή του χρώματος,
2.  $C_a$  : η αναλογική τιμή του χρώματος. όπως λαμβάνεται από τον αισθητήρα,
3. Max Αναλογική Τιμή Χρώματος: η μέγιστη αναλογική τιμή που μπορεί να πάρει το χρώμα και εξαρτάται από τον αισθητήρα του χρώματος (μπορεί να είναι 5V, 3.3V ή οποιαδήποτε άλλη τάση),
4. Μέγιστο Ψηφιακή Κλίμακας: ο μέγιστος αριθμός που μπορεί να αναπαρασταθεί από την δυαδικά αναπαράσταση που χρησιμοποιούμε (π.χ. για 8 bit ακρίβειας ο αριθμός αυτός είναι 256).

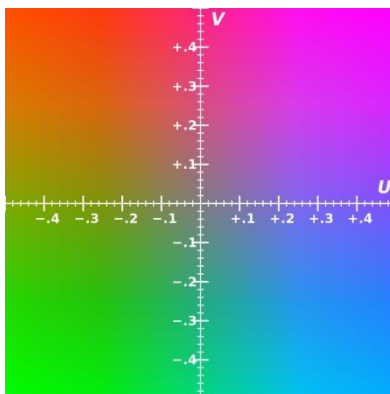
\*Οι αγκύλες υποδηλώνουν τον ακέραιο αριθμό.

Παρά τη χρήση του στα γραφικά υπολογιστών, ο χρωματικός αυτός χώρος δεν προσφέρει ένα βολικό τρόπο για συμπίεση, τόσο για την αποθήκευση της εικόνας/βίντεο όσο και για τη μετάδοση της. Γι' αυτό και ο πιο συχνά χρησιμοποιούμενος χώρος για αποθήκευση εικόνας και βίντεο είναι ο YUV για τον οποίο γίνεται λόγος αμέσως πιο κάτω.

## ii) YUV:

Ο όρος YUV χρησιμοποιείται για να περιγράψει το χρωματικό χώρο που αποτελείται από μία συνιστώσα φωτεινότητας (Luminance) και δύο συνιστώσες χρωματισμού

(chrominance). Ο συγκεκριμένος χρωματικός χώρος εφευρέθηκε αρχικά για να προσφέρει συνιστώσες χρώματος στην ασπρόμαυρη τηλεόραση (υπήρχε η συνιστώσα φωτεινότητας και προστέθηκαν οι συνιστώσες χρωματισμού) και χρησιμοποιείται ευρέως στα συστήματα PAL και NTSC.



**Εικόνα 4: Παράδειγμα επιπέδου U-V για Y=0.5 (Πηγή [47])**

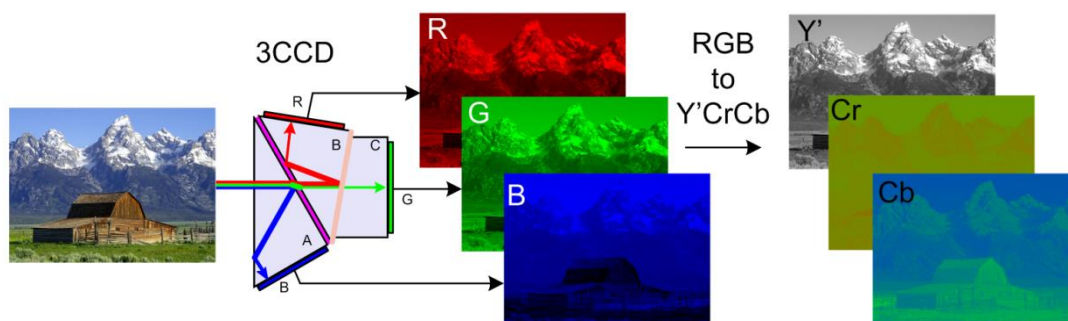
Σε αυτή την εργασία χρησιμοποιήθηκε ο χώρος  $YC_bC_r$  που αποτελεί μία κατηγορία του γενικότερου χώρου YUV στον οποίο οι δύο συνιστώσες χρωματισμού αποτελούν: τη διαφορά από το μπλε (για αυτό και  $C_b$ ) και τη διαφορά από το κόκκινο (για αυτό και  $C_r$ ). Η μεταφορά από τον χρωματικό RGB στον YUV και πίσω γίνεται μέσω ενός γραμμικού μετασχηματισμού ο οποίος διαφοροποιείται για κάθε παραλλαγή του YUV. Ο χρωματικός αυτός χώρος χρησιμοποιείται πολύ και στη συμπίεση (για την οποία θα γίνει λόγος στην επόμενη ενότητα). Ένα παράδειγμα μετασχηματισμού από RGB888 (24-bits/pixel) σε YUV444 (12bits/pixel) είναι το παρακάτω:

$$\begin{aligned}
 Y' &= 0.299 * R + 0.587 * G + 0.114 * B \\
 U &= -0.147 * R - 0.289 * G + 0.436 * B \\
 V &= 0.615 * R - 0.515 * G - 0.100 * B
 \end{aligned}$$

### 3.1.2 Δειγματοληψία και συμπίεση

Η πρώτη προσπάθεια δειγματοληψίας του χρώματος γίνεται με την ψηφιοποίησή του στο χώρο RGB. Στην αρχική RGB εικόνα που διαθέτουμε υπάρχει πολλή πλεονάζουσα πληροφορία: για αυτό και η εικόνα πρώτα δειγματοληπτείται και έπειτα μετατρέπεται στο χώρο  $YC_bC_r$ . (εικόνα 5). Η αναλογία της συνιστώσας της φωτεινότητας (Y) προς τις συνιστώσες χρώματος ( $C_bC_r$ ) αναφέρεται στο λόγο των δειγμάτων της φωτεινότητας, προς τα δείγματα και κάθε συνιστώσα χρώματος. Για παράδειγμα η δειγματοληψία 4:2:2 σημαίνει ότι για κάθε 4 εικονοστοιχεία για τα οποία αποθηκεύεται η φωτεινότητα, το χρώμα θα αποθηκευτεί μόνο για τα δύο από αυτά. Ο συγκεκριμένος τρόπος δειγματοληψίας ονομάζεται *υποδειγματοληψία χρώματος* και βοηθά στη μείωση του όγκου της πληροφορίας που αποθηκεύεται για μία εικόνα. Αξίζει να σημειωθεί πως υιοθετήθηκε γι' αυτόν το χρωματικό

χώρο επειδή εκμεταλλεύεται την ιδιότητα του ανθρώπινου ματιού να ξεχωρίζει ευκολότερα τις διαφορές στη φωτεινότητα από τις διαφορές στο χρώμα.



Εικόνα 5: Αρχική βήματα λήψης και επεξεργασίας εικόνας (Πηγή [46])

Η δειγματοληψία στο χρωματικό χώρο δεν μπορεί να μειώσει πολύ το μέγεθος του βίντεο ή της εικόνας, πράγμα που την καθιστά ανεπαρκή για εφαρμογές που έχουν περιορισμένο ρυθμό μετάδοσης (εφαρμογές βίντεο streaming στο Internet), όπως η παρούσα εργασία. Σε αυτή την περίπτωση πρέπει να γίνει «έξυπνη» συμπίεση, η οποία θα μειώνει μεν το μέγεθος, αλλά θα διατηρεί άριστη την ποιότητα. Υπάρχουν διάφοροι αλγόριθμοι και μέθοδοι για συμπίεση βίντεο και εικόνας με τους γνωστότερους να είναι το JPEG (Joint Photographics Experts Group) για εικόνα και το MPEG-4 (Moving Pictures Experts Group) για τη συμπίεση βίντεο. Να σημειωθεί ότι το MPEG-4 ορίζει αρκετές λειτουργίες, για συμπίεση βίντεο και ήχου και ο καθαυτό αλγόριθμος που κάνει τη συμπίεση βίντεο, ορίζεται στο Part 10 του προτύπου και ονομάζεται Advanced Video Coding (AVC) ή αλλιώς H.264.

## 3.2 Μετάδοση εικόνας από τον υπολογιστή στην οθόνη

Σήμερα για τη μετάδοση της εικόνας από τον υπολογιστή στην οθόνη χρησιμοποιούνται τόσο αναλογικά όσο και ψηφιακά συστήματα. Τα αναλογικά συστήματα προέρχονται από το πρότυπο VGA (Video Graphics Array), ενώ με την δημοσίευση του προτύπου DVI (Digital Visual Interface) περνάμε πλέον στα ψηφιακά συστήματα μετάδοσης εικόνας από τον υπολογιστή στην οθόνη.

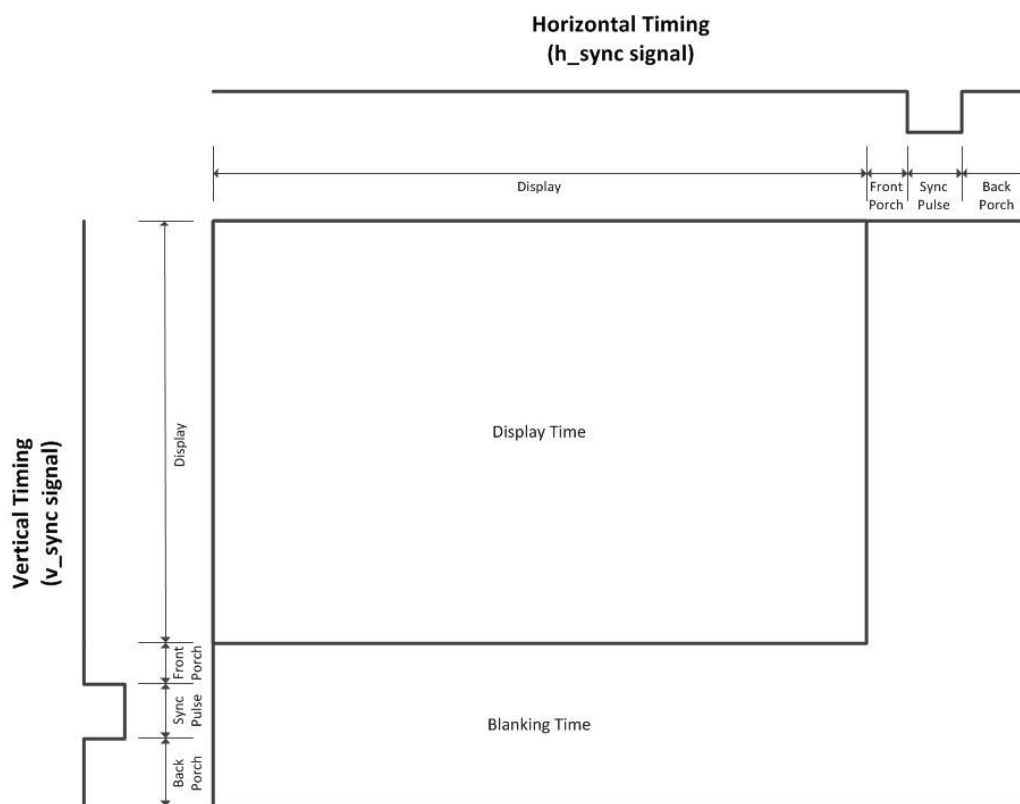
### 3.2.1 VGA

Το πρότυπο VGA εισήχθη στην αγορά των υπολογιστών από την IBM το 1986 ως ο διάδοχος των προτύπων CGA και EGA που είχαν αρχίσει να γίνονται παρωχημένα. Το VGA ως πρότυπο μπορεί να υποστηρίξει πολλές διαφορετικές αναλύσεις και βάθος χρωμάτων με

την ανάλυση 640x480 να έχει πάρει το όνομα του προτύπου. Από την καθιέρωσή του το VGA έχει υποστεί βελτιώσεις, ώστε να υποστηρίζει μεγαλύτερες αναλύσεις (SVGA 800x600 pixels, SXGA 1280x1024 pixels κ.α.) φτάνοντας μέχρι και τα 2560x2048 pixels (QSXGA). Στην παρούσα εργασία έχει γίνει χρήση της καθιερωμένης VGA ανάλυσης (640x480 @ 60Hz ή αλλιώς 60 frames/s) καθώς ακόμα και σήμερα αποτελεί για αρκετά συστήματα την προεπιλογή των γραφικών του BIOS. Το πρότυπο, για την μεταφορά της εικόνας από τον υπολογιστή στην οθόνη, χρησιμοποιεί 5 σήματα τα οποία σε φυσικό επίπεδο μεταφέρονται με ομοαξονικά καλώδια με χαρακτηριστική αντίσταση στα 75Ω. Τα σήματα που χρησιμοποιούνται είναι τα R (Red), G (Green), B (Blue), Hsync (Horizontal sync), Vsync (Vertical sync).

### **Περιγραφή σημάτων:**

Τα σήματα R, G, B αποτελούν αναλογικά σήματα και χρησιμοποιούνται για να αποδώσουν τα τρία βασικά χρώματα για κάθε pixel. Για να ληφθεί η τιμή χρώματος κάθε pixel απαιτείται δειγματοληψία και των τριών αυτών σημάτων ταυτόχρονα· ενώ, το πόσα bit χρησιμοποιούνται για την αναπαράσταση της ψηφιακής τιμής του χρώματος, καθορίζει το πόσα διαφορετικά χρώματα μπορούμε να δούμε (π.χ. 8bit R, 8bit G, 8 bit B μας δίνουν  $2^{24} = 16.777.216$  διαφορετικά χρώματα). Τα σήματα Hsync και Vsync αποτελούν σήματα χρονισμού και χρησιμοποιούνται για να σηματοδοτήσουν τη σάρωση μίας γραμμής και ολόκληρης της εικόνας αντίστοιχα (σχήμα 5).



**Σχήμα 5: Χρονισμός VGA (Πηγή [45])**

### **Front και back porch:**

Παρατηρούμε ότι κάθε παλμός (Hsync, Vsync) αποτελείται από 4 μέρη: το μέτωπο του παλμού (Sync Pulse), το *Front Porch*, το *Back Porch* και το μεσοδιάστημα ανάμεσα στα front και back porch, το οποίο αποτελεί και την εικόνα που θέλουμε να απεικονίσουμε. Τα front και back porch με μία πρώτη ματιά φαίνεται ότι θα μπορούσαν να παραλειφθούν, αλλά στην πραγματικότητα επιτελούν δύο λειτουργίες. Η μία είναι να εξασφαλίζουν ότι θα ληφθούν έγκυρα δεδομένα, αφού δεν μπορεί να συμπίσει ένας παλμός Hsync πάνω σε έναν παλμό VSync, γιατί πάντα θα υπάρχει το περιθώριο που ορίζουν τα δύο porches. Η δεύτερη λειτουργία τους είναι να παρέχουν στον υπολογιστή έναν τρόπο να αλλάζει κάποιες ρυθμίσεις στην οθόνη, όπως πχ είναι η θέση της εικόνας.

### **Χρονισμός:**

Ο χρονισμός των σημάτων γίνεται με ρολόι το οποίο δε μεταδίδεται από τον υπολογιστή στην οθόνη. Το ρολόι αυτό έχει διαφορετική συχνότητα για κάθε ανάλυση και ρυθμό ανανέωσης (frames/s ή αλλιώς fps). Στον πίνακα 1 δίνονται οι τιμές και η πολικότητα που πρέπει να έχουν τα σήματα χρονισμού για δύο διαφορετικές αναλύσεις, καθώς και για δύο διαφορετικούς ρυθμούς ανανέωσης στην ίδια ανάλυση. Ο υπολογιστής θα πρέπει να παράγει σήματα εξόδου τα οποία ταιριάζουν με τις αναλύσεις και τους ρυθμούς ανανέωσης που υποστηρίζει η οθόνη.

**Πίνακας 1: Χαρακτηριστικά σημάτων VGA**

	640x480 @ 60Hz	640x480 @ 75Hz	800 x600 @ 60Hz
Hsync πολικότητα	αρνητική	αρνητική	αρνητική
Vsync πολικότητα	αρνητική	αρνητική	θετική
Vertical Refresh	31.46875 KHz	37.5 KHz	37.878787 KHz
Συχνότητα Pixel	25.17 5MHz	31.5 MHz	40.0 MHz

#### Horizontal Timing

Ορατή Περιοχή*	640 / 25.422045	640 / 20.31746	800 / 20
Front Porch*	16 / 0.63555114	16 / 0.5079365	40 / 1
Sync Pulse*	96 / 3.81330685	64 / 2.03174603	128 / 3.2
Back Porch*	48 / 1.906653426	120 / 3.8095238	88 / 2.2
Ολόκληρη Γραμμή	800 / 31.7775571	840 / 26.6666667	1056 / 26.4

#### Vertical Timing

Ορατή Περιοχή**	480 / 15.2532274	480 / 12.8	600 / 15.84
Front Porch**	10 / 0.317775571	1 / 0.02666667	1 / 0.0264
Sync Pulse**	2 / 0.0635551142	3 / 0.08	4 / 0.1056
Back Porch**	33 / 1.048659384	16 / 0.4266667	23 / 0.6072

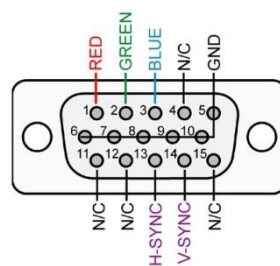
Ολόκληρο frame**	525 / 16.383217477	500 / 13.333333	628 / 16.5792
------------------	--------------------	-----------------	---------------

\*) pixels / χρόνος (μs)

\*\*\*) pixels / χρόνος (ms)

### Φυσική Σύνδεση:

Η φυσική σύνδεση μεταξύ υπολογιστή και οθόνης γίνεται με ομοαξονικά καλώδια, είτε ξεχωριστά για κάθε σήμα είτε πακεταρισμένα σε ένα ενιαίο καλώδιο. Οι γραμμές μεταφοράς για τα σήματα χρωμάτων και χρονισμού πρέπει να έχουν χαρακτηριστική αντίσταση 75Ω. Στο πακεταρισμένο καλώδιο, όπου χρησιμοποιείται το πλέον κλασικό για το συγκεκριμένο πρότυπο βύσμα D-sub 15 ακροδεκτών, υπάρχουν και επιπλέον σήματα εκτός των 5 (και των επιστροφών/γειώσεων) που προβλέπει το πρότυπο VGA. Στην εικόνα 6 φαίνεται το βύσμα αυτό. Οι ακροδέκτες που στο σχήμα είναι σημειωμένοι ως N/C (not connected) σε ορισμένες περιπτώσεις αντιστοιχούν στα σήμα ID0, ID1, ID2 και ID3 τα οποία χρησιμοποιούνται από το πρωτόκολλο DDC (Display Data Channel) για την αναγνώριση της οθόνης από τον υπολογιστή και την επικοινωνία με αυτή για αλλαγή των ρυθμίσεων της. Να σημειωθεί ότι το DDC δεν αποτελεί μέρος του προτύπου VGA.



Εικόνα 6: Σήματα VGA σε ένα βύσμα D-Sub 15 (Πηγή: [44])

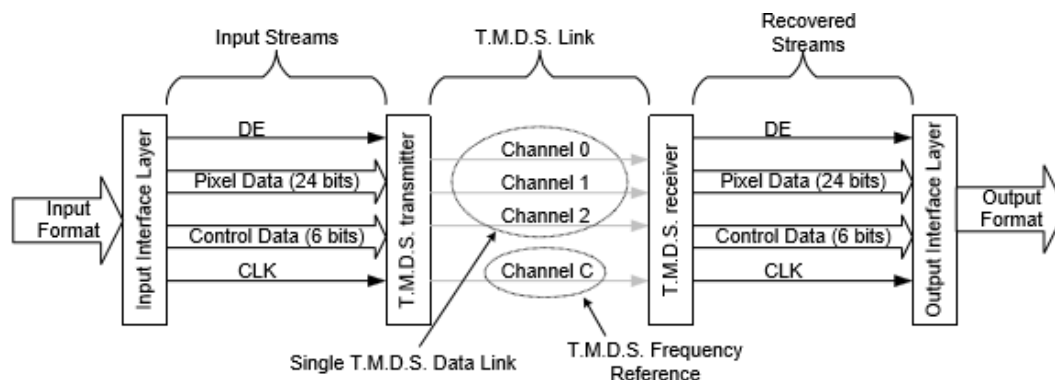
### 3.2.2 DVI

Το DVI αποτελεί ένα ψηφιακό πρότυπο για τη μεταφορά εικόνας από τον υπολογιστή στην οθόνη. Σε αυτό το κεφάλαιο θα γίνει μία σύντομη αναφορά στο πρότυπο για λόγους πληρότητας. Σε αντίθεση με το VGA το DVI στέλνει τα δεδομένα σε ψηφιακή μορφή χρησιμοποιώντας ως φυσικό μέσο διαφορεικά ζεύγη.

Το βύσμα του DVI αποτελείται από 29 ακροδέκτες, εκ των οποίων οι 12 αντιστοιχούν στα 6 διαφορεικά ζεύγη μέσω των οποίων γίνεται η μεταφορά των χρωμάτων (RGB μορφή) και 2 αντιστοιχούν στο διαφορεικό ζεύγος που μεταφέρει το ρολόι. Στους υπόλοιπους 15 ακροδέκτες περιλαμβάνεται η υποστήριξη του πρωτοκόλλου DDC για αναγνώριση της οθόνης, η υποστήριξη για hot plug detect, τροφοδοσία 5V προς την οθόνη, όταν αυτή είναι σε standby λειτουργία, οι απαραίτητες επιστροφές και γειώσεις, καθώς και η υποστήριξη του αναλογικού VGA (5 ακροδέκτες που μεταφέρουν αναλογικό σήμα).



Η αρχιτεκτονική συνδέσμου (Link) του DVI είναι ορατή στο σχήμα 6. Στο επίπεδο εισόδου τα δεδομένα κωδικοποιούνται (χρώμα RGB μαζί με τα σήματα χρονισμού) και αποστέλλονται μέσω των καναλιών 0, 1, 2 και C στην συσκευή λήψης. Η συσκευή λήψης πρώτα αποκωδικοποιεί τα δεδομένα και ακολούθως τα μετατρέπει σε κατάλληλη μορφή για περαιτέρω επεξεργασία.



Σχήμα 6: Πρωτόκολλο DVI (Πηγή [19])

Τέλος το DVI, αν και ωςταν πρότυπο δεν είναι πλέον τόσο διαδεδομένο και ποτέ δεν αντικατέστησε πλήρως το VGA, αποτέλεσε την βάση για τα πρότυπα HDMI (HDMI Organization) και VESA Display Port, τα οποία προσφέρουν περισσότερες δυνατότητες από την απλή μεταφοράς εικόνας, όπως είναι και η μεταφορά ήχου μέσα από το ίδιο μέσο.

### 3.3 Εργαλεία επεξεργασίας εικόνας και βίντεο

Υπάρχουν ποικίλα εργαλεία επεξεργασίας και προβολής εικόνας και βίντεο. Κάποια από τα πιο εμπορικά είναι: Photoshop (επεξεργασία εικόνας), Adobe Premiere Pro CC (επεξεργασία βίντεο), Wondershare Filmora (επεξεργασία βίντεο), VLC και Bsplayer (αναπαραγωγή βίντεο). Αυτά τα προγράμματα αποτελούν ολοκληρωμένες λύσεις και ως προς την επεξεργασία, αλλά και ως προς την αλληλεπίδραση με τον χρήστη, καθώς παρέχουν ολοκληρωμένα γραφικά περιβάλλοντα με τα οποία μπορεί ο χρήστης εύκολα να εξοικειωθεί. Υπάρχουν όμως και εργαλεία τα οποία είναι πλήρη ως προς την λειτουργία τους (κάνουν και επεξεργασία και προβολή), αλλά υστερούν ως προς το γραφικό περιβάλλον. Το πλεονέκτημα αυτών των προγραμμάτων τις περισσότερες φορές είναι ότι κάνουν και streaming χωρίς να απαιτούν πολύ κόπο από το χρήστη. Γι' αυτό στην εργασία αυτή χρησιμοποιήθηκε το ffmpeg (και τα ffplay και ffprobe που συνοδεύουν το ffmpeg), το οποίο προσφέρει πληθώρα λειτουργιών και παρουσιάζεται εν συντομία παρακάτω.

Το ffmpeg αναφέρει στην επίσημη σελίδα του στο ίντερνετ: "το ffmpeg είναι το κορυφαίο πλαίσιο εργασίας (framework) για πολυμέσα, σε θέση να κωδικοποιήσει, να

αποκωδικοποιήσει, να πολυπλέξει, να αποπλέξει, να μεταδώσει (stream), να φιλτράρει και να αναπαράγει σχεδόν οτιδήποτε έχει σχέση με εικόνα και βίντεο. Υποστηρίζει πάρα πολλές διαφορετικές μορφές και κωδικοποιήσεις αρχείων, από τις πιο παλιές μέχρι και τις τεχνολογίες αιχμής αυτή τη στιγμή. Είναι επίσης φορητό γιατί μεταγλωττίζεται και τρέχει σε οποιοδήποτε λειτουργικό σύστημα (Linux, Windows, Mac OS, BSDs, Solaris κ.τ.λ.) και σε πολλές διαφορετικές αρχιτεκτονικές υπολογιστικών συστημάτων (x86, ARM, πλατφόρμες με επιτάχυνση υλικού κ.α.)". Επιπροσθέτως, το ffmpeg είναι ανοιχτού κώδικα αλλά και δωρεάν, πράγμα που το καθιστά πιο εύκολα προσβάσιμο σε όποιον θέλει να ασχοληθεί με τις εφαρμογές πολυμέσων.

Το ffmpeg αποτελείται από 7 βασικές βιβλιοθήκες εκ των οποίων κάθε μία περιέχει συναρτήσεις για συγκεκριμένες λειτουργίες, όπως φαίνεται και στον πίνακα 2. Τα τρία εργαλεία ffmpeg, ffplay και ffprobe που συνθέτουν το πακέτο ffmpeg χρησιμοποιούν αυτές τις βιβλιοθήκες ώστε να επιτύχουν: *μετατροπή* από κάποια μορφή σε άλλη και *streaming*, αναπαραγωγή βίντεο και ανάλυση ροής (stream analysis) αντίστοιχα.

Η διεπαφή με το χρήστη είναι απλά μία γραμμή εντολών (ή terminal· εξαρτάται από το λειτουργικό) στην οποία ο χρήστης εισάγει τις εντολές που θα εκτελέσει το ffmpeg (αντίστοιχα για τα εργαλεία ffplay και ffprobe). Για παράδειγμα, η εντολή `ffmpeg -i input.avi -r 24 output.avi`, μετατρέπει το αρχείο input.avi, το οποίο μπορεί να έχει ένα τυχαίο frame rate, στο αρχείο output.avi το οποίο έχει frame rate 24. Παρά το γεγονός ότι η διεπαφή του είναι ένα πολύ απλό περιβάλλον (γραμμή εντολών ή terminal), αυτό το καθιστά κατάλληλο για ενσωμάτωση σε εφαρμογές με γραφικό περιβάλλον, αλλά και σε περιβάλλοντα όπου το γραφικό περιβάλλον δε μας χρειάζεται ή δεν είναι εύκολα προσβάσιμο (servers ή ενσωματωμένα συστήματα).

**Πίνακας 2: Βιβλιοθήκες του εργαλείου ffmpeg**

Όνομα βιβλιοθήκης	Χρήση
<b>libavutil</b>	βοηθητικές συναρτήσεις
<b>libavcodec</b>	κωδικοποίηση / αποκωδικοποίηση
<b>libavformat</b>	πολύπλεξη / απόπλεξη για διαφορετικές μορφές πολυμέσων
<b>libavdevice</b>	υποστήριξη για συσκευές και απόδοση εικόνας και βίντεο(rendering)
<b>libavfilter</b>	φίλτρα
<b>libswscale</b>	μετασχηματισμοί (χωρικοί, κλιμάκωσης, χρωματικών χώρων, μορφής εικονοστοιχείων)
<b>libswresample</b>	αλλά ρυθμού δειγματοληψίας ήχου

# 4

## *Περιγραφή Υλικού*

### *4.1 Ψηφιοποιητές βίντεο*

#### *4.1.1 Μετατροπείς από αναλογικό σε ψηφιακό*

Ένας μετατροπέας από αναλογικό σε ψηφιακό είναι μία συσκευή (συνήθως ολοκληρωμένο κύκλωμα) η οποία μετατρέπει σε ψηφιακή μορφή αναλογικά σήματα (π.χ. τάση ή πίεση) που λαμβάνει από το περιβάλλον.

Καθώς το μεγαλύτερο μέρος της επεξεργασίας γίνεται σε ψηφιακή μορφή, οι συσκευές αυτές είναι σημαντικές για τη λήψη της χρήσιμης πληροφορίας από το περιβάλλον. Οι μετατροπείς από αναλογικό σε ψηφιακό σήμα έχουν πολλές χρήσεις όπως :

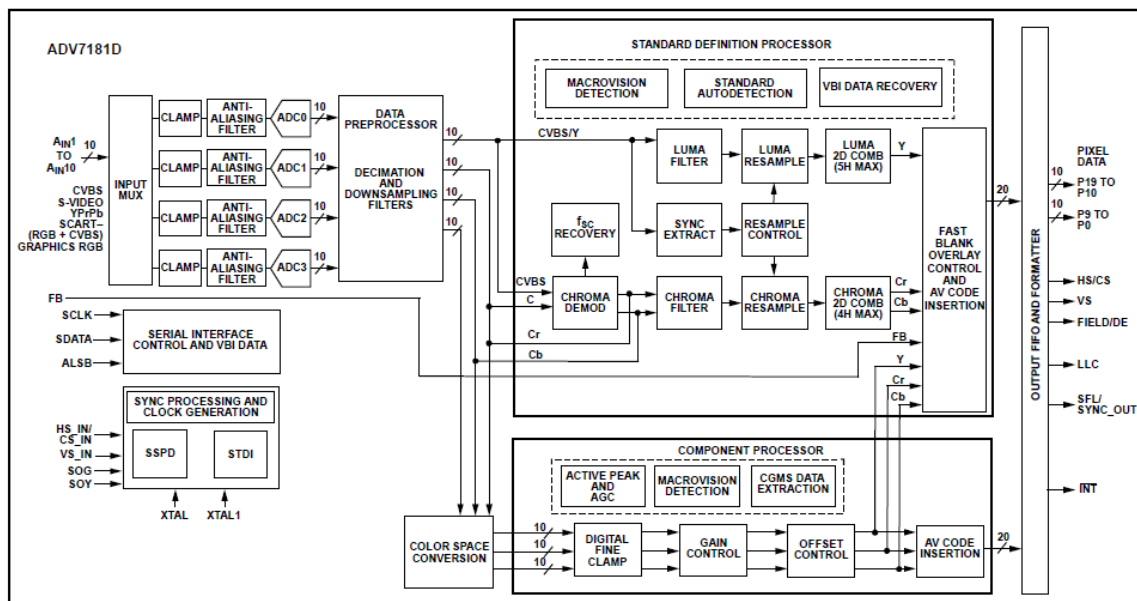
- *Εφαρμογές ήχου:* καταγραφή ήχου από αναλογικές συσκευές (μικρόφωνα).
- *Εφαρμογές ψηφιακής επεξεργασίας:* μικροεπεξεργαστές, ψηφιακοί παλμογράφοι.
- *Εφαρμογές εικόνας:* ψηφιοποίηση αναλογικού βίντεο ή εικόνας για αποθήκευση και επεξεργασία.
- *Εφαρμογές αισθητήρων.*

#### 4.1.2 Ψηφιοποιητής βίντεο ADV7181D

Το ολοκληρωμένο ADV7181D αποτελεί έναν προηγμένο, υψηλής ποιότητας αποκωδικοποιητή βίντεο και ψηφιοποιητή γραφικών. Έχει τη δυνατότητα της αποκωδικοποίησης βίντεο σε μορφή PAL, NTSC και SECAM. Υποστηρίζει, επίσης, την αποκωδικοποίηση RGB/YPrPb γραφικών και τη μετατροπή τους σε ψηφιακή μορφή YcrCb ή RGB ροή εικονοστοιχείων (pixels). Στα γραφικά έχει τη δυνατότητα ψηφιοποίησης σημάτων VGA (640x480 @ 60 Hz) έως και XGA (1024x768 @ 70Hz). Διαθέτει 10 κανάλια δειγματοληψίας (μετατροπείς από αναλογικό σε ψηφιακό), κάθε ένα εκ των οποίων μπορεί να έχει ακρίβεια 10bit σε μέγιστη συχνότητα δειγματοληψίας τα 75MHz.

Το ADV7181D διαθέτει δύο κύριους επεξεργαστές: τον επεξεργαστή κανονικών αναλύσεων (SDP – Standard Definition Processor), ο οποίος αποκωδικοποιεί τις μορφές PAL, NTSC και SECAM και τον επεξεργαστή βίντεο συνιστωσών (CP - Component Processor) που αποκωδικοποιεί τις μορφές RGB και YPrPb. Στο σχήμα 7 είναι ορατή η εσωτερική δομή του ολοκληρωμένου.;

Στην παρούσα εργασία χρησιμοποιήθηκε ο CP για τη δειγματοληψία γραφικών VGA (640x480 @ 60Hz). Ο CP μπορεί να χειριστεί αναλύσεις από VGA έως XGA και από 525i έως 1080i. Στην έξοδο του μπορεί να δώσει δεδομένα σε SDR (Single Data Rate), αλλά και σε DDR (Double Data Rate) ρυθμό, όπως φαίνεται και στον πίνακα 3. Ο έλεγχος του ολοκληρωμένου γίνεται από έναν μικροελεγκτή με τη χρήση των σημάτων ελέγχου (Reset, Powerdown). Η ρύθμισή του γίνεται από τον μικροελεγκτή με εγγραφή κατάλληλων τιμών στους καταχωρητές με χρήση του διαύλου I<sup>2</sup>C.



Σχήμα 7: Εσωτερική αρχιτεκτονική ψηφιοποιητή ADV7181D (Πηγή [40])

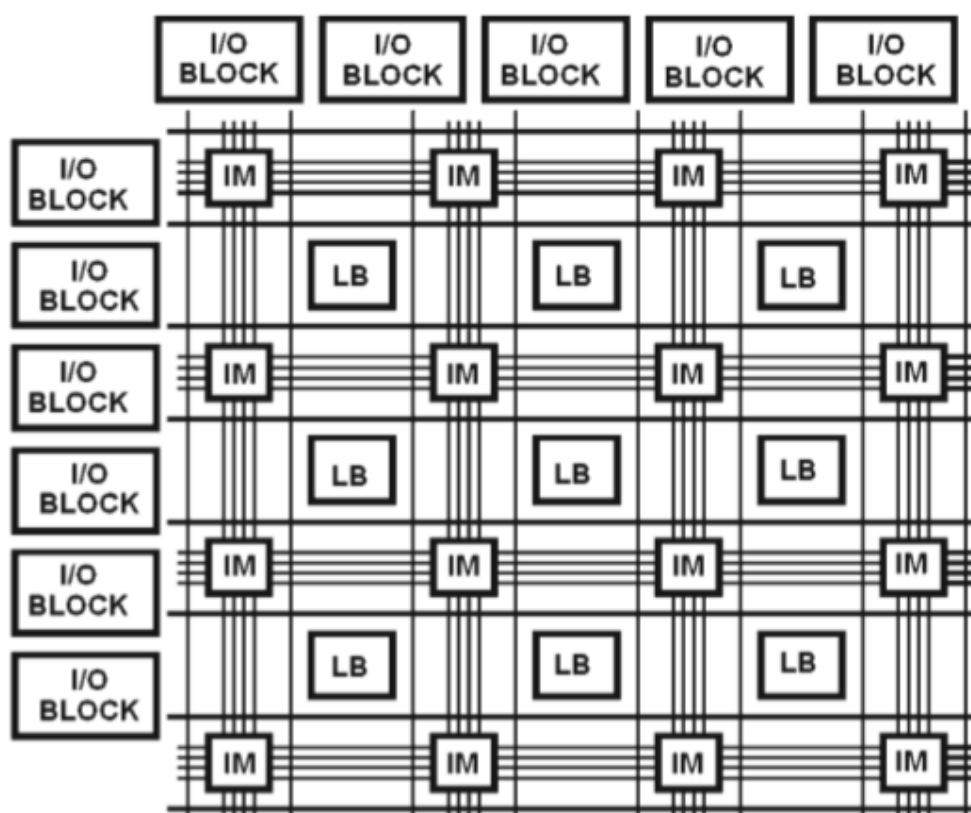
Έξοδος Pixel	SDR 4:2:2		12-Bit DDR 4:4:4	
	16-Bit SDR	20-Bit SDR	Άνοδος Ρολογιού	Κάθοδος Ρολογιού
P19	Y7	Y9	B7-0	R3-1
P18	Y6	Y8	B6-0	R2-1
P17	Y5	Y7	B5-0	R1-1
P16	Y4	Y6	B4-0	R0-1
P15	Y3	Y5	B3-0	G7-1
P14	Y2	Y4	B2-0	G6-1
P13	Y1	Y3	B1-0	G5-1
P12	Y0	Y2	B0-0	G4-1
P11	High-Z	Y1	High-Z	High-Z
P10	High-Z	Y0	High-Z	High-Z
P9	Cb7,Cr7	Cb9,Cr9	G3-0	R7-1
P8	Cb6,Cr6	Cb8,Cr8	G2-0	R6-1
P7	Cb5,Cr5	Cb7,Cr7	G1-0	R5-1
P6	Cb4,Cr4	Cb6,Cr6	G0-0	R4-1
P5	Cb3,Cr3	Cb5,Cr5	High-Z	High-Z
P4	Cb2,Cr2	Cb4,Cr4	High-Z	High-Z
P3	Cb1,Cr1	Cb3,Cr3	High-Z	High-Z
P2	Cb0,Cr0	Cb2,Cr2	High-Z	High-Z
P1	High-Z	Cb1,Cr1	High-Z	High-Z
P0	High-Z	Cb0,Cr0	High-Z	High-Z

Πίνακας 3: Μορφές εξόδου των pixel που υποστηρίζονται από τον ψηφιοποιητή ADV7181D

## 4.2 FPGAs

### 4.2.1 Τι είναι τα FPGAs;

Μία διάταξη προγραμματιζόμενων θυρών πεδίου (Field Programmable Gate Array - FPGA) είναι μία συσκευή η οποία περιέχει λογικά κελιά και προγραμματιζόμενους διακόπτες για την διασύνδεση των κελιών. Κάθε λογικό κελί μπορεί να ρυθμιστεί έτσι, ώστε να υλοποιεί μία απλή λογική συνάρτηση και κάθε προγραμματιζόμενος διακόπτης μπορεί να ρυθμιστεί έτσι, ώστε να παρέχει διασυνδέσεις ανάμεσα σε λογικά κελιά. Ένα σύστημα υλοποιείται σε ένα FPGA καθορίζοντας τη λειτουργία κάθε λογικού κελιού και τις διασυνδέσεις των προγραμματιζόμενων διακοπών (σύνθεση). Όταν η σχεδίαση και η σύνθεση του συστήματος ολοκληρωθεί, παράγεται ένα δυαδικό αρχείο (bitstream), το οποίο περιγράφει όλες τις συνδέσεις στο εσωτερικό του FPGA. Έπειτα, αυτό το αρχείο φορτώνεται στο FPGA με χρήση κατάλληλου προγραμματιστή ή τη χρήση κάποιας flash μνήμης. Τα FPGAs χρησιμοποιούνται σήμερα ευρέως για τη μείωση του κόστους ανάπτυξης ενός ASIC, αλλά και ως επιταχυντές σε διάφορα υπολογιστικά συστήματα (accelerators).



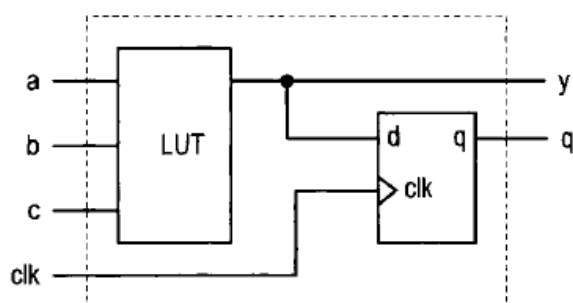
Σχημα 8: Παράδειγμα γενικής αρχιτεκτονικής της εσωτερικής δομής ενός FPGA (Πηγή [8])

Η δομή των λογικών κελιών είναι συνήθως αυτή του σχήματος 9 και περιέχει ένα Look Up Table εισόδων και ένα D FF (flip flop). Αυτή είναι η γενική δομή ενός λογικού

κελιού και η υλοποίηση σε κάθε οικογένεια FPGA μπορεί να διαφέρει, ανάλογα με την εταιρεία και τον σκοπό του λογικού κελιού.

#### 4.2.2 Xilinx Spartan-6 FPGAs

Η Xilinx δημιούργησε την οικογένεια Spartan-6, διάδοχο της οικογένειας Spartan-3, για εφαρμογές μεσαίου κόστους και αριθμού λογικών κελιών. Η οικογένεια Spartan-6 μπορεί να παρέχει έως και περίπου 150.000 λογικά κελιά, ενώ σε σύγκριση με την προηγούμενη οικογένεια Spartan-3 έχει μειωμένη κατανάλωση ισχύος. Σημαντικά στοιχεία για την οικογένεια αυτή είναι μεταξύ άλλων: η περισσότερη μνήμη RAM, τα πιο εξελιγμένα DSP κελιά, η υποστήριξη για εξωτερική RAM (Memory Controller), η υποστήριξη του πρωτοκόλλου PCI Express καθώς και η κρυπτογράφηση της ρύθμισης για περισσότερη ασφάλεια.



Σχημα 9: Γενική δομή λογικού κελιού (Πηγή [9])

##### Δομικά στοιχεία:

Το πιο βασικό στοιχείο σε μία συσκευή Spartan-6 είναι το λογικό κελί CLB (Configurable Logic Block), το οποίο αποτελείται από 2 LUTs τεσσάρων(4) εισόδων, 2 επιπλέον εισόδους, 2 D-FF και 3 πολυπλέκτες (Multiplexers – MUXs). Τέσσερα LUTs συνδυάζονται σε ένα slice και τελικά 2 slices συνδυάζονται για τον σχηματισμό ενός CLB. Ένα CLB εκτός από τα προαναφερθέντα μπλοκ λογικής περιέχει και 256 Bits κατανεμημένης μνήμης RAM, καθώς και 128 bits σε μορφή καταχωρητή ολίσθησης (Shift Registers). Όσον αφορά τα Slices υπάρχουν 3 είδη: το *SliceX* που αποτελεί το βασικό γενικού σκοπού Slice, το *SliceM* που μπορεί να λειτουργήσει ως κατανεμημένη μνήμη και το *SliceL*, το οποίο περιέχει και λογική για αριθμητικές πράξεις.

##### Ακροδέκτες I/O και φόρτωση ρύθμισης:

Η οικογένεια Spartan-6 προσφέρει από 132 I/O ακροδέκτες μέχρι και 540 στις πιο μεγάλες συσκευές της σειράς. Ο προγραμματισμός στα FPGA της οικογένειας αυτής, πρέπει να γίνεται κάθε φορά που εκκινείται η συσκευή καθώς δεν υπάρχει ενσωματωμένη μνήμη για την αποθήκευση της ρύθμισης. Γι' αυτόν το λόγο ο προγραμματισμός του μπορεί να γίνει είτε μέσω JTAG απευθείας, είτε με τη χρήση κάποιας προγραμματιζόμενης μνήμης FLASH ή EEPROM από όπου το FPGA θα διαβάζει τη ρύθμιση κάθε φορά που εκκινεί. είτε

απευθείας από έναν επεξεργαστή (επεξεργαστή ή μικροεπεξεργαστή/ελεγκτή), ο οποίος αναλαμβάνει να φορτώσει ο ίδιος τη ρύθμιση στο FPGA, όποτε αυτό είναι αναγκαίο.

Μία άλλη χρήσιμη λειτουργία της οικογένειας αυτής είναι η δυνατότητα αλλαγής των ρυθμίσεων τη στιγμή που η συσκευή λειτουργεί, γεγονός που συμβάλει στη μείωση του μεγέθους σε εφαρμογές που μπορεί να χρειάζονται πολλά διαφορετικά ολοκληρωμένα (reconfigurability).

#### **4.2.2 Προγραμματισμός FPGAs**

Ο προγραμματισμός ενός FPGA γίνεται συνήθως με τη χρήση μίας γλώσσας περιγραφής υλικού (Hardware Description Languages - HDL) και ενός συστήματος σύνθεσης και βελτιστοποίησης του κυκλώματος για κάποιο συγκεκριμένο FPGA. Για τη σειρά Spartan-6 η Xilinx διαθέτει το εργαλείο ISE. Το εργαλείο αυτό έχει τη δυνατότητα σύνθεσης κυκλωμάτων γραμμένα σε Verilog ή VHDL και βελτιστοποίησης της σύνθεσης ως προς την ταχύτητα ή το μέγεθος. Επίσης το εργαλείο αυτό, μέσω της χρήσης του προσομοιωτή ISIM, έχει τη δυνατότητα προσομοίωσης της συμπεριφοράς του κυκλώματος από την περιγραφή του στη γλώσσα περιγραφής υλικού.

### **4.3 Μικροεπεξεργαστές ARM (STM32)**

#### **4.3.1 Σύντομο ιστορικό ARM**

Το βασικό δομικό στοιχείο των περισσότερων φορητών ηλεκτρονικών συστημάτων (π.χ. κινητά, tablets κ.τ.λ.) είναι ο επεξεργαστής ARM. Η επιτυχία του αυτή βασίζεται στο γεγονός ότι έχει πολύ χαμηλή κατανάλωση ισχύος και ταυτόχρονα διαθέτει ένα αρκετά απλό σύνολο εντολών (RISC) και μία ευέλικτη αρχιτεκτονική.

Η εξέλιξη των επεξεργαστών ARM είναι τεράστια, αφού, από τον πολύ απλό ARM1 που ποτέ δεν έγινε εμπορικός, έχουν πλέον αναπτυχθεί προηγμένα μοντέλα τα οποία μπορούν να παρέχουν πλήρη υποστήριξη ακόμα και για ένα σύγχρονο λειτουργικό σύστημα.

#### **4.3.2 ARM-Cortex-M0+**

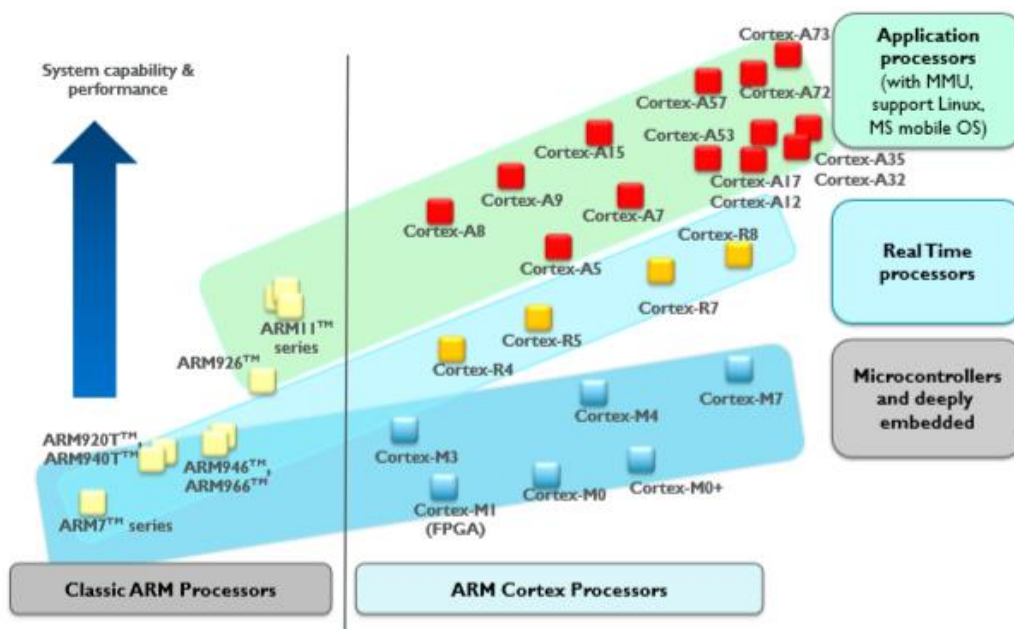
Με την πάροδο του χρόνου, η ARM έχει αναπτύξει έναν μεγάλο αριθμό διαφορετικών επεξεργαστών για διαφορετικές εφαρμογές. Στην εικόνα 7 οι επεξεργαστές ARM χωρίζονται στους κλασικούς ARM επεξεργαστές και στους νεότερους ARM-Cortex. Επιπλέον, οι επεξεργαστές αυτοί χωρίζονται σε τρεις κατηγορίες ανάλογα με το είδος της εφαρμογής για την οποία προορίζονται. Όπως φαίνεται στην εικόνα 7 υπάρχουν επεξεργαστές για χρήση:



- σε «καθαρά» ενσωματωμένα συστήματα όπου το κύριο κριτήριο επιλογής επεξεργαστή είναι η χαμηλή κατανάλωση,
- σε εφαρμογές πραγματικού χρόνου όπου χρειάζεται μεγαλύτερη επεξεργαστική ισχύς, αλλά ταυτόχρονα και μικρή κατανάλωση ισχύος,
- σε εφαρμογές όπου χρειάζεται αρκετά μεγάλη επεξεργαστική ισχύς, όπως είναι οι συσκευές στις οποίες χρησιμοποιείται κάποιο λειτουργικό σύστημα.

Όπως διακρίνεται στην εικόνα 7, ο επεξεργαστής ARM-Cortex-M0+ βρίσκεται στην κατηγορία των μικροελεγκτών. Στην κατηγορία, δηλαδή, των επεξεργαστών ARM που προορίζονται για «καθαρά» ενσωματωμένα συστήματα και έχουν πολύ χαμηλή κατανάλωση ισχύος. Τα πλεονεκτήματα αυτού του επεξεργαστή είναι τα ακόλουθα:

- Η ολοκλήρωση σε αυτόν αρκετών περιφερειακών συμβάλλει στη μείωση του μεγέθους και τους κόστους ανάπτυξης.



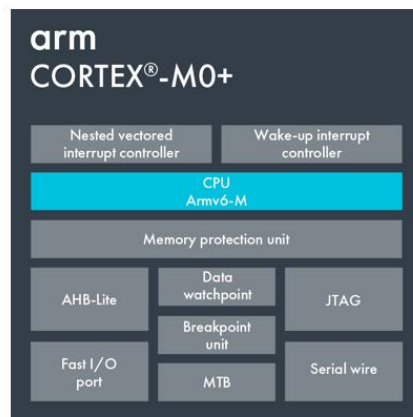
Εικόνα 7: Κατηγορίες επεξεργαστών ARM (Πηγή [15])

- Υποστηρίζει τα Thumb και Thumb-2 σύνολα εντολών τα οποία προσφέρουν αύξηση της πυκνότητας του κώδικα.
- Διαθέτει αρκετές επιλογές λειτουργίας ως προς την κατανάλωση ισχύος με παράλληλη χρήση βέλτιστων από πλευράς κατανάλωσης στοιχείων.
- Διαθέτει προχωρημένη διαχείριση διακοπών για εφαρμογές με αυστηρές χρονικές απαιτήσεις και επιτάχυνση αριθμητικών πράξεων με υλικό (πολλαπλασιαστής).
- Ντετερμινιστικός χρόνος κύκλου εντολής.
- Υποστήριξη του Serial Wire Debug για μείωση του αριθμού των ακροδεκτών που χρησιμοποιούνται για τον προγραμματισμό και την αποσφαλμάτωσή του.

Ενδεικτικά η γενική αρχιτεκτονική του επεξεργαστή αυτού απεικονίζεται στην εικόνα 8.

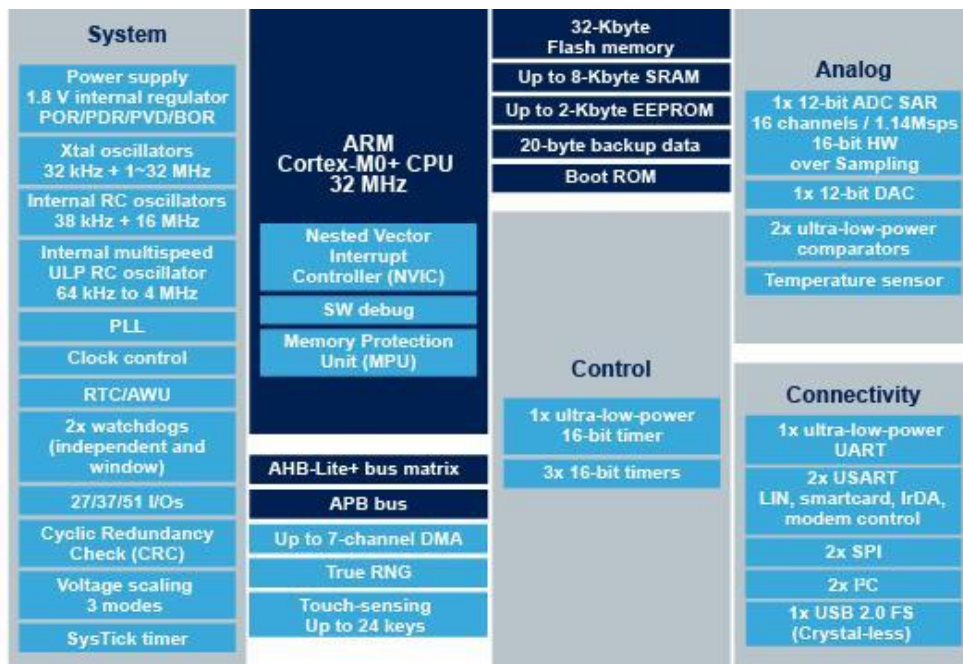
### 4.3.3 STM32L052x6

Ο STM32L052x6 είναι μικροελεγκτής κατασκευασμένος από την ST και συνδυάζει την αρχιτεκτονική ενός πυρήνα ARM-Cortex-M0+ της ARM με αρκετά περιφερειακά (όπως το USB χωρίς την χρήση εξωτερικού κρυστάλλου), έχοντας ως κύριο γνώμονα την απόδοση, αλλά και την πολύ χαμηλή κατανάλωση ισχύος. Ο επεξεργαστής διαθέτει 64 Kb μνήμη προγράμματος flash, 2 Kbytes EEPROM, 8 Kbytes RAM, με συχνότητα λειτουργίας στα 32 MHz. Μία σύνοψη των στοιχείων που ενσωματώνει ο επεξεργαστής αυτός δίνονται στην εικόνα 9.



Εικόνα 9: Αρχιτεκτονική μικροεπεξεργαστή ARM Cortex-M0+ (Πηγή: [55])

Η βασικές παράμετροι για την επιλογή του στην εργασία αυτή, ως επί το πλείστον, είναι το χαμηλό κόστος, η ανάγκη για λίγα ή καθόλου εξωτερικά εξαρτήματα –τόσο ο επεξεργαστής όσο και το USB λειτουργούν με ενσωματωμένους ταλαντωτές και κρυστάλλους- η υποστήριξη αρκετών περιφερειακών (USB, I<sup>2</sup>C, SPI κ.τ.λ.) και η ευκολία στον προγραμματισμό του με τη χρήση ελάχιστων ακροδεκτών (SWD, 2 ακροδέκτες).

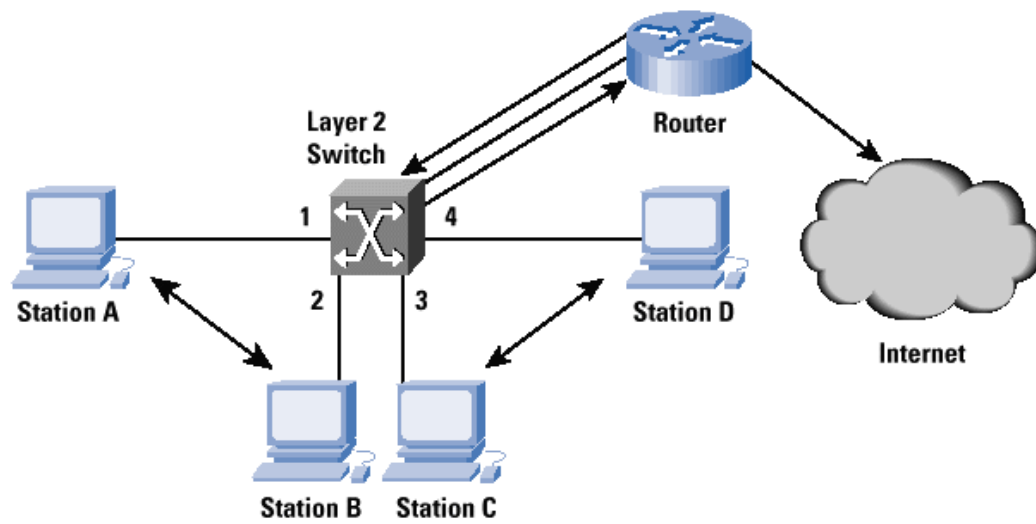


Εικόνα 10: Αρχιτεκτονική μικροεπεξεργαστή STM32L052K6 (Πηγή [56])

#### 4.4 Ethernet Switch KSZ8895

Ο μεταγωγέας δικτύου (network switch) λειτουργεί ως διασύνδεση συσκευών σε δίκτυο υπολογιστών. Ο μεταγωγέας, σε αντίθεση με τον επαναλήπτη που προωθεί τα πακέτα σε όλες τις συνδεδεμένες συσκευές, γνωρίζει τη MAC διεύθυνση κάθε συσκευής που συνδέεται σε αυτόν και έτσι προωθεί κάθε πακέτο στον κατάλληλο προορισμό. Μπορούν επίσης να είναι ενεργά κάθε στιγμή περισσότερα από 1 κανάλια επικοινωνίας στο μεταγωγέα, με αποτέλεσμα την ταυτόχρονη μεταφορά πακέτων ανάμεσα σε περισσότερα από ένα ζεύγη συνδεδεμένων συσκευών κάθε φορά. Αυτό έχει ως άμεση συνέπεια την αύξηση του εύρους ζώνης του δικτύου. Στο σχήμα 10 φαίνεται ένα δίκτυο που αποτελείται από 4 υπολογιστές συνδεδεμένους μεταξύ τους μέσω ενός μεταγωγέα. Όπως διακρίνεται στο σχήμα, δύο μονοπάτια επικοινωνίας είναι ενεργά ταυτόχρονα στο μεταγωγέα.

Το KSZ8895 ολοκληρωμένο ανήκει στην κατηγορία μεταγωγέων δικτύου (Ethernet Switch) και κατασκευάζεται από την Microchip. Το συγκεκριμένο ολοκληρωμένο διαθέτει 5 θύρες Ethernet με δυνατότητα μεταγωγής στα 10/100Mbps. Στην παρούσα εργασία χρησιμοποιήθηκε για την κατασκευή ενός αυτόνομου μεταγωγέα δικτύου 5 θυρών. Πέραν των πολλών λειτουργιών που διαθέτει, τα στοιχεία που οδήγησαν στην επιλογή του είναι το κόστος του, το οποίο είναι αρκετά χαμηλό για την λειτουργικότητα που παρέχει και η ευκολία στην σχεδίαση του μεταγωγέα, αφού χρειάζεται ελάχιστα επιπλέον εξαρτήματα (πέραν των συνδετήρων Ethernet και των τροφοδοσιών) για να λειτουργήσει αυτόνομα (πρακτικά μία I<sup>2</sup>C EEPROM και ένας κρύσταλλος).



Σχημα 10: Παράδειγμα διασύνδεσης ενός μεταγωγέα δικτύου (Πηγή [42])

# 5

## *Σχεδίαση και υλοποίηση*

Στα προηγούμενα κεφάλαια περιγράφηκαν με συντομία τα στοιχεία τα οποία χρειάστηκαν για την κατασκευή του συστήματος απομακρυσμένου ελέγχου. Σε αυτό το κεφάλαιο θα παρουσιαστεί η ανάλυση της σχεδίασης του εν λόγω συστήματος, καθώς επίσης και τα προβλήματα που ανέκυψαν κατά τη διαδικασία αυτή, τα οποία και αιτιολογούν τις σχεδιαστικές επιλογές.

### *5.1 Γενική αρχιτεκτονική του συστήματος*

Η σχεδίαση ξεκίνησε θέτοντας τις βασικές απαιτήσεις που θα πρέπει να ικανοποιεί το σύστημα. Επίσης ορίστηκαν οι βασικές λειτουργίες που θα πρέπει να είναι σε θέση το σύστημα να φέρει εις πέρας.

#### *5.1.1 Βασικές απαιτήσεις*

Οι σχεδιαστικές απαιτήσεις που τέθηκαν, ώστε το σύστημα να παρέχει απομακρυσμένο έλεγχο σε έναν υπολογιστή (server) είναι οι ακόλουθες:

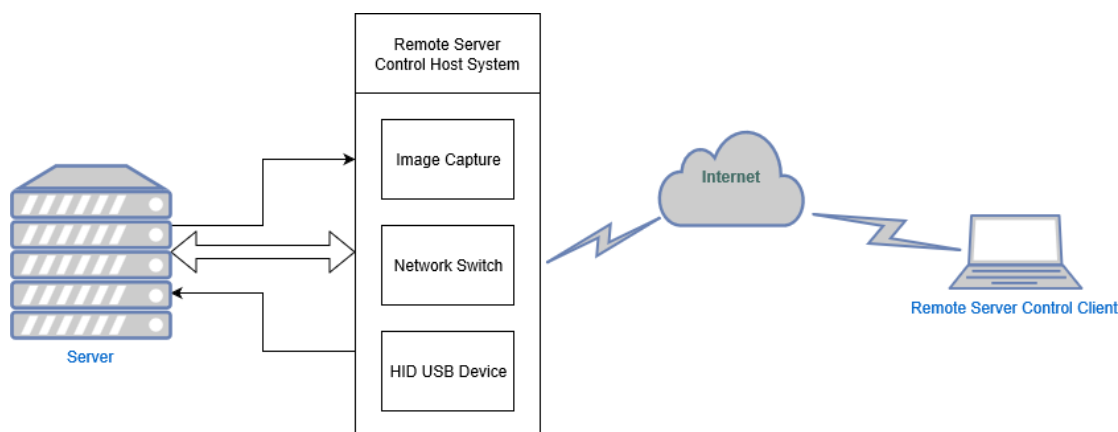
1) Θα πρέπει η σύνδεση στον υπολογιστή που θέλουμε να ελέγξουμε να είναι απλή. Πιο ειδικά, κρίνεται επιτακτική η ανάγκη για plug-and-play σύνδεση και λειτουργία, χωρίς

την εγκατάσταση πολύπλοκου υλικού και λογισμικού τόσο στον υπολογιστή που θέλουμε όσο και στον υπολογιστή με τον οποίο κάνουμε τον έλεγχο.

2) Το σύστημα θα πρέπει να παρέχει στο χρήστη την εικόνα που παράγει ο υπολογιστής υπό έλεγχο. Επειδή όμως το σύστημα προορίζεται για χρήση κυρίως σε περιβάλλοντα με χαμηλές απαιτήσεις γραφικών (BIOS, text terminals κ.α.), ο ρυθμός ανανέωσης της εικόνας μπορεί να είναι αρκετά μικρός (π.χ. 3-4 fps).

3) Ο χρήστης θα πρέπει να είναι σε θέση να αλληλοεπιδράσει με κάποιο τρόπο με τον υπό έλεγχο υπολογιστή. Είναι θεμιτός ο πλήρης έλεγχος του υπολογιστή.

Με βάση τις παραπάνω απαιτήσεις, σχεδιάστηκε η γενική αρχιτεκτονική του συστήματος που απεικονίζεται στο σχήμα 11. Στην αρχιτεκτονική αυτή το σύστημα που σχεδιάζουμε λαμβάνει την εικόνα από τον server και τη μεταφέρει μέσω διαδικτύου στην οθόνη του τελικού χρήστη και επίσης μεταφέρει τις αλληλεπιδράσεις του τελικού χρήστη στον server μέσω διαδικτύου και μίας HID USB συσκευής (εικονική).



Σχήμα 11: Γενική αρχιτεκτονική του συστήματος απομακρυσμένου ελέγχου

### 5.1.1 Βασικές λειτουργίες

Έχοντας ως κύριο γνώμονα τις παραπάνω βασικές απαιτήσεις, ορίζουμε τις λειτουργίες που θα πρέπει να μπορεί αυτό να φέρει εις πέρας ώστε η σχεδίασή μας να θεωρηθεί επιτυχημένη. Οι βασικές αυτές λειτουργίες είναι οι ακόλουθες:

1) Μεταφορά εικόνας από τον υπολογιστή υπό έλεγχο προς τον τελικό χρήστη μεγέθους 640x480 και ρυθμού ανανέωσης μεγαλύτερου ή ίσου των 3fps.

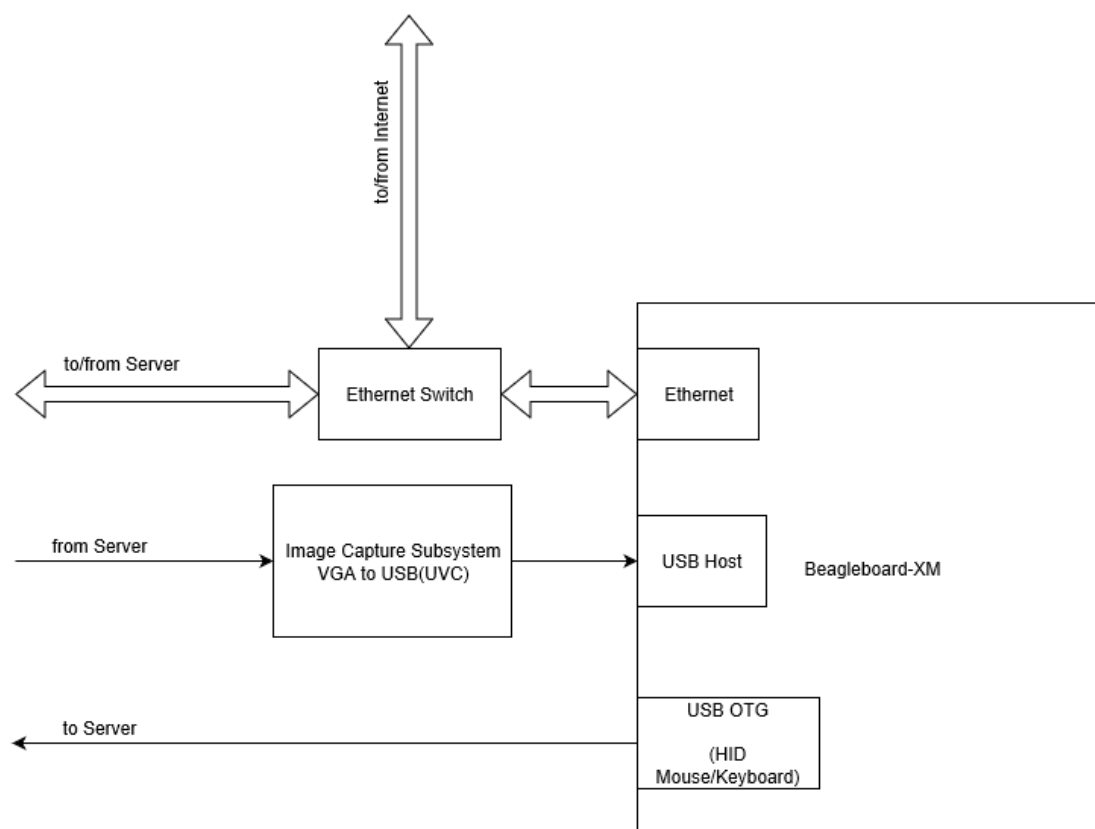
2) Μεταφορά αλληλεπίδρασης πληκτρολογίου ή ποντικού από τον τελικό χρήστη στον υπολογιστή υπό έλεγχο.

3) Παροχή στον τελικό χρήστη μίας απλής εφαρμογής, ώστε να μπορεί να γίνει η προηγούμενη αλληλεπίδραση.

Η γενική αρχιτεκτονική του σχήματος 11 μπορεί να διαιρεθεί σε 2 μεγάλες κατηγορίες: την αρχιτεκτονική υλικού και την αρχιτεκτονική του λογισμικού. Στις επόμενες δύο ενότητες αυτού του κεφαλαίου θα αναλυθεί κάθε μία από αυτές τις κατηγορίες με περισσότερη λεπτομέρεια.

## 5.2 Αρχιτεκτονική υλικού

Όπως απεικονίζεται στο σχήμα 11, ανάμεσα στον Server και στον τελικό χρήστη (υπολογιστής client στο σχήμα), υπάρχει το υποσύστημα με όνομα «Remote server control host». Το υποσύστημα αυτό είναι υπεύθυνο για τις λειτουργίες που φαίνονται στο σχήμα, δηλαδή τη λήψη και τη μεταφορά εικόνας από τον server στον client και την υλοποίηση μίας HID συσκευής, με την οποία ο client αλληλοεπιδρά με τον server, καθώς και την υλοποίηση ενός Ethernet switch. Η αρχιτεκτονική του ενδιαμέσου αυτού συστήματος είναι αυτή του σχήματος 12 και παρακάτω θα επεξηγηθεί το πώς αυτή προέκυψε.



Σχήμα 12: Αρχιτεκτονικό διάγραμμα του remote server control host

### 5.2.1 VGA->USB

Καθώς το σύστημα («Remote server control host») πρέπει να ικανοποιεί τις βασικές απαιτήσεις και λειτουργίες, η πρώτη προσέγγιση στη σχεδίαση έγινε προσπαθώντας να

βρεθεί πλακέτα με επεξεργαστή αρκετά ισχυρό, ώστε να μπορεί να μεταδώσει βίντεο αποδοτικά και να έχει στη διάθεσή της μία θύρα USB OTG, ώστε να μπορεί να υλοποιηθεί HID συσκευή. Για τους λόγους αυτούς, αλλά και λόγω διαθεσιμότητας, επιλέχθηκε το beagleboard-xm. Το beagleboard-xm διαθέτει για επεξεργαστή το SOC της Texas Instruments (TI) DM3730. Το SOC αυτό βασίζεται σε έναν μικροεπεξεργαστή ARM συνδυασμένο με την OMAP αρχιτεκτονική της TI που προσφέρει επιτάχυνση υλικού στην επεξεργασία εικόνας. Παράλληλα το beagleboard-xm διαθέτει και μία θύρα OTG. Επομένως κρίνεται κατάλληλο για το σύστημα μας.

### **Πρώτη σχεδιαστική προσέγγιση:**

Αφού έγινε η επιλογή της πλακέτας, έπρεπε να βρεθεί ένας τρόπος, ώστε να μπορεί το beagleboard-xm να λαμβάνει εικόνα από έναν υπολογιστή μέσω της θύρας VGA. Τα γραφικά VGA επιλέχθηκαν για τη λήψη εικόνας, γιατί ακόμα και σήμερα αποτελεί ένα πολύ διαδεδομένο πρότυπο για την έξοδο γραφικών υπολογιστή ακόμα και όταν δεν υπάρχει κάποια κάρτα γραφικών στο σύστημα (πλέον, οι περισσότεροι επεξεργαστές έχουν κάποια στοιχειώδη ενσωματωμένα γραφικά). Εκτός από VGA θα μπορούσε να χρησιμοποιηθεί το DVI ή το HDMI· δυστυχώς όμως τα πράγματα δεν είναι σαφή ως προς τα δικαιώματα χρήσης του HDMI (ολοκληρωμένα που υποστηρίζουν το DVI, αλλά και το HDMI χρειάζονται ειδική άδεια για την αγορά τους). Επειδή το beagleboard-xm διαθέτει δίαυλο MIPI-CPI για απευθείας σύνδεση με κάμερα, η πρώτη σκέψη ήταν να βρεθεί ένας ψηφιοποιητής που να μετατρέπει τα γραφικά VGA σε μορφή τέτοια, ώστε να ταιριάζει στην είσοδο για κάμερα του beagleboard-xm. Ωστόσο, τέτοιος ψηφιοποιητής δεν υπάρχει έτοιμος στο εμπόριο και ο ADV7181D που χρησιμοποιήθηκε στην τελική σχεδίαση δεν υποστηρίζει στην έξοδό του το πρωτόκολλο MIPI-CPI. Επομένως, έπρεπε να βρεθεί ένας διαφορετικός τρόπος για να ληφθεί η εικόνα από έναν υπολογιστή στο beagleboard.

### **Δεύτερη και τελική σχεδιαστική προσέγγιση:**

Το FPGA παρότι είναι εξαιρετικά ευέλικτη πλατφόρμα ανάπτυξης εφαρμογών, χρειάζεται ιδιαίτερη προσοχή κατά την ανάπτυξη της πλακέτας που το εμπεριέχει. Γι' αυτό αρχικά έγινε προσπάθεια να βρεθεί μία λύση στο πρόβλημα της μεταφοράς της εικόνας χωρίς την ανάπτυξη υλικού με FPGA. Μετά από εκτενή έρευνα και αξιολόγηση των λύσεων που προέκυψαν, η λύση που βρέθηκε ήταν αυτή της μετατροπής των γραφικών σε σειριακή μορφή και η αποστολή τους στη συσκευή λήψης μέσω USB. Οι δύο επικρατέστερες λύσεις με βάση αυτήν την επιλογή ήταν οι εξής:

- 1) VGA => Pixel Bus => LVDS => MIPI CSI-2 => USB3.0
- 2) VGA => Pixel Bus => FIFO => USB3.0

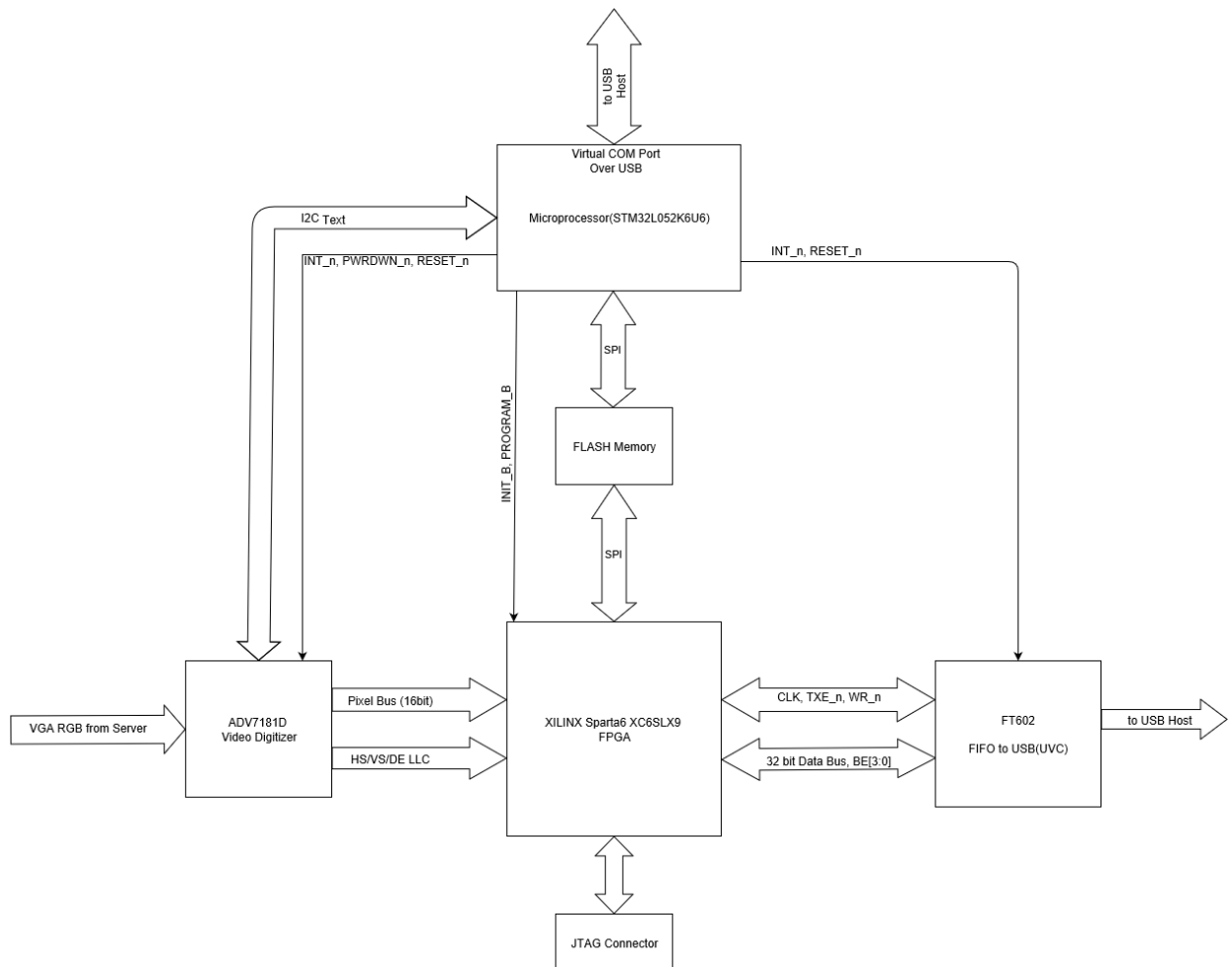
Η πρώτη λύση, αν και μεγαλύτερη σε μέγεθος κατασκευαστικά, αφού χρειάζεται συνολικά 4 ολοκληρωμένα, έναντι της 2<sup>ης</sup> που αντιστοιχεί σε 3, είναι πιο ελκυστική γιατί τα



ολοκληρωμένα που εκτελούν μετατροπείς δεδομένων αρκούνται στη διασύνδεση τους. Από την άλλη, η 2<sup>η</sup> σχεδιαστική επιλογή, για τη μετατροπή από Pixel Bus σε FIFO, χρειάζεται FPGA. Τελικά αποφασίστηκε να ακολουθηθεί η 2<sup>η</sup> σχεδιαστική προσέγγιση, λόγω του καθεστώτος πνευματικών δικαιωμάτων, αλλά και της έλλειψης διαθεσιμότητας του μετατροπέα LVDS => MIPI-CSI2.

Η υλοποίηση έγινε χρησιμοποιώντας ως βάση τα ολοκληρωμένα ADV7181D της Analog Devices και FT602 της FTDI. Καθώς όμως αυτά τα δύο δεν ήταν δυνατό να συγχρονιστούν με απλή σύνδεση μεταξύ τους, χρησιμοποιήθηκε ως μέσο διασύνδεσης τους FPGA (XC6SLX9 της Xilinx-σειρά Spartan 6), κατάλληλα προγραμματισμένος. Επιπλέον, επειδή το ADV7181D και το XC6SLX9 χρειάζονται κάποιου είδους προγραμματιζόμενη ρύθμιση, χρησιμοποιήθηκε ο μικροελεγκτής STM32L052K6U6 της ST.

Ο τρόπος με τον οποίο συνδέονται τα παραπάνω ολοκληρωμένα απεικονίζεται στο σχήμα 13. Στο ίδιο σχήμα φαίνεται και η μνήμη Flash μεταξύ του FPGA και του μικροελεγκτή. Σε αυτή λοιπόν, αποθηκεύεται (από τον μικροελεγκτή) η ρύθμιση του FPGA, ούτως ώστε κάθε φορά που εκκινεί το FPGA να διαβάζει τη ρύθμιση από αυτή.



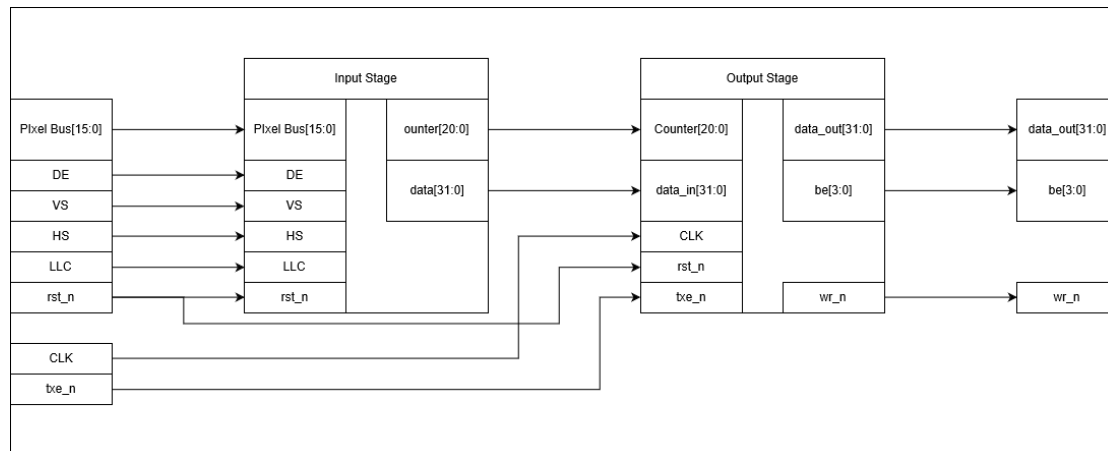
Σχήμα 13: Αρχιτεκτονικό διάγραμμα του συστήματος VGA->USB

Όπως φαίνεται στο σχήμα 13 το σήμα VGA εισέρχεται στον ψηφιοποιητή (ADV7181D), ο οποίος με την σειρά του στέλνει τα ψηφιακά δεδομένα στο FPGA. Το FPGA αναλαμβάνει να τα σειριοποιήσει με συγκεκριμένο τρόπο και να τα συγχρονίσει με το FIFO του FT602. Τέλος το FT602 στέλνει τα δεδομένα στον USB host ως ροή βίντεο (video stream).

Το ADV7181D από τα VGA γραφικά μας δίνει στην έξοδό του έναν παράλληλο δίαυλο Pixel στα 16-bit και τα σήματα χρονισμού HS (Horizontal Sync), VS (Vertical Sync), DE (Data Enable) και LLC (Line Locked Clock). Η μορφή των δεδομένων στο δίαυλο είναι της μορφής  $YC_bC_r$  με δειγματοληψία 4:2:2 (πίνακας 3-πίνακας με τα pixel output formats του ADV στο κεφάλαιο 4). Τα σήματα HS και VS και DE είναι ενεργά υψηλά (active-high). Αξίζει να σημειωθεί πως κανονικά στο πρότυπο VGA για ανάλυση 640x480 @ 60fps, ο τρόπος λειτουργίας είναι ενεργά χαμηλά (active-low), αλλά το ADV7181D έχει δυνατότητα ρύθμισης της πολικότητας των σημάτων στην έξοδό του, ενώ όλος ο δίαυλος είναι χρονισμένος σύμφωνα με το LLC (αρνητικό μέτωπο του παλμού του ρολογιού) στα 25.175MHz.

Ο δίαυλος για το FIFO του FT602 έχει πλάτος 39-bit (32-bit δεδομένων τα οποία οργανώνονται ανά 8 σε ομάδες των 4 byte, 4-bit που έχουν το ρόλο byte enable για κάθε ένα byte δεδομένων και τέλος τα τρία σήματα χρονισμού -CLK, TXE\_n, WR\_n). Είναι φανερό πως ο δίαυλος των δεδομένων (32-bit) έχει διπλάσιο μέγεθος από το δίαυλο δεδομένων από το ADV7181D στο FPGA. Επίσης ο δίαυλος εδώ είναι χρονισμένος σύμφωνα με το CLK, η συχνότητα του οποίου είναι 66MHz (FIFO 245). Επομένως, το FPGA θα πρέπει να δέχεται δεδομένα των 16-bit, να τα πακετάρει ανά δύο σε ένα πακέτο των 32-bit και να τα αποστέλλει στο FT602 χρονισμένα πλέον με το CLK. Επιπλέον, θα πρέπει το FPGA να παρακολουθεί το TXE\_n και να γράφει τα δεδομένα στο FT602 (WR\_n) μόνο όταν αυτό μπορεί να δεχτεί δεδομένα, άρα το FPGA θα πρέπει να είναι σε θέση να αποθηκεύσει κάποια δεδομένα.

Τα ανωτέρω οδήγησαν στην υλοποίηση μονάδας ελέγχου (σε Verilog HDL) του σχήματος 14 στο FPGA. Το module αυτό αποτελείται από δύο υπομονάδες: το στάδιο εισόδου και το στάδιο εξόδου.



Σχημα 14: Αρχιτεκτονικό διάγραμμα του ψηφιακού κυκλώματος που υλοποιείται στο FPGA

#### Στάδιο εισόδου:

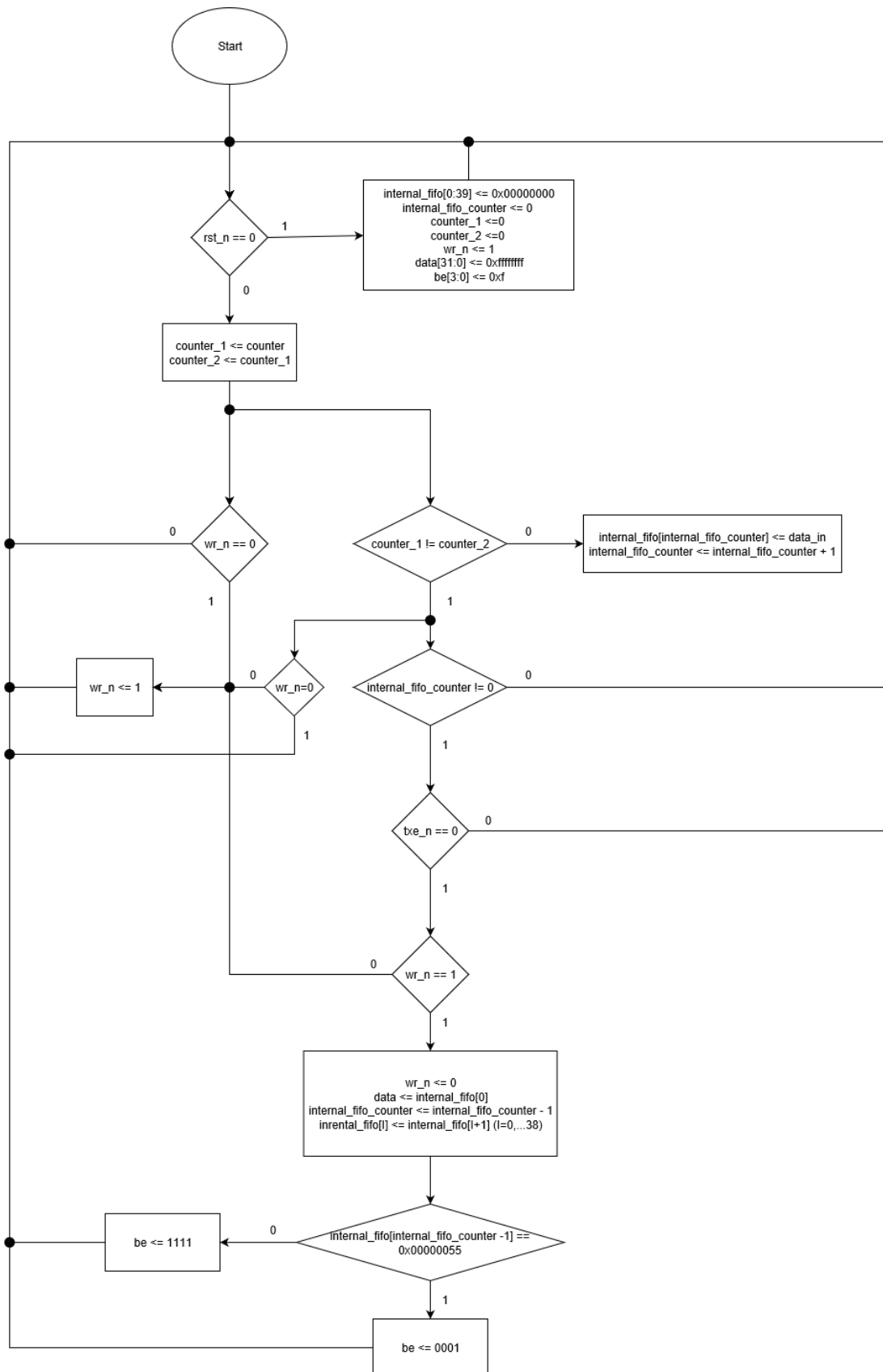
Η λειτουργία του σταδίου εισόδου είναι να δέχεται τα δεδομένα από το ADV7181D, χρονισμένα πάντα ως προς το LLC, να αναγνωρίζει πότε ξεκινάει και πότε τελειώνει ένα frame, να παράγει αυτόματα τους αντίστοιχους κωδικούς που χρειάζονται και τέλος να μεταφέρει τα δεδομένα αυτά στο στάδιο εξόδου.

Πιο αναλυτικά, η αναγνώριση ενός frame γίνεται παρακολουθώντας τις μεταβάσεις του σήματος VS (από 0 σε 1 = αρχή frame, από 1 σε 0 = τέλος του frame), ενώ τα έγκυρα δεδομένα λαμβάνονται όταν το σήμα DE είναι ενεργό υψηλά. Τα δεδομένα που προκύπτουν (είτε pixel είτε κωδικοί έναρξης και τερματισμού pixel) τοποθετούνται ανά δύο σε πακέτα (32-bit) και αποστέλλονται στο στάδιο εξόδου. Η αποστολή γίνεται με τον εξής τρόπο: όταν ένα πακέτο είναι έτοιμο για αποστολή, τοποθετείται στην έξοδο του σταδίου εισόδου (data) και ταυτόχρονα αλλάζει η τιμή του counter. Το στάδιο εξόδου παρακολουθεί τις αλλαγές στην τιμή του counter. Όταν η τιμή του counter αλλάξει, το στάδιο εξόδου διαβάζει τα δεδομένα. Δεδομένου ότι το LLC είναι αρκετά πιο αργό από το CLK, με τη συγκεκριμένη τεχνική δεν έχουμε προβλήματα χρονισμού ανάμεσα στα δύο στάδια. Παρακάτω δίνεται το διάγραμμα ροής του σταδίου εισόδου.

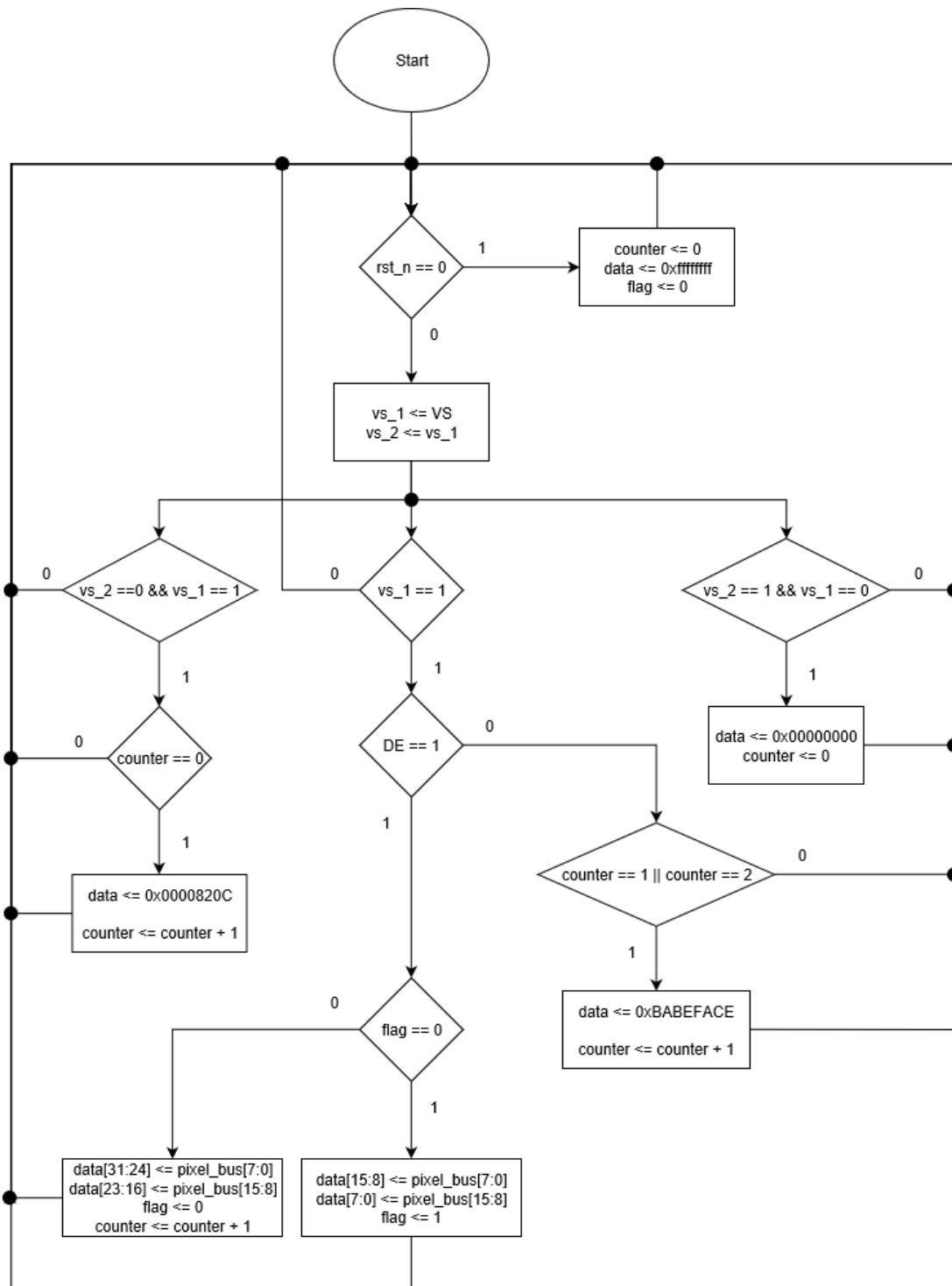
#### Στάδιο εξόδου:

Η λειτουργία του σταδίου εξόδου είναι να λαμβάνει δεδομένα από το στάδιο εισόδου και να τα γράφει στο FT602 με σωστό τρόπο, όταν το δεύτερο είναι έτοιμο να λάβει δεδομένα. Γι' αυτόν το λόγο το στάδιο εξόδου παρακολουθεί και τον counter (όπως αναφέρθηκε προηγουμένως) και το σήμα TXE\_n. Όσο το σήμα TXE\_n είναι ψηλά, τα δεδομένα που λαμβάνονται από το στάδιο εισόδου αποθηκεύονται σε μία εσωτερική δομή

FIFO. Όταν το σήμα TXE\_n γίνει ενεργό χαμηλά τότε τα δεδομένα γράφονται σειριακά στο FT602. Να σημειωθεί εδώ ότι η λήψη δεδομένων από το στάδιο εισόδου έχει μεγαλύτερη προτεραιότητα από την εγγραφή δεδομένων στο FT602 έτσι, ώστε να αποφεύγουμε συνεχείς απορρίψεις frames λόγω των εγγραφών. Για να εγγραφεί κάποιο δεδομένο στο FT602 το WR\_n γίνεται 0 και έπειτα πάλι 1 μετά από 1 κύκλο ρολογιού(CLK). Στο σχήμα 16 δίνεται το διάγραμμα ροής για το στάδιο εξόδου.



Σχημα 15: Διάγραμμα ροής σταδίου εισόδου

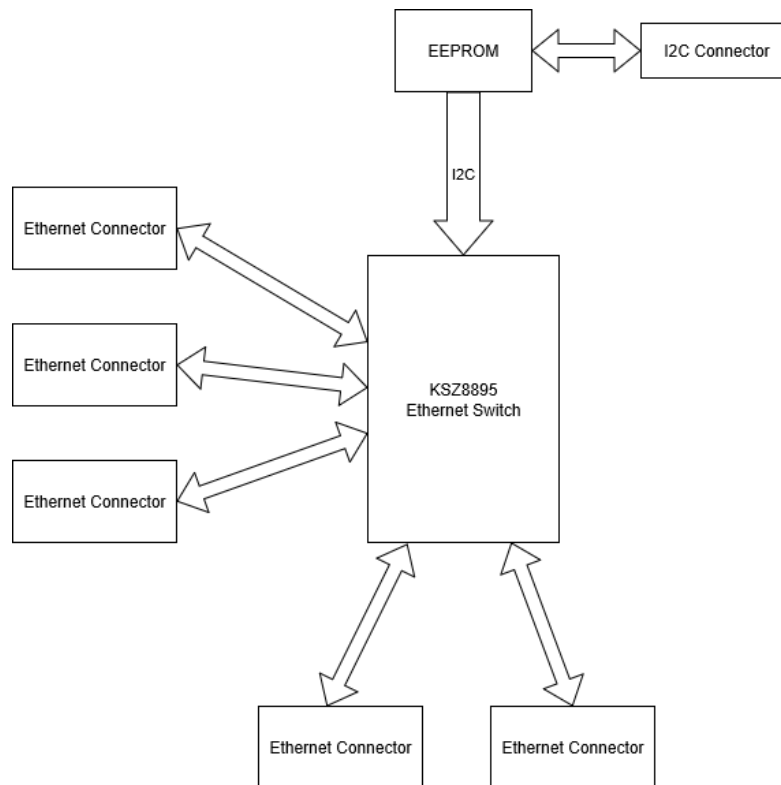


Σχημα 16: Διάγραμμα ροής σταδίου εξόδου

### 5.2.2 Ethernet Switch

Το Switch είναι απαραίτητο σε αυτήν την εργασία, διότι και ο Server και ο Remote Server Control Host θα πρέπει να έχουν πρόσβαση στο δίκτυο. Στο χώρο όπου τοποθετούνται αυτοί μπορεί να υπάρχει μόνο μία θύρα Ethernet ή να υπάρχουν περισσότερες, αλλά σε σημεία όπου η τοποθέτησή τους δεν είναι βολική για την εφαρμογή μας (π.χ. ο Server στην μία άκρη μιας αίθουσας και ο Remote Server Control Host στην άλλη, με το ενδιάμεσο να είναι γεμάτο από διαφορετικού τύπου καλωδιώσεις). Το Switch που κατασκευάστηκε έχει ως

βάση το ολοκληρωμένο KSZ8895 της Microchip και όπως είναι φανερό στο σχήμα 17 χρειάζεται μόνο μία εξωτερική μνήμη για να λειτουργήσει αυτόνομα. Η μνήμη αυτή περιέχει τις τιμές των καταχωρητών του switch έτσι, ώστε να λειτουργήσει με τον επιθυμητό τρόπο, τις οποίες τιμές το Switch διαβάζει κάθε φορά που εκκινεί. Να σημειωθεί ότι στην παρούσα εργασία έχει απενεργοποιηθεί η υποστήριξη του switch για το πρωτόκολλο RMI (Reduced Media Independent Interface), με σκοπό όλες οι θύρες του να είναι διαθέσιμες για μεταγωγή και όχι για κάποια άλλη λειτουργία.



Σχημα 17: Αρχιτεκτονικό διάγραμμα του Ethernet Switch

### 5.3 Λογισμικό

Ο απομακρυσμένος έλεγχος ενός server , όπως παρουσιάστηκε στην αρχή του κεφαλαίου δεν θα ήταν δυνατός χωρίς την ανάπτυξη κατάλληλου υλικού αλλά και λογισμικού. Σε αυτή την ενότητα παρουσιάζεται το λογισμικό που αναπτύχθηκε στα πλαίσια αυτής της εργασίας,

### 5.3.1 Εφαρμογή απομακρυσμένου ελέγχου

Το λογισμικό του συστήματος του απομακρυσμένου ελέγχου μπορεί να διαχωριστεί σε δύο μέρη. Το μέρος όπου έρχεται σε επαφή με τον server (back end) και το μέρος που αποτελεί τη διεπαφή για τον τελικό χρήστη (front end).

#### **Back end:**

Το back end της εφαρμογής αποτελεί ο Remote Server Control Host, του οποίου η αρχιτεκτονική υλικού έχει αναλυθεί σε προηγούμενη ενότητα. Ως προς το λογισμικό, οι λειτουργίες του back end είναι οι:

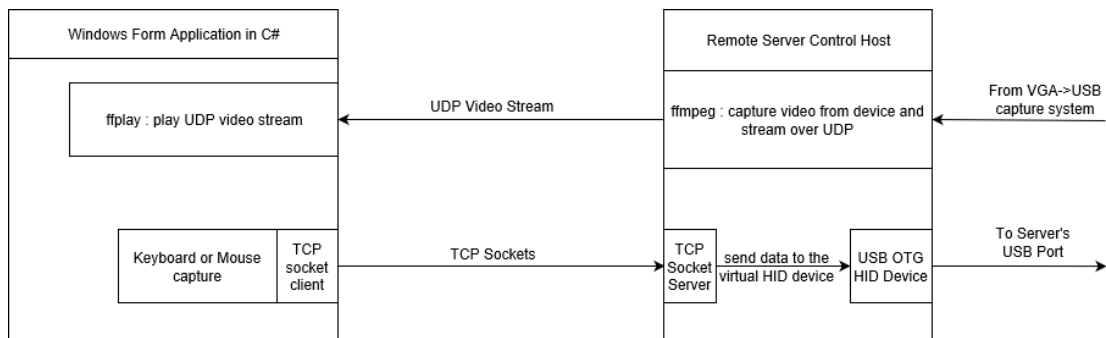
- λήψη βίντεο από την συσκευή λήψης (USB) και αποστολή ροής βίντεο στον τελικό χρήστη
- επικοινωνία με τον τελικό χρήστη και μεταφορά των αλληλεπιδράσεων του στο server μέσω μιας εικονική συσκευής HID (π.χ ποντίκι ή πληκτρολόγιο).

Η λήψη του βίντεο και η αποστολή του στον τελικό χρήστη γίνεται με το εργαλείο ffmpeg. Σκοπός του είναι να λάβει το βίντεο από την συσκευή λήψης και να το μεταφέρει μέσω του διαδικτύου στον τελικό χρήστη με τη χρήση του πρωτοκόλλου UDP (θα μπορούσε να χρησιμοποιηθεί και κάποιο από τα TCP ή RTP αλλά για λόγους απλότητας και ευκολίας στην υλοποίηση χρησιμοποιήθηκε το UDP).

Η λήψη των δεδομένων της HID συσκευής από τον τελικό χρήστη γίνεται με επικοινωνία μέσω TCP Sockets. Ο Remote Server Control Host λειτουργεί σαν TCP Socket Server. Τα δεδομένα (θέση ποντικιού ή χαρακτήρας πληκτρολογίου) γράφονται από τον TCP Socket Server στην εικονική HID συσκευή, η οποία υλοποιείται σε μία θύρα USB OTG. Για τη χρήση της OTG θύρας έχει ενεργοποιηθεί η σουίτα οδηγών συσκευών USB gadget του Linux.

Να σημειωθεί ότι το ffmpeg ρυθμίζεται και εκτελείται απευθείας από το terminal του Linux, ενώ ο TCP Socket Server έχει γραφτεί σε Java και η εικονική HID USB συσκευή είναι γραμμένη σε C.





Σχημα 18: Δομή εφαρμογής λογισμικού του συστήματος απομακρυσμένου ελέγχου

### Υλοποίηση και περιγραφή λειτουργίας του back end:

Τα προγράμματα και τα scripts που είναι απαραίτητα για τη λειτουργία του Back End είναι όλα συγκεντρωμένα σε ένα φάκελο με όνομα Remote\_Server\_Control. Ο φάκελος περιέχει τον υποφάκελο keyboard\_gadget (<https://github.com/qlyoung/keyboard-gadget>) και τα αρχεία hid\_keyboard, remoteControl.sh και Server.class.

- keyboard\_gadget: Ο φάκελος αυτός περιέχει όλα τα απαραίτητα αρχεία για τη δημιουργία ενός εικονικού πληκτρολογίου σε ένα σύστημα που διαθέτει μία θύρα USB OTG μέσω της χρήσης τους config fs των Linux. Για να δημιουργηθεί το εικονικό πληκτρολόγιο αρκεί κάποιος να τρέξει το script, gadget-setup.sh το οποίο βρίσκεται μέσα σε αυτόν το φάκελο.
- hid\_keyboard: Το πρόγραμμα αυτό (γραμμένο σε C) προσομοιώνει τη λειτουργία μίας εικονικής HID συσκευής (ποντίκι, πληκτρολόγιο και joystick) γράφοντας τα δεδομένα που του δίνουμε σε αυτή με τον κατάλληλο τρόπο. Φυσικά, για να λειτουργήσει σωστά η προσομοίωση της συσκευής, θα πρέπει ο descriptor που έχουμε ορίσει για τη συσκευή με το gadget-setup.sh στο προηγούμενο βήμα, να ταιριάζει απόλυτα με τον τύπο της συσκευής που προσομοιώνουμε με το πρόγραμμα hid\_keyboard. Για την εργασία αυτήν έχει υλοποιηθεί ένα εικονικό πληκτρολόγιο.
- Server.class: Αποτελεί τον TCP Server που χρησιμοποιείται για τη λήψη των αλληλεπιδράσεων από τον τελικό χρήστη. Το πρόγραμμα αυτό είναι επίσης υπεύθυνο για την προώθηση των αλληλεπιδράσεων του τελικού χρήστη στο πρόγραμμα hid\_keyboard με την κατάλληλη μορφή.
- remoteControl.sh: Είναι το script που αναλαμβάνει να εκκινήσει τη μετάδοση της εικόνας με τη χρήση του ffmpeg, να δημιουργήσει την HID συσκευή και παράλληλα να εκκινήσει τον TCP Server.

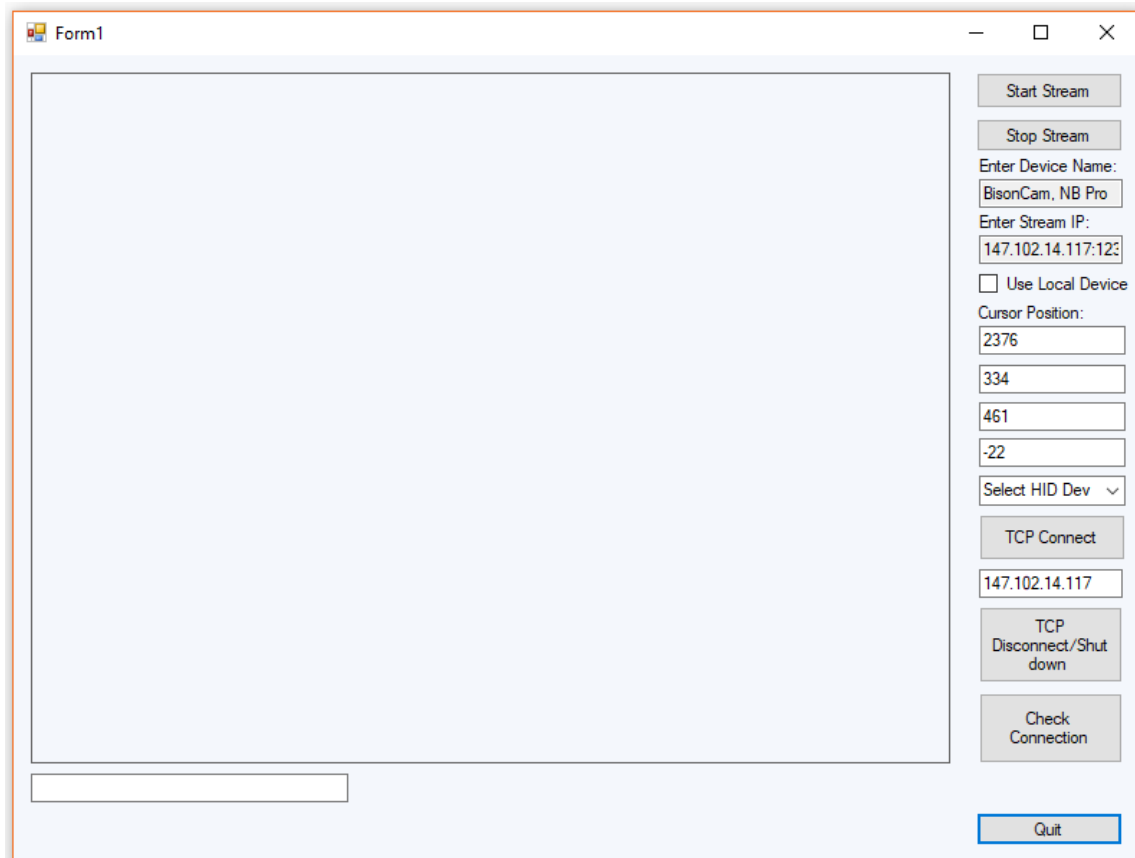
### Front end:

Σε αντίθεση με το back End, το front end είναι πιο ομοιόμορφο ως προς τη γλώσσα που χρησιμοποιήθηκε στον προγραμματισμό του. Είναι γραμμένο εξολοκλήρου σε C# και

χρησιμοποιεί το .NET Framework για τη λειτουργία του στα Windows. Η εφαρμογή αυτή, όπως απεικονίζεται και στην εικόνα 10, δημιουργεί μία φόρμα Windows πάνω στην οποία τοποθετούνται όλα τα στοιχεία της (βίντεο, κουμπιά κ.τ.λ.). Οι κύριες λειτουργίες της εφαρμογής είναι η αναπαραγωγή της ροής του βίντεο που λαμβάνεται από τον Remote Server Control Host, η καταγραφή των δεδομένων του ποντικιού ή του πληκτρολογίου και η αποστολή τους στον Remote Server Control Host.

Για τη λήψη της ροής βίντεο και την αναπαραγωγή της χρησιμοποιείται το εργαλείο ffmpeg, ενσωματωμένο στη Windows φόρμα της εφαρμογής. Το ffmpeg χρησιμοποιείται αντί του ffmpeg διότι έχει τη δυνατότητα αναπαραγωγής του βίντεο σε πραγματικό χρόνο καθώς αυτό λαμβάνεται από τη ροή.

Η αποστολή των δεδομένων της συσκευής HID από την εφαρμογή στο Remote Server Control Host γίνεται από έναν TCP Client, οποίος είναι και αυτός ενσωματωμένος στην εφαρμογή.



Εικόνα 11: Εφαρμογή Front End

#### Περιγραφή λειτουργίας της εφαρμογής:

Η εφαρμογή του Front End αποτελείται από μία κεντρική φόρμα στην οποία περιλαμβάνονται όλα τα κουμπιά και οι λειτουργίες. Το πλαίσιο που φαίνεται στη φόρμα είναι το σημείο στο οποίο θα ενσωματωθεί η αναπαραγωγή του βίντεο από το ffmpeg όταν ο

χρήστης ξεκινήσει τη ροή με το κουμπί «Start Stream». Ο χρήστης έχει τη δυνατότητα να ξεκινήσει ή να σταματήσει τη ροή βίντεο (Start/Stop Stream) όπως, επίσης, μπορεί να επιλέξει αν θα πάρει τη ροή από κάποια τοπική συσκευή ή από κάποια ροή διαδικτύου. Επιπρόσθετα ο χρήστης μπορεί να ελέγξει πότε θα συνδεθεί και θα αλληλοεπιδράσει με τον TCP Server του Back End (TCP Connect) δίνοντας στην εφαρμογή τη διεύθυνση IP του TCP Server και επιλέγοντας τον τύπο της HID συσκευής που θέλει να προσομοιώσει (Mouse/Keyboard). Εάν ο χρήστης επιλέξει να προσομοιώσει ένα ποντίκι, τότε, κουνώντας τον κέρσορα μέσα στο πλαίσιο όπου εμφανίζεται το βίντεο, οι αλληλεπιδράσεις του ποντικιού μεταφέρονται αυτόματα στο Back End. Εάν ο χρήστης επιλέξει να προσομοιώσει ένα πληκτρολόγιο, τότε, πρέπει να πληκτρολογεί αυτά που θέλει μέσα στο άσπρο πλαίσιο κειμένου κάτω από το πλαίσιο εμφάνισης του βίντεο. Το σύνολο πλήκτρων που έχει υλοποιηθεί στο πρωτότυπο σύστημα είναι το εξής:

- όλοι οι χαρακτήρες a-z του αγγλικού αλφαβήτου
- τα κουμπιά πλοήγησης : πάνω, κάτω, δεξιά, αριστερά
- τα ειδικά κουμπιά: ctrl, shift, escape, caps-lock, delete, backspace, spacebar και insert.

### **5.3.2 Βοηθητικές εφαρμογές**

Εκτός από την κύρια εφαρμογή του συστήματος για την οποία έγινε λόγος στην προηγούμενη ενότητα, δημιουργήθηκαν και δύο βοηθητικές εφαρμογές. Οι εφαρμογές αυτές επικοινωνούν με τον μικροελεκτή που υπάρχει στον υποσύστημα VGA->USB και κάθε μία έχει ως σκοπό τη ρύθμιση ενός συγκεκριμένου ολοκληρωμένου. Πιο συγκεκριμένα, η μία εφαρμογή έχει ως κύριο σκοπό τη φόρτωση της ρύθμισης του FPGA από τον υπολογιστή στη μνήμη flash, ενώ η άλλη έχει ως σκοπό την εγγραφή τιμών στους καταχωρητές του ADV7181D έτσι ώστε να μπορεί κανείς να ρυθμίσει τη λειτουργία του.

Παρά τις διαφορετικές λειτουργίες οι εφαρμογές είναι γραμμένες με τον ίδιο τρόπο και τα ίδια εργαλεία με την εφαρμογή του Front End και επικοινωνούν με τον μικροελεκτή μέσω της ίδιας εικονικής σειριακής θύρας πάνω από USB (Virtual Com Port over USB).

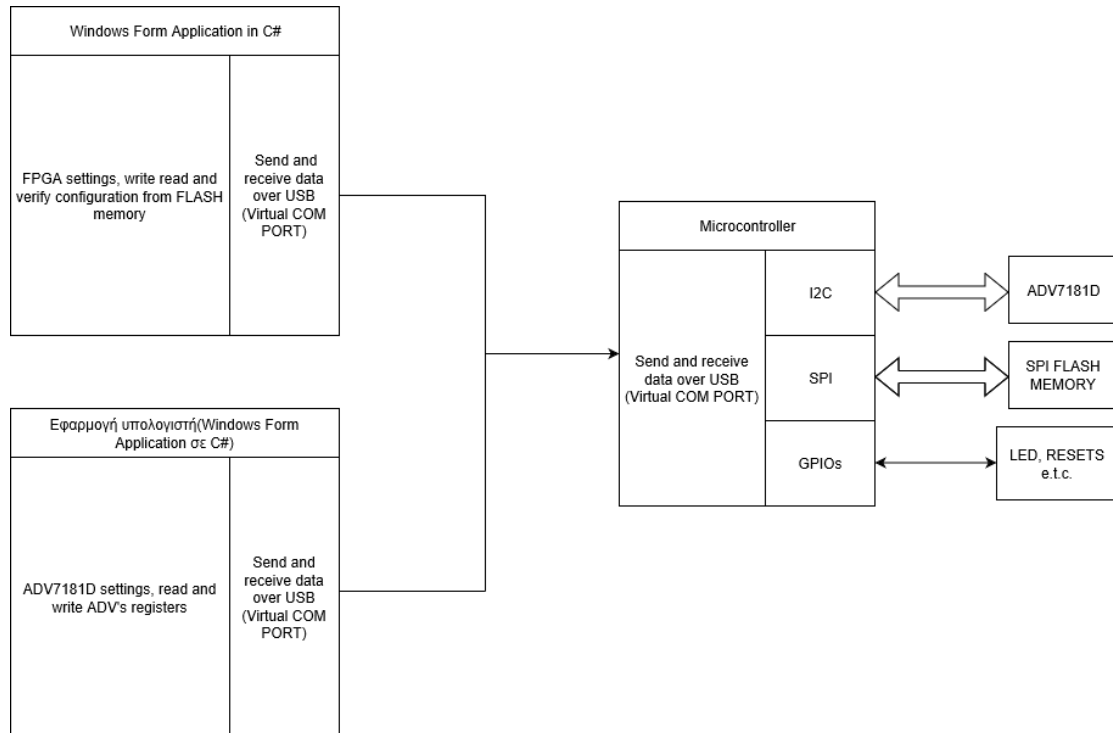
#### **Περιγραφή λειτουργίας των βοηθητικών εφαρμογών:**

Στις εικόνες 11 και 12 φαίνονται οι εφαρμογές για τον προγραμματισμό του FPGA και τη ρύθμιση του ADV7181D. Σε αυτές τις εφαρμογές ο χρήστης μπορεί να ξεκινήσει ή να σταματήσει την επικοινωνία με τον μικροελεκτή οποιαδήποτε στιγμή θέλει με τα κουμπιά Open/Close Serial Port.

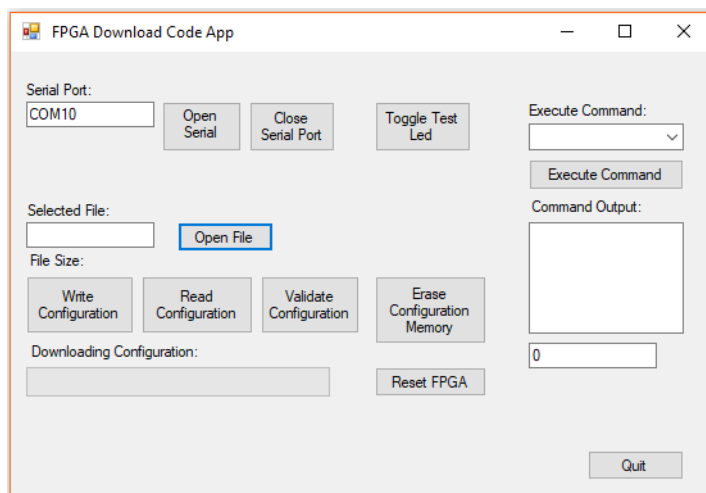
Πέραν αυτού, στην εφαρμογή προγραμματισμού του FPGA μπορεί να ανοίξει ένα αρχείο (Open File) και να φορτώσει το περιεχόμενο αυτού στη μνήμη Flash (Write

Configuration) ενώ μπορεί να διαβάσει όλο το περιεχόμενο της μνήμης αυτής και να το επαληθεύσει (Read/Validate Configuration).

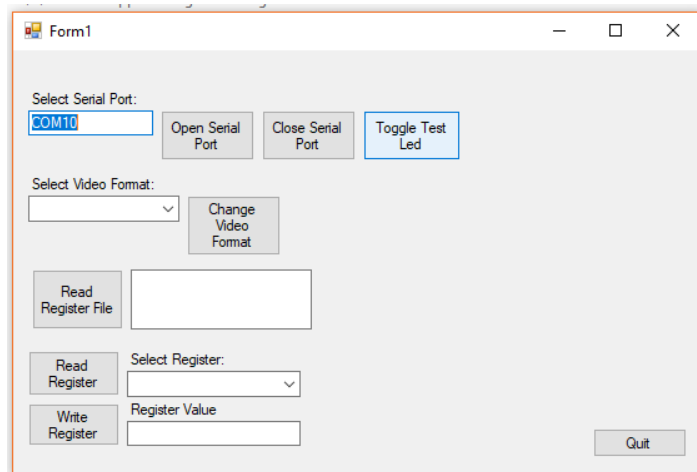
Στην εφαρμογή της ρύθμισης του ADV7181D ο χρήστης μπορεί να διαβάσει όλους τους καταχωρητές μαζί (Read Register File) ή να διαβάσει και να γράψει κάποιο μεμονωμένο καταχωρητή του ψηφιοποιητή (Read/Write Register). Επίσης, μπορεί να αλλάξει τη μορφή του βίντεο που δίνει στην έξοδό του ο ψηφιοποιητής (Change Video Format) επιλέγοντας από μία λίστα με τις υποστηριζόμενες μορφές βίντεο.



Σχημα 19: Δομή βοηθητικών εφαρμογών και της εφαρμογής του μικροελεγκτή



Εικόνα 12: Βοηθητική εφαρμογή προγραμματισμού του FPGA

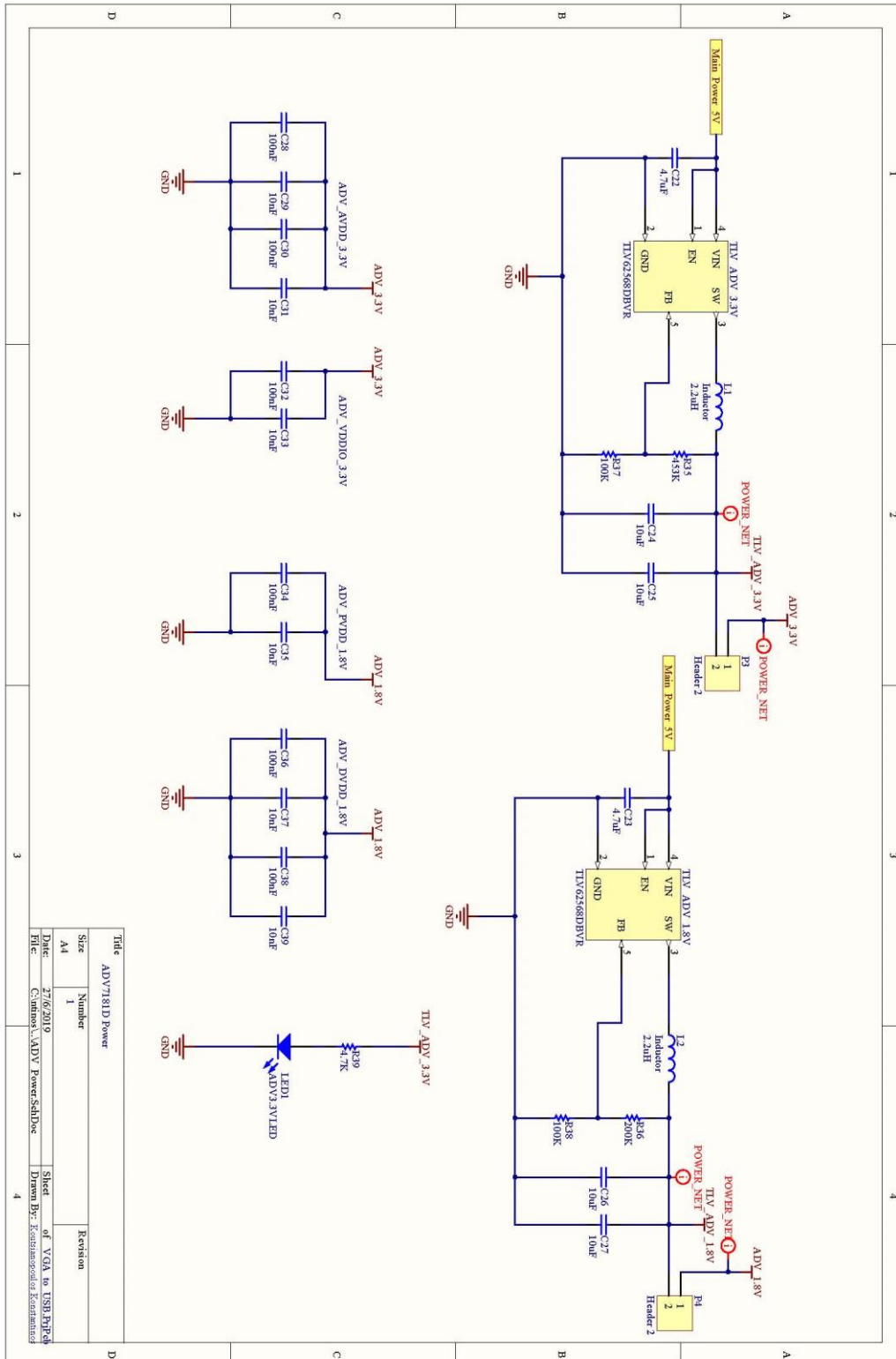


Εικόνα 13: Βοηθητική εφαρμογή ρύθμισης του ολοκληρωμένου ADV7181D

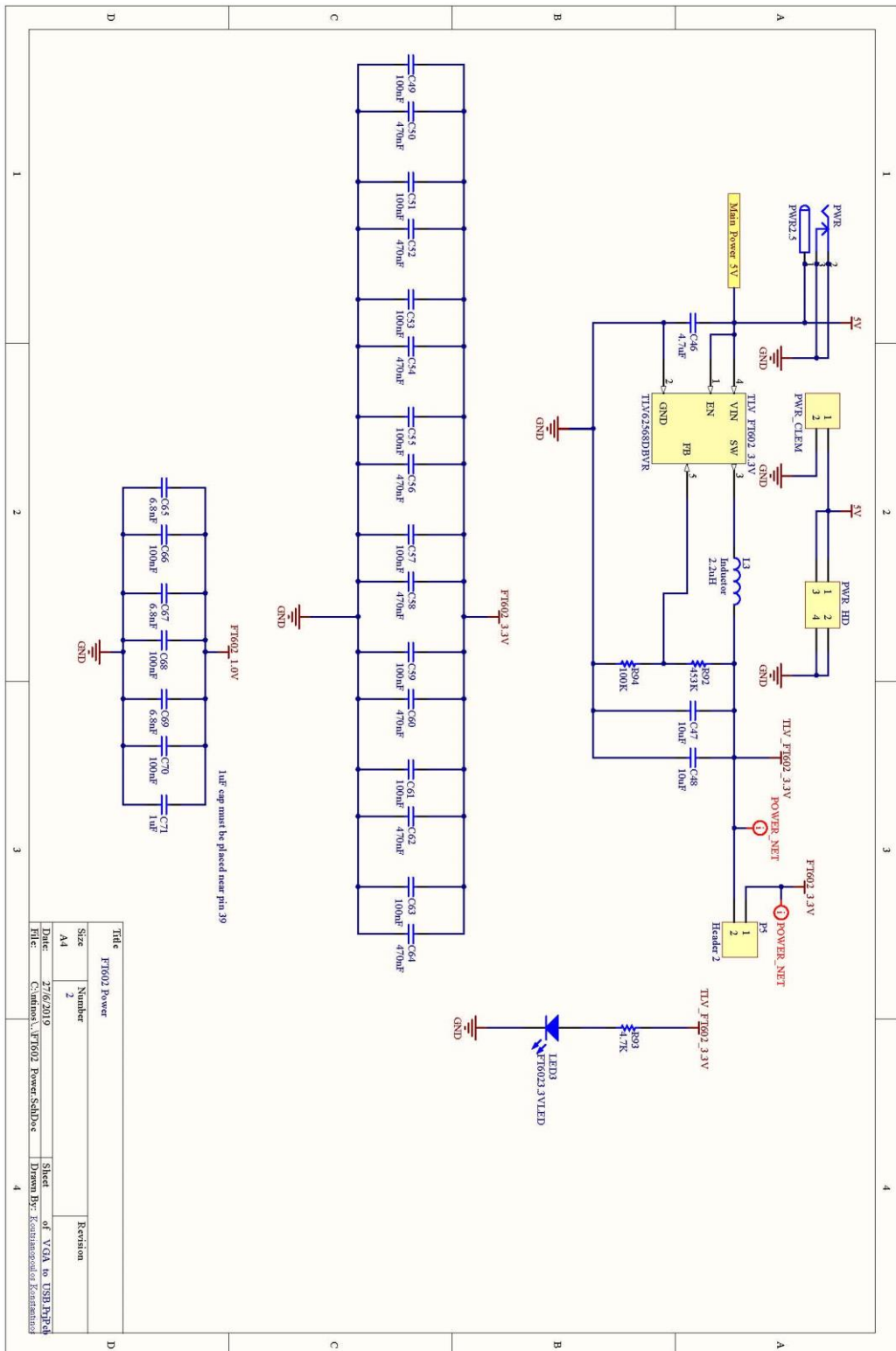
## 5.4 Σχηματικά διαγράμματα πλακετών

Στις δύο υποενότητες που ακολουθούν παρατίθενται τα σχηματικά διαγράμματα καθώς και τα PCB (Printed Circuit Boards) layouts των πλακετών για τα συστήματα VGA->USB και Ethernet Switch. Η σχεδίασή τους έγινε στο σχεδιαστικό πρόγραμμα Altium Designer 18.0.

### 5.4.1 Σχηματικά διαγράμματα και PCB Layout της πλακέτας VGA->USB



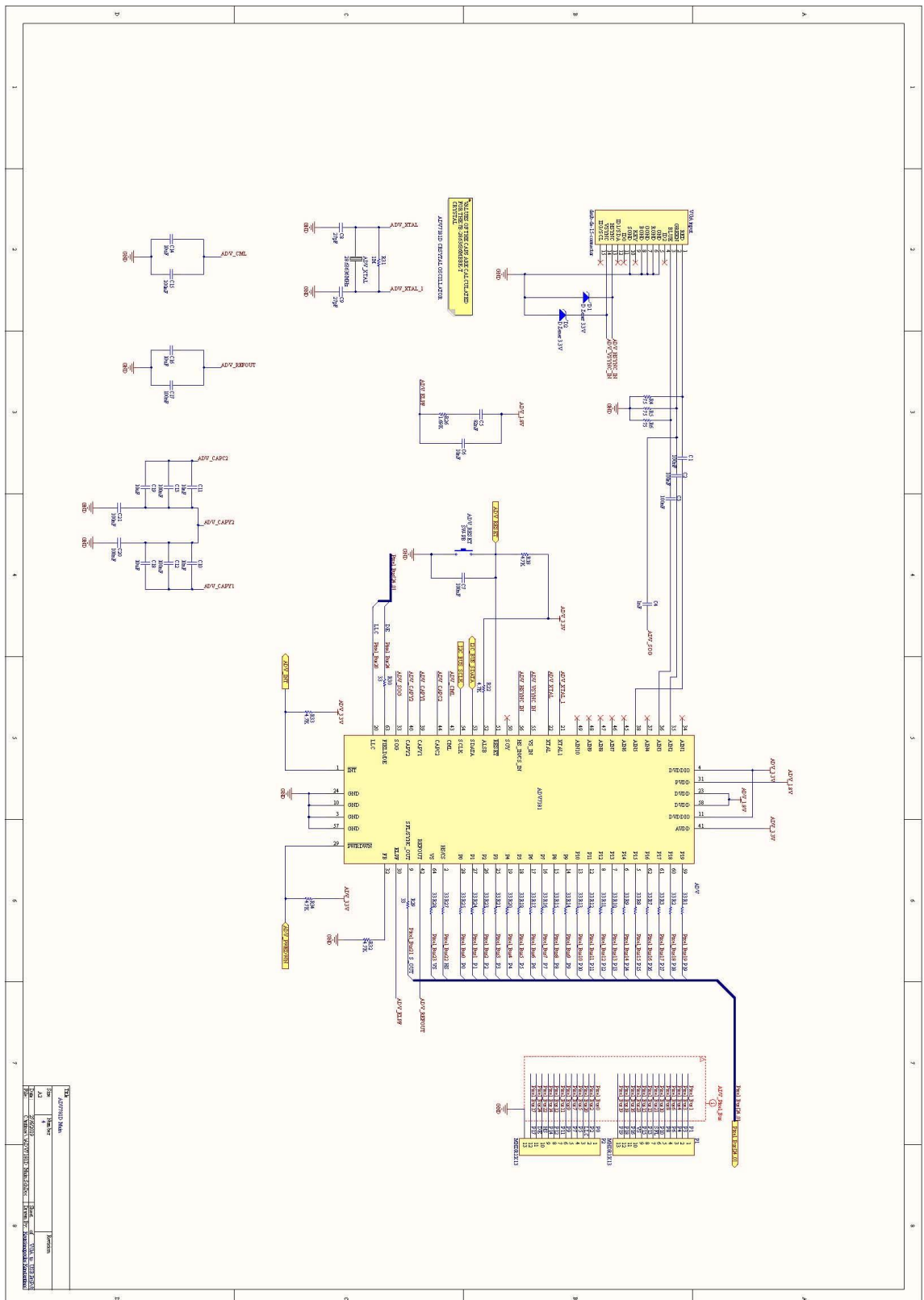
Εικόνα 14: Τροφοδοσία του ADV7181D



Εικόνα 15: Τροφοδοσία του FT602

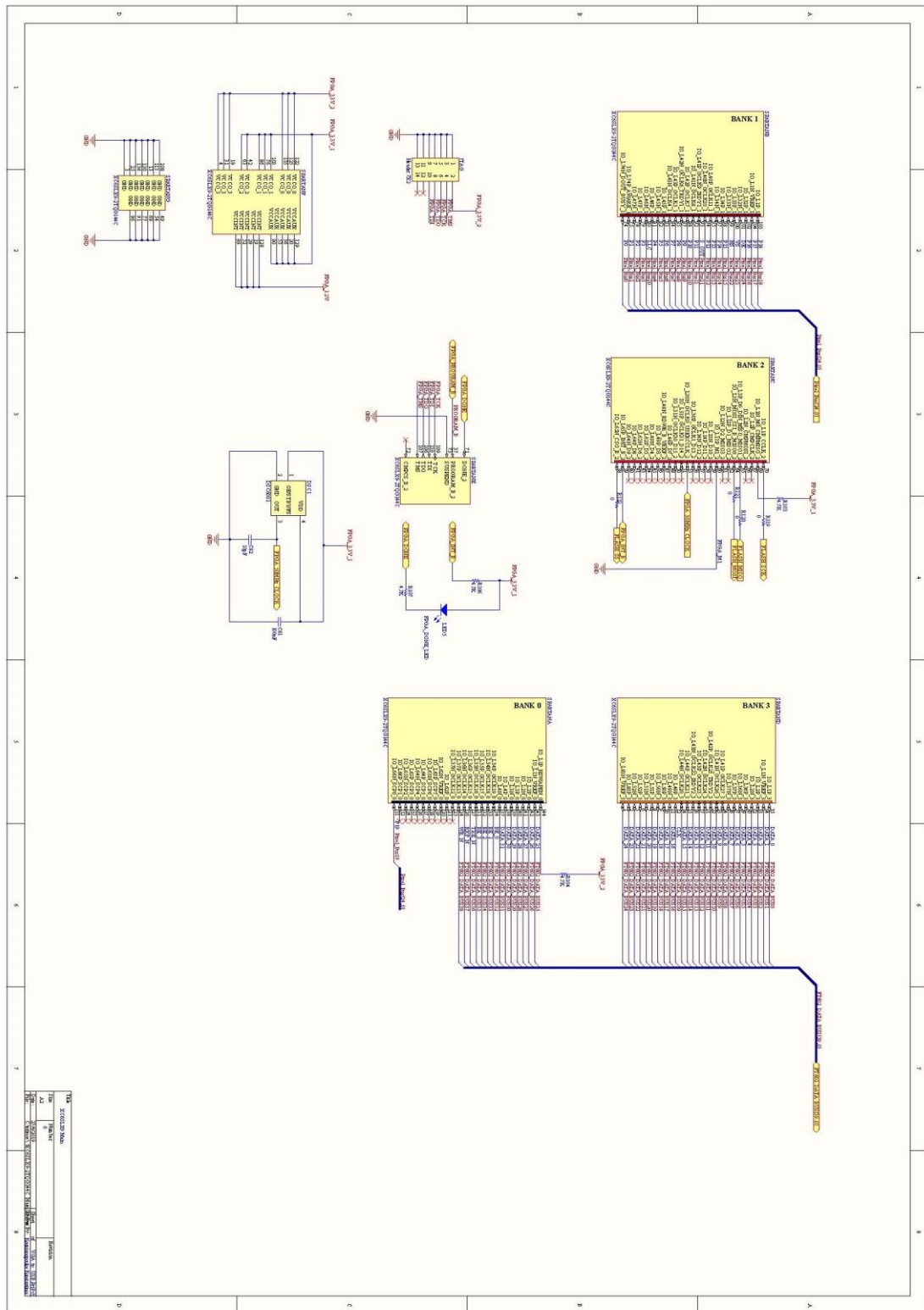






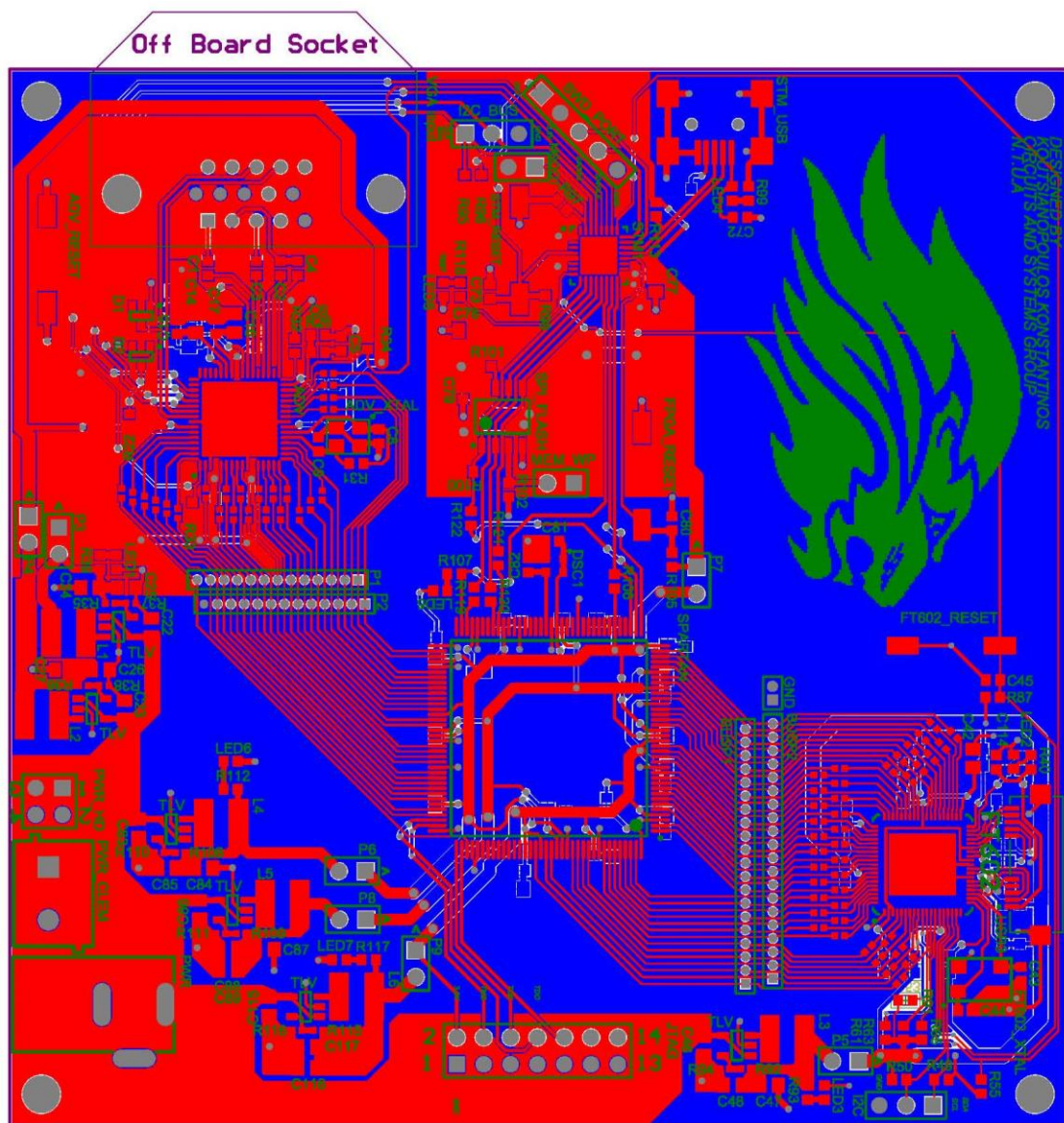
Εικόνα 17: Διασύνδεση του ADV7181D





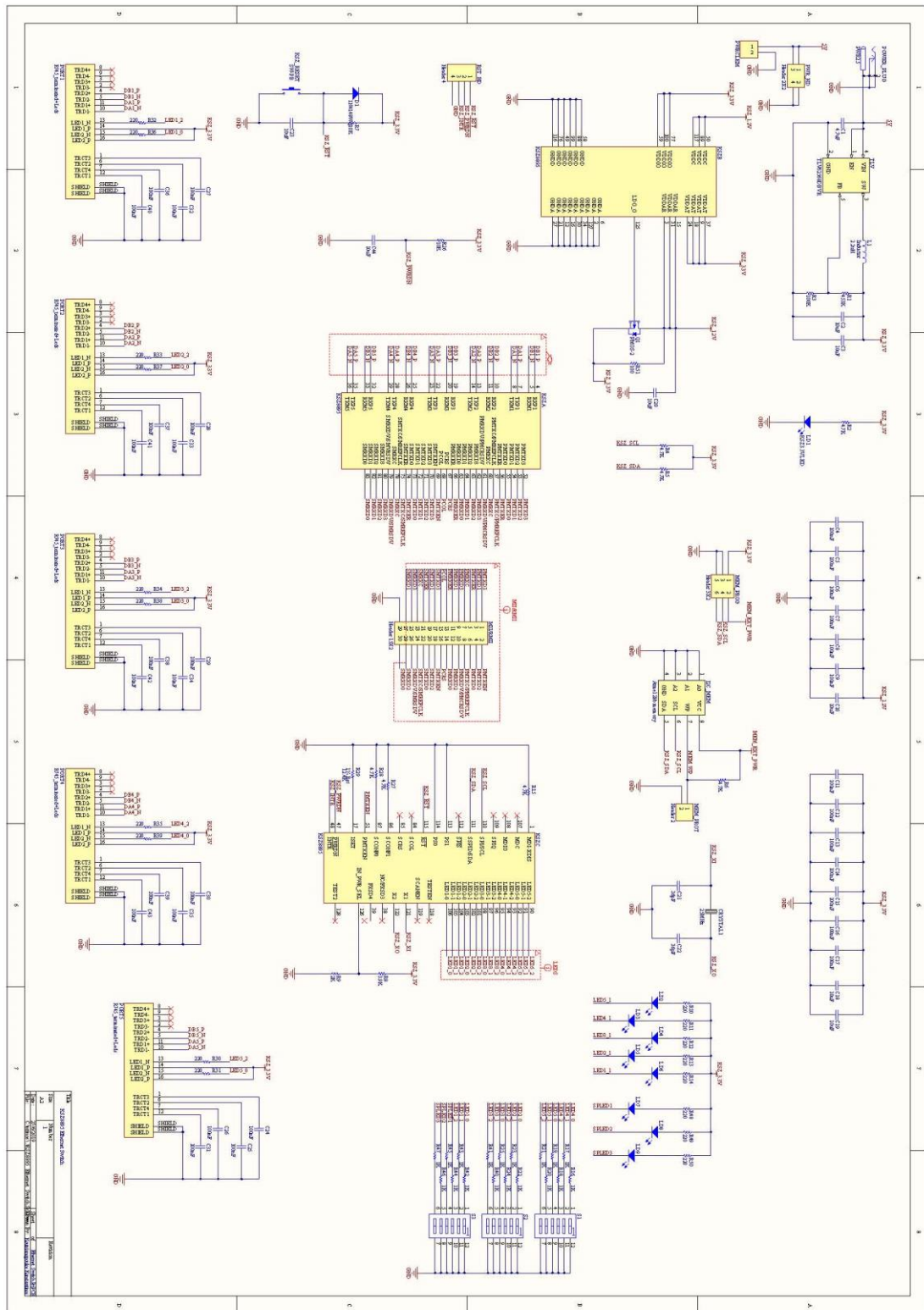
Εικόνα 19: Διασύνδεση του FPGA



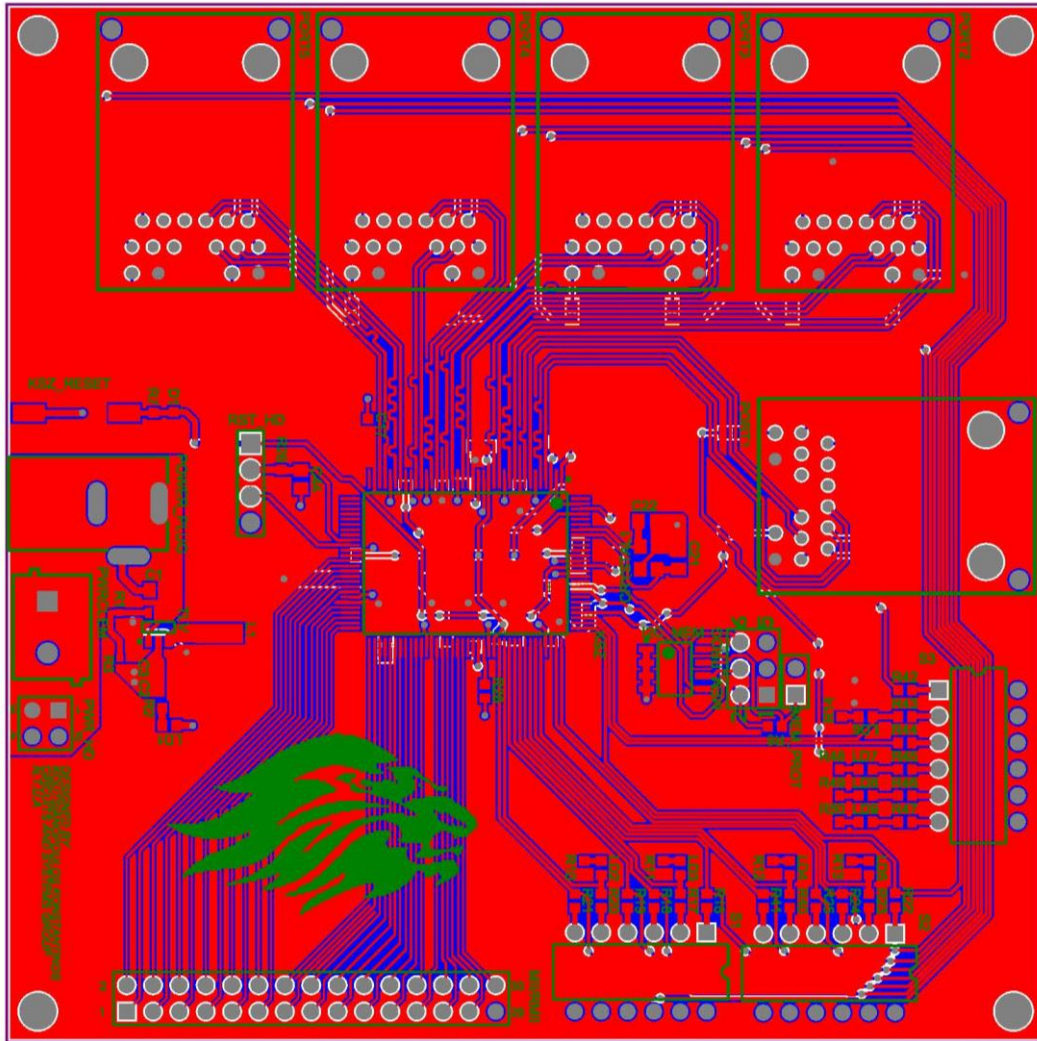


Εικόνα 21: Τελικό PCB Layout της πλακέτας VGA->USB

## 5.4.1 Σχηματικό διάγραμμα και PCB Layout της πλακέτας Ethernet Switch



Εικόνα 22: Σχηματικό διάγραμμα του Ethernet Switch



Εικόνα 23: Τελικό PCB Layout της πλακέτας Ethernet Switch

# 6

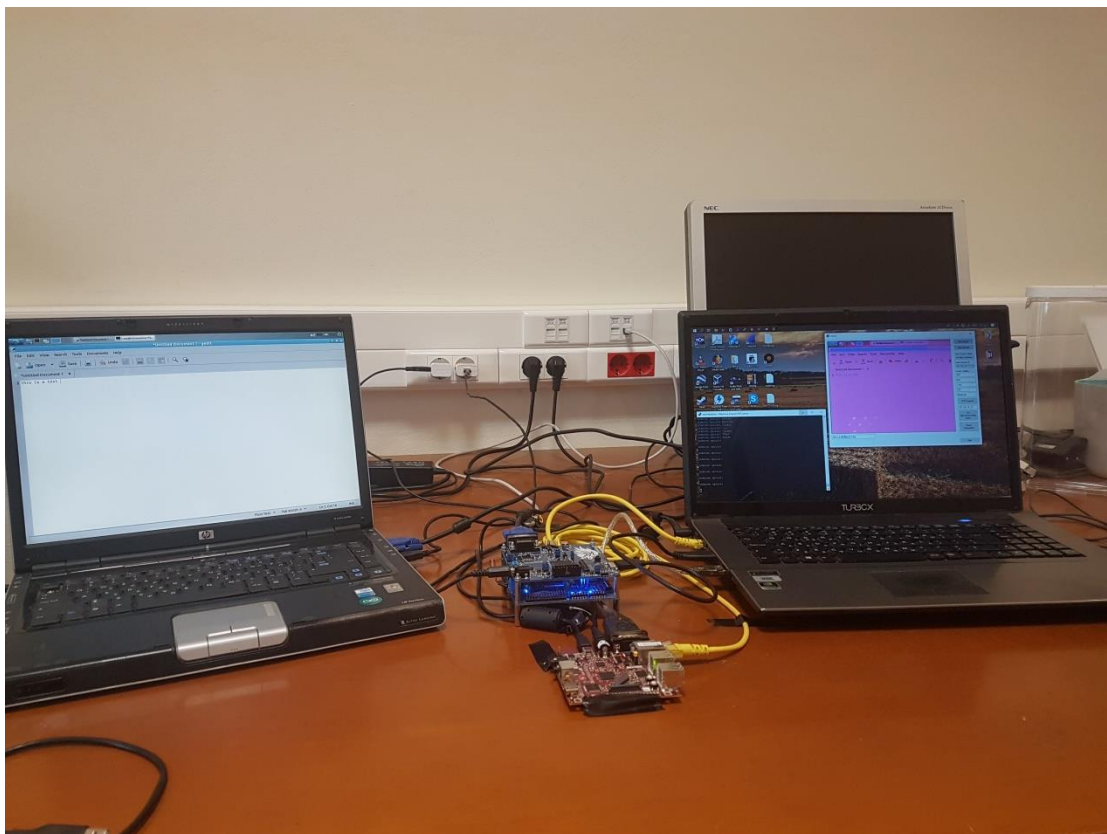
## *Διάταξη, έλεγχος λειτουργίας και αποτελέσματα*

Στα προηγούμενο κεφάλαιο περιγράφηκε η αρχιτεκτονική του συστήματος απομακρυσμένου ελέγχου καθώς και η σχεδίαση και υλοποίηση των επιμέρους κομματιών του. Σε αυτό το κεφάλαιο θα παρουσιαστεί η τελική δοκιμή του συστήματος καθώς και τα προβλήματα και οι λύσεις που προέκυψαν στην δοκιμή αυτή.

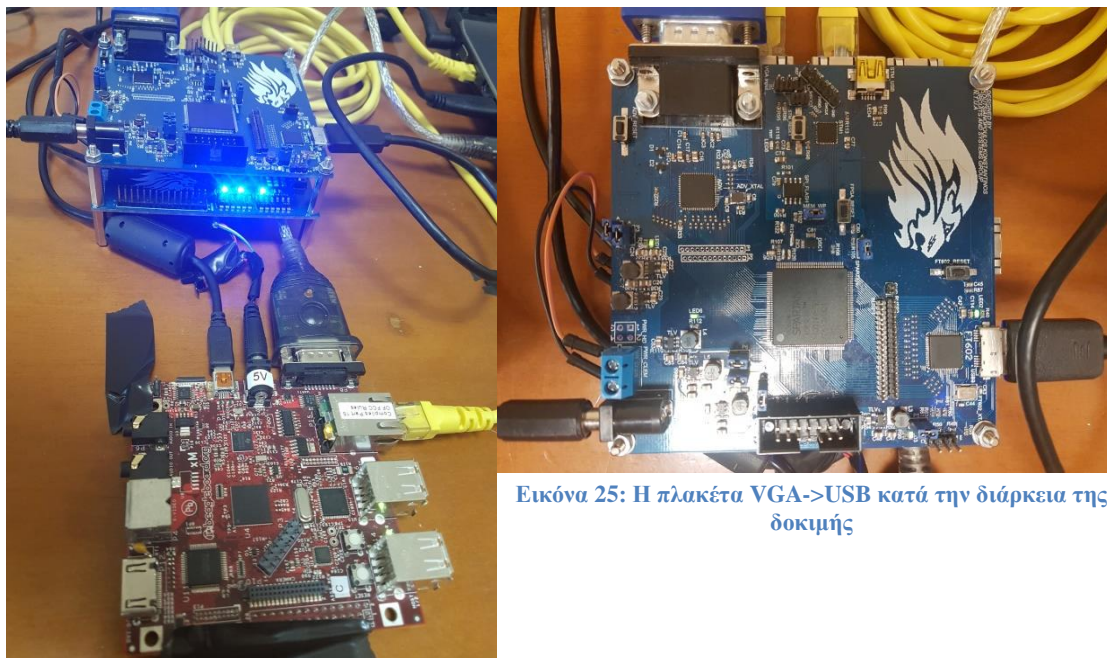
### *6.1 Διάταξη ελέγχου λειτουργίας*

Για να επαληθεύσουμε τη λειτουργία του συστήματος στήθηκε η διάταξη που φαίνεται στην εικόνα 25. Ο υπολογιστής στην αριστερή πλευρά της εικόνας παίζει το ρόλο του υπολογιστή που πρέπει να ελεγχθεί, ενώ ο υπολογιστής στα δεξιά παίζει το ρόλο του τελικού χρήστη ο οποίος κάνει τον έλεγχο. Ενδιάμεσα ξεχωρίζουν οι πλακέτες VGA->USB, Ethernet Switch και Beagleboard-xm. Η διασύνδεσή τους γίνεται με βάση τη διάταξη του σχήματος 11 με τη διαφορά ότι η ροή βίντεο λαμβάνεται απευθείας στον υπολογιστή του τελικού χρήστη και δε μεταφέρεται σε αυτόν από το Beagleboard-xm μέσω διαδικτύου. Η αλλαγή αυτή έγινε για τις ανάγκες της δοκιμής λόγω ενός σφάλματος στον `uvcdriver` των linux. Η αλλαγή αυτή δεν επηρεάζει την λειτουργία του συστήματος.





Εικόνα 26: Δοκιμαστική διάταξη λειτουργίας



Εικόνα 24: Beagleboard-xm και VGA->USB κατά την διάρκεια της δοκιμής

Εικόνα 25: Η πλακέτα VGA->USB κατά την διάρκεια της δοκιμής

## 6.2 Έλεγχος λειτουργίας και αποτελέσματα

Για να βεβαιωθεί η λειτουργία της δοκιμαστικής διάταξης που περιγράφηκε στην προηγούμενη ενότητα εκτελέστηκαν οι παρακάτω έλεγχοι με τα αντίστοιχα αποτελέσματα:

- Η λήψη της εικόνας που παράγει ο υπό έλεγχο υπολογιστής στην εφαρμογή Remote Desktop App, η οποία εκτελείται στη πλευρά του χρήστη, στέφθηκε με επιτυχία. Η εικόνα κυριαρχείται από το κόκκινο χρώμα πιθανώς λόγω της ψηφιακής επεξεργασίας που έχει υποστεί στον ψηφιοποιητή.
- Ο ρυθμός ανανέωσης της εικόνας είναι κατά μέσο όρο περίπου 2 fps αν και εμφανίζει κάποιες φορές ριπές με περισσότερα fps.
- Η δημιουργία εικονικού πληκτρολογίου στο beagleboard-xm με τη χρήση του config-fs των Linux ήταν επιτυχημένη.
- Η μεταφορά των δεδομένων που πληκτρολογεί ο χρήστης στο εικονικό πληκτρολόγιο του beagleboard-xm μέσω του TCP Server ήταν γρήγορη και πλήρως λειτουργική.

# 7

## *Επίλογος*

### *7.1 Σύνοψη και συμπεράσματα*

Από τα αποτελέσματα της ενότητας 6.2 για τη δοκιμή της διάταξης επαληθεύθηκε η λειτουργία του συστήματος απομακρυσμένου ελέγχου διακομιστή που σχεδιάστηκε και υλοποιήθηκε στην παρούσα εργασία. Το παρόν πρωτότυπο αν και είναι λειτουργικό και καλύπτει πλήρως τους σκοπούς της διπλωματικής, θα μπορούσε να βελτιωθεί περισσότερο και ως προς το μέγεθός του και ως προς τις δυνατότητές του.

### *7.2 Μελλοντικές επεκτάσεις*

Το πρωτότυπο σύστημα που δημιουργήθηκε μπορεί να επεκταθεί περαιτέρω. Πιθανές βελτιώσεις και επεκτάσεις του συστήματος μπορεί να είναι οι ακόλουθες:

- Ολοκλήρωση όλων των ηλεκτρονικών μερών του συστήματος σε μία πλακέτα με σκοπό τη δημιουργία μίας συμπαγούς και απόλυτα ολοκληρωμένης λύσης.
- Προσθήκη υποστήριξης για μεγαλύτερες αναλύσεις από την ανάλυση VGA (640x480 @ 60 Hz)
- Προσθήκη υποστήριξης για λήψη εικόνας μέσω των πρωτοκόλλων DVI ή HDMI.
- Δυνατότητα για προβολή της εικόνας που λαμβάνεται σε οθόνη, ώστε να παραμένει διαθέσιμη η θύρα γραφικών του υπό-έλεγχου υπολογιστή.

- Χρήση πρωτοκόλλων διαδικτύου που παρέχουν ασφάλεια και ταυτόχρονη χρήση κρυπτογράφησης στην επικοινωνία με τον τελικό χρήστη, για την προστασία του ελέγχου από κακόβουλους χρήστες (hackers).

# 8

## *Πηγές και βιβλιογραφία*

### *Βιβλιογραφία*

- [1] Κ. Πεκμεστζή, Τόμος 1: Μικροεπεξεργαστές Intel 80x86, Pentium και ARM, Αθήνα: Εκδόσεις Συμμετρία, 2009.
- [2] Κ. Θ. Κολοκυθάς, Ψηφιακά Μέσα στις Οπτικοακουστικές Τέχνες: ένας εισαγωγικός οδηγός, Σύνδεσμος Ελληνικών Ακαδημαϊκών Βιβλιοθηκών, 2015.
- [3] Ι. Σ. Βενιέρης και Ε. Νικολούζου, Τεχνολογίες Διαδικτύου 2η Έκδοση, Εκδόσεις Τζιόλα, 2006.
- [4] J. C. Whitaker, *Mastering Digital Television: The Complete Guide to the DTV Conversion*, MacGraw-Hill, 2006.
- [5] M. A. Tekalp, *Digital Video Processing*, Prentice Hall PRT, 1995.
- [6] A. S. Tanenbaum and D. J. Wetherhall, *Computer Networks*, Fifth Edition, Pearson, 2011.
- [7] J. C. Russ, *The Image Processing Handbook*, Thrid Edition, CRC Press, Springer Press, IEEE Press, 1999.
- [8] J. J. Rodriguez-Andina, M. D. Valdes and M. J. Moure, "Features, Deisgn Tools and Application Domains of FPGAs," *IEEE Transactions on Industrial Electronics Vol.*

- 54 No. 4, pp. 1810-1822, August 2007.
- [9] P. P. Chu, *FPGA Prototyping by Verilog Examples Xilinx Spartan -3 Version*, Wiley, 2008.
- [10] C. Perkins, *RTP Audio and Video for the Internet*, Addison-Wesley, 2003.
- [11] M. O' Hara, *EMC at Component and PCB Level First Edition*, Newnes, 1998.
- [12] M. I. Montrose, *EMC and the Printed Circuit Board: Design, Theory and Layout Made Simple*, Wiley - IEEE Press, 1999.
- [13] M. M. Mano και M. D. Ciletti, *Digital Design Fifth Edition*, Αθήνα: Εκδόσεις Παπασωτηρίου, 2014.
- [14] J. F. Kurose και K. W. Ross, *Δικτύωση Υπολογιστών: Προσέγγιση από πάνω προς τα κάτω*, Εκδόσεις Μ. Γκιούρδας (Μετάφραση), Pearson Education, 2008.
- [15] J. Yiu, *White Paper ARM Cortex-M for Beginners: An overview of the ARM Cortex-M processor family and comparison*, ARM, 2016.
- [16] Hewlett-Packard, Intel Corporation, Microsoft Corporation, . NEC Corporation, ST-NXP Wireless and Texas Instruments, *Universal Serial Bus 3.0 Specification Rev 1.0*, 2008.
- [17] Hewlett-Packard, Intel Corporation, Lucent Technologies, Microsoft Corporation, NEC Corporation, Philips Electronics and Compaq, *Universal Serial Bus Specification Rev 2.0*, 2000.
- [18] G. Herndon, *Basic Television and Video Systems, Sixth Edition*, MacGrow-Hill, 1999.
- [19] Digital Display Working Group, *Digital Visual Interface (DVI) Revision 1.0*, Digital Display Working Group, 1999.

### ***Manuanls - Application Notes - Datasheets***

- [20] Xilinx, "Spartan-6 FPGA Configuration User Guide (UG380 v2.11)," 22 March 2019. [Online]. Available:  
[https://www.xilinx.com/support/documentation/user\\_guides/ug380.pdf](https://www.xilinx.com/support/documentation/user_guides/ug380.pdf).
- [21] Xilinx, "Spartan-6 FPGA Datasheet: DC and Switching Characteristics (DS162 v3.1.1)," 30 January 2015. [Online]. Available:  
[https://www.xilinx.com/support/documentation/data\\_sheets/ds162.pdf](https://www.xilinx.com/support/documentation/data_sheets/ds162.pdf).
- [22] Xilinx, "Spartan 6-FPGA PCB Design and Pin Planning Guide (UG393 v1.3)," 17 October 2012. [Online]. Available:

- [https://www.xilinx.com/support/documentation/user\\_guides/ug393.pdf](https://www.xilinx.com/support/documentation/user_guides/ug393.pdf).
- [23] Xilinx, "Spartan 6 Family Overview (DS160 (v2.0))," 25 October 2011. [Online]. Available: [https://www.xilinx.com/support/documentation/data\\_sheets/ds160.pdf](https://www.xilinx.com/support/documentation/data_sheets/ds160.pdf).
- [24] Xilinx, "Spartan-6 FPGA Configurable Logic Block User Guide (UG384 v1.1)," 23 February 2010. [Online]. Available:  
[https://www.xilinx.com/support/documentation/user\\_guides/ug384.pdf](https://www.xilinx.com/support/documentation/user_guides/ug384.pdf).
- [25] Xilinx, "Timing Constraints User Guide (UG612 v11.1.1)," 29 April 2009. [Online]. Available:  
[https://www.xilinx.com/support/documentation/sw\\_manuals/xilinx11/ug612.pdf](https://www.xilinx.com/support/documentation/sw_manuals/xilinx11/ug612.pdf).
- [26] [Online]. Available: Universal Serial Bus Specification Rev 2.0, Compaq, Hewlett-Packard, Intel, Lucent, Microsoft, NEC, Philips, April 27, 2000 .
- [27] "UM10204 (I2C-bus specification and user manual)," 4 April 2014. [Online]. Available: <https://www.nxp.com/docs/en/user-guide/UM10204.pdf>.
- [28] S. Microelectronics, *AN4467 Application Note: Getting started with STM32L0xx hardware development*, ST Microelectronics, 2015.
- [29] S. Microelectronics, *RM0376 Reference Manual*, ST Microelectronics.
- [30] S. Microelectronics, *STM32L052x6, STM32L052x8 Datasheet*, ST Microelectronics.
- [31] "sprog2a (KeyStone Architecture Serial Peripheral Interface (SPI) User Guide," March 2012. [Online]. Available: <http://www.ti.com/lit/ug/sprug2a/sprug2a.pdf>.
- [32] "Spartan-6 FPGA Clocking Resources User Guide (UG382 v1.10)," 19 June 2015. [Online]. Available:  
[https://www.xilinx.com/support/documentation/user\\_guides/ug382.pdf](https://www.xilinx.com/support/documentation/user_guides/ug382.pdf).
- [33] "Spartan-6 FPGA Packaging and Pinouts Product Specification (UG385 v2.3)," 12 May 2014. [Online]. Available:  
[https://www.xilinx.com/support/documentation/user\\_guides/ug385.pdf](https://www.xilinx.com/support/documentation/user_guides/ug385.pdf).
- [34] Microchip, *KSZ8895MQX/RQX/FQX/MLX*, Microchip, 2016.
- [35] J.-M. Irazabal and S. Blozis, "AN20216 (I2C Manual)," 24 March 2003. [Online]. Available: <https://www.nxp.com/docs/en/application-note/AN10216.pdf>.
- [36] E. Ashfield, I. Field, P. Harrod , S. Houlihane, W. Orme and S. Woodhouse, "Serial Wire Debug and the CoreSight Debug and Trace Architecture," [Online]. Available: [https://www.arm.com/files/pdf/Serial\\_Wire\\_Debug.pdf](https://www.arm.com/files/pdf/Serial_Wire_Debug.pdf).
- [37] ARM, "Cortex-M0+ r0p1 Technical Reference Manual," 2012. [Online]. Available: [https://static.docs.arm.com/ddi0484/c/DDI0484C\\_cortex\\_m0p\\_r0p1\\_trm.pdf](https://static.docs.arm.com/ddi0484/c/DDI0484C_cortex_m0p_r0p1_trm.pdf).

- [38] A. Devices, *ADV7181D Datasheet Manual Rev. 0*, Analog Devices, 2011.
- [39] "AN\_165 ( Establishing Synchronous 245 FIFO communications using a Morph IC-II)," 26 June 2012. [Online]. Available:  
[https://www.ftdichip.com/Support/Documents/AppNotes/AN\\_165\\_Establishing\\_Synchronous\\_245\\_FIFO\\_Communications\\_using\\_a\\_Morph-IC-II.pdf](https://www.ftdichip.com/Support/Documents/AppNotes/AN_165_Establishing_Synchronous_245_FIFO_Communications_using_a_Morph-IC-II.pdf).
- [40] A. Devices, *ADV7181D Datasheet Rev. B*, Analog Devices, 2017.

## ***Πηγές διαδικτύου***

- [41] [Online]. Available: TCP-IP-model-vs-OSI-model.png ::: <http://fiberbit.com.tw/tcpip-model-vs-osi-model/>.
- [42] T. Sridhar, "Layer 2 and Layer Switch Evolution - The Internet Protocol Journal - Volume 1, No. 2," CISCO, September 1998. [Online]. Available:  
<https://www.cisco.com/c/en/us/about/press/internet-protocol-journal/back-issues/table-contents-19/switch-evolution.html>.
- [43] [Online]. Available: <https://ffmpeg.org/ffmpeg.html>.
- [44] [Online]. Available: [https://www.engadget.com/2006/11/14/how-to-turn-a-standard-xbox-360-video-cable-into-a-vga-cable-fo/?guccounter=1&guce\\_referrer=aHR0cHM6Ly93d3cuZ29vZ2xlLmdyLw&guce\\_referrer\\_sig=AQAAAGhRoNxDK-N0lViOpGopk19iwUyZkkc6qkmxefz0v9AxCegi216RSe37oHFd81uyKIlskhhlKP](https://www.engadget.com/2006/11/14/how-to-turn-a-standard-xbox-360-video-cable-into-a-vga-cable-fo/?guccounter=1&guce_referrer=aHR0cHM6Ly93d3cuZ29vZ2xlLmdyLw&guce_referrer_sig=AQAAAGhRoNxDK-N0lViOpGopk19iwUyZkkc6qkmxefz0v9AxCegi216RSe37oHFd81uyKIlskhhlKP).
- [45] [Online]. Available:  
<https://www.digikey.com/ee/wiki/pages/viewpage.action?pageId=15925278>.
- [46] [Online]. Available: <https://en.wikipedia.org/wiki/YCbCr#/media/File:CCD.png>.
- [47] [Online]. Available:  
[https://en.wikipedia.org/wiki/YUV#/media/File:YUV\\_UV\\_plane.svg](https://en.wikipedia.org/wiki/YUV#/media/File:YUV_UV_plane.svg).
- [48] [Online]. Available:  
[https://scc.ustc.edu.cn/zlsc/sugon/intel/ipp/ipp\\_manual/IPPI/ippi\\_ch6/ch6\\_color\\_models.htm](https://scc.ustc.edu.cn/zlsc/sugon/intel/ipp/ipp_manual/IPPI/ippi_ch6/ch6_color_models.htm).
- [49] [Online]. Available:  
[https://www.ftdichip.com/Support/Documents/AppNotes/AN\\_165\\_Establishing\\_Synchronous\\_245\\_FIFO\\_Communications\\_using\\_a\\_Morph-IC-II.pdf](https://www.ftdichip.com/Support/Documents/AppNotes/AN_165_Establishing_Synchronous_245_FIFO_Communications_using_a_Morph-IC-II.pdf).
- [50] [Online]. Available:



[https://en.wikipedia.org/wiki/Serial\\_Peripheral\\_Interface#/media/File:SPI\\_three\\_slaves.svg](https://en.wikipedia.org/wiki/Serial_Peripheral_Interface#/media/File:SPI_three_slaves.svg).

- [51] [Online]. Available: <http://tinyvga.com/vga-timing>.
- [52] [Online]. Available: <https://www.analog.com/en/technical-articles/i2c-primer-what-is-i2c-part-1.html>.
- [53] [Online]. Available: <https://www.geekshangout.com/the-osi-model/> .
- [54] "A/D Converters," ROHM Semiconductor, [Online]. Available: <https://www.rohm.com/electronics-basics/ad-da-converters/what-are-ad-da-converters>.
- [55] [Online]. Available: <https://developer.arm.com/ip-products/processors/cortex-m/cortex-m0-plus>.
- [56] [Online]. Available: <https://www.st.com/en/microcontrollers-microprocessors/stm32l052k6.html>.