



ΕΘΝΙΚΟ ΜΕΤΣΟΒΙΟ ΠΟΛΥΤΕΧΝΕΙΟ

ΣΧΟΛΗ ΗΛΕΚΤΡΟΛΟΓΩΝ ΜΗΧΑΝΙΚΩΝ & ΜΗΧΑΝΙΚΩΝ
ΥΠΟΛΟΓΙΣΤΩΝ

ΤΟΜΕΑΣ ΕΠΙΚΟΙΝΩΝΙΩΝ ΗΛΕΚΤΡΟΝΙΚΗΣ ΚΑΙ ΣΥΣΤΗΜΑΤΩΝ
ΠΛΗΡΟΦΟΡΙΚΗΣ

Διπλωματική Εργασία

«Ανάπτυξη συστήματος I/Q Demodulation με Low Pass Filter»

Σιαφάκας Ξενοφών

Κεχαγιάς Δημήτριος

Επιβλέπων: Καθηγητής κ. Σωτηριάδης Πέτρος Παύλος

Αθήνα, Ιούνιος 2022



ΕΘΝΙΚΟ ΜΕΤΣΟΒΙΟ ΠΟΛΥΤΕΧΝΕΙΟ

ΣΧΟΛΗ ΗΛΕΚΤΡΟΛΟΓΩΝ ΜΗΧΑΝΙΚΩΝ & ΜΗΧΑΝΙΚΩΝ
ΥΠΟΛΟΓΙΣΤΩΝ

ΤΟΜΕΑΣ ΕΠΙΚΟΙΝΩΝΙΩΝ ΗΛΕΚΤΡΟΝΙΚΗΣ ΚΑΙ ΣΥΣΤΗΜΑΤΩΝ
ΠΛΗΡΟΦΟΡΙΚΗΣ

Διπλωματική Εργασία

«Ανάπτυξη συστήματος I/Q Demodulation με LowPass Filter»

Σιαφάκας Ξενοφών

Κεχαγιάς Δημήτριος

Επιβλέπων: Καθηγητής κ. Σωτηριάδης Πέτρος Παύλος

Εγκρίθηκε από την τριμελή επιτροπή στις 7/6/2022

.....

.....

.....

Πέτρος Π. Σωτηριάδης

Ιωάννης Παπανάνος

Ιωάννα Ρουσσάκη

Καθηγητής Ε.Μ.Π.

Καθηγητής Ε.Μ.Π.

Επίκουρη Καθηγήτρια

Ε.Μ.Π.

Αθήνα, Ιούνιος 2022

(Υπογραφή)

.....

Ξενοφών Σιαφάκας

Διπλωματούχος Ηλεκτρολόγος Μηχανικός και Μηχανικός Υπολογιστών, Ε.Μ.Π.

(Υπογραφή)

.....

Δημήτριος Κεχαγιάς

Διπλωματούχος Ηλεκτρολόγος Μηχανικός και Μηχανικός Υπολογιστών, Ε.Μ.Π.

Copyright © Ξενοφών Σιαφάκας, Δημήτριος Κεχαγιάς, 2022.

Με επιφύλαξη παντός δικαιώματος. All rights reserved.

Απαγορεύεται η αντιγραφή, αποθήκευση και διανομή της παρούσας εργασίας, εξ ολοκλήρου ή τμήματος αυτής, για εμπορικό σκοπό. Επιτρέπεται η ανατύπωση, αποθήκευση και διανομή για σκοπό μη κερδοσκοπικό, εκπαιδευτικής ή ερευνητικής φύσης, υπό την προϋπόθεση να αναφέρεται η πηγή προέλευσης και να διατηρείται το παρόν μήνυμα. Ερωτήματα που αφορούν τη χρήση της εργασίας για κερδοσκοπικό σκοπό πρέπει να απευθύνονται προς τον συγγραφέα. Οι απόψεις και τα συμπεράσματα που περιέχονται σε αυτό το έγγραφο εκφράζουν τον συγγραφέα και δεν πρέπει να ερμηνευθεί ότι αντιπροσωπεύουν τις επίσημες θέσεις του Εθνικού Μετσόβιου Πολυτεχνείου.

Περίληψη

Στη σύγχρονη εποχή, η ανάγκη για γρήγορο και αποδοτικό χειρισμό των πληροφοριών είναι εξαιρετικής σημασίας για όλες τις επιστημονικές εφαρμογές. Έχει αποδειχτεί ότι η ψηφιακή εποχή έχει καταστήσει τις περισσότερες εφαρμογές πιο αποτελεσματικές και τον όγκο των δεδομένων πολύ πιο διαχειρίσιμο. Είναι, λοιπόν, επιτακτική η ανάγκη για ανάπτυξη, διαμόρφωση και αποδιαμόρφωση της πληροφορίας με χρήση των ψηφιακών συστημάτων.

Τα ψηφιακά συστήματα ως συνέχεια των τεχνολογικών καινοτομιών του παρελθόντος, όπως οι πρώτοι κβαντιστές και διαμορφωτές, εμφανίζουν πλεονεκτήματα σε σχέση με τα αναλογικά. Με τα ψηφιακά ολοκληρωμένα κυκλώματα μεγάλης εμβέλειας (Very Large Scale Integration-VLSI) και την ενσωμάτωση λειτουργιών σε ένα chip συστοιχίας επαναπρογραμματιζόμενων πυλών (Field Programming Gate Array-FPGA) βελτιώνονται χαρακτηριστικά που αποτελούσαν τροχοπέδη στην ανάπτυξη των συγκεκριμένων συστημάτων όπως ο χρονισμός και ο θόρυβος.

Σκοπός της εργασίας μας είναι η ανάπτυξη ενός ψηφιακού συστήματος I/Q αποδιαμορφωτή. Το σύστημα αυτό αναπτύσσεται τόσο σε High Level με τη χρήση του προγράμματος Matlab για τη διεξαγωγή προσομοιώσεων, όσο και σε Low Level με τη χρήση του προγράμματος σχεδίασης ψηφιακών συστημάτων VLSI, Xilinx Vivado. Τα αποτελέσματα των ανωτέρω σχεδιάσεων αναλύθηκαν και συγκρίθηκαν μεταξύ τους για έλεγχο της ορθότητάς τους. Τέλος, εξετάστηκαν οι πιθανές εφαρμογές και επεκτάσεις του συστήματος I/Q αποδιαμορφωτή που σχεδιάστηκε.

Λέξεις κλειδιά : I/Q Modulation, I/Q Demodulation, DDS, Moving Average Filter, FPGA, digital VLSI, digital systems

Abstract

In modern days, the need for fast and efficient control of information is extremely important for all scientific applications. It is proven that in the digital age that we live in, most applications are more efficient than they used to be and data volume much more manageable. Therefore, the development of digital systems that can modulate and demodulate this data volume is imperative.

Digital systems, as a continuation of the technological innovations of the past, such as the first quantizers and modulators, have advantages over their analog counterparts. The developments of very large scale integration circuits and field program gate arrays have improved drastically many features of modern digital systems and reduced hindrances such as timing issues and noise.

The purpose of our work is to develop a digital I/Q demodulation circuit. This system is developed both in High level using Matlab, for conducting simulations, and Low level using the VLSI design platform, Xilinx Vivado. The results of those designs were analyzed and compared to each other to ensure their functionality. Finally, there was a discussion about possible applications and extensions of the designed I/Q demodulator system that was created.

Keywords: I/Q Modulation, I/Q Demodulation, DDS, Moving Average Filter, FPGA, digital VLSI, digital systems

Ευχαριστίες

Με την ολοκλήρωση της διπλωματικής μας εργασίας, θέλουμε να εκφράσουμε την ευγνωμοσύνη μας στον Καθηγητή του Τομέα Επικοινωνιών, Ηλεκτρονικής και Συστημάτων Πληροφορικής κ. Σωτηριάδη Πέτρο Παύλο, για την ευκαιρία που μας έδωσε να ασχοληθούμε με την παρούσα διπλωματική εργασία και την επιστημονική του καθοδήγηση.

Επιπλέον, εκφράζουμε θερμές ευχαριστίες στον Υποψήφιο Διδάκτορα κ. Τέμενο Νικόλαο, για την επίβλεψη της εργασίας και την πολύτιμη βοήθεια του με εύστοχες παρατηρήσεις και διορθώσεις.

Τέλος, ευχαριστούμε τους γονείς μας για την υποστήριξή τους καθ' όλη την διάρκεια των σπουδών μας.

Περιεχόμενα

Περίληψη	6
Abstract	7
Ευρετήριο Εικόνων	8
Κατάλογος Πινάκων	10
Εισαγωγή	11
Κεφάλαιο 1ο	12
1.1 Σήματα και Συστήματα	12
1.1.1 Αναλογικά σήματα και συστήματα	13
1.1.2 Ψηφιακά σήματα και συστήματα	14
1.2 Μετατροπή αναλογικού σήματος σε ψηφιακό	17
1.2.1 Δειγματοληψία αναλογικού σήματος	17
1.2.2 Κβαντοποίηση	20
1.2.3 Κωδικοποίηση	22
1.3 Η απευθείας ψηφιακή σύνθεση (Direct Digital Synthesis)	23
Κεφάλαιο 2^ο	30
2.1 Διαμόρφωση I/Q	30
2.2 Αποδιαμόρφωση I/Q	35
Κεφάλαιο 3ο	41
3.1 Επισκόπηση συστήματος	42
3.2 Ανάλυση συστήματος	43

3.2.1	Σήμα εισόδου – Μοντελοποίηση DDS	43
3.2.2	Sine/Cosine – DDS	46
3.2.3	Πολλαπλασιαστής – Mixer	47
3.2.4	Χαμηλοπερατό φίλτρο – Low Pass Filter	48
3.3	Αποτελέσματα δοκιμών	52
3.3.1	Αποτελέσματα στο Matlab	52
3.3.2	Αποτελέσματα στο Xilinx Vivado	64
Κεφάλαιο 4^ο		65
4.1	Εναλλακτικοί τρόποι υλοποίησης αποδιαμορφωτή	65
4.1.1	Αναλογικός I/Q αποδιαμορφωτής	65
4.1.2	Αποδιαμόρφωση με πλήρως ψηφιακό βρόγχο κλειδώματος φάσης (All Digital Phase Locked Loop – ADPLL).....	66
4.2	I/Q αποδιαμορφωτής – Εφαρμογές	68
4.2.1	I/Q αποδιαμορφωτής – Τηλεπικοινωνίες	68
4.2.2	I/Q αποδιαμορφωτής – Τομέας ενέργειας	69
4.2.3	I/Q αποδιαμορφωτής – Ακουστικοί Αισθητήρες	70
4.3	Επέκταση Συστήματος I/Q αποδιαμορφωτή με Σ-Δ διαμορφωτή	71
Συμπεράσματα		75
Βιβλιογραφία		76

Ευρετήριο Εικόνων

Κεφάλαιο 1ο

1. Σχηματική απόδοση της μετατροπής αναλογικού σήματος σε κβαντισμένο20
2. Υλοποίηση ενός κυκλώματος DDS25

Κεφάλαιο 2ο

3. Ο I/Q διαμορφωτής31
4. Παράδειγμα διαμόρφωσης φάσης και πλάτους.....32
5. Κατηγορίες διαμόρφωσης φάσης.....34
6. Ο I/Q αποδιαμορφωτής.....36
7. Το αποτέλεσμα της αποδιαμόρφωσης I/Q ως μιγαδικός αριθμός37
8. Η απόκριση συχνότητας φίλτρου κινητού μέσου όρου M εισόδων39

Κεφάλαιο 3ο

9. Ο ψηφιακός I/Q αποδιαμορφωτής42
10. Το συμβατικό Moving Average φίλτρο.....49
11. Το χαμηλοπερατό φίλτρο που εφαρμόστηκε στο σύστημα50
12. Τα σήματα εισόδου στο σύστημα για την πρώτη δοκιμή.....54
13. Το σήμα εισόδου πολλαπλασιασμένο με το ημίτονο55
14. Το σήμα εισόδου πολλαπλασιασμένο με το συνημίτονο55

15. Το σήμα που προέκυψε από το σήμα εισόδου και το ημίτονο μετά τη χρήση MAF φίλτρου	56
16. Το σήμα που προέκυψε από το σήμα εισόδου και το συνημίτονο μετά τη χρήση MAF φίλτρου	56
17. Τα σήματα εισόδου στο σύστημα για τη δεύτερη δοκιμή.....	58
18. Το σήμα εισόδου πολλαπλασιασμένο με το ημίτονο για αρχική φάση 45°	59
19. Το σήμα εισόδου πολλαπλασιασμένο με το συνημίτονο για αρχική φάση 45°	59
20. Το σήμα που προέκυψε από το σήμα εισόδου με αρχική φάση 45° και το ημίτονο μετά τη χρήση MAF φίλτρου	60
21. Το σήμα που προέκυψε από το σήμα εισόδου με αρχική φάση 45° και το συνημίτονο μετά τη χρήση MAF φίλτρου	60
22. Το σήμα που προέκυψε από το σήμα εισόδου με αρχική φάση 45° και το ημίτονο μετά τη χρήση μικρότερης τάξης φίλτρου.....	62
23. Το σήμα που προέκυψε από το σήμα εισόδου με αρχική φάση 45° και το συνημίτονο μετά την χρήση μικρότερης τάξης φίλτρου	62

Κεφάλαιο 4ο

24. Ο αναλογικός αποδιαμορφωτής I/Q	66
25. Αποδιαμόρφωση με χρήση ADPLL	68
26. Σύστημα αποδιαμόρφωσης ακουστικού σήματος με I/Q αποδιαμορφωτή.....	71
27. Κύκλωμα λειτουργίας Σ - Δ διαμορφωτή.....	72

Κατάλογος Πινάκων

Κεφάλαιο 1ο

- I. Πλεονεκτήματα και μειονεκτήματα υλοποίησης ψηφιακών συστημάτων με ASIC.....15
- II. Πλεονεκτήματα και μειονεκτήματα υλοποίησης ψηφιακών συστημάτων με FPGA16

Κεφάλαιο 2ο

- III. Χρήση διαθέσιμων πόρων FPGA64

Εισαγωγή

Σήμερα, οι μέθοδοι αναλογικής επεξεργασίας πληροφοριών είναι αρκετά αναλυτικές και διαδοσμένες. Οι εφαρμογές τους όμως περιορίζονται από το γεγονός ότι δεν μπορούν να εκτελέσουν μετατροπές και πράξεις μεταξύ στοιχείων με μεγάλη ταχύτητα, ακρίβεια και χωρίς θόρυβο ή πράξεις σε βάσεις με μεγάλο όγκο δεδομένων. Οι περιορισμοί αυτοί δεν επιτρέπουν την ανάπτυξη πολλών σημερινών απαιτητικών εφαρμογών με αναλογική σχεδίαση. Για το λόγο αυτό, η υλοποίηση συστημάτων με ψηφιακή σχεδίαση έχει γίνει ευρέως διαδοσμένη. Η υλοποίηση αυτή περιλαμβάνει τη μετατροπή των δεδομένων από αναλογικά σε ψηφιακά, τόσο με τη μέθοδο της δειγματοληψίας και κβαντοποίησης όσο και με την απευθείας ψηφιακή σύνθεση, και την επεξεργασία τους για τη λήψη των απαραίτητων πληροφοριών. Όσο καλύτερα και σε βάθος γνωρίζει κανείς τις τεχνολογικές αυτές καινοτομίες, τόσο μεγαλύτερη είναι η επιτυχία των σχεδιάσεων που πραγματοποιεί.

Η ανάπτυξη σύγχρονων ψηφιακών συστημάτων και η συνεχής αναβάθμισή τους, αποτελεί επομένως επιτακτική ανάγκη για τη σύγχρονη κοινωνία. Κυριότερα, οι τομείς των τηλεπικοινωνιών, της ενέργειας και της υγείας αποτελούν ένα ευρύ πεδίο εφαρμογών των ψηφιακών συστημάτων. Πιο συγκεκριμένα στην ανάλυση των δεδομένων και των σημάτων των παραπάνω τομέων μπορεί να γίνει με τη βοήθεια του ψηφιακού συστήματος του I/Q αποδιαμορφωτή που αναπτύξαμε στην εργασία μας.

Κεφάλαιο 1ο

1.1 Σήματα και Συστήματα

Στην επεξεργασία σημάτων, σήμα είναι κάθε συνάρτηση που περιέχει πληροφορίες σχετικά με ένα φαινόμενο. Τα σήματα προκύπτουν φυσικά ή μπορούν και να συντεθούν πράγμα που αποδεικνύει γιατί ο όρος αυτός απευθύνεται σε πολύ ευρύ φάσμα πληροφοριών. Αρκεί να σκεφτεί κανείς ότι ένα ακουστικό κύμα αποτελεί σήμα και φέρει πληροφορία ομιλίας ή μουσικής, ένα ηλεκτρομαγνητικό κύμα κωδικοποιείται και μεταφέρει πληροφορία εικόνας, ένα θερμοζεύγος πληροφορία θερμοκρασίας και ένα πεχάμετρο πληροφορίες για την οξύτητα ενός δείγματος. Όπως παρατηρείται, λοιπόν, τα σήματα δεν είναι μόνο ηλεκτρικά. Όμως οι διαδικασίες της σύνθεσης, μεταφοράς, καταγραφής, μετατροπής και ανάλυσης συχνά χρησιμοποιούν ηλεκτρικά σήματα. Για παράδειγμα ένα μικρόφωνο μετατρέπει τη μεταβολή της πίεσης του αέρα λόγω της ομιλίας σε ηλεκτρικό σήμα. Αυτό μπορεί να μεταδοθεί, να καταγραφεί αλλά και να ενισχυθεί. Επιπλέον οι μεταβολές του ρεύματος στον χρόνο, μπορούν να διαχωριστούν και να καταγραφούν από αλληλουχίες αριθμών και ψηφίων και έτσι να μπορεί κανείς από τον υπολογιστή να επεξεργαστεί την πληροφορία της ομιλίας.

Στα ηλεκτρονικά και τις τηλεπικοινωνίες, τα σήματα μπορούν να κατηγοριοποιηθούν είτε ως σήματα συνεχούς χρόνου, για τα οποία η ανεξάρτητη μεταβλητή είναι μια συνεχής μεταβλητή ή διακριτού χρόνου σήματα, για τα οποία η ανεξάρτητη μεταβλητή είναι ακέραιος αριθμός με διακριτές τιμές. Στην πρώτη περίπτωση το σήμα είναι μονοδιάστατο, ενώ στη δεύτερη δισδιάστατο. Συνηθισμένα παραδείγματα σημάτων διακριτού χρόνου είναι οι οικονομικές χρονοσειρές, όπως ο ημερήσιος ή εβδομαδιαίος χρηματιστηριακός δείκτης, οι πίνακες κεραιών κ.λπ. [1].

Αξίζει να σημειωθεί ότι υπάρχουν αρκετές ομοιότητες και σημαντικές διαφορές μεταξύ σημάτων διακριτού χρόνου και σημάτων συνεχούς χρόνου αλλά και των συστημάτων που τα επεξεργάζονται αντίστοιχα. Συχνά, για το λόγο αυτό πριν την επεξεργασία τους, τα σήματα συνεχούς χρόνου να μετατρέπονται πρώτα σε σήματα διακριτού χρόνου [1].

1.1.1 Αναλογικά σήματα και συστήματα

Αναλογικά, λέγονται τα συστήματα που μπορούν να πάρουν οποιαδήποτε τιμή μεταξύ ενός εύρους τιμών. Δηλαδή, το αναλογικό σήμα είναι μια συνάρτηση $s(t)$ συνεχής στον χρόνο t και αναπαριστάται σε ένα διάστημα από μια πραγματική γραμμή. «Η ονομασία προέρχεται από το γεγονός ότι ένα τέτοιο σήμα είναι ανάλογο προς το φυσικό σήμα το οποίο αναπαριστά» [2]. Παραδείγματα αναλογικών σημάτων αποτελούν οι έξοδοι ενός αισθητήρα ή ενός μικροφώνου. Ένας ενισχυτής ήχου είναι ένα παράδειγμα αναλογικού συστήματος. Ο ενισχυτής παράγει μια τάση εξόδου που μπορεί να είναι οποιαδήποτε τιμή εντός του εύρους της τροφοδοσίας του. Ένας αναλογικός μετρητής μπορεί να εμφανίσει οποιαδήποτε τιμή εντός του εύρους που είναι διαθέσιμο στην κλίμακα του. Ωστόσο, η ακρίβεια των αναγνώσεων είναι περιορισμένη. Για παράδειγμα, η κλίμακα του μετρητή δείχνει 1,25 V επειδή ο δείκτης εκτιμάται ότι βρίσκεται στη μέση μεταξύ 1,2 και 1,3. Ο αναλογικός μετρητής μπορεί να δείξει οποιαδήποτε τιμή μεταξύ 1,2 και 1,3, αλλά δεν μπορούν να προσδιοριστούν στην κλίμακα τιμές με μεγαλύτερη ακρίβεια από περίπου μισή διαίρεση.

Τα συστήματα επεξεργασίας αναλογικών σημάτων είναι ειδικά σχεδιασμένες συσκευές, κυκλώματα ή συστήματα εξαγωγής παραμετρικών πληροφοριών στα οποία το σήμα εισόδου τροποποιείται με συγκεκριμένο τρόπο, ο οποίος εξαρτάται από τον τρόπο υλοποίησης του κυκλώματος. Υπάρχουν δύο βασικοί τρόποι υλοποίησης των συστημάτων αυτών ανάλογα με αν τα δεδομένα που επεξεργάζονται είναι σύγχρονα με το ρολόι του κυκλώματος ή όχι. Η βασική τεχνολογία που εμφανίζεται και στους δύο τρόπους είναι η CMOS (Complementary Metal Oxide Semiconductor) χρησιμοποιώντας FETs τρανζίστορ (Field Effect Transistors), συσκευές συζευγμένου φορτίου (Charged Coupled Devices-CDDs) και πυκνωτές. Τα ασύγχρονα αναλογικά κυκλώματα είναι γενικά γρηγορότερα από τα σύγχρονα και χρησιμοποιούν λιγότερη ενέργεια. Αυτό απορρέει από το γεγονός ότι δεν χρησιμοποιείται ο παραλληλισμός δεδομένων από τα CCDs, που αποτελούν την καλύτερη λύση για κυλιόμενο καταχωρητή στις αναλογικές συσκευές. Στα σύγχρονα αναλογικά συστήματα σε αντίθεση, λόγω της χρήσης ρολογιού καταναλώνεται περισσότερη ενέργεια αλλά γίνεται καλύτερος έλεγχος της ροής των δεδομένων [3,4].

Παρά τις διαφορές στην υλοποίηση και στον τρόπο λειτουργίας τους, τα συστήματα αυτά παρουσιάζουν κάποια γενικά πλεονεκτήματα ως προς τον τρόπο σχεδίασης τους και επεξεργασίας των αποτελεσμάτων τους. Ένα από τα μεγαλύτερα πλεονεκτήματα τους είναι η ικανότητα που διαθέτουν για πολύ γρήγορη παράλληλη επεξεργασία δεδομένων, γεγονός που καθιστά την παραγωγή αποτελεσμάτων αρκετά γρήγορη. Επιπλέον, τα αναλογικά συστήματα επιδέχονται πολύ εύκολα τροποποιήσεις για την αύξηση ή τη μείωση της λειτουργικότητας τους, παραδείγματος χάριν την αύξηση ή τη μείωση του κέρδους ενός ενισχυτή [3,4].

Τα αναλογικά συστήματα όμως παρουσιάζουν και αρκετά μειονεκτήματα. Παρά την ικανότητα να επεξεργάζονται παράλληλα δεδομένα, πειράματα έχουν δείξει ότι η ακρίβεια των αποτελεσμάτων τους είναι εξαιρετικά μικρή και δεν ξεπερνά τα 6 – 8 bit. Επιπλέον, ο σχεδιασμός τους γίνεται σε επίπεδο κυκλώματος και για αυτό απαιτείται να σχεδιάζονται με εξαιρετικά μεγάλη ακρίβεια για τη σωστή λειτουργία τους. Η διαδικασία αυτή μπορεί να αποδειχθεί αρκετά χρονοβόρα και με μεγάλο κόστος τις περισσότερες φορές εάν δεν υπάρχει υποβοηθητικό πρόγραμμα. Επομένως, τα αναλογικά συστήματα, παρά τις πολυάριθμες εφαρμογές τους και τα πλεονεκτήματα που διαθέτουν, δεν μπορούν να εφαρμοστούν σε μεγάλα συστήματα τα οποία επεξεργάζονται μεγάλο όγκο δεδομένων και απαιτούν μεγάλη ακρίβεια [5,6].

1.1.2 Ψηφιακά σήματα και συστήματα

Τα ψηφιακά σήματα μπορούν να λάβουν μόνο περιορισμένο αριθμό τιμών (διακριτά βήματα), συνήθως χρησιμοποιούνται μόνο δύο τιμές: η θετική τάση τροφοδοσίας (+Vs) και η γείωση (0V). «Ο τρόπος αναπαράστασης των σημάτων είναι αυτός της ακολουθίας αριθμών, όπου ο κάθε αριθμός αναπαριστά το πλάτος του σήματος σε μία δεδομένη χρονική στιγμή. Το σήμα αυτό ονομάζεται ψηφιακό σήμα [2]. Για παράδειγμα, ένας ψηφιακός μετρητής μπορεί να εμφανίσει πολλές τιμές, αλλά όχι κάθε τιμή εντός του εύρους του. Η οθόνη μπορεί να δείχνει 6,25 και 6,26 αλλά όχι μια τιμή μεταξύ τους. Αυτό δεν αποτελεί πρόβλημα, επειδή οι ψηφιακοί μετρητές έχουν συνήθως επαρκή ψηφία για να εμφανίζουν τιμές με μεγαλύτερη ακρίβεια από ό,τι είναι δυνατό να διαβαστούν σε μια αναλογική οθόνη.

Τα συστήματα που επεξεργάζονται τέτοιου είδους σήματα ονομάζονται ψηφιακά συστήματα. Για την επεξεργασία των δεδομένων διαθέτουν μια πληθώρα εξαρτημάτων τα οποία υπακούουν στη ψηφιακή λογική η οποία ορίζει τους κανόνες με τους οποίους τα εξαρτήματα αυτά αλληλεπιδρούν μεταξύ τους. Τα συνηθέστερα εξαρτήματα είναι οι λογικές πύλες, τα Flip-Flop, οι πολυπλέκτες (Multi-plexer), οι καταχωρητές (Registers), οι αποκωδικοποιητές (Decoders) κ.τ.λ.

Στη σύγχρονη εποχή δύο είναι οι κυριότεροι τρόποι υλοποίησης των ψηφιακών συστημάτων. Ο πρώτος τρόπος είναι η υλοποίηση με ολοκληρωμένα κυκλώματα εφαρμογών (Application Specific Integrated Circuits-ASIC) και ο δεύτερος είναι με συστοιχία επαναπρογραμματιζόμενων πυλών με δυνατότητα επιτόπιας επεξεργασίας (Field Programming Gate Array-FPGA) [7,8].

Η σχεδίαση ενός ψηφιακού κυκλώματος με ASIC περιλαμβάνει την υλοποίησή του πάνω σε ένα φύλλο πυριτίου (chip). Τα στοιχεία που απαρτίζουν ένα τέτοιο κύκλωμα είναι κυρίως τρανζίστορ που λειτουργούν ως λογικές πύλες. Η υλοποίηση αυτή γίνεται με τέτοιο τρόπο ώστε το κύκλωμα να εξειδικεύεται και να επιτελεί μόνο μια συγκεκριμένη λειτουργία για την οποία και κατασκευάστηκε [9,10]. Στον πίνακα I. παρουσιάζονται συνοπτικά τα σημαντικότερα χαρακτηριστικά της υλοποίησης ψηφιακών συστημάτων με αυτό τον τρόπο.

Υλοποίηση ψηφιακών συστημάτων με ASIC	
Πλεονεκτήματα	Μειονεκτήματα
Χαμηλό κόστος παραγωγής	Υψηλό κόστος σχεδίασης
Μεγάλες συχνότητες λειτουργίας	Μεγάλη διάρκεια ελέγχου λειτουργίας
Χρήση πόρων κατασκευής χωρίς περιοριστικά όρια	Υψηλό κόστος τροποποίησης σχεδίασης
Χαμηλή κατανάλωση	

Πίνακας I. Πλεονεκτήματα και μειονεκτήματα υλοποίησης ψηφιακών συστημάτων με ASIC

Στο δεύτερο τρόπο σχεδίασης με FPGA το κύκλωμα αρχικά κατασκευάζεται ψηφιακά σε υποβοηθητικό πρόγραμμα με την βοήθεια γλώσσας περιγραφής υλικού (Hardware Descriptive Language-HDL). Στη συνέχεια φορτώνεται στο chip του FPGA το οποίο περιέχει όλα τα απαραίτητα στοιχεία για την υλοποίηση του κυκλώματος και ανάλογα με την περιγραφή του κυκλώματος που έχει γίνει στο προηγούμενο στάδιο γίνονται οι απαραίτητες συνδέσεις μεταξύ τους [9]. Στον πίνακα II. παρουσιάζονται συνοπτικά τα σημαντικότερα πλεονεκτήματα και μειονεκτήματα της υλοποίησης αυτής .

Υλοποίηση ψηφιακών συστημάτων με FPGA	
Πλεονεκτήματα	Μειονεκτήματα
Χαμηλό κόστος για μικρό όγκο παραγωγής	Αργή απόδοση σε σχέση με άλλες υλοποιήσεις
Γρήγορη παραγωγή και διαθεσιμότητα	Συγκεκριμένοι διαθέσιμοι πόροι
Χαμηλό κόστος κατασκευής	
Εύκολη τροποποίηση	

Πίνακας II. Πλεονεκτήματα και μειονεκτήματα υλοποίησης ψηφιακών συστημάτων με FPGA (asic vs fpga)

Παρά τις διαφορές που έχουν στους τρόπους υλοποίησης, τα ψηφιακά συστήματα παρουσιάζουν ορισμένα κοινά χαρακτηριστικά που τα καθιστούν κατάλληλα για ευρεία χρήση. Αρχικά, εμφανίζουν πολύ μεγάλη ακρίβεια στα αποτελέσματά τους. Η ακρίβεια αυτή περιορίζεται μόνο από το πλήθος των bit τα οποία χρησιμοποιούνται για να αναπαραστήσουν τα αποτελέσματά τους. Επιπλέον, τα ψηφιακά συστήματα δεν επηρεάζονται από εξωγενή στοιχεία όπως ο θόρυβος και επομένως εμφανίζουν μικρότερες αποκλίσεις και σφάλματα. Στην περίπτωση που επεξεργάζονται δεδομένα που περιέχουν μεγάλα σφάλματα και αποκλίσεις έχουν τη δυνατότητα μείωσης ή εξομάλυνσης τους. Ακόμη,

στις μέρες μας η κατασκευή τους έχει γίνει ευκολότερη διότι η σχεδίαση και η υλοποίηση μπορεί να πραγματοποιηθεί σε μεγάλο βαθμό μέσω ειδικών προγραμμάτων [7,8].

1.2 Μετατροπή αναλογικού σήματος σε ψηφιακό

Η ραγδαία ανάπτυξη της τεχνολογίας και η ανάγκη για επεξεργασία μεγάλου όγκου δεδομένων έχει δημιουργήσει μια συνεχιζόμενη τάση ψηφιοποίησης συστημάτων και εφαρμογών. Αυτό είναι απόρροια του γεγονότος ότι τα ψηφιακά συστήματα, όπως περιγράφηκε, μπορούν να επεξεργαστούν μεγαλύτερο όγκο δεδομένων γρηγορότερα και με μεγαλύτερη ακρίβεια από τα αναλογικά. Δηλαδή, τα ψηφιακά συστήματα μπορούν να ανταπεξέλθουν με επιτυχία στις ολοένα μεγαλύτερης κλίμακας τεχνολογίες που δημιουργούνται [11].

Η ανάγκη για ψηφιοποίηση των σημερινών εφαρμογών έχει δημιουργήσει αντίστοιχα ανάγκη για ψηφιοποίηση των δεδομένων που αυτά επεξεργάζονται. Η μετατροπή αυτή, δηλαδή η μετατροπή αναλογικών δεδομένων σε ψηφιακά είναι μια διαδικασία που αποτελείται από τρία στάδια. Τα στάδια αυτά είναι η δειγματοληψία, η κβαντοποίηση και της κωδικοποίηση [12].

1.2.1 Δειγματοληψία αναλογικού σήματος

Η δειγματοληψία αποτελεί την πρώτη φάση μετατροπής του αναλογικού σήματος σε ψηφιακό. Στη φάση αυτή, από το αναλογικό σήμα που πρέπει να επεξεργαστεί, λαμβάνεται πεπερασμένος αριθμός τιμών του, οι οποίες ονομάζονται δείγματα, κατά ένα σταθερό χρονικό διάστημα που ονομάζεται περίοδος δειγματοληψίας, T_s . Έτσι μέσω της δειγματοληψίας ένα αναλογικό σήμα συνεχούς χρόνου μετατρέπεται σε μια ακολουθία δειγμάτων ομοιόμορφα κατανεμημένα στο χρόνο δειγματοληψίας. Αναλυτικότερα, από τη διαδικασία αυτή προκύπτει ένα σήμα που αποτελείται από πολλά διακριτά σημεία του χρόνου, τα οποία ισαπέχουν όσον αφορά την ανεξάρτητη μεταβλητή. Η τιμή των εν λόγω

σημείων αντιστοιχεί στην τιμή του αναλογικού σήματος τη συγκεκριμένη χρονική στιγμή. Η αντίστοιχη συχνότητα $f_s = 1/T_s$ με την οποία λαμβάνονται τα δείγματα ονομάζεται συχνότητα δειγματοληψίας [13].

Για να έχει πρακτική χρησιμότητα η διαδικασία της δειγματοληψίας, θα πρέπει ο ρυθμός με τον οποίο λαμβάνονται τα δείγματα να είναι τέτοιος ώστε το αρχικό σήμα να μπορεί να αναπαραχθεί ορθά από την ακολουθία σημάτων. Η πιστότητα του σήματος διακριτού χρόνου προς το αρχικό αναλογικό σήμα εξαρτάται από τη συχνότητα δειγματοληψίας f_s . Στην περίπτωση χαμηλής συχνότητας δειγματοληψίας οι γρήγορες αλλαγές του αρχικού σήματος δεν καταγράφονται και η πληροφορία που μεταφέρεται δεν αντιπροσωπεύει πλήρως το αρχικό σήμα. Το γεγονός αυτό μπορεί να αντιμετωπιστεί αυξάνοντας τη συχνότητα δειγματοληψίας. Σύμφωνα με το θεώρημα Shannon, η συχνότητα δειγματοληψίας πρέπει να είναι μεγαλύτερη ή ίση από το διπλάσιο της συχνότητας του σήματος πληροφορίας [14,15]. Το θεώρημα αυτό μπορεί να συνοψιστεί στην ακόλουθη σχέση :

$$f_s \geq 2f_{\max} \quad (1.1)$$

Όπου f_s η συχνότητα δειγματοληψίας και f_{\max} η μέγιστη συχνότητα του αναλογικού σήματος

Η μέγιστη αυτή συχνότητα ονομάζεται συχνότητα Nyquist η κρίσιμη συχνότητα. Για να προσδιοριστεί αυτή η συχνότητα δειγματοληψίας ενός αναλογικού σήματος πρέπει αρχικά να γίνει μελέτη του φάσματος συχνοτήτων του. Η μελέτη του φάσματος συχνοτήτων του αναλογικού σήματος γίνεται με τη χρήση του μετασχηματισμού Fourier που μεταφέρει την πληροφορία του σήματος από το πεδίο του χρόνου στο πεδίο της συχνότητας. Από το φάσμα αυτό μπορεί να προσδιοριστεί η μέγιστη συχνότητα του f_{\max} και δειγματοληπτείται με μια συνάρτηση δειγματοληψίας. Η συνάρτηση είναι μια άπειρη σειρά κρουστικών παλμών που απέχουν μεταξύ τους σταθερό χρονικό διάστημα ίσο με T_s , δηλαδή ίσο με την περίοδο δειγματοληψίας που θέλουμε και δίνεται από τον τύπο :

$$s(t) = \sum_{n=-\infty}^{\infty} \delta(t - nT_s) \quad (1.2)$$

Όπου $s(t)$ η συνάρτηση δειγματοληψίας στο πεδίο του χρόνου, $\delta(t)$ η κρουστική συνάρτηση στο πεδίο του χρόνου και T_s η περίοδος δειγματοληψίας.

Η συνάρτηση δειγματοληψίας $s(t)$ περιγράφεται στο πεδίο των συχνοτήτων εφαρμόζοντας μετασχηματισμό Fourier στην εξίσωση (1.2).

$$S(f) = F\{s(t)\} = fs \sum_{n=-\infty}^{\infty} \delta(f - nfs) \quad (1.3)$$

Όπου $S(f)$ η συνάρτηση δειγματοληψίας στο πεδίο της συχνότητας, $\delta(f)$ η κρουστική συνάρτηση στο πεδίο της συχνότητας και fs η συχνότητα δειγματοληψίας.

Το δειγματοληπτημένο σήμα $x_s(t)$ προκύπτει από τον πολλαπλασιασμό του αρχικού σήματος $x(t)$ με τη συνάρτηση δειγματοληψίας $s(t)$.

Δηλαδή :

$$x_s(t) = x(t)s(t) = x(t) \sum_{n=-\infty}^{\infty} \delta(t - nTs) \quad (1.4)$$

Χρησιμοποιώντας μετασχηματισμό Fourier στην (1.4) προκύπτει το φάσμα του σήματος $X_s(f)$ μετά τη δειγματοληψία το οποίο ισούται με τη συνέλιξη (*) του μετασχηματισμού Fourier των δύο επιμέρους σημάτων.

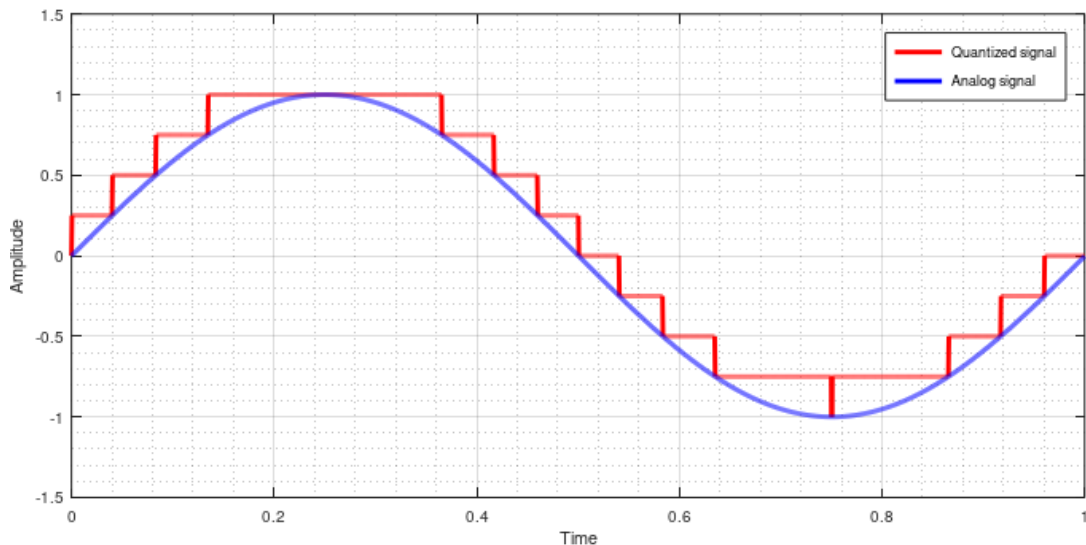
$$\begin{aligned} X_s(f) &= F\{x_s(t)\} = F\{x(t)s(t)\} = F\{x(t)\} * F\{s(t)\} = \\ &= X(f) * S(f) \end{aligned} \quad (1.5)$$

Διατηρώντας τον περιορισμό (1.1) για τη συχνότητα δειγματοληψίας το φάσμα $X_s(f)$ που προκύπτει αποτελείται από μια άπειρη σειρά επαναλήψεων του φάσματος του αρχικού σήματος $X(f)$ στις συχνότητες $0, \pm fs, \pm 2fs, \pm 3fs, \dots$, όπου fs είναι η συχνότητα δειγματοληψίας. Αν δεν τηρηθεί ο περιορισμός, τα φάσματα των διαφόρων συνιστωσών στις συχνότητες $0, \pm fs, \pm 2fs, \dots$ επικαλύπτονται μεταξύ τους με αποτέλεσμα την αλλοίωση του φάσματος του αρχικού σήματος και συνεπώς την απώλεια πληροφορίας από το αρχικό σήμα. Επομένως, υπάρχει μια ελάχιστη συχνότητα δειγματοληψίας κάτω από την οποία η ακριβής ανάκτηση του αναλογικού σήματος δεν είναι εφικτή. Η δειγματοληψία με συχνότητα χαμηλότερη από τη συχνότητα Nyquist παραμορφώνει το σήμα με αποτέλεσμα να χάνονται οι υψηλότερες συχνότητες που τυχόν δεν καλύπτει η επιλεγμένη συχνότητα δειγματοληψίας fs ή να

δημιουργούνται συχνότητες που δεν υπήρχαν στο αρχικό αναλογικό σήμα, γνωστό και ως φαινόμενο αναδίπλωσης (aliasing) [13-15].

1.2.2 Κβαντοποίηση

Η ψηφιοποίηση των δειγμάτων ενός αναλογικού σήματος που λήφθηκαν με τη διαδικασία της δειγματοληψίας, για να αποσταλούν με ψηφιακό τρόπο, πρέπει να αντιστοιχιστούν σε δυαδικούς αριθμούς. Για το λόγο αυτό πρέπει τα πλάτη του σήματος που είχαν προηγουμένως δειγματοληπτηθεί, να αντιστοιχίζονται σε ένα πεπερασμένο σύνολο επιπέδων πλάτους. Τα πλάτη αυτά προκύπτουν χωρίζοντας το διάστημα τιμών του σήματος σε 2^n ζώνες, συνήθως ίσου εύρους, που ονομάζονται ζώνες κβαντοποίησης, με n τον αριθμό των bit που θα χρησιμοποιηθεί για τη ψηφιακή αναπαράσταση των τιμών του σήματος. Το εύρος των ζωνών κβαντοποίησης ονομάζεται βήμα κβαντοποίησης. Όλα τα δείγματα που πέφτουν σε μια ζώνη κβαντοποίησης αντιστοιχίζονται σε μια τιμή, συνήθως τη μεσαία ή αρχική τιμή της ζώνης. Η αντιστοίχιση ενός δείγματος του αναλογικού σήματος με τη τιμή της ζώνης κβαντοποίησης, στην οποία αυτό πέφτει, συνιστά την κβαντοποίηση του δείγματος. Τα αποτελέσματα της παραπάνω διαδικασίας φαίνονται στην εικόνα 1.



Εικόνα 1. Σχηματική απόδοση της μετατροπής αναλογικού σήματος σε κβαντισμένο

Από τα κυριότερα στοιχεία που χαρακτηρίζουν τη διαδικασία αυτή είναι η ακρίβεια, η ανάλυση και η διακριτική ικανότητα. Η ακρίβεια ορίζεται ως η διαφορά ανάμεσα στην πραγματική και την παραγόμενη από τη μετατροπή τιμή του σήματος. Όσο λοιπόν αυξάνεται το σφάλμα μετατροπής ενός σήματος, τόσο μειώνεται η ακρίβειά του. Η ανάλυση είναι ο αριθμός των bits που θα χρησιμοποιηθούν για την αναπαράσταση των τιμών του ψηφιακού σήματος. Όσο περισσότερα είναι τα bits, τόσο περισσότερες είναι και οι στάθμες κβαντοποίησης στις οποίες καταχωρείται το δειγματοληπτημένο σήμα. Για παράδειγμα η ανάλυση 8 bits αντιστοιχεί σε $2^8=256$ στάθμες ενώ τα 16 bits αντιστοιχούν σε $2^{16}=65536$ στάθμες. Επομένως η ανάλυση είναι ανάλογη της ακρίβειας και αντιστρόφως ανάλογη της διακριτικής ικανότητας που θα αναλυθεί στη συνέχεια. Τέλος, η διακριτική ικανότητα ορίζεται ως η ελάχιστη τιμή κατά την οποία η μεταβολή ενός δυαδικού ψηφίου είναι ανιχνεύσιμη [15]. Αυτή δίνεται από τον τύπο:

$$q = FS/2^n \quad (1.6)$$

Όπου q η διακριτική ικανότητα, FS το μέγιστο πεδίο τιμών εισόδου του μετατροπέα και n η ανάλυση του μετατροπέα σε bits

Η διαδικασία της κβαντοποίησης αποτελεί λοιπόν τη χαρτογράφηση συνεχών, θεωρητικά άπειρων τιμών σε ένα μικρότερο σύνολο διακριτών πεπερασμένων τιμών. Πρόκειται για την προσέγγιση πραγματικών τιμών με μια ψηφιακή αναπαράσταση, η οποία, εισάγει όρια στην ακρίβεια και το εύρος μιας τιμής. Στην κβαντοποίηση υπεισέρχονται διάφορες πηγές σφάλματος στον αλγόριθμο υλοποίησης της, όπως σφάλματα στρογγυλοποίησης, υπερχείλισης και υπολογιστικού θορύβου. Αυτό έχει ως αποτέλεσμα αριθμητικές διαφορές μεταξύ της ιδανικής συμπεριφοράς του συστήματος και της υπολογισμένης αριθμητικής συμπεριφοράς. Οι διαφορές αυτές, μεταξύ του αναλογικού δειγματοληπτημένου σήματος με το κβαντισμένο σήμα ονομάζεται σφάλμα κβαντισμού (quantizing error) ή θόρυβος κβάντισης. Η μέγιστη τιμή αυτού του σφάλματος είναι το μισό ενός κβάντου [15,16]. Η μέση τιμή του σφάλματος κβάντισης δίνεται από τη σχέση :

$$\langle qe^2 \rangle = \delta^2/12 \quad (1.7)$$

Όπου δ το μέγεθος του κβάντου

1.2.3 Κωδικοποίηση

Για να είναι τα αποτελέσματα της κβαντοποίησης επεξεργάσιμα, πρέπει να επιλεγούν οι σωστοί τύποι δεδομένων για την αναπαράσταση των σημάτων με μεγάλη ακρίβεια. Η αναπαράσταση αυτή πραγματοποιείται με τη διαδικασία της κωδικοποίησης όπου κάθε κβαντοποιημένη τιμή αντιστοιχίζεται σε μία κωδική λέξη. Μετά τη διαδικασία της κωδικοποίησης του σήματος, αντί το σήμα να περιγράφεται από τις πραγματικές του τιμές, περιγράφεται από την κωδική λέξη της κάθε στάθμης, η οποία αντιστοιχεί σε κάποια συγκεκριμένη τιμή. Οι τιμές μπορούν να εκφραστούν στο δυαδικό σύστημα αρίθμησης, γεγονός που κάνει ευκολότερη τη μεταφορά, την επεξεργασία αλλά και την αποθήκευση του σήματος. Το πλήθος των bit των τιμών αναπαράστασης καθορίζει την ακρίβεια των τιμών αλλά και τον μέγιστο αριθμό που μπορεί να αναπαρασταθεί. Αν χρησιμοποιηθούν n bit ανά δείγμα, τότε ο μέγιστος αριθμός των δυνατών δυαδικών κωδικολέξεων είναι 2^n [15].

Για να γίνει η διαδικασία αυτή όσο το δυνατόν πιο ακριβής πρέπει να ληφθούν υπόψιν διάφορες παράμετροι. Αρχικά, πρέπει να ληφθεί υπόψη το εύρος και η κλιμάκωση του τύπου δεδομένων που χρησιμοποιείται για την κωδικοποίηση του σήματος. Επίσης, είναι απαραίτητο να ληφθούν υπόψη και τα μη γραμμικά αθροιστικά αποτελέσματα της διαδικασίας κβαντοποίησης στην αριθμητική συμπεριφορά του αλγορίθμου [15].

1.3 Η απευθείας ψηφιακή σύνθεση (Direct Digital Synthesis)

Η απευθείας ψηφιακή σύνθεση (Direct Digital Synthesis) είναι μία μέθοδος παραγωγής ψηφιακών κυματομορφών, συνηθέστερα ημιτονοειδών. Οι λειτουργίες που πραγματοποιούνται μέσα στο block που την υλοποιεί, δηλαδή στον άμεσα ψηφιακό συνθέτη (Direct Digital Synthesizer-DDS) είναι ψηφιακές, και επομένως ο DDS εμφανίζει αρκετά πλεονεκτήματα έναντι άλλων τρόπων παραγωγής σημάτων. Μπορούν επί παραδείγματι να εκτελεστούν γρήγορες μεταπηδήσεις μεταξύ των συχνοτήτων των κυματομορφών εξόδου και να παράγουν σήματα σε ευρύ φάσμα συχνοτήτων με καλή ανάλυση συχνότητας [17,19].

Η απευθείας ψηφιακή σύνθεση μπορεί να βρει μεγάλο εύρος εφαρμογών παρά τον κύριο ψηφιακό της χαρακτήρα. Τα αναλογικά συστήματα υστερούν στην παραγωγή σημάτων με μεγάλο εύρος συχνοτήτων και καλή ανάλυση (λόγο θορύβου) και συνήθως απαιτείται μεγάλο ενεργειακό κόστος για την παραγωγή τέτοιων σημάτων. Για το λόγο αυτό, σε πολλές περιπτώσεις είναι ευκολότερη η παραγωγή του αναλογικού σήματος από το ψηφιακό του DDS με τη χρήση μετατροπέων ψηφιακού σε αναλογικό.

Ο DDS είναι επίσης πολύ σημαντικός για τις σύγχρονες βιομηχανικές εφαρμογές διότι προσφέρει τη δυνατότητα να παράγει και να ελέγχει κανείς μεγάλη ποικιλία κυματομορφών και συχνοτήτων. Παρέχει δηλαδή μία ευμετάβλητη πηγή συχνοτήτων που συνδυάζεται με χαμηλή φάση θορύβου και πετυχαίνει καλή απόδοση στις τηλεπικοινωνιακές εφαρμογές αλλά και σε εφαρμογές της βιοϊατρικής και της βιομηχανίας. Με την πρόοδο της τεχνολογίας και τη βελτίωση του τρόπου σχεδίασης του DDS, έχει μειωθεί θεαματικά το μέγεθος του [18].

Τα παραδοσιακά συστήματα της σύνθεσης συχνοτήτων υψηλού εύρους ζώνης, χρησιμοποιούσαν κυρίως τη τεχνική του βρόχου κλειδώματος φάσης (Phase Lock Loop – PLL) όπου η συχνότητα του παραγόμενου ψηφιακού σήματος είναι πολλαπλάσια κάποιου σήματος αναφοράς που δίνεται ως είσοδος. Η απευθείας ψηφιακή σύνθεση παρέχει πολλά και σημαντικά πλεονεκτήματα έναντι των προσεγγίσεων των παραδοσιακών συστημάτων. Μερικά από τα πλεονεκτήματα αυτά

είναι ο γρήγορος χρόνος ρύθμισης, η ανάλυση συχνότητας ακόμα και σε υποδιαίρεσεις των Hertz, η συνεχής απόκριση φάσης και ο χαμηλός θόρυβος απόκρισης φάσης [14].

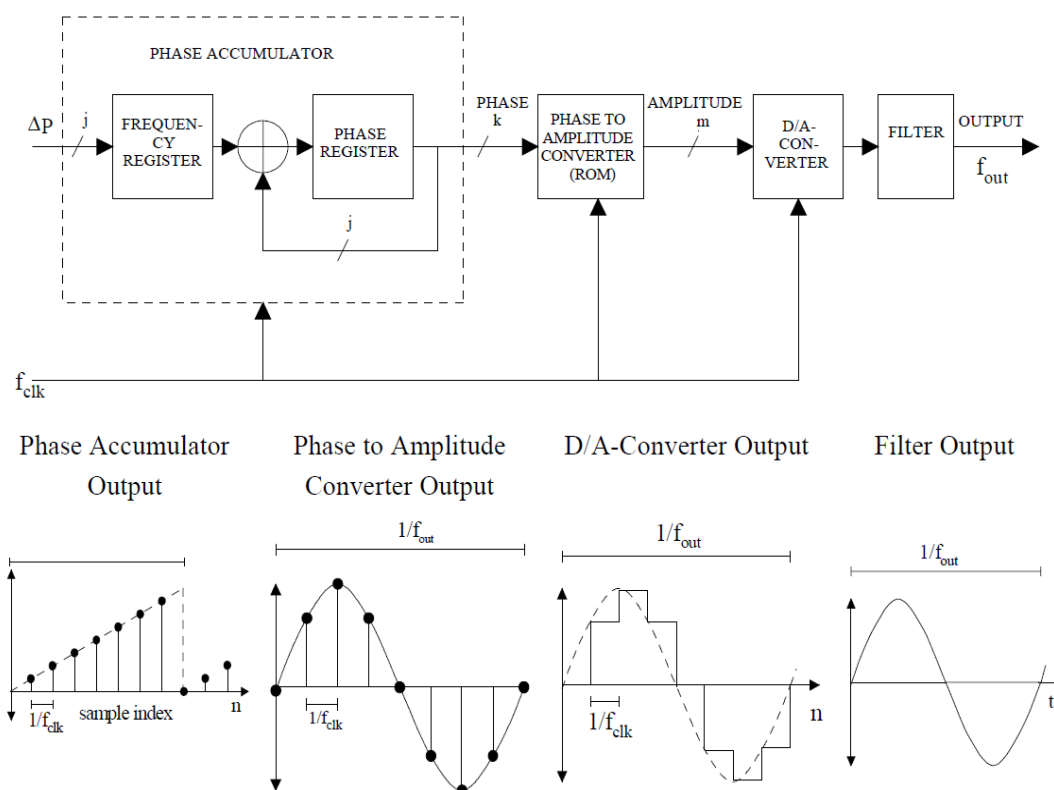
Ο DDS κερδίζει συνεχώς έδαφος σε εφαρμογές, αφού μπορεί να παράγει σε ένα chip, προγραμματιζόμενες ψηφιακές κυματομορφές εξόδου με υψηλή ανάλυση και ακρίβεια. Παρέχεται επομένως στους σχεδιαστές η δυνατότητα χρήσης πληθώρας συχνοτήτων, που κυμαίνονται από πολύ υψηλές μέχρι πολύ χαμηλές. Επιπροσθέτως, οι συνεχείς βελτιώσεις στον σχεδιασμό και στις διεργασίες του, έχουν ως αποτέλεσμα την πτώση των επιπέδων κατανάλωσης ενέργειας σε επίπεδα που σε προγενέστερα χρόνια ήταν αδύνατον. Για παράδειγμα ένας σύγχρονος DDS, ο AD9954, λειτουργεί στα 1.8 V με ρολόι 160 MHz, καταναλώνει μέγιστη ισχύ 220 milliwatt [17].

Αν και η αρχή λειτουργίας του DDS είναι γνωστή εδώ και πολλά χρόνια, ωστόσο ο DDS δεν έπαιξε κυρίαρχο ρόλο στη δημιουργία συχνοτήτων ευρείας ζώνης μέχρι τα τελευταία χρόνια. Οι προηγούμενοι DDS περιορίζονταν στο να παράγουν στενές ζώνες συχνοτήτων σε κοντινή απόσταση, λόγω περιορισμών της ψηφιακής λογικής και των τεχνολογιών των μετατροπέων ψηφιακών σημάτων σε αναλογικά (Digital to Analog Converter-DAC). Πρόσφατα πλεονεκτήματα στις τεχνολογίες ολοκληρωμένων κυκλωμάτων (Integrated Circuits - IC) έχουν φέρει μία αξιοσημείωτη πρόοδο στον τομέα αυτό. Με τον κατάλληλο προγραμματισμό του DDS λόγω της μεγάλης μεταβλητότητας στο εύρος συχνοτήτων που μπορεί να παράξει μπορούν να πραγματοποιηθούν ευκολότερα δομές όπως κανάλια μεταβλητού εύρους ζώνης, κυκλώματα αποδιαμόρφωσης και διαμόρφωσης και μεγαλύτεροι ρυθμοί αποστολής δεδομένων [18-20].

Η ευελιξία του DDS τον καθιστά ιδανικό για γεννήτρια σήματος για οποιαδήποτε εφαρμογή. Είναι εύκολο να συμπεριληφθούν διαφορετικές δυνατότητες διαμόρφωσης στον DDS με τη χρήση μεθόδων ψηφιακής επεξεργασίας σήματος, επειδή το σήμα είναι σε ψηφιακή μορφή. Αυτό έχει ως αποτέλεσμα να επιτυγχάνονται εύκολα εύρη ζώνης, μορφές διαμόρφωσης, μεταβάσεις συχνοτήτων και ρυθμοί δεδομένων. Επιπλέον, τα ψηφιακά κυκλώματα που χρησιμοποιούνται για την υλοποίηση λειτουργιών επεξεργασίας σήματος δεν υφίστανται τις επιπτώσεις της θερμικής μετατόπισης, της γήρανσης και των διαφοροποιήσεων των εξαρτημάτων τους όπως τα αναλογικά τους αντίστοιχα. Στην πράξη, τα ψηφιακά λειτουργικά block καθιστούν δυνατή την επίτευξη υψηλού βαθμού ολοκλήρωσης συστήματος.

Πρόσφατα οι πρόοδοι στην τεχνολογία κατασκευής IC, ιδιαίτερα στο CMOS, σε συνδυασμό με προηγμένους αλγόριθμους ψηφιακής επεξεργασίας σημάτων (Digital Signal Processing-DSP) και αρχιτεκτονικές υλοποίησης κυκλωμάτων, παρέχουν πιθανές λύσεις με χρήση του DDS σε πολύπλοκα υποσυστήματα επικοινωνίας και επεξεργασίας σήματος ως διαμορφωτές, αποδιαμορφωτές, τοπικοί ταλαντωτές (Local Oscillators-LOs), προγραμματιζόμενες γεννήτριες ρολογιού και γεννήτριες Chirp. Ο DDS απευθύνεται σε μια ποικιλία εφαρμογών, συμπεριλαμβανομένων καλωδιακών μόντεμ, εξοπλισμών μέτρησης, γεννητριών σημάτων, κυψελοειδών σταθμών βάσης και ασύρματων σταθμών βάσης τοπικού βρόχου [17].

Συμπερασματικά, ο DDS με το πλήθος των πλεονεκτημάτων του αποτελεί σημαντικό κομμάτι των τεχνολογικών εφαρμογών στις μέρες μας. Η σχηματική αναπαράσταση του block DDS φαίνεται σε απλοποιημένη μορφή στο σχήμα 2.



Εικόνα 2. Υλοποίηση ενός κυκλώματος DDS [17]

Ο DDS έχει τα ακόλουθα βασικά μπλοκ για τη δημιουργία του ψηφιακού σήματος:

- A) Συσσωρευτή φάσης
- B) Μετατροπέα φάσης σε πλάτος

Για τη μετατροπή του ψηφιακού σήματος σε αναλογικό ως επέκταση της λειτουργίας του χρησιμοποιούνται επιπλέον τα εξής block :

- Γ) Μετατροπέα ψηφιακού σε αναλογικό και
- Δ) Χαμηλοπερατό φίλτρο

Ο συσσωρευτής φάσης του DDS αποτελείται από έναν κατάχωρητή συχνότητας που αποθηκεύει μια j bit δυαδική λέξη αύξησης φάσης ακολουθούμενη από έναν πλήρη αθροιστή και έναν καταχωρητή φάσης χωρητικότητας j bit. Η αύξησης φάσης της ψηφιακής εισόδου εισάγεται στον καταχωρητή συχνότητας. Σε κάθε παλμό ρολογιού τα δεδομένα αυτά προστίθενται στα δεδομένα που διατηρούνταν προηγουμένως στον καταχωρητή φάσης. Η λέξη αύξησης φάσης αντιπροσωπεύει τη γωνία φάσης που προστίθεται στην προηγούμενη τιμή σε κάθε $1/f_{clk}$ χρονική στιγμή για να παραχθεί μια γραμμικά αυξανόμενη ψηφιακή τιμή [17]. Ο ρυθμός με τον οποίο αυξάνει ο καταχωρητής φάσης εκφράζει τη συχνότητα εξόδου και δίνεται από τον τύπο :

$$f_{out} = \Delta P \frac{f_{clk}}{2^j}, \quad \forall f_{out} \leq \frac{f_{clk}}{2} \quad (1.8)$$

Όπου ΔP η αύξηση φάσης, f_{clk} η συχνότητα ρολογιού του συστήματος, f_{out} η συχνότητα εξόδου και j ο αριθμός bit του καταχωρητή φάσης

Ο τύπος (1.8) είναι απόρροια του θεωρήματος της δειγματοληψίας. Απαραίτητη προϋπόθεση εφαρμογής του τύπου είναι ότι η συχνότητα εξόδου (f_{out}) είναι μικρότερη ή ίση της μισής συχνότητας ρολογιού (f_{clk}). Οι περιορισμοί αυτοί προκύπτουν από τη συνάρτηση δειγματοληψίας και τους νόμους που τη διέπουν και πιο συγκεκριμένα το θεώρημα του Shannon που προαναφέρθηκε στη δειγματοληψία.

Η αύξηση φάσης στον τύπο (1.8) είναι ένας ακέραιος αριθμός [17].

Για να προσδιοριστεί η ανάλυση συχνότητας αρκεί να τον θέσουμε ίσο με $\Delta P = 1$ και έτσι προκύπτει:

$$\Delta f = \frac{f_{clk}}{2^j} \quad (1.9)$$

Όπου Δf η ανάλυση της συχνότητας εξόδου, f_{clk} η συχνότητα ρολογιού του συστήματος και j ο αριθμός bit του καταχωρητή φάσης

Ο μετατροπέας φάσης σε πλάτος μπορεί να υλοποιηθεί με μια μνήμη ανάγνωσης (Read Only Memory-ROM). Η μνήμη ROM περιέχει τα στοιχεία της ημιτονοειδούς μορφής με μορφή πίνακα (Look Up Table-LUT) που μετατρέπει τη ψηφιακή πληροφορία φάσης σε τιμές ενός ημιτονοειδούς κύματος. Στην ιδανική περίπτωση που δεν υπάρχει κβαντοποίηση φάσης και πλάτους, δηλαδή το σήμα μπορεί να αναπαρασταθεί με μέγιστη ακρίβεια, η ακολουθία εξόδου του παραγόμενου ημιτονοειδούς σήματος δίνεται από τη σχέση :

$$\sin \left(2\pi \frac{P(n)}{2^j} \right) \quad (1.10)$$

Όπου $P(n)$ η τιμή του j bit καταχωρητής φάσης την n -οστή περίοδο, j ο αριθμός bit του καταχωρητή φάσης

Η περίοδος της φάσης εξόδου του σειριακού αθροιστή ορίζεται ως η ελάχιστη τιμή P_e για την οποία ισχύει ότι $P(n) = P(n+P_e)$ για κάθε n . Η τιμή αυτή δίνεται από τον τύπο :

$$P_e = \frac{2^j}{\text{GCD}(\Delta P, 2^j)} \quad (1.11)$$

Όπου ΔP η αύξηση του καταχωρητή φάσης, j ο αριθμός bit του καταχωρητή φάσης και $\text{GCD}(\Delta P, 2^j)$ ο μέγιστος κοινό διαιρέτης του ΔP και του 2^j

Η περίοδος της ακολουθίας δειγμάτων που καλείται από την ROM θα έχει την ίδια τιμή με την περίοδο της ακολουθίας που παράγεται από

τον αθροιστή φάσης. Για κάθε τιμή του καταχωρητή φάσης αντιστοιχίζεται μία τιμή στην έξοδο της μνήμης ROM.

Γι' αυτό το λόγο το εύρος τιμών της κυματομορφής εξόδου του DDS χαρακτηρίζεται από μεγάλη διακριτότητα που αποτελείται από τα σημεία Ρε. Στην περίπτωση που χρειαστεί το ψηφιακό σήμα που παράχθηκε να μετατραπεί σε αναλογικό, η έξοδος της ROM μπορεί να συνδεθεί με έναν DAC που αναπτύσσει το αντίστοιχο κβαντισμένο αναλογικό ημιτονοειδές σήμα. Η έξοδος του DAC μπορεί να παράξει ένα αναλογικό σήμα που περιέχει ένα εύρος αρμονικών συχνοτήτων $f = nf_{clk} \pm f_{out}$, $n = 0, 1, \dots$ από ένα ψηφιακό ημιτονικό σήμα. Τα πλάτη των αρμονικών της μετατροπής αυτής είναι σταθμισμένα και δίνονται από τον εξής τύπο :

$$\text{sinc}\left(\frac{f}{f_{clk}}\right) \quad (1.12)$$

Όπου f η αρμονική συχνότητα και f_{clk} η συχνότητα ρολογιού του DDS

Η επίδραση της στάθμισης αυτής μπορεί να περιοριστεί εφαρμόζοντας ένα αντίστροφο φίλτρο $\text{sinc}(f/f_{clk})$. Το φιλτράρισμα αυτό βρίσκεται μετά τον DAC και απομακρύνει τις υψίσυχνες συνιστώσες παρέχοντας ένα καθαρό ημιτονοειδές σήμα εξόδου. Καθώς ο DDS παράγει συχνότητες κοντά στο μισό της συχνότητας του ρολογιού του, η πρώτη περίοδος του σήματος εξόδου είναι δύσκολο να φιλτραρισθεί. Για αυτό η έξοδος του φίλτρου γίνεται πιο στενή. Η πολυπλοκότητα αυτού του φίλτρου, ορίζεται από το εύρος μετάδοσης. Προκειμένου λοιπόν να παραμείνει το φίλτρο όσο το δυνατόν απλούστερο, η λειτουργία του DDS περιορίζεται σε ποσοστό μικρότερο του 40 % των συχνοτήτων του ρολογιού του [17].

Η υλοποίηση του DDS μπορεί να πραγματοποιηθεί είτε εξωτερικά ενός συστήματος, σε αυτόνομο block το οποίο μπορεί να ενσωματωθεί σε αυτό είτε εσωτερικά του συστήματος. Η εσωτερική υλοποίηση παρουσιάζει αρκετά πλεονεκτήματα. Η επικοινωνία του DDS με το υπόλοιπο κύκλωμα πραγματοποιείται αμεσότερα χωρίς την ανάγκη ύπαρξης πρωτοκόλλων επικοινωνίας και μεταφοράς δεδομένων. Επιπλέον, καθίσταται ευκολότερος ο συγχρονισμός του με το υπόλοιπο κύκλωμα αφού χρησιμοποιείται κοινό ρολόι το οποίο έχει παραχθεί εσωτερικά του συστήματος. Πολλά συστήματα διαθέτουν πόρους οι οποίοι μπορούν να χρησιμοποιηθούν για την κατασκευή του DDS

εμφωλευμένα στο σύστημα, όπως στην περίπτωση των FPGA, μειώνοντας έτσι, το κόστος κατασκευής [21,22].

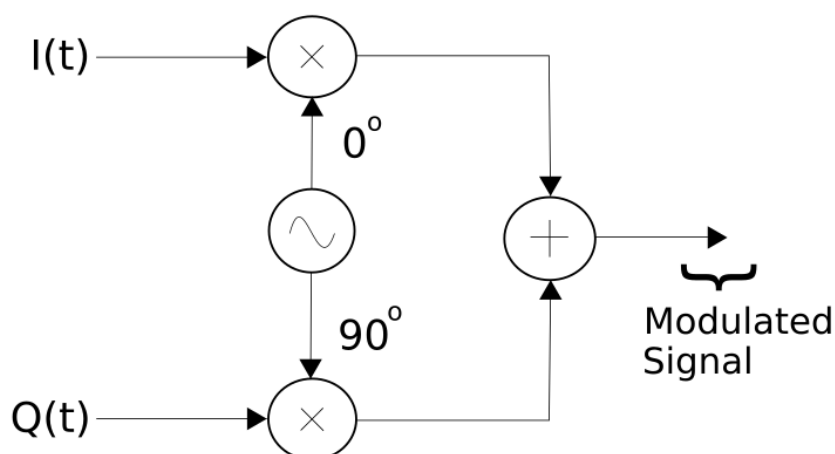
Κεφάλαιο 2ο

2.1 Διαμόρφωση I / Q

Ο βασικός στόχος της διαδικασίας διαμόρφωσης σήματος είναι η μετάδοση πληροφορίας από τον πομπό στο δέκτη μέσω ενός διαύλου επικοινωνίας. Συνήθως η πληροφορία βρίσκεται στη μορφή ενός σήματος βασικής ζώνης (baseband signal), χαρακτηριστικό του οποίου είναι ότι το φάσμα του ξεκινάει από τις πολύ χαμηλές συχνότητες και εκτείνεται ως μια μέγιστη συχνότητα. Στις περισσότερες περιπτώσεις τα μέσα μετάδοσης επιτρέπουν τη διάδοση του σήματος πληροφορίας σε περιοχή συχνοτήτων διαφορετική από τη βασική ζώνη. Κατά συνέπεια για αποτελεσματική χρήση των ιδιοτήτων του μέσου μετάδοσης απαιτείται η μετατόπιση του σήματος από τη βασική ζώνη συχνοτήτων σε μια άλλη ζώνη κατάλληλη προς μετάδοση στο συγκεκριμένο μέσο. Η μετατόπιση της ζώνης συχνοτήτων ενός σήματος πραγματοποιείται με τη διαμόρφωση (modulation). Κατά τη διαδικασία της διαμόρφωσης, κάποιο χαρακτηριστικό ενός σήματος το οποίο αναφέρεται ως φέρον σήμα (carrier) μεταβάλλεται σύμφωνα με το σήμα πληροφορίας βασικής ζώνης (information signal). Το σήμα που προκύπτει είναι το διαμορφωμένο σήμα (modulated signal). Συνήθως το φέρον σήμα έχει ημιτονοειδή μορφή και η συχνότητά του πρέπει να είναι πολύ μεγαλύτερη από το εύρος συχνοτήτων του σήματος πληροφορίας προς μετάδοση. Το σύστημα όπου πραγματοποιείται η διαδικασία της διαμόρφωσης ονομάζεται διαμορφωτής (modulator) [23,24].

Ο διαμορφωτής I/Q αποτελεί ειδική κατηγορία διαμορφωτή. Βρίσκεται σε τετραγωνισμό και σε φάση, απ' όπου προέρχεται και η ονομασία του In-Phase & Quadrature (I/Q). Ο όρος "σε φάση" και ο όρος "τετραγωνισμός" αναφέρονται σε δύο ημιτονοειδή σήματα που χρησιμοποιούνται για τη διαμόρφωση σήματος και έχουν την ίδια συχνότητα και διαφορά φάσης 90° . Κατά σύμβαση, το I είναι το πλάτος της κυματομορφής ημίτονου, και το Q είναι το πλάτος της συνημιτονικής κυματομορφής. Ένα ημιτονοειδές σήμα (χωρίς πρόσθετη φάση) μετατοπίζεται κατά 90° σε σχέση με το αντίστοιχο συνημιτονικό. Ένας άλλος τρόπος για να εκφραστεί η διαφορά φάσης είναι να πούμε ότι τα ημιτονοειδή και συνημιτονοειδή κύματα είναι σε τετραγωνισμό. Το

ημίτονο και το συνημίτονο που χρησιμοποιούνται για τη διαμόρφωση παράγονται συνήθως από έναν τοπικό ταλαντωτή. Τα δύο αυτά σήματα, αφού πολλαπλασιαστούν με τα αντίστοιχα πλάτη τους I και Q, προστίθενται και παράγουν το τελικό διαμορφωμένο σήμα εξόδου. Η εικόνα 3. αποτελεί σχηματική παράσταση του I/Q διαμορφωτή όπως αυτός περιγράφηκε [23,25].

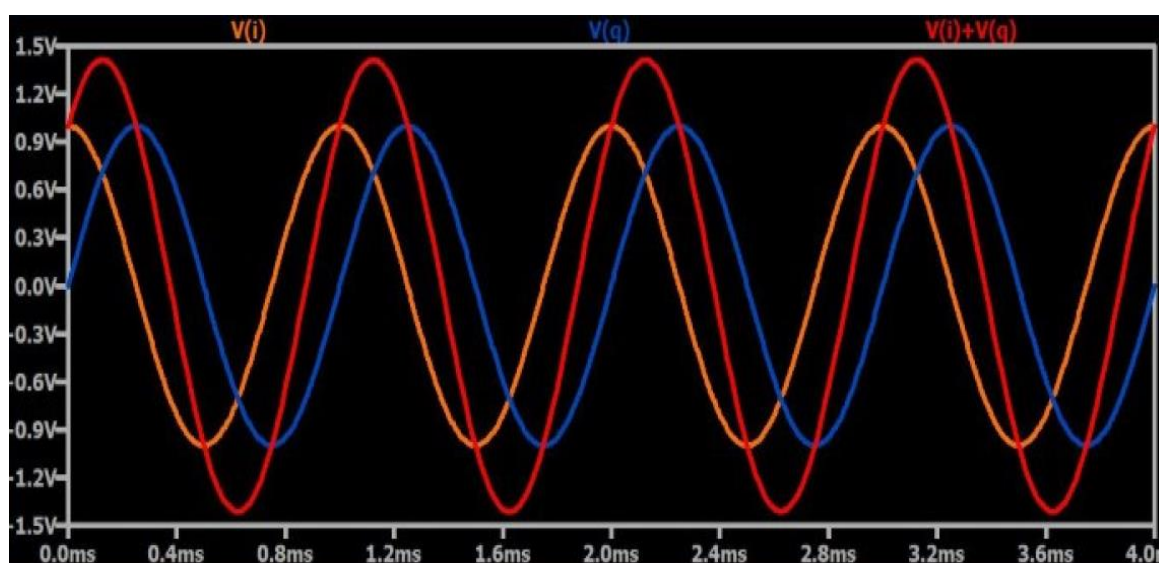


Εικόνα 3. Ο I/Q διαμορφωτής

Τα σήματα I/Q είναι πάντα διαμορφωμένα κατά πλάτος και δεν μπορούν να διαμορφωθούν με κάποιον άλλο τρόπο όπως κατά συχνότητα ή κατά φάση. Η διαμόρφωση πλάτους (Amplitude Modulation – AM) που προκύπτει από τη διαμόρφωση I/Q είναι διαφορετική από την τεχνική AM που εφαρμόζεται ευρέως στις τηλεπικοινωνίες. Συγκεκριμένα, σε έναν διαμορφωτή I/Q, τα σήματα που διαμορφώνουν το σήμα εισόδου, δηλαδή τα ημιτονοειδή σήματα, δεν μετατοπίζονται για να έχουν πάντα θετικές τιμές, σε αντίθεση με αυτά των τηλεπικοινωνιών. Με άλλα λόγια, η διαμόρφωση I/Q διαμορφώνει σήματα εκτελώντας τον πολλαπλασιασμό των κυματομορφών I και Q με σήματα που μπορεί να έχουν και αρνητικές τιμές στο εύρος τους και κατά συνέπεια η συγκεκριμένη διαμόρφωση πλάτους μπορεί να οδηγήσει σε διαμόρφωση φάσης 180° από τα αρνητικά πλάτη [23,25].

Οι ιδιότητες της διαμόρφωσης πλάτους δεν είναι εμφανείς σε αυτές καθ' αυτές τις κυματομορφές I και Q αλλά στα χαρακτηριστικά που αυτές αποκτούν όταν προστίθενται μεταξύ τους. Αποδεικνύεται

δηλαδή ότι μπορεί να πραγματοποιηθεί οποιαδήποτε μορφή διαμόρφωσης μεταβάλλοντας μόνο το πλάτος των σημάτων I και Q και στη συνέχεια προσθέτοντάς τα μεταξύ τους. Εάν τα σήματα I και Q που προστίθενται είναι ίσου πλάτους, το αποτέλεσμα είναι ένα ημιτονοειδές σήμα με φάση ίση με το ημιάθροισμα των φάσεων των σημάτων I και Q. Επί παραδείγματι εάν η κυματομορφή I έχει φάση 0° και η κυματομορφή Q 90° , το σήμα εξόδου θα έχει φάση 45° όπως φαίνεται και στην παρακάτω εικόνα [25].



Εικόνα 4. Παράδειγμα διαμόρφωσης φάσης και πλάτους [25]

Για τη διαδικασία διαμόρφωση πλάτους, αρκεί να διαμορφωθεί το πλάτος στα επιμέρους σήματα I και Q. Προφανώς το διαμορφωμένο σήμα θα αυξηθεί ή θα μειωθεί σε πλάτος εάν αυξομειωθεί το πλάτος των επιμέρους σημάτων διαμόρφωσης. Ωστόσο, είναι αναγκαίο στην αμιγή διαμόρφωση πλάτους να διασφαλιστεί ότι η διαμόρφωση πλάτους που εφαρμόζεται στο σήμα I είναι πανομοιότυπη με τη διαμόρφωση πλάτους που εφαρμόζεται στο σήμα Q. Σε διαφορετική περίπτωση θα υπάρξει μετατόπιση φάσης [23,25].

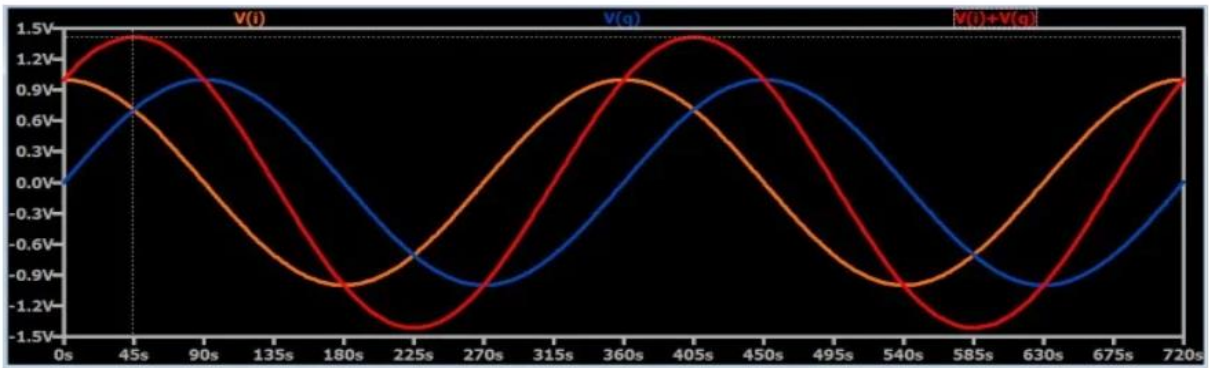
Η διαμόρφωση φάσης που προκύπτει από την τεχνική διαμόρφωσης πλάτους, είναι μια σημαντική τεχνική στα σύγχρονα συστήματα ραδιοσυχνοτήτων και μπορεί να επιτευχθεί εύκολα μεταβάλλοντας ανομοιόμορφα το πλάτος στα I και Q σήματα. Η αύξηση

του πλάτους μιας από τις κυματομορφές σε σχέση με την άλλη προκαλεί στο σήμα διαμόρφωση μία μετατόπιση προς την κυματομορφή μεγαλύτερου πλάτους. Από αυτό προκύπτει μία οριακή κατάσταση. Εάν δηλαδή εξαλειφθεί η κυματομορφή Q, το σήμα που προκύπτει από το άθροισμά τους μετατοπίζεται στη φάση της κυματομορφής I. Προσθέτοντας την κυματομορφή I με το σήμα Q μηδενικού πλάτους το σήμα εξόδου μετά την άθροιση των δύο κυματομορφών είναι πανομοιότυπο με την κυματομορφή I. Από τα παραπάνω εξάγεται το συμπέρασμα ότι η παραπάνω διαδικασία μπορεί να χρησιμοποιηθεί μόνο για τη μετατόπιση φάσης ενός σήματος το πολύ κατά 90° , δηλαδή 45° προς κάθε κατεύθυνση. Εάν το πλάτος του Q είναι μηδέν, το άθροισμα ταυτίζεται με τη φάση του I. Εάν το πλάτος I μειωθεί στο μηδέν, το άθροισμα ταυτίζεται με τη φάση του Q [25].

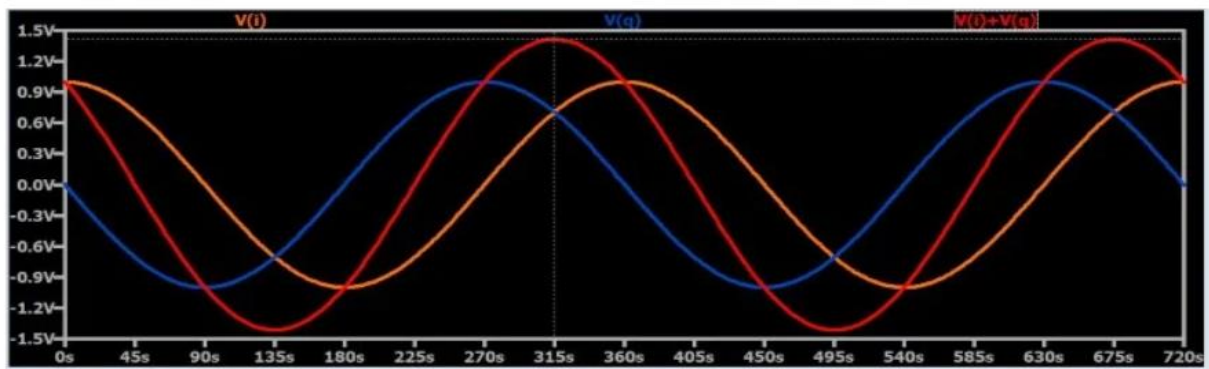
Οι είσοδοι στο σύστημα I και Q όπως προαναφέρθηκε μπορεί να χρησιμοποιηθούν για τη διαμόρφωση φάσης του σήματος εξόδου εκτός από τη διαμόρφωση του πλάτους του. Σε περίπτωση που οι τιμές των σημάτων είναι αποκλειστικά θετικές, δηλαδή έχουν εύρος από το μηδέν μέχρι έναν θετικό αριθμό, η διαμόρφωση φάσης περιορίζεται μέχρι τις 45° προς κάθε κατεύθυνση. Εάν όμως τα σήματα I και Q είναι διπολικά, δηλαδή το εύρος τους κυμαίνεται από μια αρνητική έως μια θετική τιμή, τότε μετά τον πολλαπλασιασμό τους με φέροντα σήματα που παράγονται από τον τοπικό ταλαντωτή μπορούν να τα αντιστρέψουν. Με βάση τη διαφορά φάσης τους, τα I και Q διακρίνονται σε τέσσερις μεγάλες κατηγορίες:

- (α) I κανονικό και Q κανονικό
- (β) I ανεστραμμένο και Q κανονικό
- (γ) I κανονικό και Q ανεστραμμένο
- (δ) I ανεστραμμένο και Q ανεστραμμένο

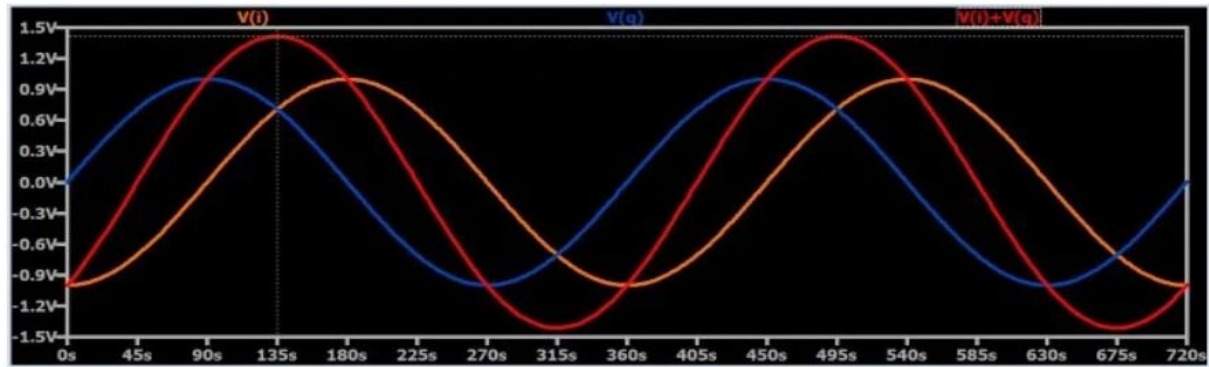
Με αυτό τον τρόπο επιτυγχάνεται διαμόρφωση φάσης σήματος εξόδου μεγαλύτερου των 45° . Στην παρακάτω εικόνα παρουσιάζονται σχηματικά οι τέσσερις αυτές κατηγορίες. Οι κυματομορφές των σημάτων I και Q απεικονίζονται με μπλε και κίτρινο αντίστοιχα ενώ το διαμορφωμένο σήμα εξόδου απεικονίζεται με κόκκινο [25].



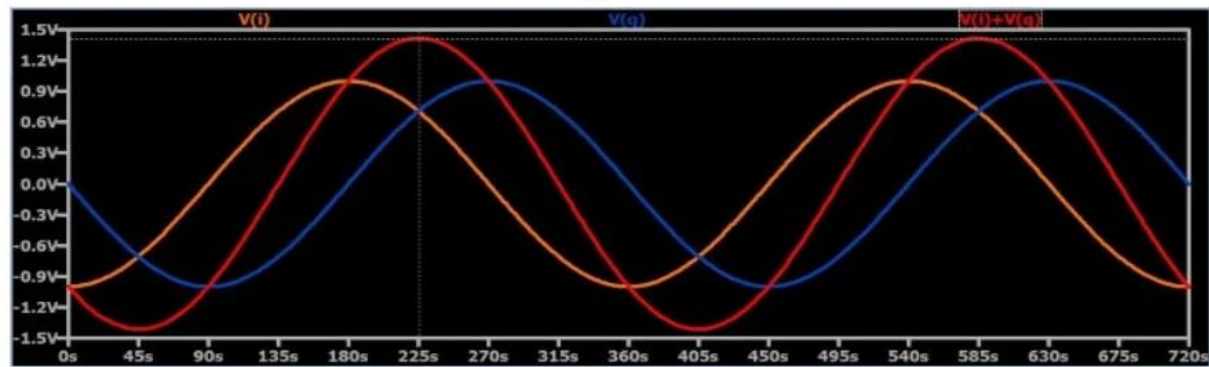
(α)



(β)



(γ)



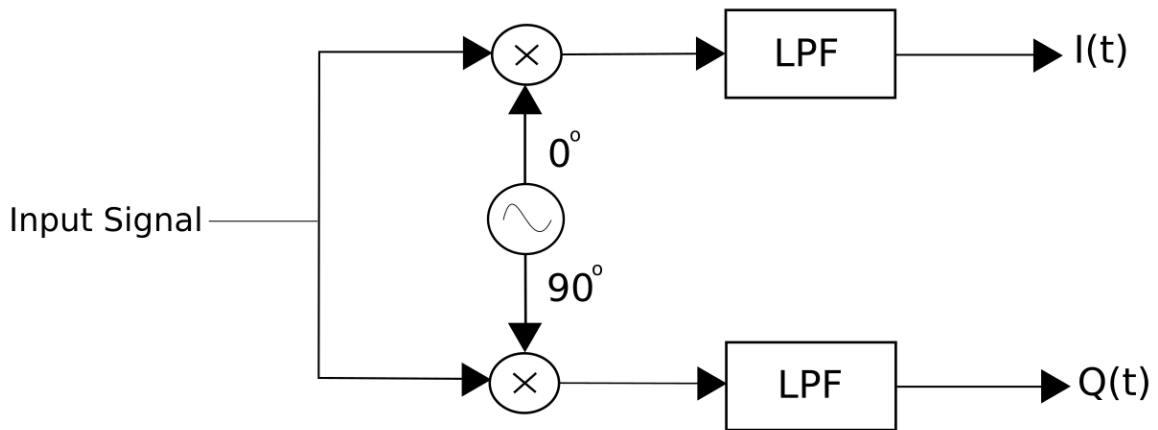
(δ)

Εικόνα 5. Κατηγορίες διαμόρφωσης φάσης [25]

2.2 Αποδιαμόρφωση I / Q

Η αποδιαμόρφωση αποτελεί διαδικασία ανάλυσης ενός σήματος εισόδου, κυρίως ραδιοσυχνότητας (Radio Frequency-RF), για τη λήψη των χρήσιμων πληροφοριών που μεταφέρει. Συγκεκριμένα, για την ανάκτηση του σήματος πληροφορίας βασικής ζώνης από ένα διαμορφωμένο σήμα AM, πρέπει να γίνει η μετάθεση του φάσματός του που βρίσκεται γύρω από τη συχνότητα του φορέα f_c , στην περιοχή βασικής ζώνης, δηλαδή στην περιοχή που ήταν πριν τη διαμόρφωση. Αυτό μπορεί να πραγματοποιηθεί αρχικά πολλαπλασιάζοντας το διαμορφωμένο σήμα με ένα τοπικά παραγόμενο σήμα συχνότητας ίδια με αυτή του φέροντος f_c και στη συνέχεια απομακρύνοντας το ανεπιθύμητο υψίσυχο συχνοτικό περιεχόμενο φιλτράροντας το γινόμενο με ένα χαμηλοπερατό φίλτρο. Τα συστήματα που πραγματοποιούν τη διαδικασία της αποδιαμόρφωσης ονομάζονται αποδιαμορφωτές (demodulators) [23].

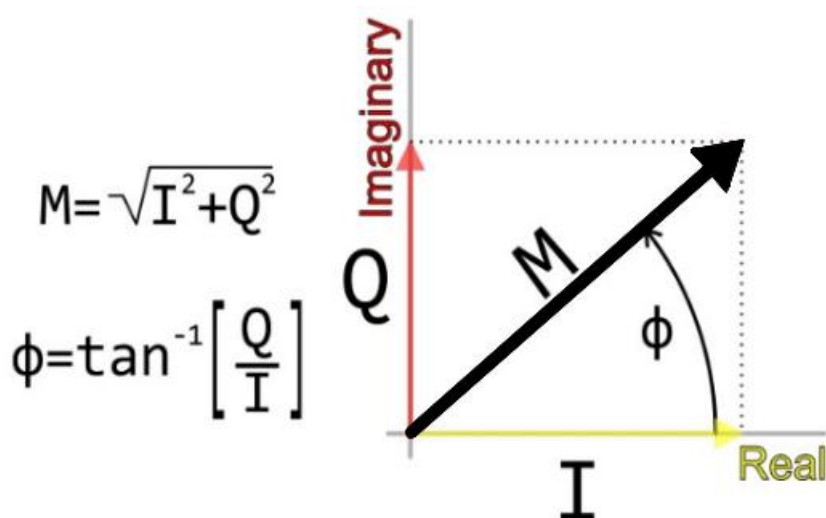
Η αποδιαμόρφωση ενός σήματος εισόδου RF στον αποδιαμορφωτή I/Q αρχίζει με τον πολλαπλασιασμό του με δύο σήματα διαφοράς 90° , ένα ημιτονικό και ένα συνημιτονικό. Τα δύο αυτά σήματα παράγονται από ένα τοπικό ταλαντωτή. Στη συνέχεια τα σήματα αυτά διέρχονται από ένα χαμηλοπερατό φίλτρο. Οι έξοδοι του φίλτρου είναι τα σήματα I και Q που είναι έτοιμα για περαιτέρω επεξεργασία. Στη διαμόρφωση τετραγωνισμού, χρησιμοποιούμε σήματα I και Q βασικού εύρους ζώνης για να δημιουργήσουμε ένα σήμα διαμορφωμένο κατά πλάτος, συχνότητα ή φάση που θα ενισχυθεί και θα μεταδοθεί. Στην αποδιαμόρφωση τετραγωνισμού, μετατρέπουμε το υπάρχον διαμορφωμένο σήμα στα αντίστοιχα I και Q βασικά σήματα. Το block του I/Q αποδιαμορφωτή που περιγράφεται παραπάνω απεικονίζεται στην εικόνα 6. Ακολουθεί η αναλυτική περιγραφή της λειτουργίας του I/Q αποδιαμορφωτή [25-27].



Εικόνα 6. Ο I/Q αποδιαμορφωτής

Κατά τη διαμόρφωση ενός σήματος μετάδοσης πραγματοποιείται πολλαπλασιασμός του σήματος πληροφορίας με ένα φέρον ημιτονοειδές σήμα μεγαλύτερης συχνότητας (f_{Carrier}). Ο πολλαπλασιασμός αυτός έχει ως αποτέλεσμα τη μετατόπιση του φάσματος του σήματος πληροφορίας σε μια ζώνη που περιβάλλει τη θετική φέρουσα συχνότητα ($+f_c$) και την αρνητική φέρουσα συχνότητα ($-f_c$) του φέροντος σήματος. Στους συμβατικούς αποδιαμορφωτές, η αποδιαμόρφωση γίνεται με τη μετατόπιση του φάσματος του σήματος πληροφορίας στην αρχική του θέση. Αυτό πραγματοποιείται με τον πολλαπλασιασμό του διαμορφωμένου σήματος με τη συχνότητα f_c του φέροντος σήματος και απομονώνοντας τις επιθυμητές συχνότητες με ένα χαμηλοπερατό φίλτρο. Η προσέγγιση αυτή έχει ένα σοβαρό μειονέκτημα. Το αποτέλεσμα του πολλαπλασιασμού επηρεάζεται από τη σχέση φάσης μεταξύ του φορέα του πομπού και του δέκτη. Η αποδιαμόρφωση πρέπει να πραγματοποιείται συγχρονισμένα με τη διαμόρφωση για να μην υπάρξει διαφορά φάσης. Καθώς η διαφορά φάσης αυξάνεται, το πλάτος του αποδιαμορφωμένου σήματος μειώνεται μέχρι να μηδενιστεί στη διαφορά 90° . Ως αποτέλεσμα, η διαδικασία αποδιαμόρφωσης δεν είναι λειτουργική σε διαφορά φάσης 90° και άνω. Στο σημείο αυτό εμφανίζεται το μεγαλύτερο πρόβλημα αφού το πλάτος αρχίζει να αυξάνεται ξανά καθώς η διαφορά φάσης απομακρύνεται από τις 90° σε μια από τις δύο κατευθύνσεις. Το γεγονός αυτό έχει ως αποτέλεσμα την αλλοίωση του σήματος αποδιαμόρφωσης και την απώλεια πληροφορίας [25].

Ο αποδιαμορφωτής I/Q λειτουργεί με μεγάλη ακρίβεια χωρίς να προϋποθέτει συγχρονισμό φάσης μεταξύ του φορέα του πομπού και του δέκτη. Η εκτέλεση του πολλαπλασιασμού του διαμορφωμένου σήματος πραγματοποιείται με δύο σήματα αναφοράς που εμφανίζουν διαφορά φάσης 90°, ένα ημίτονο και ένα συνημίτονο συχνότητας f_c . Ενώ ο πολλαπλασιασμός πραγματοποιείται με τον ίδιο τρόπο με τους συμβατικούς αποδιαμορφωτές για τη μετατόπιση του φάσματος, οι δύο έξοδοι των πολλαπλασιαστών αντισταθμίζουν ο ένας τον άλλο και δεν υπάρχει αλλοίωση της πληροφορίας. Η ιδιότητα αυτή είναι απόρροια του γεγονότος ότι οι κυματομορφές I και Q μπορούν να αναπαρασταθούν ως μιγαδικοί αριθμοί και μπορούν να συνδυαστούν σε μία κυματομορφή που να διατηρεί σταθερό πλάτος ανεξάρτητα από τη διαφορά φάσης μεταξύ πομπού και δέκτη. Το σήμα I αντιπροσωπεύει το πραγματικό μέρος του μιγαδικού αριθμού και το Q το φανταστικό. Εκτελώντας την αποδιαμόρφωση τετραγωνισμού, λαμβάνουμε το πραγματικό και το φανταστικό μέρος του αριθμού, που αντιστοιχούν στο πλάτος M και τη φάση ϕ του αποδιαμορφωμένου σήματος αντίστοιχα [25,27].



Εικόνα 7. Το αποτέλεσμα της αποδιαμόρφωσης I/Q ως μιγαδικός αριθμός.

Στις εξόδους των πολλαπλασιαστών του αποδιαμορφωτή χρησιμοποιείται χαμηλοπερατό φίλτρο για την απομόνωση του φάσματος του σήματος πληροφορίας αφαιρώντας υψίσυχνες συχνότητες του φέροντος σήματος και τυχόν θορύβου που έχει δημιουργηθεί κατά τη διαδικασία της διαμόρφωσης.

Στη ψηφιακή σχεδίαση του κυκλώματος του I/Q αποδιαμορφωτή το χαμηλοπερατό φίλτρο που μπορεί να χρησιμοποιηθεί στην έξοδό του μπορεί να είναι φίλτρο απόκρισης άπειρης ώθησης (Infinite Impulse Response-IIR) ή φίλτρο απόκρισης πεπερασμένης ώθησης (Finite Impulse Response-FIR). Το IIR αναφέρεται σε φίλτρα των οποίων η έξοδος βασίζεται στις εισόδους και στις προηγούμενες εξόδους (υπάρχει δηλαδή ένα είδος ανάδρασης). Το FIR αναφέρεται σε φίλτρα που δεν χρησιμοποιούν ανάδραση, βασίζονται δηλαδή στις εισόδους οι οποίες μπορεί να είναι σύγχρονες ή και παλιότερες. Τα FIR φίλτρα είναι πολύ πιο σταθερά αφού βασίζονται μόνο στις εισόδους και για να υπάρξει αξιόλογη μεταβολή θα πρέπει να αλλάξουν πολλές διαδοχικές εισοδοί. Αντίθετα τα IIR φίλτρα ενώ δεν είναι τόσο σταθερά, εντούτοις εμφανίζουν γρήγορη απόκριση και μπορούν να ανταποκρίνονται γρηγορότερα στις μεταβολές των εισόδων του από τα FIR φίλτρα [28-30].

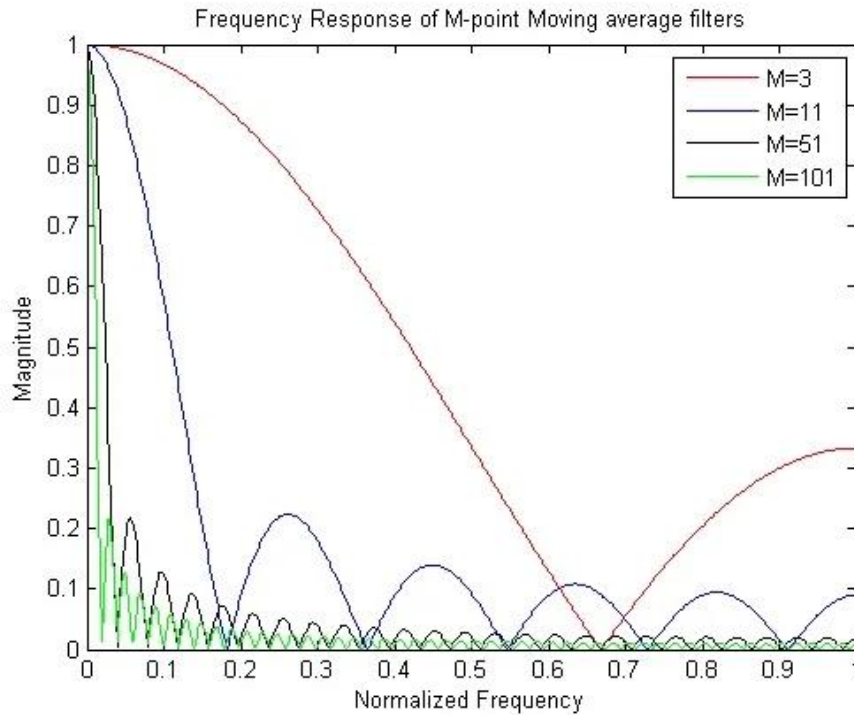
Σε ψηφιακές σχεδιάσεις επιλέγεται συνήθως το χαμηλοπερατό FIR φίλτρο, ώστε να μην παρασύρεται το αποτέλεσμα της σχεδίασης από τον υψίσυχνο θόρυβο του σήματος εισόδου. Κι αυτό, διότι στις περισσότερες φορές ο θόρυβος δημιουργεί κυματισμούς που αυξομειώνονται γρηγορότερα από την επιθυμητή έξοδο. Επομένως για να αποκόπτονται χρειάζεται ένα φίλτρο με αργές μεταβολές (χαμηλοπερατό) και σταθερό (FIR) [30,31].

Από τα πιο αποδοτικά FIR φίλτρα είναι το φίλτρο κινούμενου μέσου όρου (Moving Average Filter-MAF) το οποίο χρησιμοποιείται ευρέως για την εξομάλυνση υψίσυχνου περιεχομένου όπως ο θόρυβος. Το φίλτρο αυτό, βγάζει ως έξοδο το μέσο όρο των M τελευταίων τιμών που έλαβε [32]. Η απόκριση συχνότητας του φίλτρου κινούμενου μέσου όρου δίνεται από τον τύπο:

$$H(f) = \frac{\sin(\pi f M)}{M \sin(\pi f)} \quad (2.1)$$

Όπου $H(f)$ η απόκριση συχνότητας και M το πλήθος των εισόδων

Η απόκριση συχνότητας για κάθε τιμή M , καθώς αυτό αυξάνεται φαίνεται παρακάτω στην εικόνα 8.



Εικόνα 8. Η απόκριση συχνότητας φίλτρου κινητού μέσου όρου M εισόδων

Η συχνότητα f στο σχήμα μπορεί να πάρει τιμές στο εύρος $[0,1]$ με $f=0$, $H(f)=1$. Καθώς το M αυξάνεται, η συχνότητα αποκοπής μειώνεται καθώς περιορίζεται η ζώνη διακοπής. Η λειτουργία του MAF φίλτρου μπορεί να εξηγηθεί μαθηματικά ως εξής:

Έστω $x(n)$ το σήμα εισόδου που δεν μεταβάλλεται ταχέως και $w(n)$ ο θόρυβος που ακολουθεί μία τυχαία αλλά στάσιμη και με μηδενική μέση τιμή διαδικασία ($E[w(n)]=0$, $E[w^2(n)]=\sigma^2$). Αν το σήμα και ο θόρυβος δεν συσχετίζονται και η έξοδος $y(n)$ στην i -οστή επανάληψη εκφράζεται ως εξής:

$$y(n_i) = x(n) + w(n_i) \quad (2.2)$$

τότε συνάρτηση μεταφοράς μπορεί να γραφεί ως:

$$y_t(n) = (1/N) \sum_{i=1}^N y_i = (1/N) \quad (2.3)$$

Ο μέσος όρος του θορύβου θεωρείται μηδενικός ενώ η διακύμανσή του σ εμφανίζεται μειωμένη κατά τον παράγοντα N [32]. Η συνάρτηση μεταφοράς του φίλτρου (2.3) μετά από τον μετασχηματισμό Z είναι:

$$H(z) = (1 + z^{-h} + z^{-2h} + \dots + z^{-(N-1)})/N \quad (2.4)$$

Όπου N ο αριθμός των στοιχείων που προσμετρώνται για το μέσο όρο και h ο αριθμός των δειγμάτων σε κάθε απόκριση

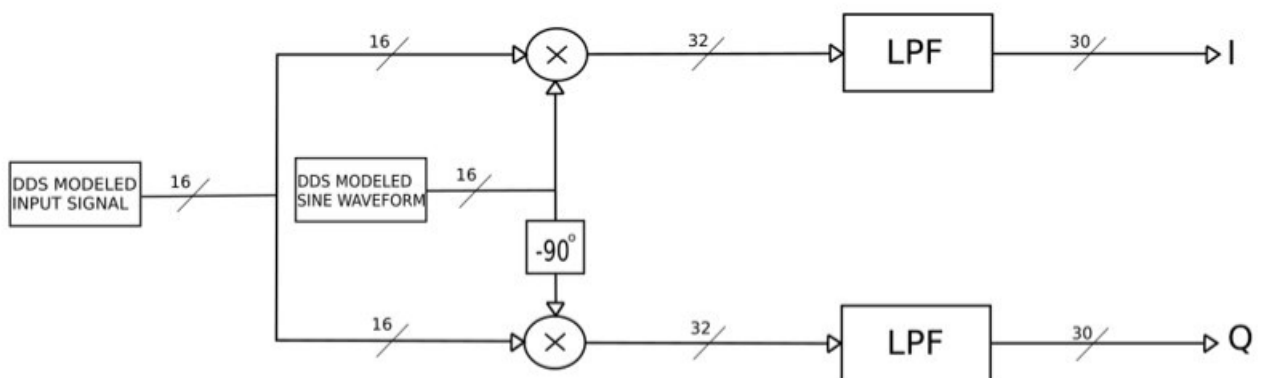
Κεφάλαιο 3^ο

Η συμπεριφορική σύνθεση μας δίνει τη δυνατότητα, μέσω αλγορίθμων, δημιουργίας hardware το οποίο επιτελεί τις λειτουργίες οι οποίες περιγράφονται σε απλές γλώσσες προγραμματισμού. Η τεχνολογία αυτή, σε συνδυασμό με την τεχνολογία επαναπρογραμματιζόμενων συσκευών FPGA, έχει δώσει τη δυνατότητα εξερεύνησης διάφορων αρχιτεκτονιών ολοκληρωμένων ψηφιακών κυκλωμάτων. Ένα από αυτά τα κυκλώματα είναι και το κύκλωμα που μελετούμε στην παρούσα διπλωματική εργασία, ο ψηφιακός αποδιαμορφωτής IQ.

Πριν την κατασκευή του κυκλώματος μας σε VHDL, έγινε δοκιμή στο Matlab μέσω αλγορίθμων ψηφιακής επεξεργασίας σημάτων (Digital Signal Processing - DSP), modulation και filtering, για τον έλεγχο της ορθής λειτουργίας του. Εξετάστηκαν διάφορες αρχιτεκτονικές και η αρχιτεκτονική που ακολουθήθηκε για την κατασκευή του design μας στο Xilinx-Vivado παρουσιάζεται παρακάτω.

3.1 Επισκόπηση Συστήματος

Το σύστημα μας αποτελείται από τέσσερα στάδια από τα οποία διέρχεται το σήμα για να καταλήξει στην τελική του μορφή. Το πρώτο στάδιο αποτελείται από το ίδιο το σήμα που θέλουμε να τροποποιήσουμε το οποίο έχει μοντελοποιηθεί με ένα Digital Direct Synthesizer (DDS). Το σήμα αυτό είναι ένα ημίτονο με μεταβλητή συχνότητα και αρχική φάση στο οποίο έχει προστεθεί θόρυβος. Επιπλέον, στο στάδιο αυτό έχουν δημιουργηθεί δύο ακόμη σήματα με DDS, ένα ημίτονο και ένα συνημίτονο. Στο επόμενο στάδιο, χρησιμοποιούνται δύο mixers για τη σύνθεση των δύο αυτών σημάτων πολλαπλασιάζοντας ο κάθε ένας το αρχικό σήμα με το ημίτονο και συνημίτονο αντίστοιχα. Αυτοί οι δύο mixer έχουν ενσωματωθεί σε ένα block το οποίο δέχεται τρεις εισόδους, μια το αρχικό σήμα και δύο για το ημίτονο και συνημίτονο αντίστοιχα, και δύο εξόδους, μία έξοδο για την κάθε έξοδο των mixers. Μετά το τέλος της μορφοποίησης που πραγματοποιείται στο δεύτερο στάδιο ακολουθεί ένα χαμηλοπερατό φίλτρο για το κάθε σήμα που έχει προκύψει. Η εφαρμογή του φίλτρου στο στάδιο αυτό είναι αναγκαία καθώς το σήμα που έχει προκύψει από τα προηγούμενα στάδια έχει υψίσυχο θορυβικό περιεχόμενο το οποίο πρέπει να αφαιρεθεί. Το design που περιγράφεται παραπάνω και σχεδιάστηκε στο Xilinx-Vivado με τη χρήση VHDL, φαίνεται στην παρακάτω εικόνα.



Εικόνα 9. Ο ψηφιακός IQ αποδιαμορφωτής

3.2 Ανάλυση Συστήματος

Σε αυτή την ενότητα θα γίνει περαιτέρω ανάλυση των λειτουργιών των block που προαναφέρθηκαν και κατ' επέκταση και του ίδιου του συστήματος που απαρτίζουν. Η λειτουργία κάθε block ελέγχθηκε ξεχωριστά στο Xilinx-Vivado με το δικό του testbench ώστε να διασφαλιστεί η σωστή λειτουργία του συστήματος μας. Αξίζει να σημειωθεί ότι όλα τα block λειτουργούν με το ίδιο ρολόι και έχουν ασύγχρονο reset το οποίο είναι χαμηλά ενεργό.

3.2.1 Σήμα εισόδου – Μοντελοποίηση με DDS

Σε αυτό το στάδιο θα γίνει η περιγραφή δημιουργίας του σήματος εισόδου στο σύστημα το οποίο πραγματεύεται η διπλωματική εργασία. Αρχικά, έπρεπε να εξασφαλιστεί η προϋπόθεση ότι το σήμα είναι φτιαγμένο με τέτοιο τρόπο ώστε να είναι κατάλληλο για επεξεργασία. Έτσι, στο πρόγραμμα Matlab, παράχθηκε ένα ημιτονικό σήμα το οποίο έχει δυνατότητα να πάρει μια τιμή από ένα εύρος συχνοτήτων, από 10 έως 200Khz . Η συχνότητα με την οποία πραγματοποιήθηκαν οι δοκιμές του συστήματος είναι 100Khz και επιλέχθηκε με βάση τις εφαρμογές που θα μπορούσε να έχει το σύστημα μας αν εφαρμοζόταν σαν μέρος ενός μεγαλύτερου συστήματος. Στη συνέχεια, μετά την κατασκευή του σήματος, προστέθηκε υψίσυχνος θόρυβος για να είναι δυνατός ο έλεγχος της αποτελεσματικότητας των χαμηλοπερατών φίλτρων που εφαρμόστηκαν στο σύστημα μας. Το επόμενο βήμα ήταν η μοντελοποίηση του σήματος, η οποία για να είναι εφικτή έπρεπε πρώτα το σήμα να κβαντιστεί στο Matlab. Η κβάντιση έγινε με ακρίβεια $qr = 1/2^{16}$ (quantization resolution) επειδή για το αυτό ψηφιακό σήμα χρησιμοποιήθηκε αναπαράσταση 16 bit. Την κβάντιση του σήματος ακολουθεί η μετατροπή του σε δυαδική μορφή συμπληρώματος ως προς δύο (2's complement) για να μετατραπεί σε δυαδικό προσυμασμένο αριθμό

(signed format), μια μορφή η οποία είναι κατάλληλη για επεξεργασία με τη γλώσσα VHDL.

Την ανωτέρω εξεργασία του σήματος, ακολουθεί η ενσωμάτωση του στο ψηφιακό σύστημα IQ που έγιναν οι δοκιμές. Το μοντέλο που χρησιμοποιήθηκε για το σκοπό αυτό ήταν αυτό του DDS. Η μοντελοποίηση αυτή επιτεύχθηκε δημιουργώντας μία Read Only Memory (ROM) στην οποία καταχωρήθηκαν όλα τα στοιχεία του σήματος. Με αυτό το τρόπο δημιουργήθηκε ένα Look Up Table (LUT) το οποίο παρέχει τη δυνατότητα αναπαραγωγής του σήματος ψηφιακά. Η αναπαραγωγή και αναπαράσταση του σήματος επιτυγχάνεται με ένα συσσωρευτή (accumulator) ο οποίος αρχίζει από μια αρχική τιμή και αυξάνεται σταθερά κάθε κύκλο του ρολογιού. Η αρχική τιμή αυτή αναπαριστά τη φάση του σήματος και η οποία δίνεται από τον τύπο :

$$P = I (360 / N) \quad (3.1)$$

Όπου p η αρχική φάση του σήματος σε μοίρες, I ο αριθμός του στοιχείου του LUT με τον οποίο αρχίζει ο accumulator και N ο συνολικός αριθμός των στοιχείων του LUT

Η τιμή με την οποία αυξάνεται σταδιακά η συνολική τιμή του accumulator ονομάζεται frequency tuning word (ftw) εκφράζει το πόσο γρήγορα διατρέχονται οι τιμές του σήματος που είναι αποθηκευμένες με τη μορφή LUT στην ROM. Με άλλα λόγια όσο πιο μεγάλη είναι αυτή η αύξηση τόσο μεγαλύτερη είναι και η συχνότητα του σήματος. Συνολικά, η αναπαράσταση του σήματος γίνεται από δύο χιλιάδες στοιχεία (2.000) LUT. Η σχέση που δίνει το ftw της κάθε συχνότητας δίνεται από τη σχέση :

$$ftw = N(F_{ref}/F_{target}) \quad (3.2)$$

Όπου N ο συνολικός αριθμός των στοιχείων του LUT, F_{ref} η συχνότητα του ρολογιού του συστήματος και F_{target} η συχνότητα του σήματος εισόδου

Επί παραδείγματι, με συχνότητα ρολογιού $F_{ref} = 20\text{Mhz}$, συχνότητα σήματος εισόδου $F_{target} = 100\text{Khz}$ και νούμερο στοιχείων $LUT = 2000$ έχουμε ftw ίσο με 10 στοιχεία. Δεν είναι όμως εφικτό να αναπαρασταθούν όλες οι συχνότητες με ένα δεδομένο αριθμό στοιχείων. Η ελάχιστη συχνότητα που μπορεί να αναπαρασταθεί με αυτό τον τρόπο είναι για

$ftw = 1$ και έχει τη μεγαλύτερη ακρίβεια, ενώ όσο μεγαλώνει το ftw τόσο μεγαλύτερη είναι η απόκλιση από την ιδανική κυματομορφή. Η απόκλιση αυτή δίνεται από τον τύπο:

$$\text{error} = \sqrt{\sum_0^{k-1} \frac{(F_{ideal}^{(n)} - F_{test}^{(n)})^2}{k}} \quad (3.3)$$

Όπου $F_{ideal}^{(n)}$ οι κβαντισμένες τιμές της ιδανικής κυματομορφής k δειγμάτων σε χρόνο nT , $n = 0, 1, 2, \dots, (k-1)$, με T την περίοδο δειγματοληψίας, $F_{test}^{(n)}$ οι κβαντισμένες τιμές της παραχθείσας κυματομορφής για k δείγματα με βήμα ftw και k ο συνολικός αριθμός στοιχείων του LUT

Επομένως, το block που δημιουργήθηκε αποτελείται από μία ROM 2048 στοιχείων (2^{11}) η οποία περιέχει το LUT 2000 στοιχείων της κβαντισμένης ημιτονικής εισόδου σε μορφή συμπληρώματος ως προς δύο, ακρίβειας 16 bit. Η ROM αυτή προσπελάζεται με τη χρήση ενός accumulator με ο οποίος ρυθμίζει τη συχνότητα του σήματος μέσω μιας εισόδου 11 bit. Η επιλογή των 11 bit έγινε για να μπορέσουν να αναπαρασταθούν όλες οι τιμές της μνήμης αυτής (2^{11} θέσεις). Η έξοδος του block, σε κάθε κύκλο του ρολογιού, παράγει μια κβαντισμένη τιμή του σήματος που μοντελοποιήσαμε με αυτό το τρόπο σε αναπαράσταση 16 bit.

3.2.2 Sine / Cosine – DDS

Για την αποδιαμόρφωση του σήματος εισόδου του συστήματος που δημιουργήθηκε, είναι απαραίτητη η χρήση δύο απλών ημιτονοειδών σημάτων διαφοράς τεταρτημορίου, στη συγκεκριμένη περίπτωση ενός ημιτόνου και ενός συνημιτόνου. Τα δύο αυτά σήματα παράγονται μέσω της τεχνολογίας του DDS.

Το DDS που χρησιμοποιήθηκε για την κατασκευή των σημάτων αυτών απαρτίζεται από δύο μέρη. Το πρώτο μέρος αποτελείται το LUT του ημιτόνου ενώ το δεύτερο από δύο συσσωρευτές. Οι δύο αυτοί συσσωρευτές αυξάνονται ταυτόχρονα με κάθε παλμό του ρολογιού με το ίδιο offset. Ο πρώτος, για την παραγωγή του ημιτόνου, αρχίζει την αύξηση του από την τιμή μηδέν η οποία αντιστοιχίζεται στην πρώτη τιμή του LUT. Για την παραγωγή του συνημιτόνου ο δεύτερος συσσωρευτής αρχίζει από την τιμή 500 η οποία αντιστοιχίζεται στο $\frac{1}{4}$ των συνολικών τιμών του LUT και εκφράζει τη διαφορά φάσης των 90° που έχουν τα δύο σήματα μεταξύ τους. Στο σύστημα μας τα δύο σήματα αποδιαμόρφωσης έχουν μηδενική αρχική φάση καθώς δεν είναι απαραίτητη για τη συλλογή των αποτελεσμάτων.

Η τιμή με την οποία αυξάνεται η έξοδος του συσσωρευτή, προκαλεί την αύξηση της φάσης του σήματος εξόδου. Η αύξηση της φάσης αυτής και η τιμή εξόδου του συσσωρευτή αναπαριστώνται από τον ίδιο αριθμός bit, συγκεκριμένα 11 bit. Αυτός ο αριθμός και η συχνότητα ρολογιού αναφοράς του συστήματος, καθορίζουν την τελική ανάλυση συχνότητας του σήματος που παράγεται από το DDS. Για να δημιουργηθεί μια περιοδική κυματομορφή με σταθερή συχνότητα, η τιμή φάσης προστίθεται στον συσσωρευτή σε κάθε κύκλο ρολογιού. Σε περίπτωση που πρέπει να παραχθεί μια κυματομορφή με μεγαλύτερη συχνότητα η τιμή της φάσης αυξάνεται. Αυτό μπορεί να ερμηνευτεί πως με μεγαλύτερη φάση η προσπέλαση των στοιχείων του LUT γίνεται γρηγορότερα.

3.2.3 Πολλαπλασιαστής – Mixer

Σε αυτό το στάδιο πραγματοποιείται η σύνθεση των σημάτων που δημιουργήθηκαν παραπάνω. Για αυτή τη διαδικασία συντέθηκε ένα block πολλαπλασιαστή το οποίο αποτελείται από δύο mixer συχνοτήτων. Ο πρώτος mixer χρησιμοποιείται για τον πολλαπλασιασμό του σήματος εισόδου με το ημίτονο ενώ ο δεύτερος για το συνημίτονο. Αυτό το στάδιο είναι απαραίτητο για το σύστημα μας στην περίπτωση που το σήμα εισόδου μας αποτελεί σύνθεση δύο περιοδικών σημάτων για να γίνει διαχωρισμός της διπλής συχνότητας του. Τα σήματα εξόδου έχουν δύο συνιστώσες, μια με συχνότητα f_1+f_2 και μία με συχνότητα f_1-f_2 , όπου f_1 η μεγαλύτερη εκ των δύο συχνοτήτων των δύο σημάτων και f_2 η δεύτερη. Στα πειράματα που διεξήχθησαν χρησιμοποιήθηκε πλήθος διαφορετικών συχνοτήτων, όμως για απλότητα και ευκρίνεια των αποτελεσμάτων επιλέχθηκε οι δύο συχνότητες f_1 και f_2 να είναι ίσες για εξάλειψη της μίας εκ των δύο συνιστωσών. Τα δύο νέα σήματα που προκύπτουν έχουν αναπαρασταθεί με 32 bit συμπληρώματος ως προς 2, καθώς τα αρχικά σήματα εισόδου αυτού του σταδίου αποτελούνται από 16 bit το κάθε ένα.

3.2.4 Χαμηλοπερατό φίλτρο – Low Pass Filter

Η λεπτομερής ανάλυση του τρόπου λειτουργίας του χαμηλοπερατού φίλτρου που εφαρμόστηκε στο σύστημα μας ήταν το επόμενο βήμα. Ο θόρυβος είναι φαινόμενο αναπόφευκτο στην ανάλυση, διαμόρφωση και αποδιαμόρφωση ραδιοσυχνοτήτων (Radio Frequency-RF) και είναι συνήθως υψίσυχνος. Επομένως, για τη λήψη και επεξεργασία ενός σήματος είναι απαραίτητη η αφαίρεση αυτού του θορύβου. Για το λόγο αυτό η χρήση ενός χαμηλοπερατού φίλτρου στην έξοδο του design μας ήταν αναγκαία.

Το χαμηλοπερατό φίλτρο που χρησιμοποιήθηκε, υλοποιήθηκε ως φίλτρο κινούμενου μέσου όρου (Moving Average Filter – MAF). Η βασική εξίσωση η οποία εφαρμόζεται για τον υπολογισμό της εξόδου του φίλτρου είναι η εξής :

$$y[i] = \frac{1}{M} \sum_{j=0}^{M-1} x[i + j] \quad (3.4)$$

Όπου $x[i]$ η i -οστή είσοδος στο φίλτρο , $y[i]$ η i -οστή έξοδος του φίλτρου , M Το πλήθος των στοιχείων που υπολογίζεται ο μέσος όρος

Επί παραδείγματι για $M = 4$ έχουμε :

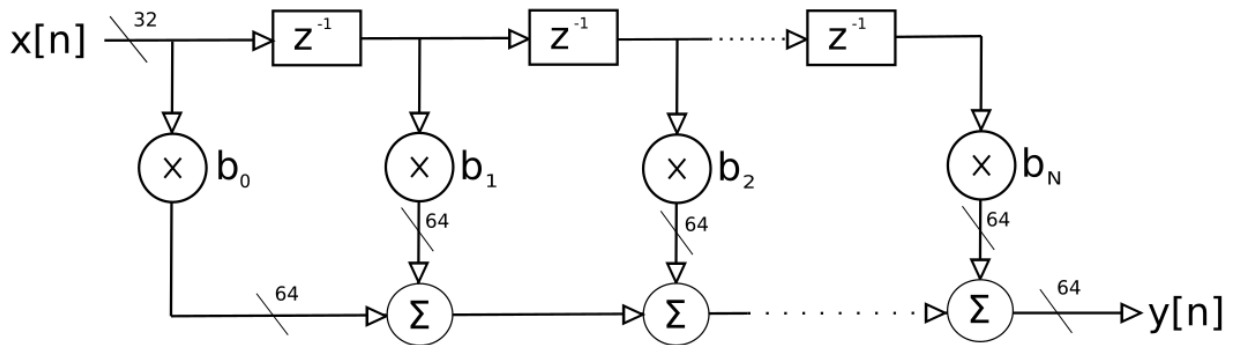
$$y[0] = 1/4 (x[0]+x[1]+x[2]+x[3]) \text{ και}$$

$$y[1] = 1/4 (x[1]+x[2]+x[3]+x[4])$$

$$\text{ή αλλιώς } y[1] = y[0] - x[0] + x[4]$$

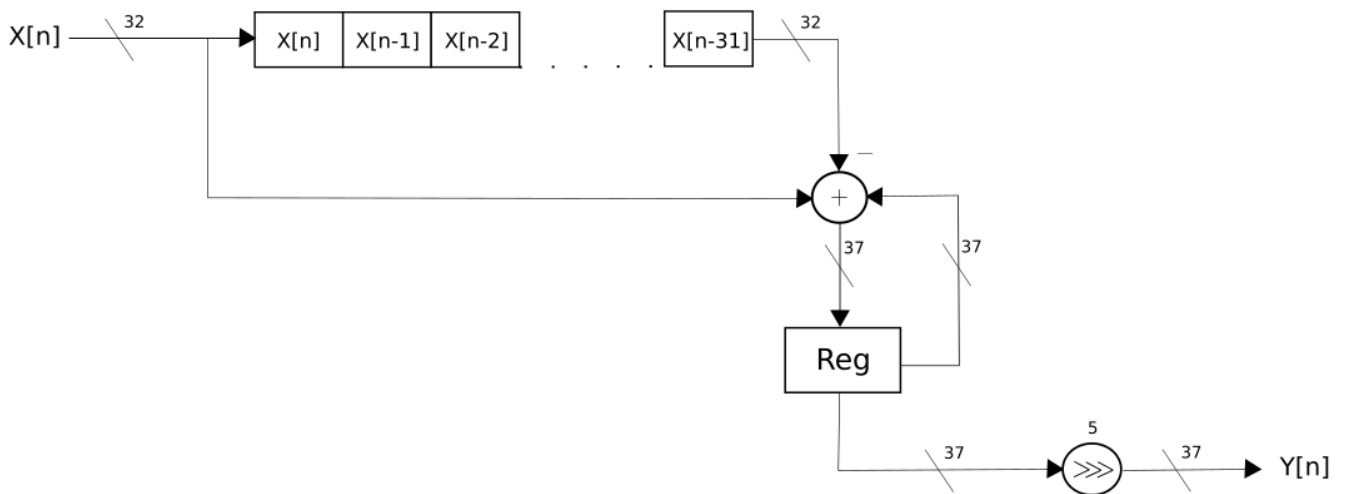
Παρατηρείται ότι το MAF είναι ένα φίλτρο του οποίου η έξοδος εξαρτάται αποκλειστικά από την τρέχουσα και τις προηγούμενες τιμές εισόδου. Το χαρακτηριστικό αυτό χρησιμοποιήθηκε για την αποδοτική κατασκευή σε HD L(Hardware Descriptive Language). Είναι προφανές πως όσο μεγαλώνει η τιμή της μεταβλητής M , δηλαδή η τάξη του φίλτρου, τόσο εξομαλύνεται ο θόρυβος, και παίρνουμε σήμα μεγαλύτερης ακρίβειας. Η διαδικασία που περιγράφηκε παραπάνω απεικονί-

ζεται στο επακόλουθο διάγραμμα όπου φαίνεται ο τρόπος λειτουργίας ενός συμβατικού MAF φίλτρου.



Εικόνα 10. Το συμβατικό Moving Average φίλτρο

Αξίζει να σημειωθεί ότι οι σταθερές b_0, b_1, \dots, b_N της σχηματικής παράστασης στο σύστημα μας είναι όλες ίσες, με τιμή ίση με $1/M$ και $N=M-1$. Οι είσοδοι στο σύστημα, καθώς και οι σταθερές έχουν μήκος 32 bit και επομένως η έξοδος των πολλαπλασιαστών θα έχει μήκος 64 bit. Όσο αυξάνεται η τάξη του φίλτρου τόσο αυξάνεται και ο αριθμός των πολλαπλασιαστών και αθροιστών στο σύστημα και τόσοι περισσότεροι 64 bit αριθμοί πρέπει να προστεθούν στην έξοδο. Η υλοποίηση λοιπόν ενός φίλτρου υψηλής τάξης με αυτό τον τρόπο θα απαιτούσε πολλούς πόρους. Για το λόγο αυτό υλοποιήθηκε ένα MAF χαμηλοπερατό φίλτρο με προσαρμοσμένη σχεδίαση (custom design) για μείωση των απαιτούμενων πόρων.



Εικόνα 11. Το χαμηλοπερατό φίλτρο που εφαρμόστηκε στο σύστημα

Η λειτουργία του νέου χαμηλοπερατού φίλτρου είναι η ίδια με αυτή του συμβατικού. Το χαμηλοπερατό φίλτρο δέχεται ως είσοδο τα δεδομένα εξόδου του πολλαπλασιαστή του προηγούμενου σταδίου. Τα δεδομένα αυτά αναπαριστώνται από 32 bit, συμπληρώματος ως προς δύο δυαδικούς αριθμούς. Σε κάθε κύκλου ρολογιού εισέρχονται σε ένα block μήκους $M = 2^5 = 32$ θέσεων, όπου κάθε θέση αποτελείται από 32 bits. Πριν εισέλθουν στο block, η τιμές τους συγκρατούνται σε ένα κατάχωρητή όπου και αθροίζονται. Μέχρι να γεμίσει το block αυτό για πρώτη φορά, όταν δέχεται μια καινούρια είσοδο, αυτή αποθηκεύεται στην πρώτη θέση του block και οι προηγούμενες εισοδοι μετατοπίζονται προς τα δεξιά, στην αμέσως επόμενη θέση. Η διαδικασία αυτή ολοκληρώνεται όταν στο block περιέχονται 32 τιμές με την πιο πρόσφατη να βρίσκεται στην πρώτη θέση και την παλαιότερη στην τελευταία θέση στα δεξιά. Για τον υπολογισμό της μέσης τιμής την πρώτη φορά, οι τιμές που έχουν προστεθεί στον καταχωρητή διαιρούνται, με λογική μετατόπιση προς τα δεξιά (shift left logic), με το πλήθος των θέσεων. Για κάθε νέα είσοδο, η μέση τιμή υπολογίζεται προσθέτοντας την νέα είσοδο στο προηγούμενο άθροισμα και αφαιρώντας από αυτό την τιμή της παλαιότερης εισόδου πριν πραγματοποιηθεί η διαίρεση. Η διαδικασία αυτή επαναλαμβάνεται για κάθε νέα είσοδο στο MAF φίλτρο. Η νέα είσοδος καταλαμβάνει την πρώτη θέση του block, οι ενδιάμεσες τιμές μετατοπίζονται μια θέση δεξιά ενώ η παλαιότερη χρονικά είσοδος αποβάλλεται από το σύστημα κατά τη

μετατόπιση. Με τον τρόπο αυτό εφαρμόζεται η εξίσωση για κάθε νέα είσοδο στη θετική ακμή του ρολογιού του συστήματος μας :

$$y[i] = y[i-1] - x [i-M] + x[i+M] , \text{ για } i \geq M \quad (3.5)$$

(όταν έχει γεμίσει ο καταχωρητής μετά τους πρώτους M κύκλους του ρολογιού)

Η έξοδος του συστήματος αναπαριστάται στη χειρότερη περίπτωση με $\log_2 M + 32 = 37$ bit ακρίβεια. Σε αυτό το στάδιο επιλέχθηκε για βελτιστοποίηση του συστήματος, να διατηρηθούν τα πρώτα 30 MSB bits της εξόδου μειώνοντας ελάχιστα την ακρίβεια για μείωση του απαιτούμενου υλικού του συστήματος.

3.3 Αποτελέσματα δοκιμών

Για τις δοκιμές και τον έλεγχο της ορθότητας των αποτελεσμάτων του συστήματος που δημιουργήθηκε χρησιμοποιήθηκαν εξίσου τα προγράμματα Xilinx-Vivado και Matlab. Η ορθότητα της λειτουργίας πραγματοποιήθηκε με τη δημιουργία testbench στο Vivado, ενώ η ορθότητα των αποτελεσμάτων ελέγχθηκε στο Matlab με τη χρήση γραφικών παραστάσεων.

3.3.1 Αποτελέσματα στο Matlab

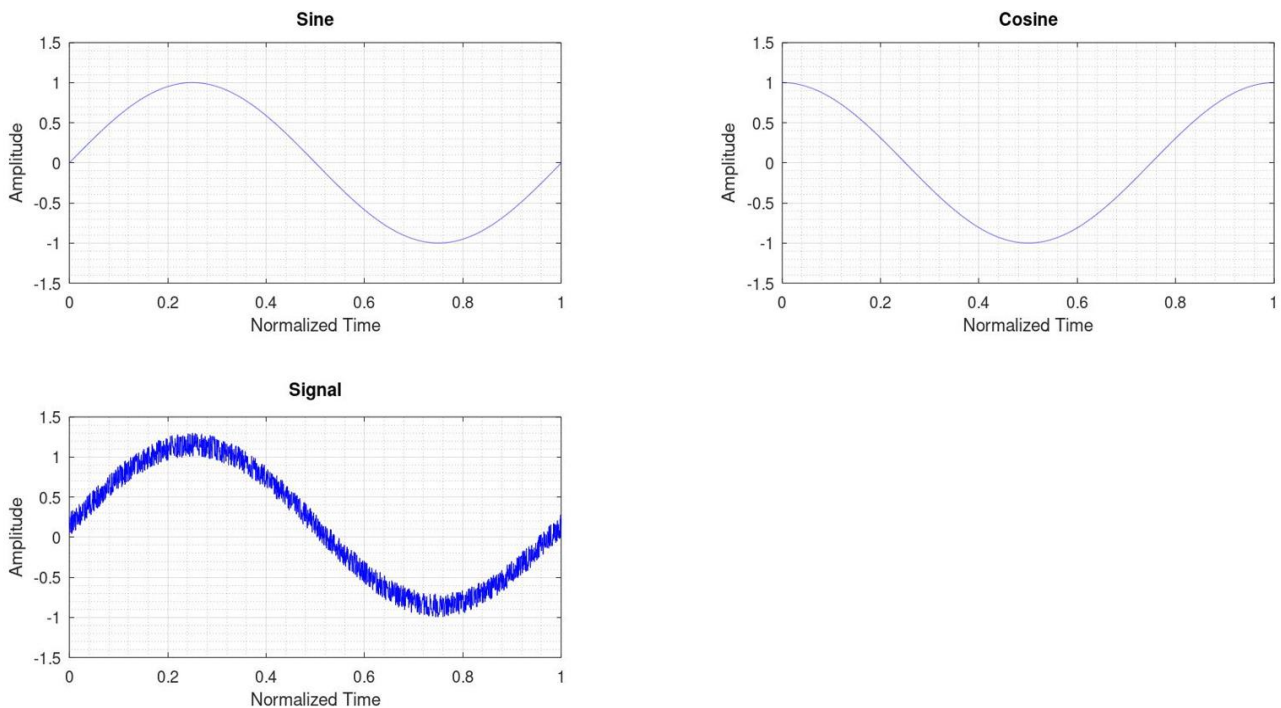
Στο Matlab ο έλεγχος λειτουργίας του μπορεί να γίνει ποιοτικά αλλά και ποσοτικά. Τα βήματα που ακολουθήθηκαν για την κατασκευή του συστήματος σε VHDL πραγματοποιήθηκαν και στο Matlab με high level κώδικα.

Στις δύο πρώτες δοκιμές που πραγματοποιήθηκαν, επιλέχθηκαν δύο διαφορετικές αρχικές φάσεις για το σήμα εισόδου. Στην πρώτη δοκιμή, το σήμα εισόδου είχε αρχική φάση μηδέν μοίρες ενώ στη δεύτερη είχε φάση 45 μοίρες. Για την τρίτη, δοκιμή επιλέχθηκε ένα φίλτρο χαμηλότερης τάξης. Τα δεδομένα για τα πειράματα προήλθαν από τις εξόδους των πολλαπλασιαστών και των LPF φίλτρων για το ημίτονο και το συνημίτονο αντίστοιχα. Στη συνέχεια, δημιουργήθηκαν στο Matlab τα θεωρητικά και τα κβαντισμένα σήματα του ημιτόνου και συνημιτόνου καθώς και του σήματος εισόδου για να γίνει δυνατή η σύγκριση τους με τα δεδομένα εξόδου του Vivado. Τα κβαντισμένα σήματα που χρησιμοποιήθηκαν στο Matlab προέκυψαν από τα αντίστοιχα θεωρητικά κβαντίζοντας τα με ακρίβεια 16 bit. Ακολουθήθηκε η ίδια διαδικασία μορφοποίησης των σημάτων αυτών, με αυτή των σημάτων του Vivado. Αρχικά, τόσο για τα θεωρητικά σήματα όσο και για τα κβαντισμένα, πραγματοποιήθηκε ο πολλαπλασιασμός του σήματος εισόδου με το ημίτονο και το συνημίτονο και μετά τα αποτελέσματα της πράξης αυτής τροποποιήθηκαν με τη χρήση του MAF φίλτρου. Για τον έλεγχο της ορθότητας των αποτελεσμάτων πραγματοποιήθηκε πλήθος δοκιμών με διαφορετικές αρχικές φάσεις και συχνότητες. Τα αποτελέσματα των δοκιμών αυτών για το κάθε στάδιο

αναπαραστάθηκαν σε κοινές γραφικές παραστάσεις για τη μεταξύ τους σύγκριση. Αξίζει να σημειωθεί ότι τα δεδομένα τα οποία λήφθηκαν από τις προσομοιώσεις που πραγματοποιήθηκαν στο Vivado υπέστησαν τροποποιήσεις για την κατάλληλη αναπαράστασή τους. Αυτό, είναι απόρροια του ότι οι μετρήσεις οι οποίες λαμβάνονται είναι σε αναπαράσταση συμπληρώματος ως προς δύο δυαδικούς αριθμούς οι οποίοι πρέπει να μετατραπούν σε δεκαδικούς με τα αντίστοιχα δεκαδικά ψηφία. Στις επόμενες σελίδες παρουσιάζονται κάποιες από τις δοκιμές οι οποίες πραγματοποιήθηκαν για το έλεγχο ορθότητας του συστήματος που δημιουργήθηκε.

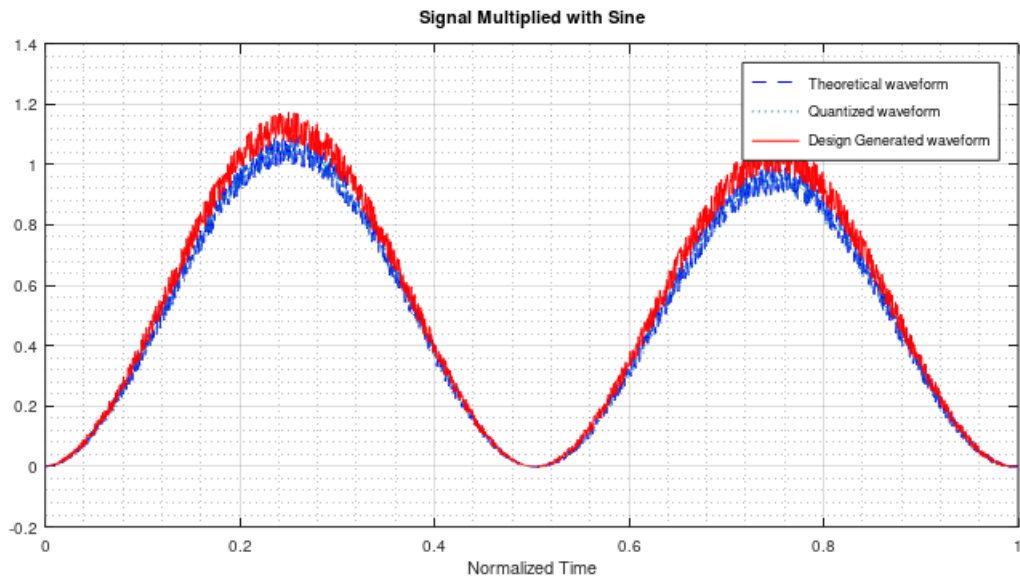
Πρώτη Δοκιμή

Στην πρώτη δοκιμή η οποία πραγματοποιήθηκε στο Matlab το σήμα εισόδου δεν είχε αρχική φάση. Όλα τα σήματα που χρησιμοποιήθηκαν ως εισοδοί είχαν την ίδια συχνότητα και οι μετρήσεις λήφθηκαν σε χρόνο μιας περιόδου.

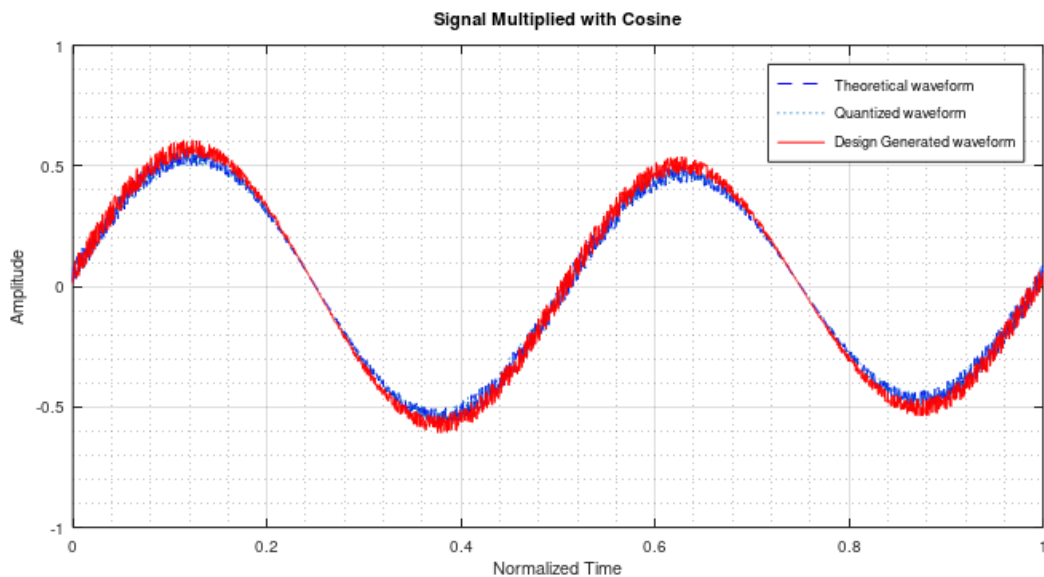


Εικόνα 12. Τα σήματα εισόδου στο σύστημα για την πρώτη δοκιμή

Στη συνέχεια απεικονίζονται οι έξοδοι του συστήματος σε σύγκριση με τις θεωρητικές και κβαντισμένες κυματομορφές. Στις πρώτες δύο γραφικές παραστάσεις γίνεται σύγκριση των δεδομένων εξόδου των πολλαπλασιαστών ενώ στις δύο που ακολουθούν γίνεται σύγκριση των εξόδων των χαμηλοπερατών MAF φίλτρων.



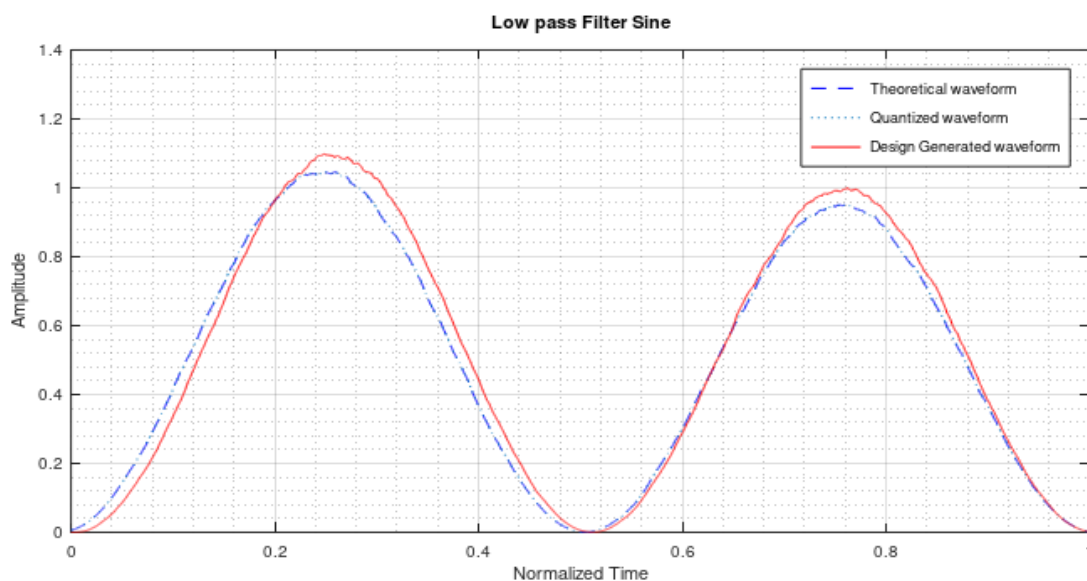
Εικόνα 13. Το σήμα εισόδου πολλαπλασιασμένο με το ημίτονο



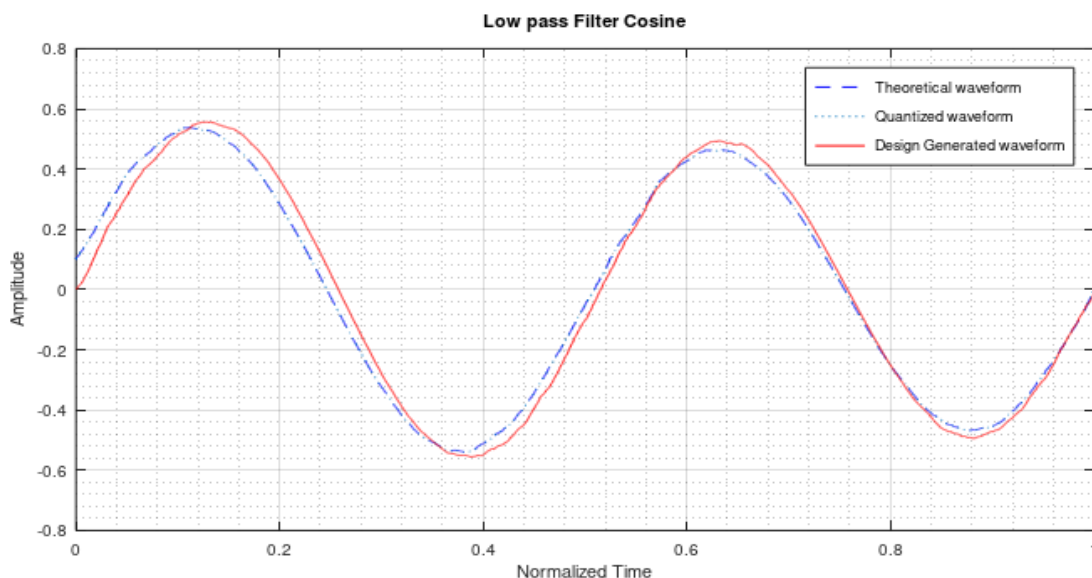
Εικόνα 14. Το σήμα εισόδου πολλαπλασιασμένο με το συνημίτονο

Όπως φαίνεται και στις παραπάνω εικόνες επειδή η συχνότητα των τριών αυτών σημάτων είναι ίση, το αποτέλεσμα εξόδου των πολλαπλασιαστών είναι ένα σήμα διπλάσιας συχνότητας από τα αρχικά. Επιπλέον, ο θόρυβος του αρχικού σήματος μεταφέρεται και στο σήμα εξόδου, πράγμα το οποίο ήταν αναμενόμενο.

Στις επόμενες εικόνες φαίνονται τα αποτελέσματα εξόδου των χαμηλοπερατών MAF φίλτρων που χρησιμοποιήθηκαν για την αφαίρεση του θορύβου από το σήμα εξόδου. Τα σήματα που προκύπτουν έχουν πολύ μικρή απόκλιση μεταξύ τους, δηλαδή το σήμα που προκύπτει από την έξοδο του Vivado και του θεωρητικού και του κβαντισμένου σήματος.



Εικόνα 15. Το σήμα που προέκυψε από το σήμα εισόδου και το ημίτονο μετά τη χρήση MAF φίλτρου



Εικόνα 16. Το σήμα που προέκυψε από το σήμα εισόδου και το συνημίτονο μετά τη χρήση MAF φίλτρου

Για επιπλέον επαλήθευση στο τέλος της διαδικασίας αυτής υπολογίστηκε η αρχική φάση του σήματος εισόδου από την έξοδο των φίλτρων. Ο τύπος για τον υπολογισμό αυτό ήταν ο εξής :

$$P = \tan^{-1}(Q/I) \quad (3.6)$$

Όπου P η αρχική φάση του σήματος εισόδου στο σύστημα σε rad, Q ο μέσος όρος της τιμής του σήματος εξόδου του φίλτρου που προήλθε από το συνημίτονο και I ο μέσος όρος της τιμής του σήματος εξόδου του φίλτρου που προήλθε από το ημίτονο

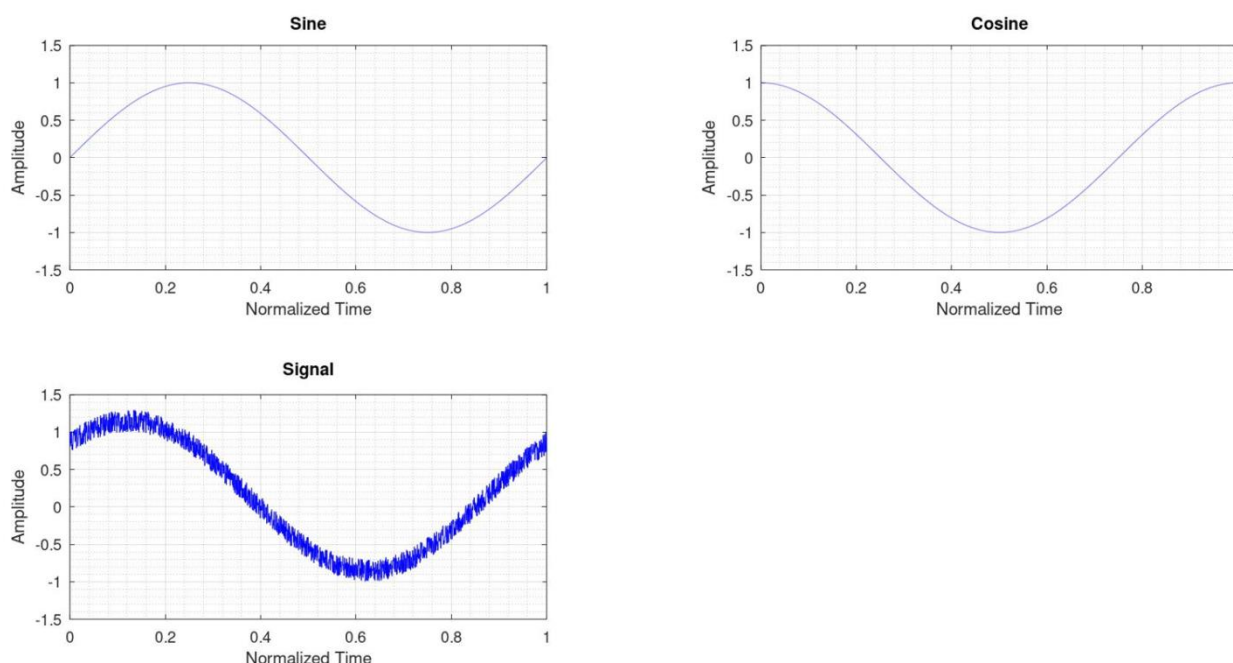
Παρακάτω υπολογίζονται οι αρχικές αυτές φάσεις, σε μοίρες, με την βοήθεια του Matlab.

Initial Phase quantized	= - 0.1551
Initial Phase Vivado	= - 0.19948
Initial Phase Theoretical	= - 0.1158

Όπως φαίνεται και παραπάνω, η απόκλιση είναι σχετικά μικρή, δεδομένου ότι η αρχική φάση στην παρούσα δοκιμή ήταν μηδέν μοίρες (0°). Η απόκλιση αυτή είναι το offset του θορύβου που παραμένει στο σήμα μετά την εφαρμογή του χαμηλοπερατού MAF φίλτρου.

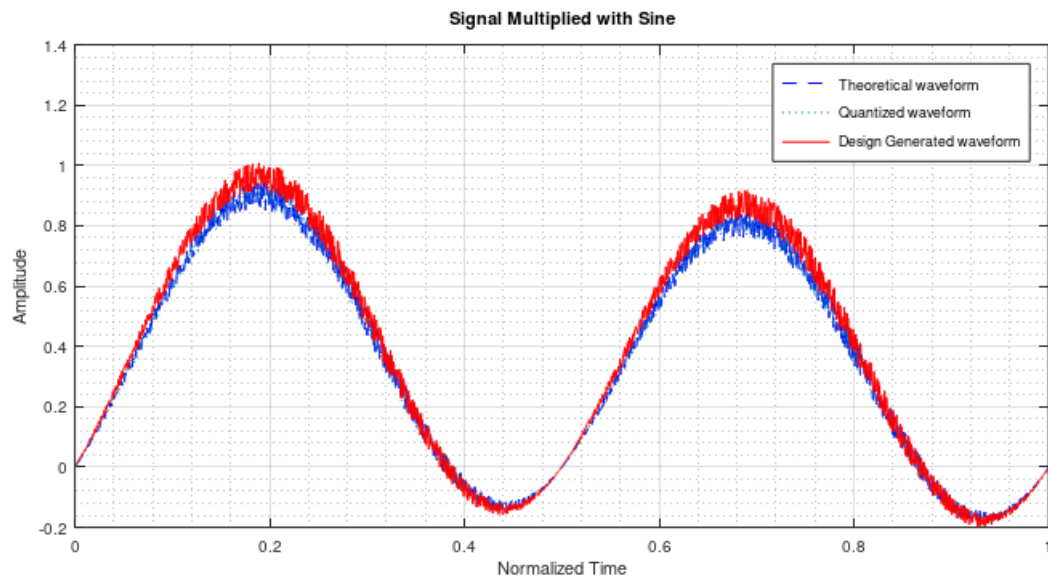
Δεύτερη Δοκιμή

Στη δεύτερη δοκιμή η οποία πραγματοποιήθηκε το σήμα εισόδου είχε αρχική φάση ίση με 45° . Όλα τα σήματα που χρησιμοποιήθηκαν ως είσοδοι είχαν την ίδια συχνότητα και οι μετρήσεις λήφθηκαν σε χρόνο μιας περιόδου. Στην επόμενη εικόνα φαίνονται τα σήματα εισόδου στο σύστημα.

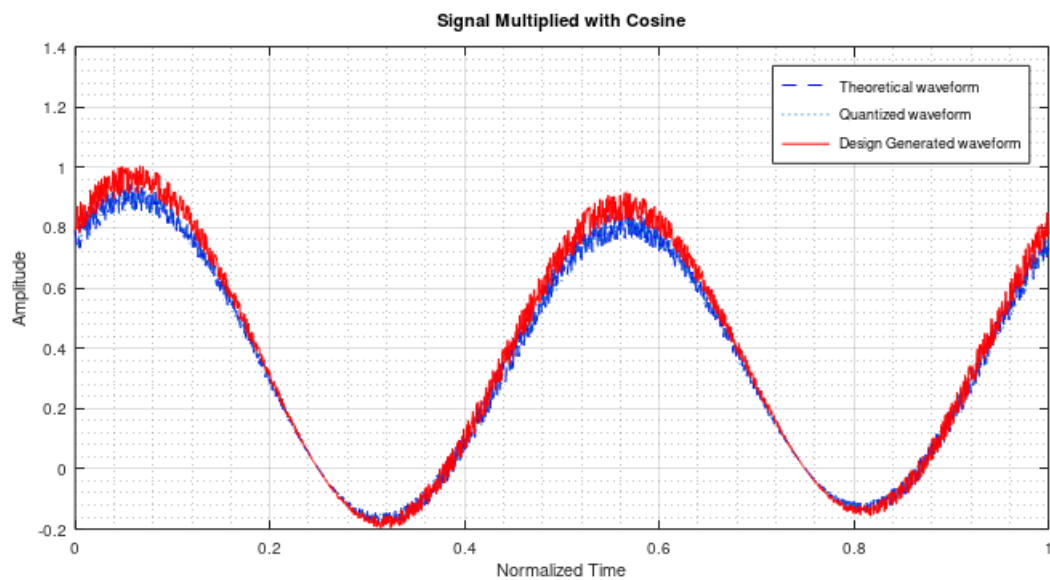


Εικόνα 17. Τα σήματα εισόδου στο σύστημα για τη δεύτερη δοκιμή

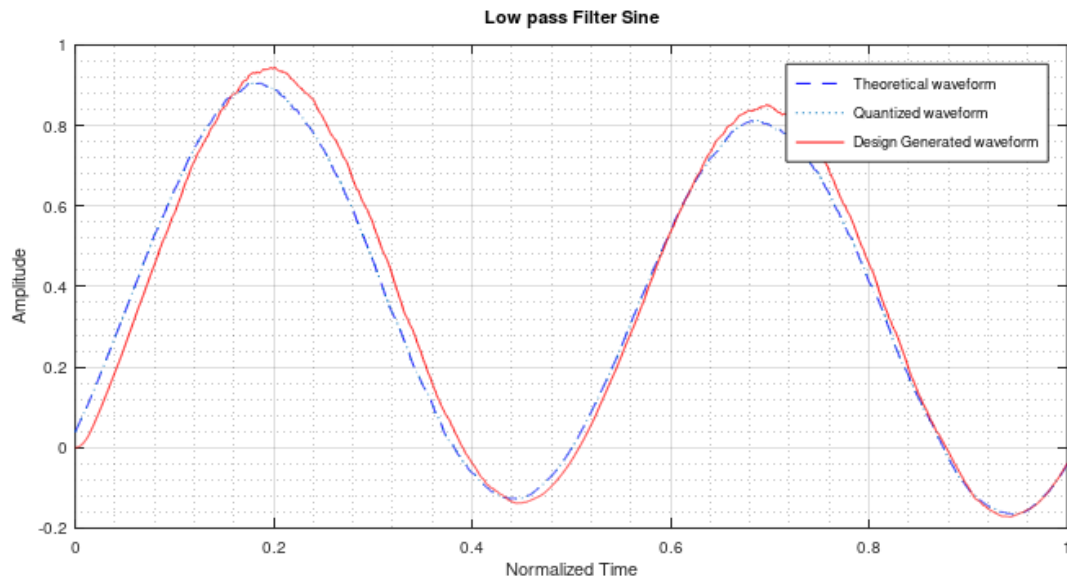
Όπως και στην πρώτη δοκιμή γίνεται σύγκριση των γραφικών παραστάσεων εξόδου του συστήματος που σχεδιάστηκε στο Vivado και των κυματομορφών που σχεδιάστηκαν στο Matlab. Στις πρώτες δύο γραφικές παραστάσεις γίνεται σύγκριση των δεδομένων εξόδου των πολλαπλασιαστών ενώ στις δύο που ακολουθούν γίνεται σύγκριση των εξόδων των χαμηλοπερατών φίλτρων.



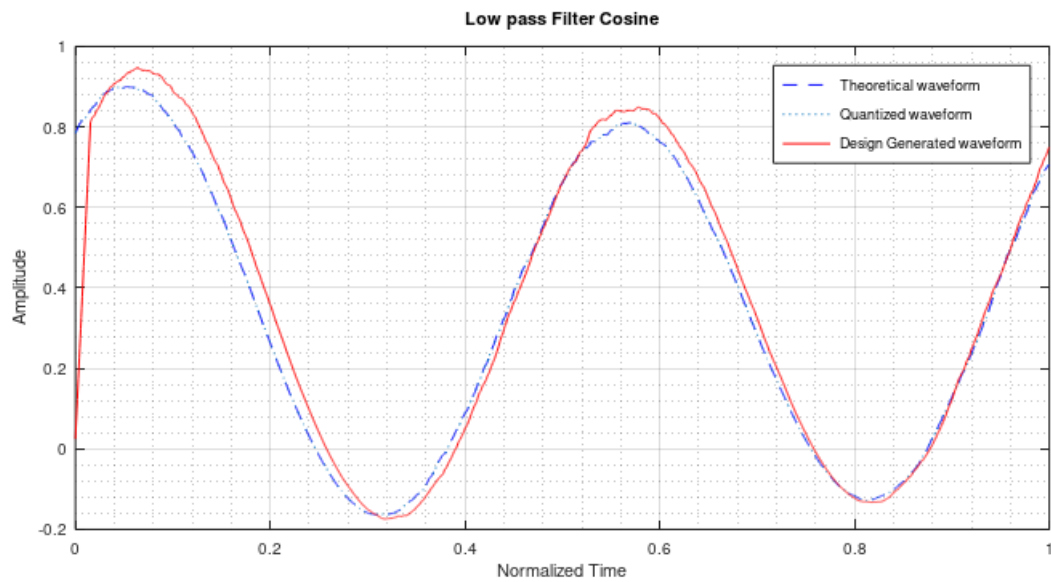
Εικόνα 18. Το σήμα εισόδου πολλαπλασιασμένο με το ημίτονο για αρχική φάση 45°



Εικόνα 19. Το σήμα εισόδου πολλαπλασιασμένο με το συνημίτονο για αρχική φάση 45°



Εικόνα 20. Το σήμα που προέκυψε από το σήμα εισόδου με αρχική φάση 45° και το ημίτονο μετά τη χρήση MAF φίλτρου



Εικόνα 21. Το σήμα που προέκυψε από το σήμα εισόδου με αρχική φάση 45° και το συνημίτονο μετά τη χρήση MAF φίλτρου

Στη συνέχεια πραγματοποιήθηκε υπολογισμός της αρχικής φάσης του σήματος εισόδου για την επαλήθευση της ορθότητας των αποτελεσμάτων της εξόδου .

Initial Phase quantized = 43.977

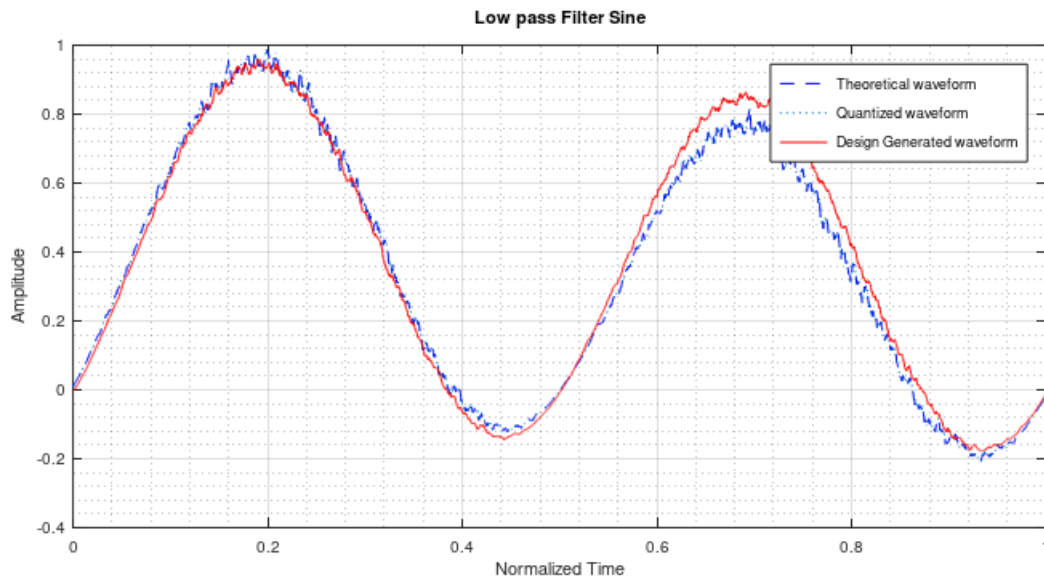
Initial Phase Vivado = 43.501

Initial Phase Theoretical = 43.987

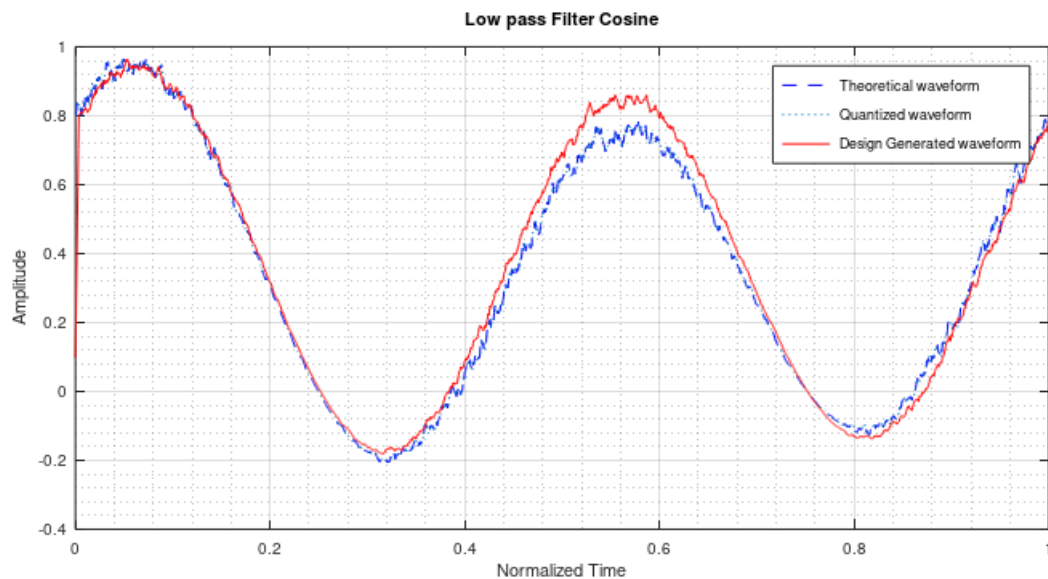
Οι δοκιμές οι οποίες έγιναν δίνουν αποτελέσματα με πολύ μικρή απόκλιση από τα ζητούμενα. Συγκεκριμένα, τα αποτελέσματα είναι πολύ κοντά στις 45° αρχικής φάσης του σήματος εισόδου.

Τρίτη Δοκιμή

Στην τρίτη δοκιμή, τα σήματα εισόδου είχαν την ίδια συχνότητα και αρχική φάση με τη δεύτερη, αλλά μειώθηκε η τάξη των φίλτρων τα οποία χρησιμοποιήθηκαν.



Εικόνα 22. Το σήμα που προέκυψε από το σήμα εισόδου με αρχική φάση 45° και το ημίτονο μετά τη χρήση μικρότερης τάξης φίλτρου



Εικόνα 23. Το σήμα που προέκυψε από το σήμα εισόδου με αρχική φάση 45° και το ημίτονο μετά τη χρήση μικρότερης τάξης φίλτρου

Παρατηρείται ότι δεν επιτυγχάνεται η επιθυμητή αφαίρεση του θορύβου στο σύστημα ωστόσο τα αποτελέσματα των μετρήσεων εξακολουθούν να έχουν σχετικά υψηλή ακρίβεια. Αυτό φαίνεται επιπλέον, στον υπολογισμό της αρχικής φάσης του σήματος εισόδου.

Initial Phase quantized = 43.636

Initial Phase Vivado = 43.569

Initial Phase Theoretical = 43.661

Η επιλογή χαμηλότερης τάξης φίλτρου με στόχο τη μείωση του κόστους και εξοικονόμηση πόρων μπορεί να γίνει με αποδεκτό αποτέλεσμα στο συγκεκριμένο κύκλωμα.

3.3.2 Αποτελέσματα στο Xilinx Vivado

Τα αποτελέσματα τα οποία προκύπτουν από το implementation του design στο Vivado μετά τη σύνθεση του παρουσιάζονται παρακάτω. Ο σκοπός του implementation είναι να γίνει εφαρμογή του κυκλώματος του design που δημιουργήθηκε σε μία συσκευή Field Programming Gate Array (FPGA). Το στάδιο αυτό είναι απαραίτητο, καθώς με αυτό τον τρόπο καθίσταται δυνατός ο έλεγχος των πόρων του FPGA που χρησιμοποιούνται από το σύστημα αλλά και ο έλεγχος τήρησης των χρονικών περιορισμών του συστήματος. Οι απαιτούμενοι πόροι για την κατασκευή του κυκλώματος μας φαίνονται στον Πίνακα III. Η πρώτη στήλη του πίνακα αντιστοιχεί στις δοκιμές ένα και δύο στις οποίες χρησιμοποιήθηκε φίλτρο 32 taps ενώ η δεύτερη στήλη αντιστοιχεί στην τρίτη δοκιμή που χρησιμοποιήθηκε φίλτρο 8 taps.

	Experiment 1,2	Experiment 3
Max. Frequency [MHz]	217,39	212,76
Slice LUTs [Used/Util.]	1735/2,71%	1735/2,71%
Slice Registers [Used/Util.]	575/0,45%	552/0,43%
F7 Muxes [Used/Util.]	581/1,82%	581/1,82%
F8 Muxes [Used/Util]	244/1,53%	244/1,53%
DSP Blocks [Used/Util]	2/1,25%	2/1,25%

Πίνακας III. Χρήση διαθέσιμων πόρων FPGA

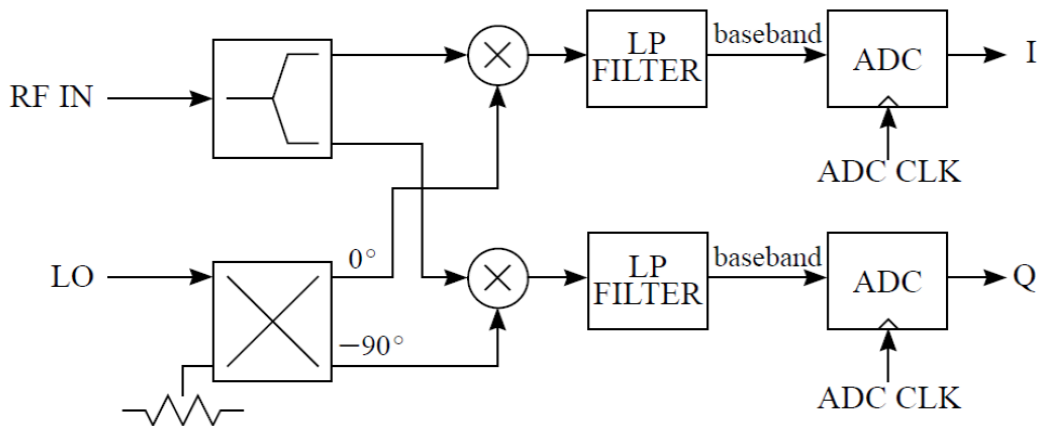
Στις δοκιμές ένα και δύο παρατηρείται ότι για την υλοποίηση του χαμηλοπερατού φίλτρου των 32 taps χρησιμοποιούνται περισσότεροι καταχωρητές από το χαμηλοπερατό φίλτρο μικρότερης τάξης των 8 taps. Το αποτέλεσμα αυτό είναι αναμενόμενο επειδή για τον υπολογισμό της μέσης τιμής, στην πρώτη περίπτωση χρειάζεται να αποθηκευτούν περισσότερες είσοδοι. Το σύστημα μας χρησιμοποιεί συνολικά πολύ μικρό ποσοστό του FPGA και επομένως μπορεί να χρησιμοποιηθεί σε πολλές εφαρμογές χωρίς να απαιτεί μεγάλο ποσοστό των διαθέσιμων πόρων.

Κεφάλαιο 4^ο

4.1 Εναλλακτικοί τρόποι υλοποίησης αποδιαμορφωτή

4.1.1 Αναλογικός I/Q αποδιαμορφωτής

Ο συμβατικός αναλογικός αποδιαμορφωτής I/Q, χρησιμοποιεί δύο συγχρονισμένα κυκλώματα αποδιαμορφωτή για να μετατρέψει το σήμα εισόδου ραδιοσυχνότητας (RadioFrequency-RF) απευθείας σε αναλογικά σήματα I και Q που μετατρέπονται στη συνέχεια σε ψηφιακά δεδομένα. Η λειτουργία αυτού του κυκλώματος βασίζεται στην πολυπλεξία και το διαχωρισμό του σήματος εισόδου RF με δύο αναλογικά σήματα τοπικού ταλαντωτή (Local Oscillator-LO) που έχουν μετατόπιση φάσης 90° μεταξύ τους. Αυτή η μετατόπιση φάσης 90° παρέχει τον μηχανισμό για τη διάκριση των στοιχείων I και Q του σήματος RF. Οι έξοδοι των πολλαπλασιαστών φιλτράρονται με φίλτρο διέλευσης χαμηλών συχνοτήτων για την αφαίρεση του υψίσυχνου θορύβου ο οποίος είναι αποτέλεσμα της πολυπλεξίας συχνοτήτων, παρέχοντας σήματα χαμηλών συχνοτήτων I και Q που δειγματοληπτούνται και μετατρέπονται σε ψηφιακές τιμές μέσω ενός μετατροπέα αναλογικού σε ψηφιακό σήματος (Analog to Digital Converter-ADC). Η παράλληλη φύση του αναλογικού αποδιαμορφωτή I/Q απαιτεί τα δύο σκέλη να ταιριάζουν απόλυτα μεταξύ τους για ακριβείς μετρήσεις. Επίσης, η μετατόπιση φάσης τετραγωνισμού πρέπει να είναι ακριβώς 90° σε όλες τις συχνότητες. Σχηματικά το κύκλωμα του αναλογικού I/Q αποδιαμορφωτή φαίνεται στην εικόνα 24.



Εικόνα 24. Ο αναλογικός αποδιαμορφωτής I/Q [33]

Πλεονέκτημα του αναλογικού τρόπου σχεδίασης της I/Q αποδιαμόρφωσης αποτελεί η μικρότερη κατανάλωση ισχύος. Μειονεκτεί όμως στη ακρίβεια των αποτελεσμάτων του. Η μικρότερη ακρίβεια έχει ως επακόλουθο την απαίτηση υψηλής απόδοσης αναλογικών πολλαπλασιαστών ώστε το RF σήμα να πολλαπλασιαστεί με ακρίβεια και συγχρονισμένα με αυτό του τοπικού ταλαντωτή και επομένως αυξάνεται το κόστος παραγωγής. Για τις ανάγκες της διπλωματικής εργασίας κρίθηκε σκόπιμο να χρησιμοποιηθεί η ψηφιακή I/Q αποδιαμόρφωση που εμφανίζει μεταξύ άλλων υψηλότερη ακρίβεια, ταχύτητα και ευκολότερο έλεγχο [26-29,33].

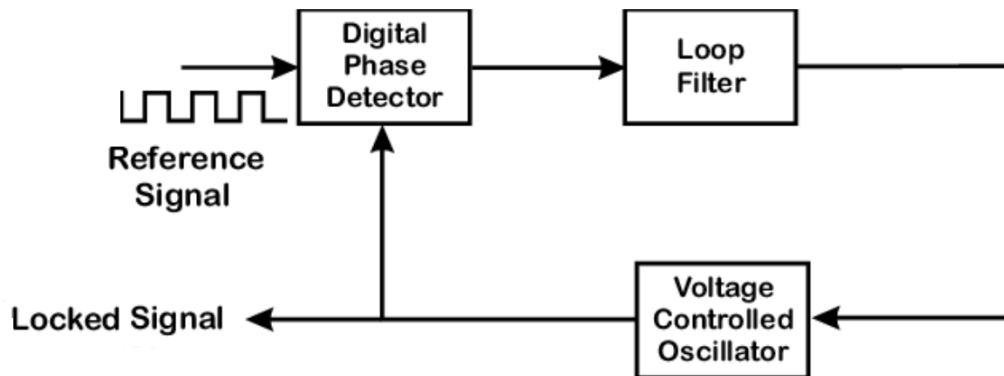
4.1.2 Αποδιαμόρφωση με βρόγχο κλειδώματος φάσης (All Digital Phase Locked Loop – ADPLL)

Το ψηφιακό κύκλωμα βρόγχου κλειδώματος (All Digital Phase Locked Loop – ADPLL) είναι ένα ψηφιακό κύκλωμα με έναν ελεγχόμενο ταλαντωτή τάσης, ο οποίος προσαρμόζεται συνεχώς για να ταιριάξει την έξοδο του με τη συχνότητα ενός σήματος εισόδου. Στην απλούστερη μορφή του, ένας βρόχος κλειδώματος φάσης είναι ένα κύκλωμα ελέγχου ανάδρασης κλειστού βρόχου που είναι τόσο ευαίσθητο στη συχνότητα όσο και στη φάση του σήματος εισόδου. Ο κύριος στόχος ενός ADPLL είναι να συγχρονίσει το σήμα του ταλαντωτή εξόδου με ένα σήμα

αναφοράς. Ακόμα κι αν τα δύο σήματα έχουν την ίδια συχνότητα, οι κορυφές και τα ακρότατα σημεία τους μπορεί να μην εμφανίζονται στο ίδιο σημείο. Αυτό έχει ως αποτέλεσμα τα δύο σήματα να έχουν μια διαφορά φάσης. Το κύκλωμα ADPLL μειώνει τα σφάλματα φάσης μεταξύ των συχνοτήτων εξόδου και εισόδου. Αυτό είναι αποτέλεσμα της αρνητική ανάδρασης του κυκλώματος δηλαδή της ικανότητα του κυκλώματος να δρομολογεί το σήμα εξόδου πίσω στον ανιχνευτή φάσης. Όταν η διαφορά φάσης μεταξύ αυτών των σημάτων είναι μηδέν, το σύστημα λέγεται ότι είναι "κλειδωμένο". Εκτός από το συγχρονισμό των συχνοτήτων εξόδου και εισόδου, ένα ADPLL βοηθά επίσης στη δημιουργία της σχέσης φάσης εισόδου-εξόδου για τη δημιουργία της κατάλληλης τάσης ελέγχου. Επομένως, βοηθά στην επίτευξη κλειδώματος συχνότητας και φάσης σε ένα κύκλωμα ταυτόχρονα. Τα κύρια block του κυκλώματος ADPLL είναι :

- α) ο ανιχνευτής φάσης
- β) ο ελεγχόμενος ταλαντωτής τάσης
- γ) το χαμηλοπερατό φίλτρο

Ο ανιχνευτής φάσης συγκρίνει τις φάσεις των δύο σημάτων και παράγει τάση ανάλογα με την διαφορά φάσης. Όπως στον αποδιαμορφωτή I/Q το στάδιο αυτό πραγματοποιείται με έναν πολλαπλασιαστή, ο οποίος πολλαπλασιάζει την είσοδο του συστήματος με το σήμα ανάδρασης του ελεγχόμενου ταλαντωτή. Ο ελεγχόμενος ταλαντωτής τάσης παράγει ένα σήμα συχνότητας πολύ κοντά στην κεντρική συχνότητα του διαμορφωμένου σήματος εισόδου που παρέχεται από το χαμηλοπερατό φίλτρο. Το χαμηλοπερατό φίλτρο εξομαλύνει το υψίσυχο περιεχόμενο του διαμορφωμένου σήματος εισόδου στο σύστημα απομονώνοντας την κεντρική συχνότητα του σήματος πληροφορίας. Η σχηματική παράσταση του συστήματος που περιγράφει παρουσιάζεται στη εικόνα 25.



Εικόνα 25. Αποδιαμόρφωση με χρήση ADPLL

Η αποδιαμόρφωση με κύκλωμα ADPLL έχει όλα τα πλεονεκτήματα της ψηφιακής σχεδίασης ενός κυκλώματος. Μπορεί να υποστηρίξει μεγαλύτερες συχνότητες λειτουργίας από ένα ψηφιακό αποδιαμορφωτή I/Q και με μεγαλύτερη ακρίβεια. Όμως το κύκλωμα ADPLL έχει περιορισμένο εύρος συχνοτήτων που μπορεί να επεξεργαστεί καθώς και θόρυβο φάσης που μπορεί να εμφανιστεί κατά την παραγωγή της συχνότητας σύγκρισης από τον ελεγχόμενο ταλαντωτή με αποτέλεσμα την πιθανή δημιουργία σφαλμάτων [35-36].

4.2 I/Q αποδιαμορφωτής - Εφαρμογές

Ο αποδιαμορφωτής I/Q που αναλύθηκε στην εργασία αυτή έχει διάφορες εφαρμογές που σχετίζονται κυρίως με την ανάλυση και επεξεργασία αναλογικών αλλά και ψηφιακών σημάτων για τη λήψη των επιθυμητών πληροφοριών.

4.2.1 I/Q αποδιαμορφωτής - Τηλεπικοινωνίες

Οι τηλεπικοινωνίες αποτελούν ένα ευρύ πεδίο εφαρμογής των συστημάτων διαμόρφωσης και αποδιαμόρφωσης σημάτων. Για τις εφαρμογές μετάδοσης ψηφιακών δεδομένων με μεγάλη ταχύτητα είναι απαραίτητο να υπάρχει ένας πομπός – δέκτης ο οποίος να αναλύει το

σήμα το οποίο λαμβάνεται στο συχνοτικό του περιεχόμενο με μεγάλη ακρίβεια. Για αυτό τον σκοπό χρησιμοποιείται ένα πλήθος αποδιαμορφωτών συμπεριλαμβανομένου του αποδιαμορφωτή I/Q.

Η βασική λειτουργία του είναι η μετατόπιση του φάσματος του ζωνοπερατού σήματος που λαμβάνεται από τον δέκτη στο πεδίο της συχνότητας με έναν τοπικό ταλαντωτή. Αυτό επιτυγχάνεται πολλαπλασιάζοντας το σήμα εισόδου με τα δύο ημιτονοειδή σήματα διαφοράς 90° που παράγονται από τον ταλαντωτή. Τα σήματα αυτά έχουν συχνότητα ίση με τη συχνότητα του φέροντος σήματος του διαμορφωμένης εισόδου με αποτέλεσμα το φάσμα εισόδου να μετατοπίζεται κατάλληλα ώστε το κέντρο του να βρίσκεται στην αρχή των αξόνων. Στη συνέχεια, με ένα χαμηλοπερατό φίλτρο απομονώνονται οι συχνότητες του σήματος που φέρουν την επιθυμητή πληροφορία, αποκόπτοντας τις υψηλές συχνότητες και τυχόν θόρυβο [37,38].

Μία σημαντική εφαρμογή που βασίζεται στην ανωτέρω διαδικασία είναι η αποδιαμόρφωση ενός φωτονικού σήματος ευρείας ζώνης. Το φωτονικό σήμα λόγω της μη γραμμικής συνάρτησης μεταφοράς του είναι επιρρεπές σε παραμόρφωση ενδοδιαμόρφωσης, που επιδεινώνει το δυναμικό του εύρος. Η εξάλειψη τέτοιων μη γραμμικών παρεμβολών είναι απαραίτητη για σήματα υψηλής ποιότητας ανάλυση και αποδιαμόρφωση. Αυτή η διαδικασία μπορεί να γίνει ψηφιακά από τον αποδιαμορφωτή I/Q απομονώνοντας τη χρήσιμη πληροφορία και αναλύοντας την στα σήματα I και Q και στη συνέχεια εξομαλύνοντας την παραμόρφωση στις συνιστώσες αυτές με χαμηλοπερατό φίλτρο [38].

4.2.2 I/Q αποδιαμορφωτής - Τομέας ενέργειας

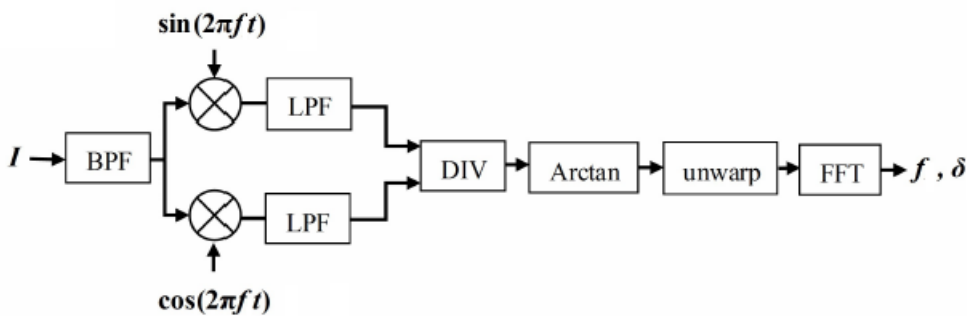
Μία από τις πιο συνήθεις εφαρμογές του αποδιαμορφωτή I/Q είναι η μέτρηση των παραμέτρων ηλεκτρικής ισχύος. Στην εφαρμογή αυτή στόχος είναι ο προσδιορισμός ενεργού και άεργου ισχύος μέσω της ανάλυσης των κυματομορφών τάσεως και ρεύματος. Αυτό γίνεται δυνατό με τη μέθοδο της αποδιαμόρφωση I/Q όπου το σήμα αναλύεται για τη λήψη του πλάτους και της φάσης του. Το ημιτονοειδές σήμα εισόδου ρεύματος ή τάσης πολλαπλασιάζεται αρχικά με τα δύο ορθογώνια σήματα του αποδιαμορφωτή. Το σήμα εξόδου που προκύπτει μετά τους

πολλαπλασιαστές περιέχει την DC συνιστώσα του σήματος, που είναι το χρήσιμο σήμα μέτρησης, και την AC συνιστώσα που αποτελεί τις παρεμβολές και πρέπει να αφαιρεθεί. Στη συνέχεια, εφαρμόζεται ένα χαμηλοπερατό φίλτρο για να διατηρηθούν οι χαμηλές συχνότητες του σήματος και να αφαιρεθούν οι παρεμβολές. Το χαμηλοπερατό φίλτρο επιτρέπει την ανίχνευση του χρήσιμου σήματος πληροφορίας του οποίου η συχνότητα είναι ανάλογη των ορθογώνιων σημάτων που χρησιμοποιούνται στον πολλαπλασιασμό του σήματος εισόδου. Με αυτό τον τρόπο στις εξόδους του IQ αποδιαμορφωτή, λαμβάνονται η φάση, το πλάτος και η συχνότητα της κυματομορφής εισόδου για τον υπολογισμό των ζητούμενων παραμέτρων [39].

4.2.3 I/Q αποδιαμορφωτής - Ακουστικοί αισθητήρες

Οι ακουστικοί αισθητήρες, έχουν χρησιμοποιηθεί ευρέως στις επιστημονικές έρευνες και έχουν πολλαπλές εφαρμογές. Στην πλειονότητα τους αποτελούνται από δύο δέκτες λήψης ακουστικών σημάτων, έναν με υψηλή ευαισθησία για την ανίχνευση της μικρής ακουστικής πίεσης και έναν με μεγάλο δυναμικό εύρος για τη μεγάλη ακουστική πίεση. Τα σήματα που λαμβάνονται από αυτούς τους δέκτες αποδιαμορφώνονται παράλληλα το ένα με το άλλο και συγχρονισμένα. Η αποδιαμόρφωση μπορεί να πραγματοποιηθεί από διάφορους τύπους αποδιαμορφωτών συμπεριλαμβανομένου του αποδιαμορφωτή I/Q.

Τα παραγόμενα σήματα των ακουστικών αισθητήρων διέρχονται από ένα ζωνοπερατό φίλτρο ενώ στη συνέχεια πραγματοποιείται ο πολλαπλασιασμός τους με τα ορθογώνια σήματα ημιτόνου και συνημιτόνου, για τη μετατόπιση του συχνοτικού περιεχομένου των σημάτων. Στη συνέχεια, με ένα χαμηλοπερατό φίλτρο αφαιρούνται οι υψίσυχνες συνιστώσες των σημάτων στην έξοδο των πολλαπλασιαστών. Τα σήματα που προκύπτουν από τη διαδικασία αυτή δίνουν τη δυνατότητα υπολογισμού της αρχικής φάσης εξόδου με τον υπολογισμό της εφαπτομένης του πηλίκου τους. Η τελική μορφή των σημάτων για την εξαγωγή των επιθυμητών πληροφοριών προκύπτει μετά το ζετύλιγμα φάσης του σήματος εξόδου, για την αναπαράσταση του στο πεδίο του χρόνου [40].

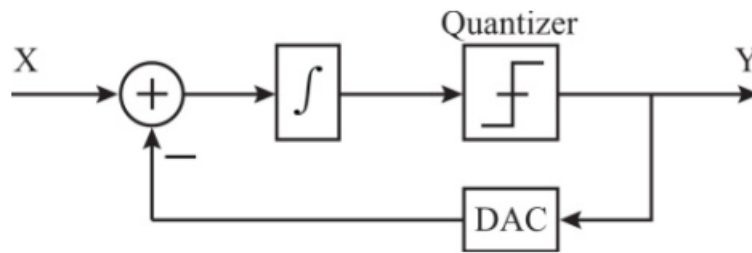


Εικόνα 26. Σύστημα αποδιαμόρφωσης ακουστικού σήματος με I/Q αποδιαμορφωτή [40]

4.3 Επέκταση συστήματος I/Q αποδιαμορφωτή με Σ-Δ διαμορφωτή

Προϋπόθεση για τη σωστή λειτουργία των συστημάτων διαμόρφωσης - αποδιαμόρφωσης αποτελεί η ακριβής και επαρκώς αναλυτική κατασκευή του σήματος μετάδοσης πληροφορίας. Η διαδικασία αυτή δεν αφορά μόνο τη δημιουργία του σήματος κατά τη διαμόρφωση, αλλά περιλαμβάνει και τη μετατροπή του σε πολλές περιπτώσεις από αναλογικό σε ψηφιακό. Η μετατροπή αυτή μπορεί να πραγματοποιηθεί με μεγάλη ακρίβεια από ένα Σ-Δ μετατροπέα-διαμορφωτή. Το σύστημα I/Q αποδιαμορφωτή που υλοποιήθηκε στην παρούσα εργασία είναι πλήρως ψηφιακό και για το λόγο αυτό μπορεί να επεξεργαστεί δεδομένα μόνο σε ψηφιακή μορφή. Επομένως, για την επεξεργασία αναλογικών δεδομένων πρέπει πρώτα να προηγηθεί η μετατροπή τους σε ψηφιακά, συγκεκριμένα με τη χρήση του Σ-Δ διαμορφωτή.

Για την μετατροπή του αναλογικού σήματος σε ψηφιακό από τον Σ-Δ διαμορφωτή, αρχικά πραγματοποιείται η δειγματοληψία του σήματος εισόδου, όπου κάθε δείγμα λαμβάνεται με σταθερή συχνότητα δειγματοληψίας και στη συνέχεια το δειγματοληπτημένο σήμα κβαντίζεται [41,42]. Η αρχή λειτουργίας ενός απλού διαμορφωτή Σ-Δ φαίνεται στην εικόνα 27.



Εικόνα 27. Κύκλωμα λειτουργίας Σ - Δ διαμορφωτή

Το σύστημα αποτελείται από :

- (Α) έναν αθροιστή (adder),
- (Β) έναν ολοκληρωτή (integrator)
- (Γ) ένα διαφοριστή (quantizer)
- (Δ) έναν μετατροπέα ψηφιακού σήματος σε αναλογικό (Digital to analog converter - DAC)

Αρχικά, το σήμα εισόδου εισέρχεται στον αθροιστή. Από το σήμα αυτό αφαιρείται το αποτέλεσμα του Σ - Δ του προηγούμενου κύκλου. Η διάταξη αυτή χρησιμοποιείται ως προγνωστικός παράγοντας αφού γίνεται σύγκριση του σήματος εισόδου με το αποτέλεσμα του προηγούμενου κύκλου. Όσο μικρότερη είναι αυτή η διαφορά τόσο αυξάνεται το επιτρεπτό εύρος στο διαμορφωτή. Σε περίπτωση που δεν υπάρχουν δεδομένα εξόδου, δηλαδή ο ολοκληρωτής δεν υπάρχει έξοδο τότε το σήμα διέρχεται αυτούσιο. Μετά τη διέλευση από τον αθροιστή το αναλογικό σήμα επεξεργάζεται από τον ολοκληρωτή. Στο στάδιο αυτό πραγματοποιείται η ολοκλήρωση του σήματος τη σταδιακή άθροιση των τιμών του. Η τιμή του σήματος που εισέρχεται στον ολοκληρωτή προστίθεται στην τιμή του προηγούμενου κύκλου και το άθροισμα τους αποθηκεύεται. Ο διαφοριστής του 1-bit είναι το στάδιο στο οποίο πραγματοποιείται η ψηφιοποίηση του σήματος. Σε αυτό το σημείο πραγματοποιείται η ανάθεση των τιμών του σήματος σε δυαδικό 0 ή 1. Ο κβαντιστής χρησιμοποιεί ένα σημείο αναφοράς, συνήθως το μέσο του πλάτους του σήματος εισόδου. Όποια τιμή είναι μεγαλύτερη αντιστοι-

χίζεται στην τιμή 1 ενώ οι υπόλοιπες αντιστοιχίζονται στην τιμή 0. Στο τελευταίο στάδιο της διαδικασίας αυτής, στο βρόγχο ανάδρασης χρησιμοποιείται ένας μετατροπέας αναλογικού σήματος σε ψηφιακό. Αυτή η διαδικασία είναι απαραίτητη γιατί για τη σύγκριση η οποία δημιουργείται στον αθροιστή γίνεται με αναλογικές τιμές. Αυτό πραγματοποιείται αναθέτοντας στη ψηφιακή τιμή 1 την αναλογική τιμή του μέγιστου πλάτους του σήματος εισόδου. Αντίστοιχα στη ψηφιακή τιμή 0 αντιστοιχίζεται η αναλογική τιμή του ελάχιστου πλάτους [41-43].

Συνοψίζοντας τη λειτουργία του Σ - Δ διαμορφωτή, το αναλογικό σήμα διέρχεται από έναν αθροιστή ο οποίος κάνει τη σύγκριση της αναλογικής εισόδου με την τιμή του πλάτους του σήματος που προκύπτει από τον προηγούμενο κύκλο επεξεργασίας. Στη συνέχεια διέρχεται από τον ολοκληρωτή όπου προστίθεται στη τιμές του προηγούμενου κύκλου και λαμβάνει μια ψηφιακή τιμή 1 ή 0. Τέλος η τιμή του δείγματος μετατρέπεται εκ νέου σε αναλογική, στον βρόγχο ανάδρασης.

Από την ανάλυση της λειτουργίας του Σ - Δ διαμορφωτή, είναι φανερό ότι αποτελεί μια αξιόπιστη επέκταση του κυκλώματος του I/Q αποδιαμορφωτή. Με αυτό τον τρόπο όταν ο Σ - Δ διαμορφωτής ενσωματωθεί σε κύκλωμα ψηφιακού I/Q αποδιαμορφωτή, υπάρχει δυνατότητα αποδιαμόρφωσης, εκτός από ψηφιακών, και αναλογικών σημάτων με μεγάλη ακρίβεια.

Μέχρι πρόσφατα ο διαμορφωτής Σ - Δ δεν έτυχε ευρείας αποδοχής αφού τα ψηφιακά ολοκληρωμένα κυκλώματα μεγάλης εμβέλειας (Very Large Scale Integration-VLSI) δεν είχαν αναπτυχθεί. Η εφαρμογή των VLSI οδήγησε σε ολοένα και πιο ευρεία χρήση του. Αυτό στην πράξη σημαίνει ότι ήρθαν στο προσκήνιο διότι παρέχουν τη δυνατότητα να επεξεργάζονται μεγάλα δεδομένα σημάτων. Η αυξανόμενη χρήση των ψηφιακών τεχνικών στην επικοινωνία και στις εφαρμογές ήχου έχει επίσης συμβάλει στο αυξανόμενο ενδιαφέρον τα τελευταία χρόνια για οικονομικά αποδοτικούς μετατροπείς ADC υψηλής ακρίβειας. Μια από τις απαιτήσεις των διεπαφών μετατροπής του αναλογικού προς το ψηφιακό ADC είναι η συμβατότητα με την τεχνολογία VLSI, προκειμένου να παρέχει ενσωμάτωση τόσο του αναλογικού όσο και του ψηφιακού τμήματος. Δεδομένου ότι οι Σ - Δ ADC μετατροπείς βασίζονται σε τεχνικές ψηφιακού φιλτραρίσματος, με σχεδόν το 90% της σχεδίασης τους να εφαρμόζεται ψηφιακά γεγονός που ενισχύει τη συμβατότητα με τα ψηφιακά συστήματα όλων των ειδών. Πρόσθετα πλεονεκτήματα μιας τέτοιας προσέγγισης αποτελούν η υψηλότερη αξιοπιστία, η αυξημένη λειτουργικότητα και το μειωμένο κόστος chip. Τα χαρακτηριστικά αυτά

είναι προϋποθέσεις που απαιτούνται στη ψηφιακή επεξεργασία σήματος στο σύγχρονο περιβάλλον [41].

Οι συμβατικοί μετατροπείς ADC υψηλής ανάλυσης θα μπορούσαν επίσης να χρησιμοποιηθούν στην εφαρμογή της διπλωματικής εργασίας, όπως οι μετατροπείς διαδοχικής προσέγγισης και οι τύπου flash, που λειτουργούν με το ρυθμό Nyquist και συχνότητα δειγματοληψίας περίπου ίση με τη διπλάσια μέγιστη συχνότητα του σήματος εισόδου. Αυτοί οι δειγματολήπτες Nyquist συχνά κάνουν χρήση των εξαιρετικά υψηλών ταχυτήτων που επιτυγχάνονται με την τεχνολογία VLSI και απαιτούν ένα περίπλοκο αναλογικό φίλτρο χαμηλής διέλευσης, συχνά ονομάζεται φίλτρο κατά της παραμόρφωσης, για να περιοριστεί το μέγιστο όριο εισαγωγής συχνοτήτων στον ADC στο κύκλωμα [41].

Συμπεράσματα

Τα ψηφιακά συστήματα, ως συνέχεια των τεχνολογικών καινοτομιών του παρελθόντος εμφανίζουν σημαντικά πλεονεκτήματα με μεγάλο εύρος εφαρμογών στη σύγχρονη εποχή. Δίνουν τη δυνατότητα διαχείρισης μεγάλου όγκου δεδομένων και καθιστούν τις περισσότερες εφαρμογές πιο αποτελεσματικές. Η ανάλυση και η εξαγωγή πληροφοριών από σήματα μεγάλων αποστάσεων όπως αυτά που χρησιμοποιούνται στις τηλεπικοινωνίες μπορεί να πραγματοποιηθεί με διάφορα συστήματα μεταξύ των οποίων είναι και ο I/Q αποδιαμορφωτής. Η υλοποίηση ενός κυκλώματος I/Q αποδιαμορφωτή όπως στην παρούσα διπλωματική εργασία έδειξε ότι μπορεί να εφαρμοστεί πλήρως ψηφιακά με μεγάλη επιτυχία.

Η ψηφιακή υλοποίηση του I/Q αποδιαμορφωτή υπερτερεί της αναλογικής σε ακρίβεια ταχύτητα αλλά και στην εξοικονόμηση πόρων. Στο σύστημα μας δοκιμάστηκαν διάφοροι μέθοδοι υλοποίησης τροποποιώντας τα επιμέρους στοιχεία και ειδικότερα τα φίλτρα. Η εφαρμογή χαμηλοπερατών φίλτρων μπορεί να επιτύχει σημαντική μείωση του θορύβου και να αυξήσει την ακρίβεια της εξόδου. Η σύγκριση φίλτρων διαφόρων τάξεων έδειξε ότι όσο υψηλότερη είναι η τάξη του φίλτρου τόσο μεγαλύτερη είναι η ακρίβεια αλλά και τόσο περισσότεροι οι πόροι που απαιτούνται σε μια συσκευή FPGA. Γι αυτό το λόγο έγινε προσπάθεια να βρεθεί ο αποδοτικότερος συνδυασμός κόστους/ακρίβειας. Στους διάφορους σχεδιασμούς φίλτρων που εφαρμόστηκαν επικράτησε το φίλτρο κινούμενου μέσου όρου με την υψηλότερη ακρίβεια και το χαμηλότερο κόστος.

Η ανάγκη εξοικονόμησης πόρων στα ψηφιακά συστήματα είναι επιτακτική. Για αυτό το λόγο προσπαθήσαμε στο σχεδιασμό του συστήματός μας να μειώσουμε περαιτέρω τους χρησιμοποιούμενους πόρους. Από τα δυαδικά αποτελέσματα που πήραμε στις εξόδους των στοιχείων του IQ αποδιαμορφωτή διαπιστώσαμε ότι μπορούσαμε να μειώσουμε τα bit αναπαράστασής τους και συνεπώς το πλήθος και μέγεθος των καταχωρητών που χρησιμοποιούνται για την αποθήκευσή τους. Ωστόσο παρατηρήθηκε μείωση στην ακρίβειά τους η οποία δεν ήταν σημαντική.

Βιβλιογραφικές Αναφορές

- [1]. Roland Priemer. *Introductory Signal Processing*. World Scientific Publishing Company:Illinois; c1991.672p.
- [2]. Sedra S. Adel, Smith C. Kenneth, *Μικροηλεκτρονικά Κυκλώματα*, Αθήνα: Εκδόσεις Παπασωτηρίου. 2017
- [3]. W.K. Jenkins. *Signal processing, Analog*. Academic press: California; 2003. p 710-735.
- [4]. Wyatt, J.L., Keast, C., Seidel, M. et al. *Analog VLSI systems for image acquisition and fast early vision processing*.IEEE, *Int J Comput Vision* 8,p 217–230.
- [5]. J. Hoentschel and A. Wei, *Scaling of planar VLSI-CMOS devices towards 3D-FinFETs and beyond 10nm CMOS technologies; manufacturing challenges and future technology concepts*, IEEE, *China Semiconductor Technology International Conference*, 2015, p. 1-4
- [6]. R. D. Isaac, *Reaching the limits of CMOS technology*, *IEEE, 7th Topical Meeting on Electrical Performance of Electronic Packaging* ,1998, 3p
- [7]. Dr.S. Ramachandran, *Digital VLSI Systems Design*, Springer : New York;2007. 664p
- [8]. Vikram Arkalgud Chandrasetty, *VLSI Design: A practical Guide for FPGA and ASIC Implementations*, Springer : New York; 2011. 121 p.
- [9]. *What is the difference between an FPGA and an ASIC*, Xilinx, 21 September 2016 Retrieved 3 March 2022.

- [10]. S. G. Mosin, The Features of Integrated Technologies Development in Area of ASIC Design, 9th International Conference - The Experience of Designing and Applications of CAD Systems in Microelectronics, 2007, pp. 292-295
- [11]. G. Gielen et al., Tomorrow's analog: just dead or just different?. 2006 43rd ACM/IEEE Design Automation Conference, 2006, pp. 709-710
- [12]. Καλοβρέκτης ΙΠ Κωσταντίνος, Κατέβας Νικόλαος. Αισθητήρες Μέτρησης Και Ελέγχου , Εκδόσεις Τζιόλας 2018
- [13]. Brahim Haraoubia, Non linear electronics 2, ISTE Press: London; c 2019. 291p.
- [14]. Μουστακίδης Γ.Β., Βασικές Τεχνικές Ψηφιακής Επεξεργασίας Σημάτων, Θεσσαλονίκη: Εκδόσεις Τζιόλα, 2004
- [15]. Σκόδρας, Α., Αναστασόπουλος Β., Εισαγωγή στη Ψηφιακή Επεξεργασία Σήματος και Εικόνας, Πάτρα: Πανεπιστήμιο Πατρών, 2000
- [16]. Hsu, Hwei P., Αναλογικές και Ψηφιακές Επικοινωνίες, Θεσσαλονίκη: Εκδόσεις Τζιόλα, 2002
- [17]. Eva Murphy, Colm Slattery (2004). All About Direct Digital Synthesis. Retrieved April 14, 2022 from Analog Dialog,
- [18]. Jouko Vankka (2000). Direct Digital Synthesizers: Theory, Design and Applications, Helsinki University of Technology.
- [19]. Zeliang Liu, "Design of typical waveform generator based on DDS/SOPC," *Proceedings 2013 International Conference on Mechatronic Sciences, Electric Engineering and Computer (MEC)*, 2013, pp. 642-645
- [20]. S. Behrhorst. Design DDS Systems and Digitize IFs with DACs/ADCs, *Microwaves & RF*, August 1993. p 111-119.

- [21]. X. Wang and Q. Mei, "High-Precision Design of DDS Based on FPGA," *2012 Third Global Congress on Intelligent Systems*, 2012, pp. 386-389
- [22]. C. Mincong, L. Ruiyu and H. Tao, Study of optimized design of DDS based on FPGA, *2019 14th IEEE International Conference on Electronic Measurement & Instruments (ICEMI)*, 2019, p. 150-154
- [23]. Π.Γ.Κωττής, Εισαγωγή στις Τηλεπικοινωνίες, Αθήνα : Εκδόσεις Τζιόλα , 2016. p 572
- [24]. Simon Haykin, Michael , Michael Moher, Συστήματα Επικοινωνίας, Αθήνα : Εκδόσεις Παπασωτηρίου, c 2009
- [25]. Practical Guide to Radio-Frequency Analysis and Design.
- [26]. G. Agrawal, P. Sinha, J. Dhar, C. V. N. Rao and R. Jyoti, "Design and Development of Broadband and Compact Size IQ demodulator at 850 ± 112.5 MHz," *2021 6th International Conference for Convergence in Technology (I2CT)*, 2021
- [27]. Y. -T. Chou, Y. -H. Lin and H. Wang, "A high image rejection E-band sub-harmonic IQ demodulator with low power consumption in 90-nm CMOS process," *2016 11th European Microwave Integrated Circuits Conference (EuMIC)*, 2016, pp. 488-491, doi: 10.1109/EuMIC.2016.7777598.
- [28]. Jong, C.C., Lam, Y.Y.H., Ng, L.S. (1997). FPGAs Implementation of a digital IQ demodulator using VHDL. In: Luk, W., Cheung, P.Y.K., Glesner, M. (eds) *Field-Programmable Logic and Applications*. FPL 1997. Lecture Notes in Computer Science, vol 1304. Springer, Berlin, Heidelberg.

- [29]. D. Bernal, P. Closas and J. A. Fernández-Rubio, Digital I&Q demodulation in array processing: Theory and implementation, 2008 16th European Signal Processing Conference, 2008, p. 1-5
- [30]. Laxmi Ashrit. *Filters – Classification, Characteristics, Types, Applications & Advantages*. Retrived April 14, 2022 from Electricalfundablog.
- [31]. G. Liu, Y. Li and G. He, "Design of digital FIR filters using differential evolution algorithm based on reserved genes," *IEEE Congress on Evolutionary Computation*, 2010, p. 1-7
- [32]. Steven W.Smith , *The Scientist and Engineer's Guide To Digital Signal Processing (Second Edition)*, Printed in the United States of America, California Technical Publishing San Diego, California. c 1999.
- [33]. C. Ziomek and P. Corredoura, Digital I/Q demodulator, *Proceedings Particle Accelerator Conference*, 1995, p. 2663-2665 vol.4
- [34]. C. Chaichomnan, P. Khumsat and A. Worapishet, Single-Phase, Single-Loop PLL-Based BPSK, QPSK, 8-PSK Demodulators, 2021 18th International Conference on Electrical Engineering/Electronics, Computer, Telecommunications and Information Technology (ECTI-CON), 2021, pp. 821-824
- [35]. Q. Zhang, K. Huang, Z. Liu and Z. Li, Research and Application of All Digital Phase-Locked Loop, 2009 Second International Conference on Intelligent Networks and Intelligent Systems, 2009, p. 122-125
- [36]. Win Chaivipas, Philipus Oh, and Akira Matsuzawa, All-Digital Phase-Locked Loops, its Advantages and Performance Limitations, Graduate School of Science and Engineering, Department of Physical Electronics, Tokyo Institute of Technology Ookayama, Meguro-ward, 2006, p 2

- [37]. Shou-Hsien Weng, Che-Hao Shen, and Hong-Yeh Chang (2012). A Wide Modulation Bandwidth Bidirectional CMOS IQ Modulator/Demodulator for Microwave and Millimeter-Wave Gigabit Applications. *7th European Microwave Integrated Circuits Conference.29-30 Oct.2012* ,Amsterdam, Netherlands, IEEE.
- [38]. J. Ning et al., "Polarization-Modulation, I/Q-Demodulation Photonic Bandpass Sampling for Wideband, Multicarrier RF Application," in *IEEE Photonics Journal*, vol. 9, no. 5, pp. 1-8, Oct. 2017
- [39]. Andrey N. Serov, Nikolay A. Serov, Sergey I. Gerasimov (2019). Application of the Quadrature Demodulation for the Measurement of Electric Power Parameters. *18th International Symposium, 20-22 March 2019*, East Sarajevo, Bosnia and Herzegovina, IEEE.
- [40]. Guohui Lin, Jie Ma, Min Li, Ming-Yu Li, Haifei Lv, and Xiaoyan Wen (2022). Large dynamic range in acoustic detection realized by a dual-diaphragm based sensing system with IQ-PGC phase demodulation. *IEEE Sensors Journal* , 1-1.
- [41]. Sangil Park, Ph. D, (1993). *Principles of Sigma-Delta Modulation for Analog-toDigital Converters*, Motorola
- [42]. Richard Schreier, Gabor C. Temes, Understanding delta- sigma data converters, Wiley-IEEE Press, 2005, chapters 1-14. p 464
- [43]. A. Katara, A. V. Bapat, R. Chalse, A. Selokar and S. Ramteke, Development of One Bit Delta-Sigma Analog to Digital Converter, 2012 Fourth International Conference on Computational Intelligence and Communication Networks, 2012, p. 300-304